

EXTRAÇÃO DE PARÂMETROS DA TECNOLOGIA SOI ATRAVÉS DE CAPACITORES

Victor Sonnenberg*, Aparecido S. Nicolett* e João Antonio Martino**

*Professor Doutor do Curso de Materiais, Processos e Componentes Eletrônicos da Faculdade de Tecnologia de São Paulo (MPCE – FATEC/SP).

** Professor Livre-Docente da Engenharia Elétrica da Escola Politécnica da USP (PSI-EPUSP).

E-mail: sonnen@lsi.usp.br

Resumo

Neste trabalho serão apresentadas as curvas características de Capacitores SOI-MOS e métodos de extração de parâmetros de processo e elétricos a partir destas curvas. Os métodos são testados e validados por simulações bidimensionais numéricas e aplicados experimentalmente, obtendo-se valores esperados para a tecnologia utilizada.

1. Introdução

O transistor de efeito de campo tipo Metal-Óxido-Semicondutor (MOSFET) foi concebido por Lilienfeld em 1926. No entanto, a sua construção só foi realizada em 1960 com o avanço da tecnologia de fabricação, principalmente, a melhoria da qualidade do óxido de porta [1].

Desde então, a tecnologia MOS tem sido amplamente estudada. Com o avanço da tecnologia de fabricação, as dimensões diminuíram para valores abaixo de 1 μ m, permitindo uma maior integração de dispositivos. No entanto, o processo de fabricação do MOSFET na tecnologia convencional (*Bulk Technology*) foi ficando cada vez mais complexo, surgindo efeitos parasitários, tais como o tiristor parasitário (*Latch-up*) para a tecnologia CMOS, o efeito de perfuração MOS (*Punchthrough*), o aumento na resistência série e a perfuração de junções rasas (*Spikes*) [2,3].

A tecnologia silício sobre isolante (*Silicon On Insulator - SOI*) que consiste na fabricação dos dispositivos em uma camada de silício sobre uma camada de óxido de silício como isolante, apresenta muitas vantagens com relação à tecnologia MOS convencional.

Uma revisão bibliográfica sobre a obtenção da lâmina SOI, vantagens e desvantagens desse tipo de tecnologia, curvas características de transistores SOI e equacionamento pode ser vista nas referências [2,4].

A tecnologia SOI está sendo amplamente estudada e métodos de caracterização são necessários para a sua análise e aperfeiçoamento. Muitas técnicas de caracterização foram desenvolvidas através das curvas características de Corrente vs. Tensão (I-V) do SOI MOSFET [5 - 8]. Muitos estudos também estão sendo realizados através das curvas Capacitância vs. Tensão (C-V) em capacitores MOS SOI de dois [9- 11] e três terminais [12 - 15], capacitores de Silício-Isolante-

Silício (SIS) [16 - 19], transistores [20 - 24] e diodos [25,26].

Os objetivos deste artigo são: apresentar o capacitor SOI-MOS comparando com o capacitor convencional e métodos de extração de parâmetros.

2. Capacitor MOS

A figura 1 ilustra o capacitor na tecnologia MOS convencional e na SOI, onde t_{ox} é a espessura do óxido de porta do capacitor convencional, t_{oxf} é a espessura do óxido de porta, t_{Si} é a espessura da camada de silício, t_{oxb} é a espessura do óxido enterrado do capacitor SOI; V_G é a tensão aplicada na porta de um capacitor convencional e V_{GF} e V_{GB} são as tensões aplicadas na porta e no substrato (segunda porta) do capacitor SOI. O modelo de capacitância também está representado ao lado do respectivo capacitor onde C_{ox} é a capacitância do óxido de porta, C_D é a capacitância de depleção do Silício, C_{oxf} é a capacitância do óxido de porta para SOI, C_{Si} é a capacitância da camada de silício, C_{oxb} é a capacitância do óxido enterrado e C_{SUB} é a capacitância de silício do substrato.

No caso do capacitor SOI, denomina-se capacitor SOI com dois terminais, quando se mede a Capacitância entre o V_{GF} e V_{GB} . Quando se mede entre o V_{GF} e um terceiro terminal conectado à camada de silício (V_C) denominando-se capacitor SOI com três terminais.

2.1. Capacitor convencional

O capacitor MOS é uma estrutura muito simples e fácil de se fabricar. Além de ser parte integrante do transistor MOS (porta), é uma estrutura de caracterização bem conhecida e estabelecida para a extração de parâmetros de processo e elétrico [27].

Neste item será apresentada uma análise do capacitor MOS convencional e da curva característica Capacitância vs. Tensão (C-V) em alta frequência, assim como uma descrição do procedimento de extração de parâmetros de processo tais como t_{ox} , concentração de dopantes (N_a) e carga no óxido Q_{ox} e elétricos tais como tensão de faixa plana (V_{FB}) e tensão de limiar (V_{th}) [28].

A capacitância diferencial total (C), entre a porta e o substrato, é dada pela associação série da capacitância do óxido de porta (C_{ox}) com a

capacitância de depleção do silício (C_D), conforme figura 1b, e pode ser obtida pela variação da carga total no metal (δQ_M) ou no silício (δQ_{Si}) em função da variação da tensão de porta (δV_G), conforme a equação 1.

$$C = \frac{\delta Q_M}{\delta V_G} = - \frac{\delta Q_{Si}}{\delta V_G} \quad (1)$$

Para a obtenção experimental de C , aplica-se, na porta do capacitor, uma tensão alternada acoplada a uma tensão contínua, aterrando-se o substrato.

A tensão contínua serve para polarizar o capacitor nas regiões de acumulação, faixa plana, depleção e inversão e a tensão alternada tem a função de causar uma variação de carga para a medida da capacitância diferencial [28]. A tensão alternada deve ser de pequena amplitude, tipicamente 10mV eficazes.

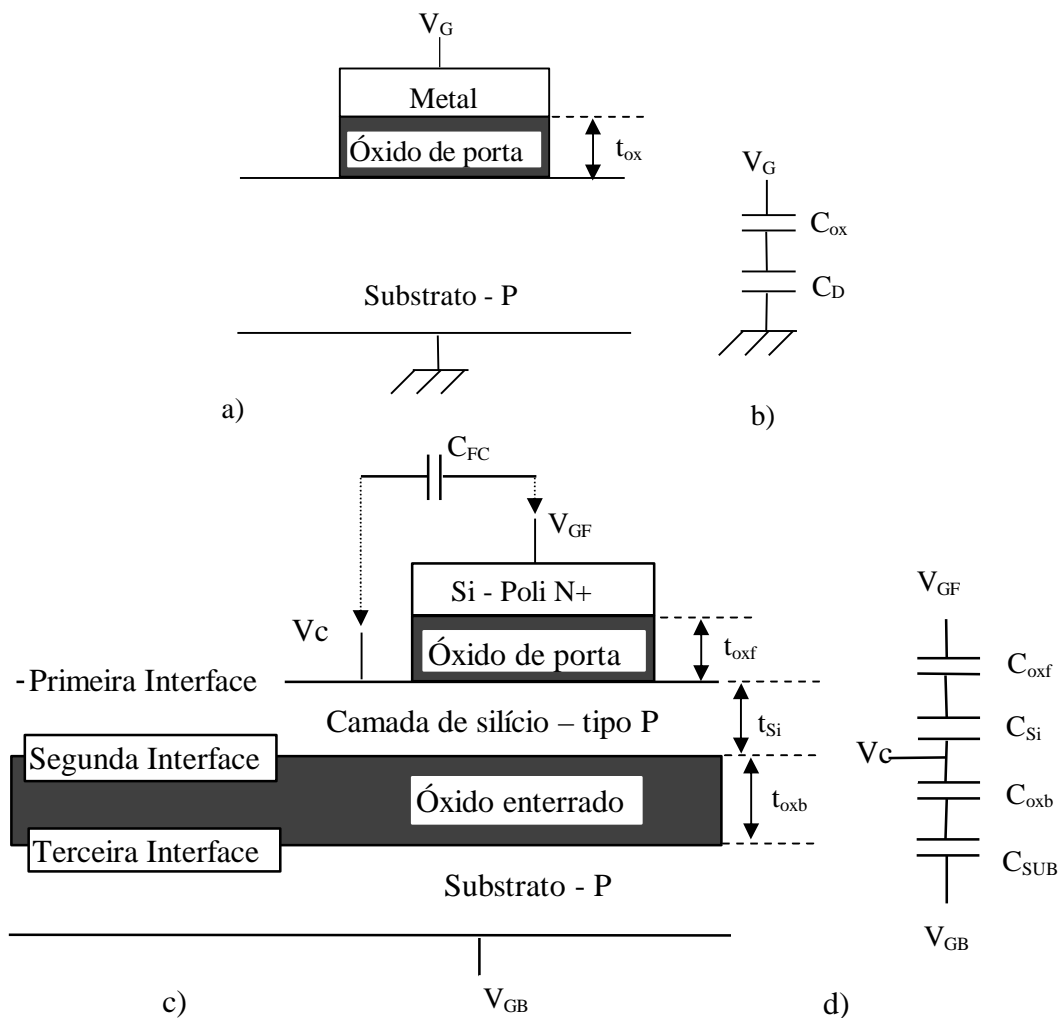


Figura 1 - a) Perfil e b) modelo de capacitância do capacitor convencional. c) Perfil e d) modelo de capacitância do capacitor SOI com dois terminais.

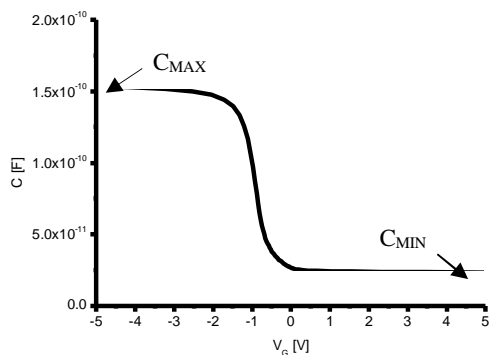


Figura 2 - Curva Capacitância vs. Tensão em alta frequência considerando-se um substrato tipo P.

A figura 2 ilustra uma curva Capacitância vs. Tensão em alta frequência considerando-se um substrato tipo P.

A seqüência de cálculos para a determinação dos parâmetros t_{ox} , N_a , V_{FB} , Q_{ox} e V_{th} [28] será descrita nos próximos parágrafos.

Inicialmente, mede-se a curva C-V em alta frequência com os cuidados necessários para se evitar efeitos indesejáveis, tais como o da luz e de

depleção profunda [29]. Outros efeitos podem aparecer, conforme a qualidade do óxido, como o estiramento na curva devido ao alto valor de armadilhas de interface (N_{it}) ou devido à resistência do substrato conhecida como resistência série (R_s) [27].

Considerando-se uma curva sem os efeitos mencionados anteriormente, através de capacitância máxima, que é igual à capacitância do óxido ($C_{MAX}=C_{ox}$), obtém-se t_{ox} conforme a equação 2.

$$t_{ox} = \frac{\epsilon_{ox}}{C_{MAX}} A \quad (2)$$

onde A é a área do capacitor e ϵ_{ox} é a permissividade do óxido.

Em geral, a área é grande, tipicamente $300 \mu m \times 300 \mu m$, para minimizar a imprecisão no cálculo pois um erro na área causa um erro diretamente proporcional no t_{ox} .

Como a capacitância mínima (C_{MIN}) é igual à associação série de C_{ox} com C_{DMIN} pode-se determinar a capacitância de depleção mínima no silício (C_{DMIN}) e a profundidade da camada de depleção (x_{dmax}) conforme a equação 3.

$$C_{DMIN} = \frac{C_{MAX} C_{MIN}}{(C_{MAX} - C_{MIN}) A} = \frac{\epsilon_{Si}}{x_{dmax}} \quad (3)$$

Conforme a equação 4, x_{dmax} é função de N_a e do potencial de Fermi (Φ_F), no entanto, devido a Φ_F ser uma função logarítmica de N_a , obtém-se a equação transcendental 5 para a determinação de N_a .

$$x_{dmax} = \sqrt{\frac{2\epsilon_{Si} 2\Phi_F}{qN_a}} \quad (4)$$

$$N_a = \frac{4\epsilon_{Si}}{qx_{dmax}^2} \frac{kT}{q} \ln \frac{N_a}{n_i} \quad (5)$$

Adota-se um valor inicial de N_a e determina-se o valor final de N_a iterativamente.

Determinada a espessura do óxido e a concentração de dopantes do substrato, determina-se a capacitância de faixa plana, definida na equação 6, e, através da curva medida, obtém-se a tensão de faixa plana (V_{FB}).

$$C_{FB} = \frac{C_{ox} C_{FBS}}{C_{ox} + C_{FBS}} \quad (6)$$

onde C_{FBS} é a capacitância de faixa plana do silício.

V_{FB} é dependente da diferença da função trabalho entre o metal e o silício (Φ_{MS}), da carga efetiva no óxido e da espessura do óxido. Conhecendo-se o material do metal de porta e sua respectiva função trabalho, determina-se $\Phi_{MS} = \Phi_M - \Phi_{Si} = \Phi_M - (4,7 + \Phi_F)$ e, conseqüentemente, Q_{ox} pela equação 7.

$$\frac{Q_{ox}}{q} = (\Phi_{MS} - V_{FB}) \frac{C_{ox}}{q} \quad (7)$$

E, por fim, a tensão de limiar, V_{th} , definida na equação 8.

$$V_{th} = V_{FB} + 2\Phi_F + \frac{qN_a x_{dmax}}{C_{ox}} \quad (8)$$

2.2. – Capacitor SOI com 2 terminais

A figura 3 mostra uma curva típica Capacitância vs. Tensão (C-V) em alta frequência entre os terminais de porta (V_{GF}) e substrato (V_{GB}), em função da tensão aplicada à porta.

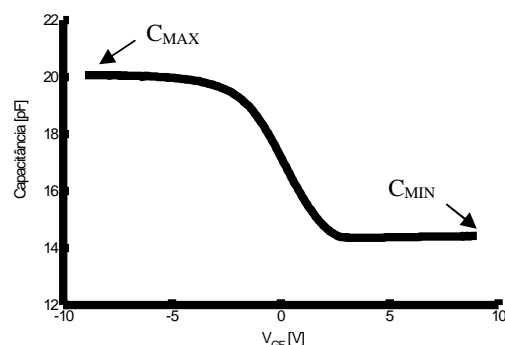


Figura 3 - Curva Capacitância vs. Tensão de um capacitor SOI de dois terminais com substrato tipo P.

Para valores negativos de V_{GF} , o substrato está acumulado tornando a capacitância de substrato (C_{SUB}) infinita. Portanto, conforme o circuito equivalente de capacitores (figura 1d), a capacitância máxima é a associação série das capacitâncias de óxido de porta (C_{oxf}), de óxido enterrado (C_{oxb}) e da camada de silício (C_{Si}).

Aumentando-se o valor de V_{GF} , o substrato inicia a depleção e para valores mais positivos o substrato está invertido, com a região de depleção com sua extensão no máximo, tornando $C_{SUB} = \epsilon_{Si}/x_{dmax}$. Portanto a capacitância mínima é a associação série de C_{oxf} , C_{Si} , C_{oxb} e C_{SUB} .

Utilizando-se esta curva, serão definidos métodos de obtenção de parâmetros de processos, como a concentração de dopantes do substrato (N_{ab}), a carga efetiva de óxido na terceira interface (Q_{ox3})

e a espessura do óxido enterrado (t_{oxb}), que serão descritos a seguir.

2.2.1. - Método de determinação da concentração efetiva de dopantes do substrato [30,31]

Proposta do método

Da análise anterior, têm-se que C_{MAX} é a associação série de C_{oxf} , C_{Si} e C_{oxb} e que C_{MIN} é a associação série de C_{oxf} , C_{Si} , C_{oxb} e C_{SUB} conforme as equações 9 e 10.

$$\frac{1}{C_{MAX}} = \frac{1}{C_{oxf}} + \frac{1}{C_{Si}} + \frac{1}{C_{oxb}} \quad (9)$$

$$\frac{1}{C_{MIN}} = \frac{1}{C_{oxf}} + \frac{1}{C_{Si}} + \frac{1}{C_{oxb}} + \frac{1}{C_{SUB}} \quad (10)$$

Combinando-se as equações 9 e 10, obtém-se C_{SUB} e a profundidade máxima de depleção (x_{dmax}) no substrato em função das capacitâncias máxima e mínima, conforme as equações 11 e 12.

$$C_{SUB} = \frac{C_{MAX}C_{MIN}}{C_{MAX} - C_{MIN}} \quad (11)$$

$$x_{dmax} = \frac{\epsilon_{Si}}{C_{SUB}} = \sqrt{\frac{4\epsilon_{Si}}{qN_{ab}} \frac{KT}{q} \ln \frac{N_{ab}}{n_i}} \quad (12)$$

Através da equação 12, pode-se obter a equação transcendental de N_{ab} , conforme a equação 13.

$$N_{ab} = \frac{4\epsilon_{Si}}{q \times \frac{2}{d_{max}}} \frac{KT}{q} \ln \frac{N_{ab}}{n_i} \quad (13)$$

A determinação da concentração de dopantes do substrato é obtida iterativamente adotando-se um valor inicial de N_{ab} .

Simulação numérica

A figura 4 mostra as curvas C-V em alta frequência obtidas no simulador bidimensional numérico MEDICI [32] com os seguintes parâmetros de processo: $t_{oxf}=15\text{nm}$, $t_{Si}=70\text{nm}$, $t_{oxb}=400\text{nm}$, $N_{af}=10^{15}\text{cm}^{-3}$, $Q_{ox1}/q=1 \times 10^{10}\text{cm}^{-2}$, $Q_{ox2}/q=5 \times 10^{10}\text{cm}^{-2}$ e $Q_{ox3}/q=5 \times 10^{10}\text{cm}^{-2}$ para diferentes valores de concentração de dopantes do substrato.

A tabela 1 apresenta uma comparação dos resultados de N_{ab} obtidos pelo método proposto com

os valores impostos na simulação, os quais apresentam uma boa aproximação.

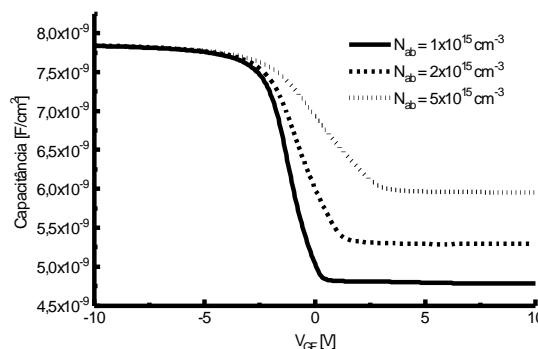


Figura 4 - Curvas C-V simuladas em alta frequência para diferentes valores de N_{ab} .

Tabela 1 - Comparação entre o valor de N_{ab} simulado e o resultado obtido pelo método proposto.

N_{ab} [cm ⁻³] Simulado	Dados extraído da curva C-V		N_{ab} [cm ⁻³] Método Proposto
	C_{MAX} [F/cm ²]	C_{MIN} [F/cm ²]	
1×10^{15}	$7,83 \times 10^{-9}$	$4,79 \times 10^{-9}$	$1,07 \times 10^{15}$
2×10^{15}	$7,83 \times 10^{-9}$	$5,29 \times 10^{-9}$	$1,97 \times 10^{15}$
5×10^{15}	$7,83 \times 10^{-9}$	$5,96 \times 10^{-9}$	$4,93 \times 10^{15}$

A sensibilidade do método proposto em função de erros de medida é apresentada na tabela 2 para os mesmos parâmetros simulados e com $N_{ab} = 1 \times 10^{15}\text{cm}^{-3}$.

Tabela 2 - Sensibilidade do método em função de erros de medida.

Medida	N_{ab}
$C_{MAX} \pm 5\%$	21%
$C_{MIN} \pm 5\%$	33%

Deve-se, portanto, tomar todos os cuidados possíveis na obtenção de C_{MAX} e C_{MIN} para se minimizar os erros na determinação de N_{ab} .

Resultados experimentais

A figura 5 apresenta as curvas C-V experimentais, em alta frequência, de capacitores SOI com dois terminais fabricados na tecnologia SOI CMOS sobre lâminas SIMOX com os seguintes parâmetros: área= $2,5 \times 10^{-3}\text{cm}^2$, material de porta silício poli N+, $t_{oxf}=15\text{nm}$, $t_{Si}=70\text{nm}$, $t_{oxb}=390\text{nm}$ e $N_{af}=1 \times 10^{17}\text{cm}^{-3}$. Estas curvas foram realizadas com o equipamento de medidas de Capacitância ("C meter") HP 4280, com frequência de 1 MHz, ao longo da lâmina. O substrato (V_{GB}) foi aterrado.

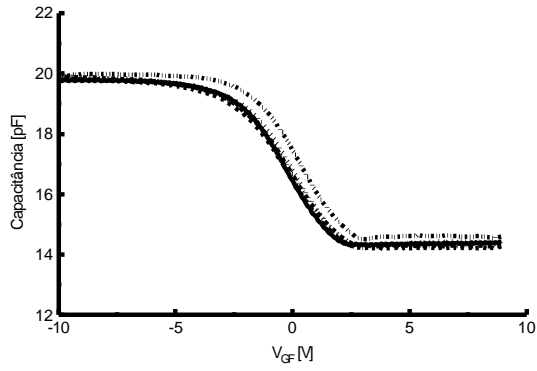


Figura 5 - Curvas C-V experimentais em alta frequência nos capacitores SOI com dois terminais.

A tabela 3 mostra os resultados obtidos das curvas C-V e os valores calculados de N_{ab} , aplicando-se o método proposto. A média destes resultados é $N_{ab}=3,2 \times 10^{15} \text{ cm}^{-3}$, que é coerente para esta tecnologia [33].

Tabela 3 - Dados extraídos das curvas C-V experimentais e os valores calculados de N_{ab} pelo método proposto.

Dados extraídos da curva C-V		Método Proposto
C_{MAX} [pF]	C_{MIN} [pF]	N_{ab} [$\times 10^{15} \text{ cm}^{-3}$]
19,7	14,3	3,4
19,8	14,3	3,3
19,8	14,2	3,1
19,9	14,3	3,2
19,9	14,2	3,0
19,9	14,3	3,1
19,9	14,5	3,5
20,5	14,6	3,2
20,2	14,7	3,6
20,1	14,4	3,1

2.2.2 - Método de determinação da carga efetiva de óxido na terceira interface [30,31,34]

Proposta do método

Sendo a camada de silício fina, ocorre a interação dos potenciais da primeira com a segunda interface, que é modelado pelas equações de Lim-Fossum [35]. Posteriormente, foi acrescentado o efeito do substrato por Martino et al [36] dadas pelas equações 14, 15, 16 e 17.

$$V_{GF} = \Phi_{MS1} - \frac{Q_{ox1}}{C_{oxf}} + \Phi_{SF} \left(1 + \frac{C_{Si}}{C_{oxf}} \right) + \Phi_{SB} \left(-\frac{C_{Si}}{C_{oxf}} \right) + \frac{qN_{af} t_{Si}}{2C_{oxf}} \quad (14)$$

$$V_{GB} = \Phi_{MS2} - \frac{Q_{ox2}}{C_{oxb}} + \Phi_{SB} \left(1 + \frac{C_{Si}}{C_{oxb}} \right) \quad (15)$$

$$+ \Phi_{SF} \left(-\frac{C_{Si}}{C_{oxb}} \right) + \frac{qN_{af} t_{Si}}{2C_{oxb}} - \Phi_{SUB}$$

$$\Phi_{SUB} = \left[-\frac{2qN_{ab} \epsilon_{Si}}{2C_{oxb}} + \sqrt{\frac{2qN_{ab} \epsilon_{Si}}{4C_{oxb}} - V_{FB3}} + (\Phi_{SB} - V_{GB}) \right]^2 \quad (16)$$

$$V_{FB3} = \frac{kT}{q} \ln \frac{N_{af}}{N_{ab}} - \frac{Q_{ox3}}{C_{oxb}} \quad (17)$$

onde, Φ_{SUB} é o potencial de superfície da terceira interface, V_{FB3} é a tensão de faixa plana para a estrutura camada de silício- substrato e Q_{ox3} é a carga efetiva do óxido na terceira interface.

Através da equação 17 é possível isolar a carga efetiva do óxido na terceira interface (Q_{ox3}) conforme a equação 18.

$$\frac{Q_{ox3}}{q} = \left(\frac{kT}{q} \ln \frac{N_{af}}{N_{ab}} - V_{FB3} \right) \frac{C_{oxb}}{q} \quad (18)$$

V_{FB3} é obtido isolando-o na equação 16, considerando-se $V_{GB}=0V$, resultando na equação 19.

$$V_{FB3} = -\Phi_{SUB} - \frac{\sqrt{2qN_{ab} \epsilon_{Si} \Phi_{SUB}}}{C_{oxb}} + \Phi_{SB} \quad (19)$$

Para a determinação de Φ_{SB} são combinadas as equações 14 e 15 resultando na equação 20.

$$\Phi_{SB} = \frac{-\Phi_{MS2} + \frac{Q_{ox2}}{C_{oxb}} - \frac{qN_{af} t_{Si}}{2C_{oxb}} + \frac{C_{Si} A}{C_{oxb}} + \Phi_{SUB}}{\frac{C_{Si}}{C_{oxb}} - \frac{C_{Si} C_{Si}}{C_{oxb} (C_{Si} + C_{oxf})} + 1} \quad (20)$$

onde,

$$A = \frac{V_{GF} - \Phi_{MS1} + \frac{Q_{ox1}}{C_{oxf}} - \frac{qN_{af} t_{Si}}{2C_{oxf}}}{\frac{C_{Si}}{C_{oxf}} + 1} \quad (21)$$

A tensão de porta V_{GF} , usada na equação 21, é extraída através da segunda derivada da capacitância em função da tensão de porta da curva

C vs. V conforme mostrada na figura 6. Este ponto é onde o substrato está na transição da depleção para a inversão ($V_{GF,inv3}$) e, nesta condição, temos que $\Phi_{SUB} = 2\Phi_{FB}$.

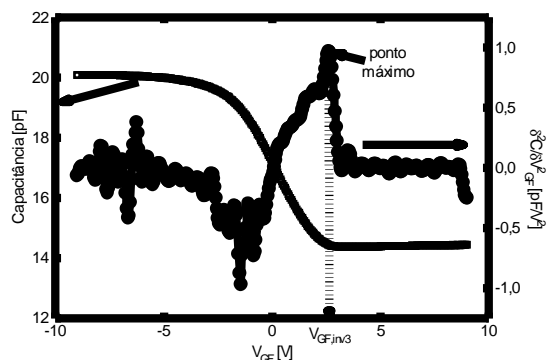


Figura 6 - Curva C-V e a respectiva segunda derivada da capacitância em função da tensão de um capacitor SOI de dois terminais com substrato tipo P.

É importante obter Q_{ox3} devido a influência do substrato no comportamento de transistores SOI em condições especiais, como pequenos valores de t_{oxb} e baixas temperaturas [37]. Q_{ox3} também tem sido obtido através do capacitor Silício-Isolante-Silício (SIS) e de transistores [38].

Simulação numérica

A figura 7 mostra as curvas C-V em alta frequência obtidas no simulador bidimensional numérico MEDICI [32], com os seguintes parâmetros de processo: $t_{oxf}=15\text{nm}$, $t_{Si}=70\text{nm}$, $t_{oxb}=400\text{nm}$, $N_{af}=1 \times 10^{15}\text{cm}^{-3}$, $N_{ab}=1 \times 10^{15}\text{cm}^{-3}$, $Q_{ox1}/q=1 \times 10^{10}\text{cm}^{-2}$ e $Q_{ox2}/q=5 \times 10^{10}\text{cm}^{-2}$ para diferentes valores de carga na terceira interface.

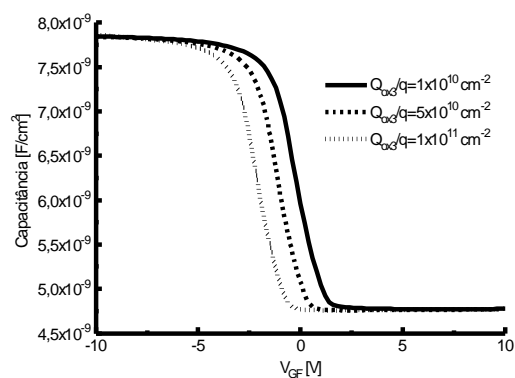


Figura 7 - Curvas C vs. V simuladas em alta frequência para diferentes valores de Q_{ox3} .

A tabela 4 apresenta uma comparação dos resultados de Q_{ox3} obtidos pelo método proposto com os valores impostos na simulação, onde observa-se uma boa aproximação.

Tabela 4 - Comparação entre o valor de Q_{ox3} simulado e o resultado obtido pelo método proposto.

Q_{ox3}/q [cm ⁻²] Simulado	$V_{GF,inv3}$ [V] Extraído da curva C-V	Q_{ox3}/q [cm ⁻²] Método Proposto
1×10^{10}	1,20	$1,04 \times 10^{10}$
5×10^{10}	0,30	$5,67 \times 10^{10}$
1×10^{11}	-0,80	$1,09 \times 10^{11}$

Tabela 5 - Sensibilidade do método em função de erros de medida ou imprecisão de parâmetros de processo.

Medido / parâmetro	Q_{ox3}
$V_{GF,inv3} \pm 10\%$	3%
$t_{oxf} \pm 1 \text{ nm}$	<1%
$t_{Si} \pm 5 \text{ nm}$	<1%
$t_{oxb} \pm 10 \text{ nm}$	2%
$N_{af} \pm 1 \times 10^{14} \text{ cm}^{-3}$	<1%
$N_{ab} \pm 1 \times 10^{14} \text{ cm}^{-3}$	13%
$Q_{ox1}/q \pm 2 \times 10^{10} \text{ cm}^{-2}$	2%
$Q_{ox2}/q \pm 2 \times 10^{10} \text{ cm}^{-2}$	2%

A sensibilidade do método proposto, em função de erros de medida ou imprecisão de parâmetros de processo, é apresentada na tabela 5 para os mesmos parâmetros simulados e com $Q_{ox3}/q=5 \times 10^{10}\text{cm}^{-2}$.

No pior caso, o erro será de 13% em Q_{ox3} quando se tiver uma imprecisão de $1 \times 10^{14} \text{ cm}^{-3}$ em N_{ab} .

Resultados experimentais

Considerando-se as curvas C-V experimentais da figura 5, a tabela 6 mostra os valores de $V_{GF,inv3}$ obtidos e os valores calculados de Q_{ox3} , aplicando-se o método proposto. A média destes resultados é $Q_{ox3}/q=5,5 \times 10^{10} \text{ cm}^{-2}$, que é coerente para esta tecnologia [33].

Tabela 6 - $V_{GF,inv3}$ extraídos das curvas C-V experimentais e os valores calculados de Q_{ox3} pelo método proposto.

$V_{GF,inv3}$ [V] Extraídos da curva C-V	Q_{ox3}/q [$\times 10^{10} \text{ cm}^{-2}$] Método Proposto
2,35	7,6
2,20	7,8
2,60	5,5
2,60	5,5
2,80	4,2
2,65	5,2
2,90	5,1
3,35	2,0
2,80	4,2
2,65	5,2

2.2.3. Método de determinação da espessura efetiva do óxido enterrado [31]

Proposta do método

A capacitância máxima de um capacitor SOI é dada pela associação série entre C_{oxf} , C_{Si} e C_{oxb} , conforme equação 9. Isolando-se C_{oxb} e sendo $C_{oxf} = \epsilon_{ox}/t_{oxf}$, $C_{Si} = \epsilon_{Si}/t_{Si}$ e $C_{oxb} = \epsilon_{ox}/t_{oxb}$, obtém-se as equações 22 e 23.

$$\frac{1}{C_{oxb}} = \frac{1}{C_{MAX}} - \frac{1}{C_{oxf}} - \frac{1}{C_{Si}} \quad (22)$$

$$\frac{t_{oxb}}{\epsilon_{ox}} = \frac{1}{C_{MAX}} - \frac{t_{oxf}}{\epsilon_{ox}} - \frac{t_{Si}}{\epsilon_{Si}} \quad (23)$$

Considerando-se conhecidos t_{oxf} e t_{Si} por outros métodos, pode-se determinar a espessura do óxido enterrado, conforme a equação 24.

$$t_{oxb} = \frac{\epsilon_{ox}}{C_{MAX}} - t_{oxf} - \frac{\epsilon_{ox} t_{Si}}{\epsilon_{Si}} \quad (24)$$

Simulação numérica

A figura 8 mostra as curvas C-V em alta frequência obtidas no simulador bidimensional numérico MEDICI [32], com os seguintes parâmetros de processo: $t_{oxf}=15\text{nm}$, $t_{Si}=70\text{nm}$, $N_{af}=1 \times 10^{15} \text{cm}^{-3}$, $N_{ab}=1 \times 10^{15} \text{cm}^{-3}$, $Q_{ox1}/q=1 \times 10^{10} \text{cm}^{-2}$, $Q_{ox2}/q=5 \times 10^{10} \text{cm}^{-2}$ e $Q_{ox3}/q=5 \times 10^{10} \text{cm}^{-2}$ para diferentes valores de t_{oxb} .

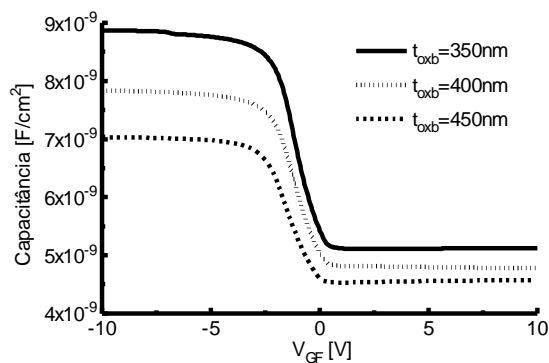


Figura 8 - Curvas C-V simuladas em alta frequência para diferentes valores de t_{oxb} .

A tabela 7 apresenta uma comparação dos resultados de t_{oxb} obtidos pelo método proposto com os valores impostos na simulação, onde observa-se uma boa aproximação.

Tabela 7 - Comparação entre o valor de t_{oxb} simulado e o resultado obtido pelo método proposto.

t_{oxb} [nm] Simulado	C_{MAX} [$\times 10^{-9}$ F/cm ²] Extraído da curva C-V	t_{oxb} [nm] Método Proposto
350	8,9	350,8
400	7,8	402,5
450	7,0	452,6

A sensibilidade do método proposto, em função de erros de medida ou imprecisão de parâmetros de processo, é apresentada na tabela 8 para os mesmos parâmetros simulados e com $t_{oxb}=400\text{nm}$. O erro máximo obtido é de 5,8%.

Tabela 8 - Sensibilidade do método em função de erros de medida ou imprecisão de parâmetros de processo.

Medido / parâmetro	t_{oxb}
$C_{MAX} \pm 5\%$	5,8 %
$t_{oxf} \pm 1 \text{ nm}$	<1 %
$t_{Si} \pm 5 \text{ nm}$	<1 %

Resultados experimentais

Considerando-se as curvas C-V experimentais da figura 5, a tabela 9 mostra os resultados obtidos e os valores calculados de t_{oxb} , aplicando-se o método proposto. A média destes resultados é $t_{oxb}= 393,8 \text{ nm}$, que é o valor esperado para esta tecnologia [33].

Tabela 9 - Resultados extraídos das curvas C-V experimentais e os valores calculados de t_{oxb} pelo método proposto.

C_{MAX} [pF] Extraídos da curva C-V	t_{oxb} [nm] Método Proposto
19,7	398,8
19,8	397,5
19,8	397,5
19,9	395,3
19,9	395,3
19,9	395,3
19,9	395,3
19,9	395,3
20,5	382,6
20,2	389,3
20,1	391,4

3. Conclusão

Neste trabalho foi comparado o capacitor convencional e o SOI de dois terminais.

Através da análise do capacitor SOI com dois terminais e de sua respectiva curva Capacitância vs. Tensão em alta frequência, foram propostos métodos de extração de parâmetros, como da concentração de dopantes do substrato (N_{ab}), da

carga efetiva de óxido na terceira interface (Q_{ox3}) e da espessura do óxido enterrado (t_{oxb}).

Simulações numéricas bidimensionais foram realizadas para a validação destes métodos. Uma análise da sensibilidade também foi realizada onde determinou-se que o erro máximo para a concentração de dopantes no substrato é de 33%, da carga efetiva de óxido na terceira interface é de 13% e da espessura do óxido enterrado é de 5,8% em função das imprecisões típicas das variáveis de entrada.

Os métodos propostos foram aplicados experimentalmente e os resultados médios obtidos foram de $N_{ab}=3,2 \times 10^{15} \text{ cm}^{-3}$, $Q_{ox3}/q=5,5 \times 10^{10} \text{ cm}^{-2}$ e $t_{oxb}= 394 \text{ nm}$ que são valores esperados e coerentes para a tecnologia analisada.

Bibliografia

- [1] Kahng, D. e Atalla, M. M., "Silicon-Silicon Dioxide Field Induced Surface Device", IRE Solid State Devices Res. Conf., Carnegie Institute of Technology, Pittsburgh, Pa., 1960.
- [2] Colinge, J. P., "Silicon On Insulator Technology: Materials to VLSI"; Kluwer Academic Publishers, 3rd Edition, Boston, 360pp, 2004.
- [3] El-Mansy, Y., IEEE Transactions on Electron Devices, Vol. 29, 567, 1982.
- [4] Sonnenberg, V. e Nicolett, A. S., "Transistores MOSFETs Fabricados na Tecnologia de Silício Sobre Isolante – SOI MOSFET: A Caminho do Futuro", Boletim Técnico da Faculdade de Tecnologia de São Paulo, BT14, 14-23, Ago/2003.
- [5] Martino, J. A., "Modelagem do substrato e novos métodos de caracterização elétrica de SOI MOSFET", Tese de livre docência, Escola Politécnica da USP, 1998.
- [6] Pavanello, M. A., "Projeto, fabricação e caracterização elétrica de uma nova estrutura para o SOI MOSFET", Tese de doutorado, Escola Politécnica da USP, 2000.
- [7] Nicolett, A. S., "Estudo do comportamento da resistência série e desenvolvimento de novos métodos de caracterização elétrica em dispositivos SOI MOSFET", Tese de doutorado, Escola Politécnica da USP, 2001.
- [8] Bellodi, M., "Estudo das componentes e modelagem das correntes de fuga em dispositivos SOI MOSFET operando em altas temperaturas", Tese de doutorado, Escola Politécnica da USP, 2001.
- [9] Sonnenberg, V., "Novos métodos para a determinação de parâmetros da tecnologia SOI através de capacitores", Tese de doutorado, Escola Politécnica da USP, 2001.
- [10] Flandre, D. e Van de Wiele, F., "A New Analytical Model for the Two-Terminal MOS Capacitor on SOI Substrate", IEEE Electron Device Letters, Vol. 9, n^o. 6, 296, 1988.
- [11] Flandre, D., Loo, T., Verlinden, P. e Van de Wiele, F., "Interpretation of Quasi-Static C-V Characterization of MOSOS Capacitors on SOI Substrates", IEE Electronics Letters, Vol. 27, n^o. 1, 43, 1991.
- [12] Rustagi, S. C., Mohsen, Z. O, Chandra, S. e Chand, A., "C-V Characterization of MOS Capacitors in SOI Structures", Solid State Electronics, Vol. 39, n^o. 6, 841, 1996.
- [13] McDaid, L. J., Hall, S. e Eccleston, W., "Interpretation of Capacitance-Voltage Characteristics on Silicon-On-Insulator (SOI) Capacitors", Solid State Electronics, Vol. 32, n^o. 1, 65, 1989.
- [14] Lee, J. H. e Cristoloveanu, S., "Accurate Technique for CV Measurements on SOI Structures Excluding Parasitic Capacitance Effects", IEEE Electron Device Letters, Vol. EDL7, 537, 1986.
- [15] Ikraiam, F. A., Beck, R. B. e Jakubowski, A., "Modeling of SOI-MOS Capacitors C-V Behavior: Partially- and Fully-Depleted Cases", IEEE Trans. Electron Devices, Vol. 45, n^o. 5, 1026, 1998.
- [16] Chen, H. S. e Li, S. S., "A Model for Analyzing the Interface Properties of a Semiconductor-Insulator-Semiconductor Structure - I: Capacitance and Conductance Techniques", IEEE Transactions on Electron Devices, Vol. 39, n^o. 7, 1740, 1992.
- [17] Chen, H. S. e Li, S. S., "A Model for Analyzing the Interface Properties of a Semiconductor-Insulator-Semiconductor Structure - II: Transient Capacitance Technique", IEEE Transactions on Electron Devices, Vol. 39, n^o. 7, 1747, 1992.
- [18] Brady, F. T., Li, S. S. e Burk, D. E., "Determination of the Fixed Charge and Interface Trap Densities for Buried Oxide Layers Formed by Oxygen Implantation", Appl. Phys. Letters, Vol. 52, n^o. 11, 886, 1988.
- [19] Nagai, K., Sekigawa, T. e Hayashi, Y., "Capacitance-Voltage Characteristics of Semiconductor-Insulator-Semiconductor (SIS) Structure", Solid State Electronics, Vol. 28, n^o. 8, 789, 1985.
- [20] Flandre, D. e Gentinne, B., "Extraction of Physical Device Dimensions of SOI MOSFET's from Gate Capacitance Measurements", IEE Electronics Letters, Vol. 29, n^o. 7, 586, 1993.
- [21] Flandre, D., "Analysis of Floating Substrate Effects on the Intrinsic Gate Capacitance of SOI MOSFET's Using Two-Dimensional Device Simulation", IEEE Transactions on Electron Devices, Vol. 40, n^o. 10, 1789, 1993.
- [22] Flandre, D., "Measurement and Simulation of Floating Substrate on the Intrinsic Gate Capacitance Characteristics of SOI n-MOSFETs", IEE Electronics Letters, Vol. 28, n^o. 10, 967, 1992.
- [23] Chen, J., Solomon, R., Chan, T-Y., Ko, P. K. e Hu, C., "A CV Technique for Measuring Thin SOI

Film Thickness”, IEEE Electron Device Letters, Vol. 12, n^o. 8, 453, 1991.

[24] Flandre, D., Van de Wiele, F. e Jespers, P. G. A., “Measurement of Intrinsic Gate Capacitances of SOI MOSFET’s”, IEEE Electron Device Letters, Vol. 11, n^o. 7, 291, 1990.

[25] Gibki, J., Jakubowski, A. e Jurczak, M., “Determination of the Thickness of Gate Oxide and Active Layer in SOI Structures from CV Measurements”, Microelectronic Engineering, Vol. 36, 371, 1997.

[26] Rudenko, T. E., Rudenko, A. N., Nazarov, A. N. e Lysenko, V. S., “Characterization of SOI by Capacitance and Current Measurements with Combined Gated Diode and Depletion-Mode MOSFET structure”, Microelectronic Engineering, Vol. 28, 475, 1995.

[27] Nicollian, E. H. e Brews, J. R., “MOS - Physics and Technology”- John Wiley & Sons, 906pp , 1982.

[28] Martino, J.A., Pavanello, M.A. e Verdonck, P.B., “Caracterização Elétrica de Tecnologia e Dispositivos MOS”, Ed. Thomson, São Paulo, 193 pp, 2003.

[29] Pierret, R. F. e Neudeck, G. W., “Field Effect Devices”, Addison-Wesley Publishing Company, Vol. IV, 2nd Edition, 203 pp, 1990.

[30] Sonnenberg, V. e Martino, J. A., “New Method for Determination of the Oxide Charge Density at the Buried Oxide/Substrate Interface in SOI Capacitor” Anais do ICMP’98, 564, 1998.

[31] Sonnenberg, V. e Martino, J. A., “SOI Technology Characterization Using SOI-MOS Capacitor”, Solid State Electronics, Vol. 49, No 1, 109-116, 2005

[32] TMA MEDICI, version 4.0, Palo Alto-CA, 1997.

[33] Martino, J. A., “Pline 182 : Electrical Characteristics”, Internal report, IMEC, August, 1994.

[33] Sonnenberg, V. e Martino, J. A., “A Simple Method to Extract the Oxide Charge Density at the Buried Oxide/Substrate Interface in SOI Capacitor” 9th SOI Symposium, Electrochemical Society Proceedings, Seattle, Volume 99-3, 189, 1999.

[35] Lim, H. K. e Fossum, J. G., “Threshold Voltage of Thin-Film Silicon-on-Insulator (SOI) MOSFET’s”; IEEE Trans. Electron Devices, Vol. ED-30, 1244, 1983.

[36] Martino, J. A., Lauwers, L., Colinge, J. P. e Meyer, K., “Model for the Potential Drop in the Silicon Substrate for Thin Film SOI MOSFET”, IEE Electronics Letters, Vol. 26, n^o. 18, 1462, 1990.

[37] Pavanello, M. A., Martino, J. A. e Colinge, J. P., “Substrate Influences on Fully Depleted Enhancement Mode SOI MOSFETs at Room Temperature and at 77K”, Solid State Electronics, Vol. 41, n^o. 1, 111, 1997.

[38] Pavanello, M. A. e Martino, J. A., “A New Method for Determination of the Fixed Charge Density at the Buried Oxide/Underlying Substrate Interface in SOI MOSFETs”, Electrochem. Soc. Proc., Vol. 97-23, 162, 1997.