

CENTRO UNIVERSITÁRIO FEI
ALLAN ROBERTO MOLTO

**INFLUÊNCIA DA TEMPERATURA NO RUÍDO DE BAIXA FREQUÊNCIA EM
TRANSISTORES SOI DE CANAL GRADUAL (GC SOI) SUBMICROMÉTRICOS**

São Bernardo do Campo

2016

ALLAN ROBERTO MOLTO

**INFLUÊNCIA DA TEMPERATURA NO RUÍDO DE BAIXA FREQUÊNCIA EM
TRANSISTORES SOI DE CANAL GRADUAL (GC SOI) SUBMICROMÉTRICOS**

Dissertação de Mestrado apresentado ao
Centro Universitário FEI como parte dos
requisitos necessários para a obtenção do título de
Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. Marcelo Antonio Pavanello.

São Bernardo do Campo

2016

Molto, Allan Roberto.

Influência da temperatura no ruído de baixa frequência em transistores SOI de Canal Gradual (GC SOI) submicrométricos / Allan Roberto Molto. São Bernardo do Campo, 2016.

154 f.

Dissertação - Centro Universitário FEI.

Orientador: Prof. Dr. Marcelo Antonio Pavanello.

1. SOI. 2. GC SOI. 3. submicrométrico. 4. ruído. 5. temperatura.. I. Pavanello, Marcelo Antonio, orient. II. Título.

Aluno: Allan Roberto Molto

Matrícula: 113102-8

Título do Trabalho: Influência da temperatura no ruído de baixa frequência em transistores SOI de canal gradual (GC SOI) submicrométricos.

Área de Concentração: Dispositivos Eletrônicos Integrados

Orientador: Prof. Dr. Marcelo Antonio Pavanello

Data da realização da defesa: 28/03/2016

ORIGINAL ASSINADA

Avaliação da Banca Examinadora:

São Bernardo do Campo, 28 / 03 / 2016 .

MEMBROS DA BANCA EXAMINADORA

Prof. Dr. Marcelo Antonio Pavanello Ass.: _____

Prof. Dr. Aparecido Sirley Nicolett Ass.: _____

Prof.^a Dr.^a Talitha Nicoletti Régis Ass.: _____

A Banca Julgadora acima-assinada atribuiu ao aluno o seguinte resultado:

APROVADO

REPROVADO

VERSÃO FINAL DA DISSERTAÇÃO

**APROVO A VERSÃO FINAL DA DISSERTAÇÃO EM QUE
FORAM INCLUÍDAS AS RECOMENDAÇÕES DA BANCA
EXAMINADORA**

Aprovação do Coordenador do Programa de Pós-graduação

Prof. Dr. Carlos Eduardo Thomaz

Dedico esse trabalho primeiramente à Deus por me permitir que tudo isso acontecesse. À minha mãe e minha esposa pelo incentivo e por estarem sempre do meu lado quando mais precisei. Ao meu pai (em memória) por me fazer ser quem sou hoje.

AGRADECIMENTOS

Agradeço primeiramente a Deus por permitir tornar tudo isso possível.

À minha mãe por ser muito especial, me incentivar, motivar e acreditar sempre que tudo é possível.

À minha esposa Priscila por abrir mão de muitas coisas pelos meus sonhos, por me entender, me ajudar, incentivar e estar sempre do meu lado nas horas mais difíceis.

Ao meu orientador Prof. Dr. Marcelo Antonio Pavanello, por me aceitar na turma acreditando que eu faria um bom trabalho. Por todos os ensinamentos sempre de muito valor. Por todo suporte, por ser sempre uma pessoa muito solícita, agradável e acessível durante todo o curso. Por todos seus esforços nas correções das versões para que esse trabalho tivesse uma boa notoriedade.

Ao Prof. Dr. Rodrigo Trevisoli Doria, por ter sido decisivo nas etapas mais difíceis e importantes desse curso. Agradeço a todo conhecimento que me foi passado, sempre com muita transparência, entusiasmo e dedicação.

À Profa. Dr. Michelly de Souza, por toda atenção, ajuda e especialmente por ceder a amostra que foi essencial para que se tornasse possível a realização desse trabalho.

Aos meus colegas de pesquisa que tive muita sorte de conhecer e conviver, Rafael, Bruna, Ligia e Thales por me ajudarem inúmeras vezes e me darem muito suporte. Sem eles com certeza tudo teria sido muito mais difícil.

Aos meus colegas de turma Cleiton, João, Enrico, Muller, Gabriel e Egon por toda amizade e companheirismo que tivemos durante esse curso.

Aos meus colegas de trabalho Samuel e Roberto pelo companheirismo e por todo entendimento nas vezes em que precisei faltar ou sair mais cedo do serviço.

Faça o melhor que puder. Seja o melhor que puder. O resultado virá na mesma proporção de seu esforço.

Gandhi

RESUMO

O ruído é uma perturbação indesejada que ocorre na tensão e corrente elétrica, proveniente de meios internos ou externos, fazendo com que elas oscilem aleatoriamente. O valor de amplitude que tal perturbação irá apresentar no espectro de frequências dependerá do projeto, tecnologia e do processo ao qual o transistor é submetido em sua construção. Por esse motivo, torna-se necessário e importante sua caracterização. Este trabalho tem como objetivo estudar a influência da temperatura no comportamento do ruído de baixa frequência em transistores SOI de Canal Gradual (*Graded Channel - GC*) fabricados em tecnologia submicrométrica de 150nm pela OKI Semiconductors, como continuação à trabalhos anteriores.

Os resultados contidos nesse trabalho foram obtidos através de medidas experimentais em temperatura ambiente e com a variação da temperatura (de 300K a 500K) em dispositivos GC SOI submicrométricos com diversos comprimentos de canal ($L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$), larguras de canal ($W=40\mu\text{m}$ e $240\mu\text{m}$), aplicando diversas polarizações de porta (V_{GT}) e operando na região de triodo com $V_{DS}=50\text{mV}$.

Nas medidas executadas em temperatura ambiente, foi possível observar que o ruído dominante em baixa frequência nos transistores GC SOI é o ruído flicker ($1/f'$), tendo sua origem devido a variação do número de portadores no canal (Δn), com base em análises feitas na comparação das curvas normalizadas de ruído na corrente elétrica (S_{ID}/I_{DS}^2) em função da corrente de dreno (I_{DS}) e $(g_m/I_{DS})^2$ em função de I_{DS} .

O fator gama (γ) encontrado de 0,9 e 1,0, permitiu caracterizar que a captura e emissão de portadores responsáveis pela origem do ruído ocorre na região entre óxido de porta e canal. Nas curvas de S_{VG} em função da frequência, foi observado que não houve a variação no ruído com o aumento da sobretensão de porta (V_{GT}), reforçando a origem do ruído devido a Δn .

Foram analisadas as curvas de S_{ID} em função do comprimento de canal (L) e verificado que S_{ID} aumenta com a diminuição de L . Nas curvas normalizadas de S_{ID}/I_{DS}^2 em função de L , não foi notado aumento em S_{ID}/I_{DS}^2 , concluindo que o aumento de S_{ID} com a diminuição de L ocorre devido ao aumento da corrente de dreno I_{DS} e não devido à diminuição de L nesses dispositivos. Foi calculada a densidade de armadilhas no óxido (N_{ot}), na interface (N_{it}) e o parâmetro empírico do processo (K_F) utilizado em simulações SPICE.

Nas medidas executadas em função da variação da temperatura, foi possível observar o aumento no ruído $1/f'$ em frequências mais baixas com o aumento da temperatura e a sobreposição dos Lorentzians e seus “plateaus”, que compõem o ruído de Geração e Recombinação (GR) no

ruído $1/f'$ em frequências mais altas, fazendo com que seja o ruído dominante nessas frequências. Tal sobreposição ocorreu pelo fato da variação da temperatura fazer com que ativassem novas armadilhas. As constantes de tempo (τ_{GR}) dessas novas armadilhas foram calculadas ($0,3 \cdot 10^{-4} < \tau_{GR} < 3,2 \cdot 10^{-4}$). O aumento da temperatura também fez com que aumentassem as frequências de corte (f_c) dos dispositivos, onde tais frequências foram de 500Hz em 450K e 4KHz em 500K para o dispositivo com $L=240\text{nm}$ e de 500Hz em 450K e 6KHz em 500K para o dispositivo com $L=1\mu\text{m}$. Esses aumentos de f_c fazem com que os dispositivos operem em condições mais ruidosas para frequências mais altas.

Nos estudos foi possível observar que, em temperaturas mais altas (450K e 500K) e para valores mais baixos de V_{GT} ($-100\text{mV} < V_{GT} < 100\text{mV}$), o ruído dominante está associado a variação na mobilidade ($\Delta\mu$) e para valores de $V_{GT} > 100\text{mV}$ o ruído está associado a variação do número de portadores (Δn).

Palavras-chave: SOI, GC SOI, submicrométrico, ruído, temperatura.

ABSTRACT

The noise is an undesirable condition which occurs in the voltage and electric current from internal or external environments, making them oscillate randomly. The amplitude value that this disturbance will present at the frequency spectrum will depend on the design, technology and process to which the transistor is subjected in its construction. For this reason, it is necessary and important characterization. This work deals in study the temperature influence at the low frequency noise behavior in Graded Channel SOI transistors (GC SOI) manufactured in 150nm submicron technology by OKI semiconductors, in order to continue previous works.

The results in this work was obtained through experimental measurements in ambient temperature and with temperature variation (from 300K to 500K), in submicron GC SOI devices with several channel length ($L=240\text{nm}$, 350nm , 500nm and $1\mu\text{m}$), channel width ($40\mu\text{m}$ and $240\mu\text{m}$), applying multiple gate biasing (V_{GT}) and working in a linear region with $V_{DS}=50\text{mV}$.

At the measurements realized in ambient temperature, it was possible to see that the dominant low frequency noise at the GS SOI transistors is the flicker ($1/f'$) that it has the origin in the carrier number fluctuation (Δn), in according to comparisons performed in the normalized drain current noise (S_{ID}/I_{DS}^2) as a function of drain current (I_{DS}) and $(g_m/I_{DS})^2$ as a function of I_{DS} .

The gamma factor (γ) obtained was 0,9 and 1,0, that allowed characterize that the carries trapping and detrapping responsible for the noise occurs within gate oxide and the channel. At the S_{VG} curves as a function of frequency, it was observed that has no noise increasing with gate overvoltage (V_{GT}) increase, it reinforces the noise origin due to Δn .

It was analysed the S_{ID} curves as a function of channel length (L) and it was observed that S_{ID} increases with the L decrease. At the normalized curves S_{ID}/I_{DS}^2 as a function of L , it was not observed the S_{ID}/I_{DS}^2 increase, it concludes in these devices that S_{ID} increases with L decreases occurs due to drain current increase instead with L decrease.

It was calculated the traps in the oxide (N_{ot}), in the interface (N_{it}) and the empirical parameter process (K_F) that can be used in SPICE simulations.

At the measurements with temperature variation, it was possible to see the $1/f'$ increase in lower frequencies with the temperature increase and the Lorentzians and "Plateaus" that compose the Generation and Recombination noise (GR) overlaps the $1/f'$ noise at the higher frequencies becoming the noise dominant in these frequencies. This GR overlaps occurs due to these temperature variation activate news traps. These news traps time constants (τ_{GR}) was calculated ($0,3 \cdot 10^{-4} < \tau_{GR} < 3,2 \cdot 10^{-4}$). The temperature increase also increase the devices corner

frequency (f_c), where these frequencies were 500Hz in 450K and 4KHz in 500K for the $L=240\text{nm}$ device and 500Hz in 450K and 6KHz in 500K for the $L=1\mu\text{m}$ device. These f_c increases makes the devices works in a major noise condition for higher frequencies.

At the studies it was possible to see that, in higher temperatures (450K and 500K) and for lower V_{GT} values ($-100\text{mV} < V_{GT} < 100\text{mV}$), the noise dominant is associated due to mobility variation ($\Delta\mu$) and for $V_{GT} > 100\text{mV}$ the noise is associated due to carries number fluctuation variation (Δn).

Key-words: SOI, GC SOI, Submicron, noise, temperature.

LISTA DE ILUSTRAÇÕES

Figura 1 - Estrutura de um transistor SOI.....	30
Figura 2 - Perfil transversal do transistor SOI.....	30
Figura 3 - Diagrama de faixas de energia do transistor SOI parcialmente depletado (PD).....	32
Figura 4 - Diagrama de faixas de energia do transistor SOI Totalmente Depletado (FD).....	33
Figura 5 - Curvas da densidade de corrente de tunelamento (J_G) em função da tensão aplicada à porta (V_{GF}) para t_{oxf} variando entre 2,9nm à 6,2nm.	37
Figura 6 - Velocidade de saturação dos portadores, quando aplicado um campo elétrico horizontal.....	42
Figura 7 - Corrente de dreno pela tensão de porta e a transcondutância correspondente, variando a tensão de porta tanto no sentido do negativo para o positivo como vice-versa, em um transistor nMOSFET parcialmente depletado com espessura de porta de 2,5nm.	45
Figura 8 - Curva da transcondutância em função da tensão de porta com diversos comprimentos de canal.....	46
Figura 9 - Curva normalizada da transcondutância em função da tensão de porta com diversos comprimentos de canal.....	46
Figura 10 - Curvas da transcondutância em função da tensão aplicada à porta para diferentes valores de largura de canal.....	47
Figura 11 - Representação esquemática da seção transversal do transistor SOI indicando o transistor bipolar parasitário.....	49
Figura 12 - Perfil transversal do transistor SOI de canal gradual (GC SOI).....	50
Figura 13 - Curva experimental de $I_{DS} \times V_{GF}$ do GC SOI em comparação ao SOI convencional, com $V_{DS}=100mV$ e diversas relação de L_{LD}/L	51
Figura 14 - Curva experimental de $g_m \times V_{GF}$ do GC SOI em comparação ao SOI convencional, com $V_{DS}=100mV$	52
Figura 15 - Curva experimental de $I_{DS} \times V_{DS}$ do GC SOI em comparação ao SOI convencional, com $V_{DS}=100mV$	52
Figura 16 - Corrente normalizada de dreno I_{DS} nas escalas linear e logarítmica em função da tensão aplicada à porta (V_{GS}).	53
Figura 17 - Transcondutância normalizada (g_m) em função da tensão aplicada à porta (V_{GS}) com $V_{DS}=1,7V$	54

Figura 18 - Curvas da frequência de corte e da transcondutância pela corrente de dreno, comparando transistores GC SOI submicrométricos com transistores convencionais, com comprimento de canal $L=500\text{nm}$, relação $L_{LD}/L=0,5$ e $V_{DS}=1,2\text{V}$	55
Figura 19 - Curva da concentração de lacunas em um material tipo p dopado com impurezas aceitadoras N_A da ordem de 10^{15}cm^{-3} em função da temperatura.	57
Figura 20 - Percentual de ionização em função da temperatura versus potencial de Fermi em função da temperatura, para $N_A=10^{15}\text{cm}^{-3}$	59
Figura 21 - Curva modelada em Mathcad do potencial de Fermi em função da temperatura levando em consideração diversas concentrações de dopantes.....	60
Figura 22 - Mobilidade em função da temperatura considerando diversas concentrações de dopantes.....	62
Figura 23 - Comportamento experimental da transcondutância em função da tensão de porta para temperaturas variando entre 100K e 400K.	63
Figura 24 - Comportamento experimental da transcondutância em função da tensão aplicada à porta para temperatura variando de 150K até 400K.	64
Figura 25 - Inclinação de sublimiar em função da temperatura	65
Figura 26 - Curva de $V_{GF} \times I_{DS}$ em escala linear (eixo y à esquerda) e em escala logarítmica (eixo y à direita) com $V_{DS}=50\text{mV}$, $L_{LD}/L=0,5$, $L=240\text{nm}$ e $L=1\mu\text{m}$ sob diversas condições de temperatura em transistores GC vindos da OKI semiconductors....	66
Figura 27 - Transcondutância $g_m \times V_{GF}$ para os dispositivos OKI Semiconductors considerando a variação da temperatura.	67
Figura 28 - Dependência da temperatura na curva da transcondutância normalizada em função da tensão aplicada à porta (V_{GS}).	68
Figura 29 - Inclinação de sublimiar em função da temperatura para transistores GC SOI nMOSFETs vindos da fabricante OKI.....	69
Figura 30 - Ruído em um condutor ou semiconductor em função do tempo.....	71
Figura 31 - Distribuição normal do ruído.....	73
Figura 32 - Amostras de ruído com boa correlação em função do tempo.	73
Figura 33 - Amostras de ruído com correlação ruim em função do tempo.....	74
Figura 34 - Decomposição do ruído pelo analisador de espectro, levando em consideração uma largura de banda $Bw=1\text{Hz}$	75
Figura 35 - Função de autocorrelação do ruído de baixa frequência (à direita) e a transformada de Fourier da função de autocorrelação (à esquerda).	76

Figura 36 - Função de autocorrelação do ruído branco (à direita) e transformada de Fourier da função de autocorrelação do ruído branco (à esquerda).	76
Figura 37 - Densidade espectral de ruído térmico na tensão e corrente elétrica em função da frequência.	77
Figura 38 - Densidade espectral de ruído de Geração e Recombinação na corrente elétrica (S_{IDGR}) em função da frequência com diversos τ_{GR}	79
Figura 39 - Descrição esquemática do ruído RTS.	80
Figura 40 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com V_{DS} constante indicando variação no número de portadores (Δn).	86
Figura 41 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com V_{DS} constante indicando variação na mobilidade ($\Delta \mu$).	86
Figura 42 - Contribuição de cada tipo de ruído no espectro de frequências.	87
Figura 43 - Sobreposição do ruído de geração e recombinação (GR) no ruído $1/f'$	88
Figura 44 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência, de um transistor FD SOI nMOSFET levando em consideração diversas temperaturas com $V_{bs}=+1,5V$	90
Figura 45 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência, de um transistor FD SOI nMOSFET levando em consideração diversas temperaturas com $V_{bs}=-3V$	91
Figura 46 - Comparação da densidade espectral normalizada de ruído na corrente elétrica (S_{ID}/I_{DS}^2) com a curva normalizada g_m/I_{DS}^2 , ambas em função da corrente de dreno I_{DS}	92
Figura 47 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da corrente de dreno (I_{DS}) para transistores FD SOI, GC SOI e IC com implantação iônica de $4,4 \times 10^{11}$ at/cm ²	93
Figura 48 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da corrente de dreno (I_{DS}) para transistores FD SOI, GC SOI e IC com Implantação iônica de $7,3 \times 10^{11}$ at/cm ²	93
Figura 49 - Curva experimental comparativa da S_{ID} normalizada em função da corrente de dreno I_{DS} (eixo y à esquerda) e curva $(g_m/I_{DS})^2$ em função da corrente de dreno I_{DS} (eixo y à direita) com $V_{DS}=100mV$, $f=50Hz$ e $L=1\mu m$ entre transistores GC SOI vindos da OKI Semiconductors e UCL.	94

Figura 50 - Densidade espectral normalizada de ruído na corrente elétrica (S_{ID}) em função da corrente de dreno (I_{DS}) para transistores vindos da OKI Semiconductors e UCL.	95
Figura 51 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência para transistores com $L=2\mu\text{m}$ e $W=20\mu\text{m}$ e relações L_{LD}/L de 0,2 e 0,65 fabricados na UCL.	96
Figura 52 - Microprovador Cascade modelo REL-3600.	97
Figura 53 - Low Temperature Micropole System – LTMP da MMR Technologies.	98
Figura 54 - Perfil transversal do transistor GC SOI submicrométrico da fabricante OKI Semiconductors.	100
Figura 55 - Curva I_{DS} em função de V_{GF} em escala linear (eixo y à esquerda) e em escala Logarítmica (eixo y à direita).	101
Figura 56 - Transcondutância (g_m) em função da tensão de porta (V_{GF}), com $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ e $W=240\mu\text{m}$.	103
Figura 57 - Transcondutância normalizada ($g_m \cdot L$) em função da tensão de porta (V_{GF}), com $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ e $W=240\mu\text{m}$.	104
Figura 58 - Transcondutância (g_m) em função da sobretensão de porta (V_{GT}) com $L=240\text{nm}$, $L=350\text{nm}$, $L=500\text{nm}$ e $L=1\mu\text{m}$ e $W=240\mu\text{m}$.	105
Figura 59 - Representação esquemática dos equipamentos e conexões utilizadas para a extração do ruído de baixa frequência.	106
Figura 60 - Densidade espectral de ruído na tensão elétrica (S_{VD}) extraída do analisador de espectro em um range de 10Hz à 500Hz e largura de banda de 1Hz.	107
Figura 61 - Densidade espectral de ruído na tensão elétrica (S_{VD}) extraída do analisador de espectro em um range de 10Hz à 10KHz e largura de banda de 10Hz.	108
Figura 62 - Densidade espectral de ruído na tensão elétrica entre fonte e dreno (V^2/Hz) em função da frequência.	109
Figura 63 - Flutuação da tensão de porta induzida pelas armadilhas na região de canal (S_{VG}) em função da frequência.	110
Figura 64 - Curva comparativa da densidade de ruído na tensão elétrica (S_{VD}) em função da sobretensão de porta (V_{GT}) com $F=15\text{Hz}$.	112
Figura 65 - Curva comparativa da densidade de ruído na tensão elétrica (S_{VD}) em função da sobretensão de porta (V_{GT}) com $F=200\text{Hz}$.	113
Figura 66 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI para $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência.	114

Figura 67 - Densidade espectral de ruído normalizada S_{ID}/I_{DS}^2 do transistor GC SOI com $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência (B).....	115
Figura 68 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI com $L=240\text{nm}$ e $W=240\mu\text{m}$ em função da frequência.....	116
Figura 69 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI com $L=1\mu\text{m}$ (B) com $W=240\mu\text{m}$ em função da frequência.	117
Figura 70 - Densidade espectral de ruído normalizada S_{ID}/I_{DS}^2 do transistor GC SOI com $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência (B).....	118
Figura 71 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$ e $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$ e V_{GT} variando de -100mV à 400mV com passos de 50mV em 50mV	119
Figura 72 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$, $L=350\text{nm}$, $L=500\text{nm}$ e $L=1\mu\text{m}$ com $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$ e V_{GT} variando de -100mV à 400mV com passos de 50mV em 50mV ..	120
Figura 73 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função do comprimento de canal (L) para transistores de $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ com $W=240\text{nm}$ e V_{GT} variando de -100mV à 400mV com passos de 50mV	121
Figura 74 - Densidade espectral normalizada de ruído na corrente elétrica (S_{ID}/I_{DS}^2) em função do comprimento de canal (L) (B) para transistores de $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ com $W=240\text{nm}$ (B) e V_{GT} variando de -100mV à 400mV com passos de 50mV	122
Figura 75 - Densidade efetiva de armadilhas de interface (N_{ot}) em função do comprimento de canal (L) à esquerda e a densidade efetiva de armadilhas na interface (N_{it}) em função do comprimento de canal (L) à direita.	123
Figura 76 - Curva I_{DS} em função de V_{GF} em escala linear (eixo y à esquerda) e em escala Logarítmica (eixo y à direita), com $L=240\text{nm}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).	125
Figura 77 - Curva I_{DS} em função de V_{GF} em escala linear (eixo y à esquerda) e em escala Logarítmica (eixo y à direita), com $L=1\mu\text{m}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).	126
Figura 78 - Curva da inclinação de sublimiar (S) em função da temperatura com $L=24\text{nm}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$	128

Figura 79 - Curva da inclinação de sublimiar (S) em função da temperatura com $L=24\text{nm}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.	129
Figura 80 - Curva da tensão de limiar (V_{TH}) em função da temperatura com $L=240\text{nm}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.	130
Figura 81 - Curva da tensão de limiar (V_{TH}) em função da temperatura com $L=1\mu\text{m}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.	131
Figura 82 - Transcondutância normalizada ($g_m \cdot L$) em função da tensão de porta (V_{GF}), com $L=240\text{nm}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).	132
Figura 83 - Transcondutância normalizada ($g_m \cdot L$) em função da tensão de porta (V_{GF}), com $L=1\mu\text{m}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).	133
Figura 84 - Transcondutância máxima em função da temperatura com $L=240\text{nm}$ e $W=240\mu\text{m}$.	134
Figura 85 - Transcondutância máxima em função da temperatura com $L=1\mu\text{m}$ e $W=240\mu\text{m}$	135
Figura 86 - Curva modelada em Mathcad da profundidade de depleção no silício na primeira interface (x_{df}) e segunda interface (x_{db}) em função da temperatura com $N_A=2 \cdot 10^{18}$ cm^{-3} .	136
Figura 87 - Densidade espectral de ruído na tensão induzido pela flutuação da tensão de porta (S_{VG}) do transistor GC SOI para $L=240\text{nm}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.	137
Figura 88 - Densidade espectral de ruído na tensão induzido pela flutuação da tensão de porta (S_{VG}) do transistor GC SOI para $L=1\mu\text{m}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.	138
Figura 89 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI para $L=240\text{nm}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.	140
Figura 90 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI para $L=1\mu\text{m}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.	141
Figura 91 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$ e $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$, $T=450\text{K}$ e V_{GT} variando de -100mV à 200mV com passos de 50mV em 50mV .	142

- Figura 92 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$ e $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$, $T=450\text{K}$ e V_{GT} variando de -100mV à 200mV com passos de 50mV em 50mV 143
- Figura 93 - Densidade espectral do ruído na corrente elétrica (S_{ID}) em função da sobretensão V_{GT} do transistor GC SOI para $L=240\text{nm}$, $L=1\mu\text{m}$ e $W=240\mu\text{m}$ nas temperaturas de $T=450\text{K}$ e 500K 144
- Figura 94 - Densidade espectral do ruído na corrente elétrica (S_{ID}) em função da sobretensão V_{GT} do transistor GC SOI para $L=240\text{nm}$, $L=1\mu\text{m}$ e $W=240\mu\text{m}$ em diversas frequências com o dispositivo operando em 500K 145

LISTA DE TABELAS

Tabela 1 - Tensão de limiar, inclinação de sublimiar e corrente de fuga para transistores com $L=240\text{nm}$, 350nm , 500nm e 1000nm e $W=240\ \mu\text{m}$	102
Tabela 2 - Obtenção da constante empírica do processo (K_F).....	124
Tabela 3 - Tensão de limiar, inclinação de sublimiar e corrente de fuga para transistores com $L=240\text{nm}$ e $W=240\ \mu\text{m}$ nas temperaturas $T=300\text{K}$, $T=350\text{K}$, $T=400\text{K}$, $T=450\text{K}$ e $T=500\text{K}$	127
Tabela 4 - Tensão de limiar, inclinação de sublimiar e corrente de fuga para transistores com $L=1\ \mu\text{m}$ e $W=240\ \mu\text{m}$ nas temperaturas $T=300\text{K}$, $T=350\text{K}$, $T=400\text{K}$, $T=450\text{K}$ e $T=500\text{K}$	127
Tabela 5 - Constante de tempo dos Lorentzians.	139

LISTA DE ABREVIATURAS E SIGLAS

CMOS	Complementary Metal-Oxide-Semiconductor
DUT	Device Under Test
EVB	Electron Valence Band
FD	Fully Depleted
GC	Graded Channel
GR	Generation and Recombination
LKE	Kink Linear Effect
MOS	Metal-Oxide-Semiconductor
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
NFD	Near-Fully Depleted
PBE	Parasitic Bipolar Effect
PD	Partially Depleted
RMS	Root Mean Square
RTS	Randon Telegraph Signal
SOI	Silicon-On-Insulator
UCL	Université Catholique de Louvain
ULSI	Ultra Large Scale Integration
ZTC	Zero Temperature Coefficient

LISTA DE SÍMBOLOS

C_{ox}	Capacitância do óxido de porta do transistor MOS convencional por unidade de área [F/cm^2]
C_{oxb}	Capacitância do óxido enterrado por unidade de área [F/cm^2]
C_{oxf}	Capacitância do óxido de porta do transistor SOI por unidade de área [F/cm^2]
C_{Si}	Capacitância da camada de silício por unidade de área [F/cm^2]
E_C	Nível de energia inferior da faixa de condução [eV]
E_F	Nível de Fermi do semiconductor [eV]
E_{FM}	Nível de Fermi do metal [eV]
E_g	Energia de “ <i>gap</i> ” da faixa proibida [eV]
E_i	Nível de Fermi intrínseco [eV]
E_V	Nível de energia superior da faixa de valência [eV]
g_m	Transcondutância do transistor [S]
h	Constante de Planck [$6,63 \times 10^{-34}$ J.s]
I	Corrente elétrica [A]
I_{DS}	Corrente entre dreno e fonte [A]
k	Constante de Boltzmann [$1,38066 \times 10^{-23}$ J/K]
L	Comprimento de máscara do canal do transistor [μm]
L_D	Comprimento de canal do transistor próximo ao dreno [μm]
L_{eff}	Comprimento efetivo do canal do transistor GC SOI [μm]
L_{LD}	Comprimento da região fracamente dopada no transistor GC SOI [μm]
L_{LD}/L	Relação efetiva entre o comprimento da região fracamente dopada e o comprimento de canal, no transistor GC SOI
L_{HD}	Comprimento da região fortemente dopada no transistor GC SOI [μm]
m_{ce}^*	Massa efetiva de condução para elétrons
m_{ch}^*	Massa efetiva de condução para lacunas
m_n^*	Massa efetiva de densidade de estados para elétrons
m_p^*	Massa efetiva de densidade de estados para lacunas
m_0	Massa do elétron [$9,1095 \cdot 10^{-31}$ kg]
n	Concentração de elétrons livres [cm^{-3}]
N_A	Concentração de impurezas doadoras em um semiconductor [cm^{-3}]

N_{AH}	Concentração de dopantes da camada de silício do transistor GC SOI na região fortemente dopada do canal [cm^{-3}]
N_{AL}	Concentração de dopantes da camada de silício do transistor GC SOI na região fracamente dopada do canal [cm^{-3}]
N_A^-	Concentração de impurezas aceitadoras ionizadas da camada de silício [cm^{-3}]
N_D	Concentração de impurezas aceitadoras em um semiconductor [cm^{-3}]
N_D^+	Concentração de impurezas doadoras ionizadas da camada de silício [cm^{-3}]
n_i	Concentração intrínseca de portadores [cm^{-3}]
N_{LD}	Concentração de dopantes da camada de silício na região fracamente dopada do canal [cm^{-3}]
N_{HD}	Concentração de dopantes da camada de silício na região fortemente dopada do canal [cm^{-3}]
p	Concentração de lacunas livres [cm^{-3}]
P^+	Região mais fortemente dopada do transistor GC SOI [cm^{-3}]
P^-	Região mais fracamente dopada do transistor GC SOI [cm^{-3}]
q	Carga elementar do elétron [$1,6 \times 10^{-19} \text{ C}$]
Q	Carga elétrica [C]
S	Inclinação de sublimiar [mV/dec]
S_{ID}	Densidade espectral de ruído na corrente elétrica entre fonte e dreno [A^2/Hz]
S_{IDGR}	Densidade espectral de ruído de Geração e Recombinação na corrente elétrica [A^2/Hz]
S_{IDRTS}	Densidade espectral de ruído RTS na corrente elétrica [A^2/Hz]
S_{IDshot}	Densidade espectral de ruído shot na corrente elétrica [A^2/Hz]
S_{IDterm}	Densidade espectral de ruído térmico na corrente elétrica [A^2/Hz]
$S_{ID1/f}$	Densidade espectral de ruído flicker na corrente elétrica [A^2/Hz]
S_{VD}	Densidade espectral de ruído na tensão elétrica entre fonte e dreno [V^2/Hz]
S_{VG}	Densidade espectral de ruído na tensão elétrica entre fonte e dreno induzido pela tensão de porta [V^2/Hz]
S_{VGGR}	Densidade espectral de ruído de Geração e Recombinação na tensão elétrica induzido pela tensão de porta [V^2/Hz]

S_{VGRTS}	Densidade espectral de ruído RTS na tensão elétrica induzido pela tensão de porta [V^2/Hz]
S_{VGshot}	Densidade espectral de ruído shot na tensão elétrica induzido pela tensão de porta [V^2/Hz]
S_{VGterm}	Densidade espectral de ruído térmico na tensão elétrica induzido pela tensão de porta [V^2/Hz]
$S_{VG1/f}$	Densidade espectral de ruído flicker na tensão elétrica induzido pela tensão de porta [V^2/Hz]
T	Temperatura absoluta [K]
T_{oxb}	Espessura do óxido enterrado [nm]
T_{oxf}	Espessura do óxido de porta [nm]
T_{Si}	Espessura da camada de silício [nm]
v	Velocidade [m/s]
v_y	Velocidade quando aplicado um campo elétrico horizontal [m/s]
V_{BF}	Tensão aplicada ao substrato do transistor SOI [V]
$V_{B,accB}$	Tensão aplicada ao substrato para que a segunda interface acumule [V]
V_D	Tensão aplicada ao dreno do transistor SOI [V]
V_{DS}	Tensão entre dreno e fonte do transistor MOS [V]
V_{FB}	Tensão de faixa plana da estrutura MOS [V]
V_G	Tensão aplicada à primeira porta do transistor SOI [V]
V_{GF}	Tensão entre porta e fonte do transistor SOI [V]
V_{GT}	Sobretensão de condução [V]
V_S	Tensão aplicada à fonte do transistor SOI [V]
V_{TH}	Tensão de limiar da primeira interface [V]
$V_{TH,accB}$	Tensão de limiar da primeira interface com a segunda interface acumulada [V]
$V_{TH,deplB}$	Tensão de limiar da primeira interface com a segunda interface depletada [V]
$V_{TH,invB}$	Tensão de limiar da primeira interface com a segunda interface invertida [V]
x_{dmax}	Profundidade máxima da região de depleção [μm]
x_{df}	Profundidade de depleção do silício da primeira interface [nm]
x_{db}	Profundidade de depleção do silício da segunda interface [nm]
W	Profundidade do canal [μm]

α	Parâmetro resultante da associação das capacitâncias do transistor MOS
α_t	Coefficiente de tunelamento [cm^{-1}]
γ	Fator gama
Φ_F	Potencial de Fermi [V]
Φ_{MS}	Diferença de função trabalho entre metal e silício do transistor MOS [V]
ε_y	Campo elétrico horizontal [V/cm]
ε_{Si}	Permissividade elétrica do silício [$1,06 \times 10^{-12}$ F/cm]
ε_{ox}	Permissividade elétrica do óxido de silício [$3,45 \times 10^{-13}$ F/cm]
μ_{cc}	Mobilidade dos portadores [$\text{cm}^2/\text{V.s}$]
μ_{cc}	Mobilidade dos portadores devido ao espalhamento portador-portador [$\text{cm}^2/\text{V.s}$]
μ_n	Mobilidade efetiva dos elétrons na região do canal [$\text{cm}^2/\text{V.s}$]
μ_{ni}	Mobilidade dos portadores devido ao espalhamento por impurezas neutras [$\text{cm}^2/\text{V.s}$]
μ_p	Mobilidade efetiva das lacunas na região do canal [$\text{cm}^2/\text{V.s}$]
μ_{pe}	Mobilidade dos elétrons devido ao espalhamento de rede [$\text{cm}^2/\text{V.s}$]
μ_{ph}	Mobilidade das lacunas devido ao espalhamento de rede [$\text{cm}^2/\text{V.s}$]
μ_{psie}	Mobilidade dos elétrons devido aos espalhamentos de rede e por impurezas ionizadas [$\text{cm}^2/\text{V.s}$]
μ_{psii}	Mobilidade dos portadores devido aos espalhamentos de rede e por impurezas ionizadas [$\text{cm}^2/\text{V.s}$]
μ_{psiih}	Mobilidade das lacunas devido aos espalhamentos de rede e por impurezas ionizadas [$\text{cm}^2/\text{V.s}$]
μ_0	Mobilidade de baixo campo [$\text{cm}^2/\text{V.s}$]
τ_e	Tempo de vida dos portadores para o elétron
τ_h	Tempo de vida dos portadores para o elétron

SUMÁRIO

1	INTRODUÇÃO	26
2	CONCEITOS BÁSICOS	29
2.1	Transistor SOI	29
2.1.1	Tipos de transistores SOI	31
2.1.2	Vantagens do transistor FD SOI.....	33
2.1.3	Parâmetros elétricos do transistor SOI.....	35
2.1.3.1	<i>Tensão de limiar (V_{TH})</i>	35
2.1.3.2	<i>Corrente de fuga (I_{leak})</i>	36
2.1.3.3	<i>Mobilidade (μ)</i>	37
2.1.3.4	<i>Transcondutância (g_m)</i>	43
2.1.3.5	<i>Efeito da elevação atípica da transcondutância</i>	44
2.1.3.6	<i>Inclinação de sublimiar (S)</i>	47
2.1.4	Transistor GC SOI	48
2.1.5	GC SOI submicrométrico.....	53
2.1.6	Influência da temperatura nos Semicondutores.....	55
2.1.7	Influência da temperatura nos parâmetros elétricos do transistor SOI.....	60
2.1.7.1	<i>Tensão de limiar (V_{TH})</i>	60
2.1.7.2	<i>Mobilidade (μ)</i>	61
2.1.7.3	<i>Transcondutância (g_m)</i>	62
2.1.7.4	<i>Efeito da elevação atípica da transcondutância</i>	63
2.1.7.5	<i>Inclinação de sublimiar (S)</i>	64
2.1.8	Influência da temperatura no transistor GC SOI	65
2.2	Ruído	69
2.2.1	Ruído Térmico.....	76
2.2.2	Ruído Shot.....	78

2.2.3	Ruído de Geração e Recombinação (GR)	78
2.2.4	Ruído RTS (Randon Telegraph Signal)	80
2.2.5	Ruído 1/f.....	81
2.2.5.1	<i>Modelo da variação do número de portadores (Δn) sem considerar a variação na mobilidade</i>	81
2.2.5.2	<i>Modelo da variação do número de portadores (Δn) considerando a variação na mobilidade</i>	83
2.2.5.3	<i>Modelo da variação da mobilidade ($\Delta \mu$)</i>	84
2.2.5.4	<i>Definição da origem do ruído</i>	85
2.2.6	Contribuição dos diversos tipos de ruído no espectro de frequências	87
2.2.7	Influência da temperatura no ruído de baixa frequência.....	87
2.2.8	Ruído no transistor GC SOI	91
3	RESULTADOS EXPERIMENTAIS	97
3.1	Dispositivos utilizados	99
3.2	Extração dos parâmetros DC em temperatura ambiente	100
3.3	Configuração dos equipamentos para as medições de ruído	105
3.4	Processo de extração do ruído	106
3.5	Medidas de ruído em temperatura ambiente	113
3.6	Extração dos parâmetros DC com a variação da temperatura (300K a 500K).	124
3.7	Medidas de ruído com a variação da temperatura (300K a 500K)	135
4	CONCLUSÕES E TRABALHOS FUTUROS	146
5	ARTIGOS PUBLICADOS	149
	REFERÊNCIAS	150

1 INTRODUÇÃO

Dispositivos em tecnologia SOI (*Silicon-On-Insulator - SOI*) tem se tornado uma alternativa para a tecnologia CMOS convencional na produção de circuitos eletrônicos em altíssima escala de integração (*Ultra Large Scale Integration – ULSI*) (COLINGE, 2004). A tecnologia SOI se difere da CMOS convencional, pois os dispositivos são construídos em um substrato que possui uma camada de óxido enterrado abaixo de uma fina camada de silício que compõe a região ativa da lâmina, possibilitando melhorias significativas com relação ao transistor MOS convencional.

A existência do óxido enterrado faz com que o transistor SOI possua uma maior resistência à radiação. Tal característica fez com que ele inicialmente fosse utilizado em aplicações militares que envolvessem radiação (LERAY et al., 1988) e altas temperaturas (KRULL; LEE, 1988).

Dentre as inúmeras vantagens do transistor SOI, destacam-se: menor capacitância de junção, devido a fina camada de silício que acaba sendo consumida pelas regiões de fonte e dreno chegando até o óxido enterrado; maior densidade de integração, por não existirem contatos de corpo; eliminação do efeito tiristor parasitário (*latch-up*); menor inclinação de sublimiar, devido ao menor fator de corpo; menor efeito de canal curto pela existência do óxido enterrado, aumento da mobilidade de portadores na camada de inversão e aumento da transcondutância (YOSHIMI et al., 1988).

Apesar das inúmeras vantagens que a camada de óxido enterrado traz ao transistor SOI, seu corpo acaba se tornando flutuante, fazendo com que não exista o contato com a região de fonte, apenas o contato de substrato. A presença desse corpo flutuante pode acarretar na ativação prematura do transistor bipolar parasitário (*Parasitic Bipolar Effect - PBE*), que é considerado um problema, uma vez que com o aumento da tensão entre fonte e dreno (V_{DS}), tem-se um aumento do potencial de corpo do transistor, gerado pela injeção das lacunas da região de dreno para o interior do canal, fazendo com que ative o transistor bipolar parasitário. Tal ativação provoca a redução da tensão de ruptura do transistor e a passagem de corrente elétrica entre fonte e dreno (I_{DS}) sem o controle da porta.

Com o intuito da redução do PBE, foi desenvolvido o transistor SOI de canal gradual (*Graded Channel - GC*) (PAVANELLO et al., 2000). O transistor GC SOI nMOS possui concentração de dopantes assimétricas na região de canal, sendo a fracamente dopada próxima a região de dreno (chamada de P- e com concentração de dopantes N_{AL}) e a região mais fortemente dopada próxima a região de fonte (chamada de P+ e com concentração de dopantes

N_{AH}). O lado mais fracamente dopado é responsável pela redução do alto campo elétrico horizontal existente na junção canal-dreno e o lado mais fortemente dopado pelo ajuste da tensão de limiar V_{TH} (PAVANELLO et al., 2000).

Para aplicações analógicas, o transistor GC SOI possui inúmeras vantagens em relação ao transistor SOI com canal uniformemente dopado, tais como, uma maior corrente de dreno, maior transcondutância e redução da condutância de saída (PAVANELLO et al., 2000).

Estudos realizados com o transistor GC SOI em temperatura ambiente demonstraram um enorme potencial desse transistor para aplicações em radio-frequência (KILCHYTSKA et al., 2003) e microondas (DEHAN; RASKIN, 2002).

O ruído é uma perturbação indesejada que ocorre na tensão e corrente elétrica, proveniente de meios internos ou externos, fazendo com que elas oscilem aleatoriamente (HAARTMAN; ÖSTLING, 2007). O ruído proveniente de meios externos, tais como, radiação solar, campos eletromagnéticos, radio-frequência entre outros pode ser minimizado ou até mesmo eliminado com o uso de blindagens, filtros e um leiote adequado. O ruído proveniente das perturbações internas na estrutura dos componentes eletrônicos é um ruído de difícil eliminação e é o estudo alvo deste trabalho. O valor de amplitude que tal perturbação irá apresentar no espectro de frequências dependerá do projeto, tecnologia e do processo ao qual o transistor é submetido em sua construção. Por esse motivo, torna-se necessário e importante sua caracterização e correlação com os aspectos anteriormente mencionados.

Além disto, o conhecimento do comportamento do ruído é de extrema importância em circuitos, pois é a partir da amplitude do ruído que se determina o mínimo valor de tensão ou corrente que se deve polarizar um amplificador operacional, para que ele seja capaz de amplificar o sinal de forma confiável (RAZAVI, 2003).

Apesar das inúmeras vantagens, o transistor GC SOI tem apresentado um maior ruído em baixa frequência quando comparado com os transistores SOI uniformemente dopados totalmente depletados (FD SOI) (NEMER et al., 2013) (SILVA et al., 2010) (SIMOEN et al., 2007).

Poucos estudos sobre o ruído de baixa frequência em transistores GC SOI são encontrados na literatura (SIMOEN et al., 2007) (NEMER et al., 2013) (SILVA et al., 2010) (MOLTO et al., 2015). Tais estudos mostraram que o ruído no GC SOI é do tipo flicker ($1/f$), tendo sua origem dada pela variação do número de portadores no interior do canal, e que o transistor GC SOI apresenta maior ruído quando comparado ao transistor SOI convencional de mesma tecnologia.

O interesse em se estudar o ruído de baixa frequência nos transistores GC SOI considerando a influência da variação da temperatura, ocorre pelo fato do ruído ser um parâmetro inconveniente em aplicações analógicas que envolvem baixas frequências e pequenas magnitudes de sinal. Os transistores SOI mostraram inúmeras vantagens para aplicações que envolvem radiação e altas temperaturas. Conhecer o ruído nessas temperaturas é algo de extrema importância.

Este trabalho tem como motivação a continuação dos estudos feitos até então, estendendo-se a entender o comportamento do ruído nos transistores GC SOI, submicrométricos, levando em consideração a variação da temperatura. Para tal estudo, serão feitas medidas experimentais em transistores GC SOI com diversos comprimentos de canal ($L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$), larguras de canal ($W=40\mu\text{m}$ e $240\mu\text{m}$), sob diversas polarizações de porta (V_{GT}), com o dispositivo trabalhando na região de triodo e com a temperatura variando na faixa entre 300K e 500K .

Este trabalho, está dividido em 5 capítulos, onde:

No capítulo 2 são apresentados os conhecimentos básicos introdutórios. O capítulo inicia com a introdução do transistor SOI, seus tipos, suas vantagens, desvantagens e seus parâmetros elétricos em temperatura ambiente (300K). É apresentado o transistor GC SOI e o GC SOI submicrométrico, que serão os dispositivos utilizados na parte experimental desse trabalho. Também nesse capítulo, é feita uma abordagem da influência da temperatura nos semicondutores, nos parâmetros elétricos do transistor SOI e pôr fim a influência da variação da temperatura nos transistores GC SOI. Na sequência, é abordado o ruído, seus tipos, a influência da variação da temperatura no ruído de baixa frequência e o ruído no GC SOI.

No capítulo 3 são apresentadas as medidas experimentais nos transistores GC SOI submicrométricos com diversos comprimentos de canal ($L=240\text{nm}$, 340nm , 500nm e 1000nm) e larguras de canal ($W=40\mu\text{m}$ e $240\mu\text{m}$) operando na região de triodo. Nas medidas foram extraídos os parâmetros DC e o ruído de baixa frequência ($1/f'$) sob as diversas condições de polarização. Foram feitas medidas variando a temperatura (de 300K a 500K) com transistores de ($L=240\text{nm}$ e $1\mu\text{m}$) e $W=240\mu\text{m}$ também sob as diversas condições de polarização.

Nos capítulos 4, 5 contém: a conclusão e trabalhos futuros, os artigos publicados e as referências, respectivamente.

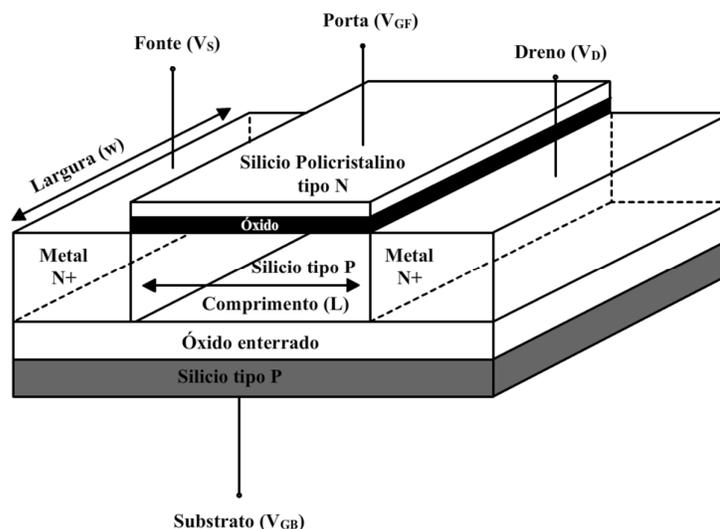
2 CONCEITOS BÁSICOS

Este capítulo apresenta os conceitos básicos necessários ao entendimento dessa dissertação, iniciando com a introdução do transistor SOI, seus tipos, suas vantagens, desvantagens e seus parâmetros elétricos em temperatura ambiente (300K). É apresentado o transistor GC SOI e o GC SOI submicrométrico, que serão os dispositivos utilizados na parte experimental desse trabalho. Também nesse capítulo, é feita uma abordagem da influência da temperatura nos semicondutores, nos parâmetros elétricos do transistor SOI e pôr fim a influência da variação da temperatura nos transistores GC SOI. Na sequência, é abordado o ruído, seus tipos, a influência da variação da temperatura no ruído de baixa frequência e o ruído no GC SOI.

2.1 Transistor SOI

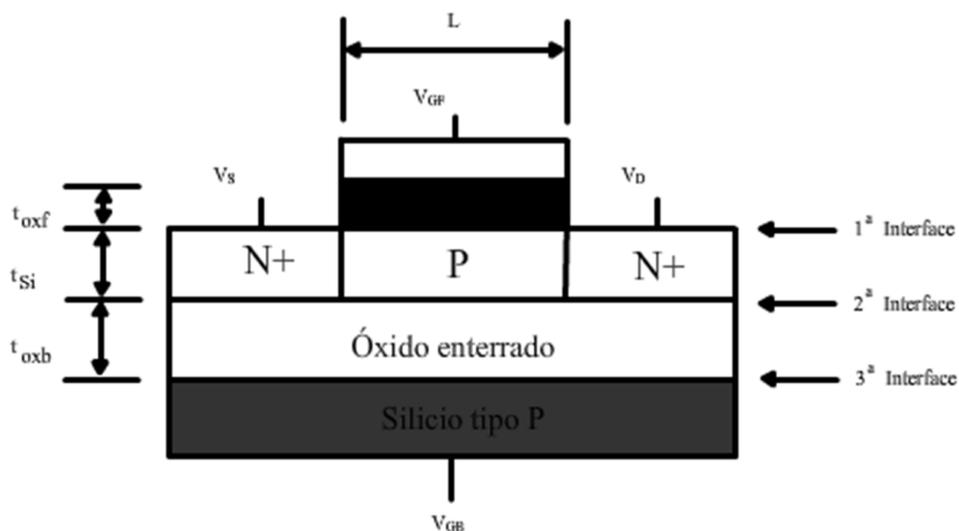
O transistor SOI é um dispositivo de quatro terminais, semelhante ao transistor MOS convencional, se diferenciando pelo fato da existência de uma camada de óxido enterrado. Seus terminais são: Porta (V_{GF}), Dreno (V_D), Fonte (V_S) e Substrato (V_{GB}). Seu modo de funcionamento é muito semelhante ao do transistor MOS convencional, podendo operar em modo enriquecimento ou modo acumulação. As Figuras 1 e 2 mostram esquematicamente a visão tridimensional e a seção transversal de um transistor SOI nMOS, respectivamente.

Figura 1 - Estrutura de um transistor SOI.



Fonte: Autor

Figura 2 - Perfil transversal do transistor SOI.



Fonte: Autor

Onde L é o comprimento total do canal, W é a largura do canal, t_{oxf} é a espessura do óxido de porta, t_{si} é a espessura da camada de silício, t_{oxb} é a espessura do óxido enterrado.

Uma das vantagens do transistor SOI com relação ao transistor MOS convencional, consiste em sua baixa capacitância de junção, devido à fina camada de silício onde é formada

a região de canal (COLINGE, 2004), fazendo com que ele tenha uma redução da inclinação de sublimar (S), o que faz com que ele seja mais rápido com relação ao transistor MOS convencional. Outra característica muito interessante dos transistores SOI é que, devido à existência do óxido enterrado, ele passe a sofrer de efeitos de canal curto para comprimentos de canal (L) menores que o transistor MOS convencional. Pelo fato do transistor SOI não possuir contato de corpo, é possível uma maior integração de transistores em um único circuito integrado (CI) (COLINGE, 2004).

O transistor SOI não possui contato de corpo, porém seu substrato é aterrado. O contato de corpo normalmente é conectado junto ao contato de fonte em transistores com tecnologia CMOS convencional. Como no transistor SOI não existe contato de corpo, ele se torna flutuante, fazendo com que o transistor passe a sofrer de efeitos parasitários de segunda ordem. Um dos efeitos mais conhecidos é o efeito Kink (COLINGE, 2004), em que o alto campo na região de dreno faz com que ocorra um aumento no potencial de corpo do transistor e acione o transistor bipolar parasitário (TBE), levando a uma elevação abrupta da corrente de dreno (I_{DS}).

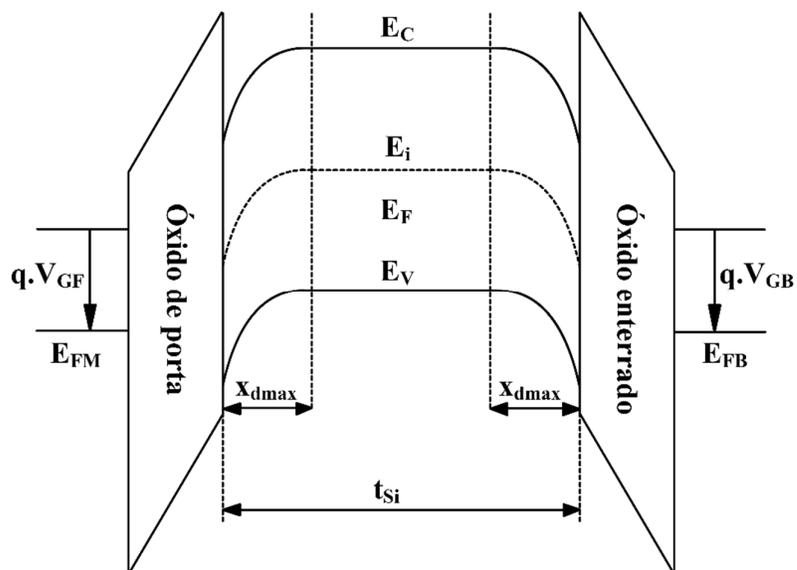
O desempenho elétrico do transistor SOI está muito relacionado com o seu modo de funcionamento, que é determinado pela espessura da camada de silício, temperatura, concentração de dopantes e polarização. Existem dois modos de funcionamento para um transistor SOI: totalmente depletado e parcialmente depletado. Estes dois modos de funcionamento dão origem a três tipos de transistores SOI: o de camada fina ou totalmente depletado (*Fully Depleted - FD*), o de camada espessa ou parcialmente depletado (*Partially Depleted - PD*) e o de camada média (*Near Fully Depleted NFD*).

2.1.1 Tipos de transistores SOI

No transistor SOI parcialmente depletado (PD), não se tem a depleção total do silício, sendo a espessura da camada de silício (t_{si}) maior do que duas vezes a espessura máxima da região de depleção ($2 \cdot x_{dmax}$), onde vale a regra $t_{si} > 2 \cdot x_{dmax}$. O fato da camada de silício ser duas vezes maior do que a depleção máxima, faz com que não se tenha interação entre as regiões de depleção induzidas pela porta e pelo substrato, havendo entre elas uma região neutra.

A Figura 3 mostra o diagrama de faixas de energia do transistor SOI parcialmente depletado (PD), onde é possível observar que não há interação entre as regiões de depleção máxima do silício (x_{dmax}), sendo seu funcionamento muito semelhante ao dos transistores MOS convencionais.

Figura 3 - Diagrama de faixas de energia do transistor SOI parcialmente depletado (PD)



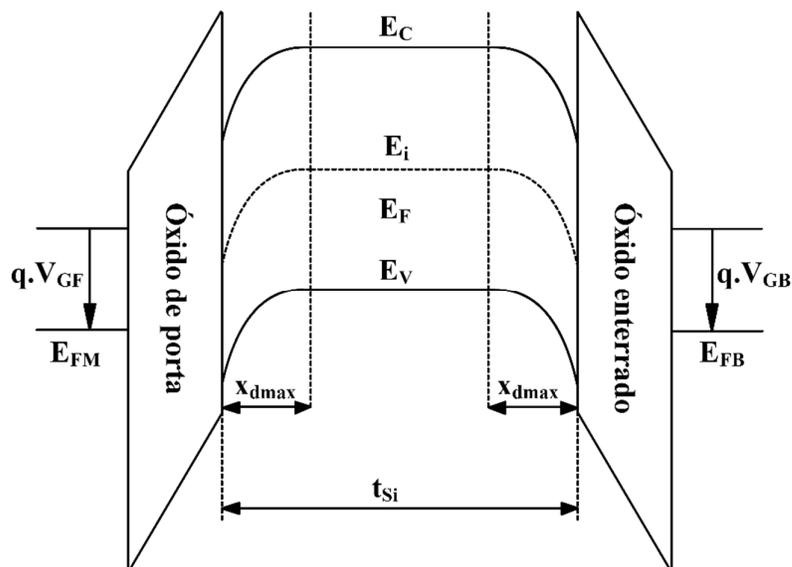
Fonte: Autor

Onde x_{dmax} representa a profundidade máxima de depleção do silício, V_{GF} é a tensão aplicada à porta e V_{GB} é a tensão aplicada no substrato.

No transistor SOI totalmente depletado (FD) tem-se $t_{si} < x_{dmax}$, fazendo com que a possível depleção da segunda interface possa vir a interagir com a da primeira interface, promovendo o acoplamento eletrostático entre estas duas regiões de depleção. Como consequência, as mudanças nas tensões aplicadas à porta e substrato influenciarão a passagem de corrente elétrica do transistor.

A Figura 4, apresenta o diagrama de faixas de energia para esse transistor.

Figura 4 - Diagrama de faixas de energia do transistor SOI Totalmente Depletado (FD).



Fonte: Autor

No transistor NFD, tem-se $x_{dmax} < t_{Si} < 2 \cdot x_{dmax}$, fazendo com que o transistor possa se comportar com PD SOI ou FD SOI dependendo da tensão aplicada ao substrato e da temperatura de operação.

2.1.2 Vantagens do transistor FD SOI

Uma das grandes vantagens do transistor FD SOI com relação ao transistor PD SOI está associado ao fator de corpo (n) que é diretamente responsável pelo fornecimento de corrente elétrica do dispositivo (LIM; FOSSUM, 1984).

O fator de corpo é responsável pela oposição que o transistor oferece para que a tensão aplicada à porta controle o potencial de superfície da primeira interface (SOUZA, 2008) e é dado pela equação (1).

$$n = 1 + \alpha \quad (1)$$

Onde α é o fator de acoplamento capacitivo da estrutura.

Para transistores MOS e transistores PD SOI, α é dado pela equação (2).

$$\alpha = \frac{C_D}{C_{ox}} \quad (2)$$

Onde C_D é a capacitância de depleção do silício por unidade de área, dada por $C_D = \frac{\epsilon_{si}}{d_{m\acute{a}x}}$, ϵ_{si} é a permissividade do silício, C_{ox} é a capacitância do óxido de porta por unidade de área, dada por $C_{ox} = \frac{\epsilon_{ox}}{t_{oxf}}$, onde ϵ_{ox} é a permissividade do óxido de porta e t_{oxf} é a espessura do óxido de porta. Para transistores FD SOI, α é dado pelas equações (3) e (4).

$$\text{Com a segunda interface em acumulação} \quad \alpha = \frac{C_{si}}{C_{ox}} \quad (3)$$

$$\text{Com a segunda interface em depleção} \quad \alpha = \frac{C_{si} \cdot C_{oxb}}{C_{oxf} \cdot (C_{si} \cdot C_{oxb})} \quad (4)$$

Onde C_{si} é a capacitância do silício por unidade de área dada por $C_{si} = \frac{\epsilon_{si}}{t_{si}}$, C_{oxf} é a capacitância de óxido de porta por unidade de área, dada por $C_{oxf} = \frac{\epsilon_{ox}}{t_{oxf}}$ e C_{oxb} é a capacitância do óxido enterrado por unidade de área, dada por $C_{oxb} = \frac{\epsilon_{ox}}{t_{oxb}}$.

O valor de n em transistores FD SOI é menor quando comparado com transistores PD SOI e transistores MOS convencionais. Tal valor, para transistores FD SOI, chega muito próximo de 1, fazendo com que sua corrente de dreno (I_{DS}) seja maior. As equações (5) e (6) descrevem a corrente de dreno na região de triodo e saturação, considerando o valor do fator de corpo (n) (LIM; FOSSUM, 1984).

$$\text{Triodo} \quad I_{DS} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot \left[(V_{GF} - V_{TH}) V_{DS} - n \cdot \frac{V_{DS}^2}{2} \right] \quad (5)$$

$$\text{Saturação} \quad I_{DS} = \mu \cdot C_{ox} \cdot \frac{W}{2 \cdot L \cdot n} \cdot (V_{GF} - V_{TH})^2 \quad (6)$$

2.1.3 Parâmetros elétricos do transistor SOI

2.1.3.1 Tensão de limiar (V_{TH})

A tensão de limiar (V_{TH}) é definida como o potencial aplicado a porta do transistor, onde se tem a máxima depleção no canal, ou seja, onde o potencial de superfície Φ_{Si} vale $2 \cdot \Phi_F$ (COLINGE, 2004).

Para transistor o PD SOI, a tensão de limiar é a mesma do transistor MOS convencional, uma vez que não existem interações entre a primeira e a segunda interface e é dada pela equação (7).

$$V_{TH} = \frac{Q_{si}}{C_{ox}} + V_{FB} + 2 \cdot \Phi_F \quad (7)$$

Onde Q_{si} é a carga de depleção no silício, dada por $Q_{si} = q \cdot N_A \cdot d_{máx}$, C_{ox} é a capacitância do óxido de porta por unidade de área, V_{FB} é a tensão de faixa plana, dada por $V_{FB} = \Phi_{MS} - \frac{Q_{ox}}{C_{ox}}$, Q_{ox} densidade de carga efetiva no óxido de porta por unidade de área e $d_{máx}$ é a máxima depleção no silício, dada por $d_{máx} = \sqrt{\frac{2 \cdot \epsilon_{Si} \cdot 2 \cdot \Phi_F}{q \cdot N_A}}$.

No caso do transistor SOI totalmente depletado, tem que ser levada em consideração a influência do potencial aplicado ao substrato. As relações entre as tensões aplicadas na porta e substrato, podem ser descritas pelas equações de Lim & Fossum (LIM; FOSSUM, 1984), desprezando as armadilhas de interface, que são apresentadas pelas equações (8) e (9).

$$V_{GF} = \Phi_{MSF} - \frac{Q_{oxf}}{C_{oxf}} + \left(1 + \frac{C_{si}}{C_{oxf}}\right) \cdot \Phi_{SF} - \frac{C_{si}}{C_{oxf}} \cdot \Phi_{SB} - \frac{\frac{1}{2} \cdot Q_{depl} + Q_{nf}}{C_{oxf}} \quad (8)$$

$$V_{GB} = \Phi_{MSB} - \frac{Q_{oxb}}{C_{oxb}} - \frac{C_{si}}{C_{oxb}} \cdot \Phi_{SF} + \left(1 + \frac{C_{si}}{C_{oxb}}\right) \cdot \Phi_{SB} - \frac{\frac{1}{2} \cdot Q_{depl} + Q_{SB}}{C_{oxb}} \quad (9)$$

Onde Q_{oxf} é a densidade de carga fixa na primeira interface, Q_{nf} a densidade de carga de inversão na primeira interface ($Q_{\text{nf}} < 0$) do transistor SOI, Q_{depl} é a densidade de carga de depleção total na camada de silício, dada por $Q_{\text{depl}} = -q \cdot N_A \cdot t_{\text{Si}}$, Q_{oxb} é a densidade de carga fixa no óxido enterrado e Q_{SB} é a densidade de carga de inversão ($Q_{\text{SB}} < 0$) ou de acumulação ($Q_{\text{SB}} > 0$) na segunda interface, ambos por unidade de área, Φ_{MSF} é a diferença de função trabalho entre o eletrodo de porta e a camada de silício e Φ_{MSB} é a diferença de função trabalho entre o eletrodo de substrato e a camada de silício no transistor.

As equações (10), (11), (12) descrevem a tensão de limiar da primeira interface (V_{TH}) com as diversas configurações possíveis da segunda interface.

Tensão de limiar V_{TH} , com a segunda interface em inversão ($\Phi_{\text{SB}} = 2 \cdot \Phi_{\text{F}}$):

$$V_{\text{TH,invB}} = \Phi_{\text{MSF}} - \frac{Q_{\text{oxf}}}{C_{\text{oxf}}} + 2 \cdot \Phi_{\text{F}} - \frac{Q_{\text{depl}}}{2 \cdot C_{\text{oxf}}} \quad (10)$$

Tensão de limiar V_{TH} com a segunda interface em acumulação ($\Phi_{\text{SB}} = 0$):

$$V_{\text{TH,accB}} = \Phi_{\text{MSF}} - \frac{Q_{\text{oxf}}}{C_{\text{oxf}}} + \left(1 + \frac{C_{\text{Si}}}{C_{\text{oxf}}}\right) \cdot 2 \cdot \Phi_{\text{F}} - \frac{Q_{\text{depl}}}{2 \cdot C_{\text{oxf}}} \quad (11)$$

Tensão de limiar V_{TH} com a segunda interface em depleção:

$$V_{\text{TH,deplB}} = V_{\text{TH,accB}} - \frac{C_{\text{Si}} \cdot C_{\text{oxb}}}{C_{\text{oxf}} \cdot (C_{\text{Si}} + C_{\text{oxb}})} (V_{\text{GB}} - V_{\text{GB,accB}}) \quad (12)$$

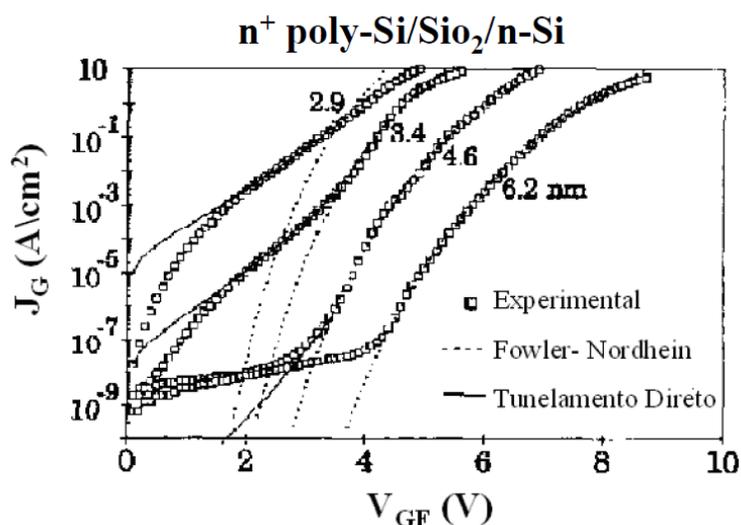
2.1.3.2 Corrente de fuga (I_{leak})

A corrente de fuga (I_{leak}) é um parâmetro muito importante no estudo dos transistores MOS, principalmente no que diz respeito ao seu comportamento com a variação da temperatura, que é limitante nessa tecnologia (GALETI, 2008). Também é visto que para transistores com óxido de porta extremamente finos $< 3\text{nm}$, a corrente de fuga pode ocorrer pela porta,

atravessando o dielétrico através de tunelamento quântico (AGOPIAN, 2008). No estudo do ruído, esse parâmetro também é importante uma vez que, com o aumento dessa corrente de fuga, tem-se um aumento no ruído de geração e recombinação (DESSARD et al., 2002).

Essa corrente de fuga pela porta, pode ocorrer devido a três mecanismos: por emissão termiônica, por tunelamento Fowler-Nordheim e por tunelamento direto (AGOPIAN, 2008). A Figura 5 apresenta a corrente de fuga, considerando diversas espessuras de óxido de porta. Foram analisados os mecanismos de Fowler Nordheim e o tunelamento direto e comparado com a curva experimental. É possível observar o aumento da corrente de fuga pela porta com a diminuição da espessura do óxido de porta.

Figura 5 - Curvas da densidade de corrente de tunelamento (J_G) em função da tensão aplicada à porta (V_{GF}) para t_{oxf} variando entre 2,9nm à 6,2nm.



Fonte: AGOPIAN, 2008

2.1.3.3 Mobilidade (μ)

A facilidade ou dificuldade que um portador tem para se movimentar no semiconductor é definido como mobilidade. Sua equação é dada pela relação entre a velocidade de deriva, com a qual os portadores fluem com o campo elétrico aplicado, seja ele horizontal ou vertical (COLINGE, J.; COLINGE, C., 2002). O estudo da mobilidade é de fundamental importância no estudo dos transistores MOS, independentemente da tecnologia, pois ela interfere diretamente na corrente elétrica. A equação (13), considera a mobilidade dos portadores que

atravessam um semicondutor quando aplicado um campo elétrico horizontal, sem levar em consideração os campos elétricos verticais.

$$\mu = \frac{v_y}{\varepsilon_y} \quad (13)$$

Onde v_y a velocidade dos portadores e ε_y o campo elétrico na direção horizontal (y).

A mobilidade também pode ser definida através das equações (14) e (15), onde são levados em consideração as massas efetivas e o tempo de vida dos portadores, uma vez que mesmo com a aplicação de um campo elétrico ainda há colisões entre os elétrons, causando degradação na mobilidade (COLINGE, J.; COLINGE, C., 2002).

$$\text{Para elétrons} \quad \mu = \frac{q \cdot \tau_e}{m_{ce}^*} \quad (14)$$

$$\text{Para lacunas} \quad \mu = \frac{q \cdot \tau_h}{m_{ch}^*} \quad (15)$$

Onde τ_e é o tempo de vida dos portadores para elétrons, τ_h é o tempo de vida dos portadores para lacunas, m_{ce}^* é a massa efetiva para elétrons e m_{ch}^* é a massa efetiva para lacunas.

A mobilidade de um portador, dentro da estrutura de um material semicondutor, está susceptível à alguns mecanismos de degradação, de acordo com as características do material, temperatura e campo elétrico.

Existem diversos mecanismos que degradam a mobilidade, independentemente do campo elétrico aplicado. A seguir, serão abordados tais mecanismos.

O mecanismo de degradação da mobilidade por espalhamento de impurezas neutras μ_{ni} considera que nem todas as impurezas são ionizadas com a redução da temperatura, pelo fato de não possuir energia térmica suficiente para a ionização (SAH et al., 1981). Seus efeitos podem ser observados através das equações (16) e (17).

$$\mu_{nih} = \left(\frac{2 \cdot \pi^3 \cdot q^3 \cdot m_{ch}^*}{5 \cdot \epsilon_{Si} \cdot h^3 \cdot (N_A - N_A^-)} \right) \cdot 10^{-2} \cdot \left[\frac{2}{3} \cdot \sqrt{\frac{k \cdot T}{E_{nih}}} + \frac{1}{3} \cdot \sqrt{\frac{E_{nih}}{k \cdot T}} \right] \quad (16)$$

$$\mu_{nie} = \left(\frac{2 \cdot \pi^3 \cdot q^3 \cdot m_{ce}^*}{5 \cdot \epsilon_{Si} \cdot h^3 \cdot (N_A - N_A^-)} \right) \cdot 10^{-2} \cdot \left[\frac{2}{3} \cdot \sqrt{\frac{k \cdot T}{E_{nie}}} + \frac{1}{3} \cdot \sqrt{\frac{E_{nie}}{k \cdot T}} \right] \quad (17)$$

Onde N_A^- é a concentração de impurezas aceitadoras ionizadas da camada de silício,

$$E_{nih} = 1,136 \cdot 10^{-19} \cdot \left(\frac{m_{ch}^*}{m_0} \right) \cdot \left(\frac{\epsilon_0}{\epsilon_{Si}} \right)^2, \quad E_{nie} = 1,136 \cdot 10^{-19} \cdot \left(\frac{m_{ce}^*}{m_0} \right) \cdot \left(\frac{\epsilon_0}{\epsilon_{Si}} \right)^2,$$

h é a constante de Planck, m_{ch}^* é a massa efetiva de condução para as lacunas, m_{ce}^* é a massa efetiva de condução para os elétrons, m_0 é a massa do elétron, ϵ_0 é a permissividade elétrica do vácuo e ϵ_{Si} é a permissividade elétrica do silício.

O mecanismo de degradação da mobilidade por espalhamento portador-portador μ_{cc} , descreve as colisões entre portadores presentes na faixa de condução (DORKEL; LETURCQ, 1981). As equações (18) e (19) definem a degradação por μ_{cc} .

$$\mu_{cce} = \frac{2 \cdot 10^{17}}{\sqrt{N_A} \cdot \ln \left[1 + 8,28 \cdot 10^8 \cdot T^2 \cdot (N_A)^{-\frac{1}{3}} \right]} \quad (18)$$

$$\mu_{cch} = \frac{2 \times 10^{17}}{\sqrt{N_p} \cdot \ln \left[1 + 8,28 \cdot 10^8 \cdot T^2 \cdot (N_p)^{-\frac{1}{3}} \right]} \quad (19)$$

$$\text{Onde } N_p = \frac{n_i^2}{N_A}.$$

O mecanismo de degradação da mobilidade por espalhamento de impurezas ionizadas μ_{psii} considera que a concentração de depantes interfere na mobilidade. Com o aumento da temperatura, faz com que os elétrons migrem da faixa de valência para a faixa de condução, reduzindo sua mobilidade (CAUGHEY; THOMAS, 1967). As equações (20) e (21) representam o espalhamento por impurezas ionizadas.

$$\mu_{\text{psih}} = \mu_{\text{minh}} + \frac{\mu_{\text{psh}} - \mu_{\text{minh}}}{1 + \left(\frac{N_A^-}{N_{\text{refh}}}\right)^{\alpha_h}} \quad (20)$$

$$\mu_{\text{psie}} = \mu_{\text{mine}} + \frac{\mu_{\text{pse}} - \mu_{\text{mine}}}{1 + \left(\frac{N_A^-}{N_{\text{refe}}}\right)^{\alpha_c}} \quad (21)$$

Onde $\mu_{\text{minh}} = 110,9 - 25,597 \cdot \log T$, $\mu_{\text{mine}} = 197,17 - 45,505 \cdot \log T$, $N_{\text{refh}} = 2,23 \cdot 10^{17} \left(\frac{T}{300}\right)^{3,2}$,
 $N_{\text{refe}} = 1,12 \cdot 10^{17} \left(\frac{T}{300}\right)^{3,2}$, $\alpha_h = 0,12 \cdot \left(\frac{T}{300}\right)^{0,065}$, $\alpha_c = 0,72 \cdot \left(\frac{T}{300}\right)^{0,065}$.

O Mecanismo de degradação da mobilidade por espalhamento de rede ou por fônons μ_{pse} , μ_{psh} , considera colisões entre portadores e as vibrações da rede cristalina (SAH et al., 1981) e é dado pelas equações (22) e (23).

$$\mu_{\text{psh}} = \frac{1}{\left(\frac{1}{\mu_{0ha} \cdot \left(\frac{T}{300}\right)^{-\alpha_h}} + \frac{1}{\mu_{0hb} \cdot \left(\frac{T}{300}\right)^{-\beta_h}} \right)} \quad (22)$$

$$\mu_{\text{pse}} = \frac{1}{\left(\frac{1}{\mu_{0ea} \cdot \left(\frac{T}{300}\right)^{-\alpha_e}} + \frac{1}{\mu_{0eb} \cdot \left(\frac{T}{300}\right)^{-\beta_e}} \right)} \quad (23)$$

Onde $\mu_{0ea} = 4195 \text{ cm}^2/\text{Vs}$, $\mu_{0eb} = 2153 \text{ cm}^2/\text{Vs}$, $\mu_{0ha} = 2502 \text{ cm}^2/\text{Vs}$, $\mu_{0hb} = 591 \text{ cm}^2/\text{Vs}$,
 $\alpha_e = \alpha_h = 1,5$, $\beta_e = 3,13$ e $\beta_h = 3,25$.

Para que seja possível equacionar os diversos tipos de efeitos ocasionados pela variação da mobilidade no interior de um semiconductor em sua rede cristalina, é utilizada a regra de Mathiessen (GUTIERREZ-D; DEEN; CLAEYS, 2001), onde a mobilidade de baixo campo μ_0 se torna a resultante dos diversos efeitos de espalhamento aos quais está submetida. As equações (24) e (25) definem a regra de Mathiessen para lacunas e elétrons, respectivamente.

$$\mu_{0h} = \frac{1}{\frac{1}{\mu_{cch}} + \frac{1}{\mu_{psiih}} + \frac{1}{\mu_{nih}}} \quad (24)$$

$$\mu_{0e} = \frac{1}{\frac{1}{\mu_{cce}} + \frac{1}{\mu_{psii e}} + \frac{1}{\mu_{nie}}} \quad (25)$$

Aplicando baixos valores de V_{GF} e V_{DS} , faz com que a mobilidade independa desses valores. Com valores mais altos de V_{GF} , os portadores são atraídos para a primeira interface do transistor e, devido sua rugosidade, a mobilidade é degradada. Com o aumento de V_{DS} , aumenta o campo elétrico horizontal e, devido a velocidade de saturação dos portadores, a mobilidade efetiva se degradada. A mobilidade efetiva considerando a degradação devido ao campo elétrico, é dada pela equação (26).

$$\mu_{eff} = \frac{\mu_0}{1 + \alpha_s |E_{eff}|} \quad (26)$$

Onde α_s é o coeficiente de espalhamento e E_{eff} é o campo elétrico efetivo nas posições horizontal e vertical.

A equação (27) é a equação mais usual para definição da mobilidade efetiva devido ao campo elétrico vertical (COLINGE, J.; COLINGE, C., 2002).

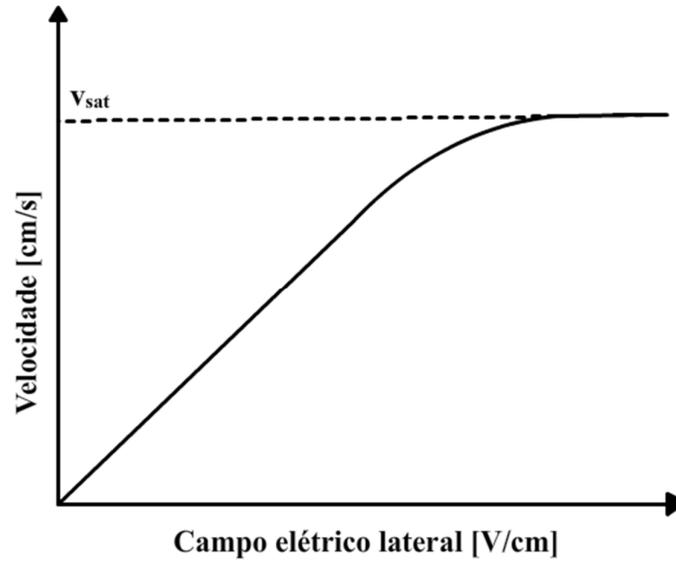
$$\mu_{eff} = \frac{\mu_0}{1 + \theta(V_{GS} - V_{TH})} \quad (27)$$

Onde θ é o coeficiente de degradação limiar da mobilidade.

Sob a influência de um campo elétrico horizontal, a mobilidade é reduzida devido a velocidade de saturação. A velocidade de deriva (v) é a velocidade que os elétrons fluem horizontalmente da fonte para o dreno com um certo campo elétrico horizontal (ϵ_y) e é dada pela equação (13). Porém, quando é aplicado um alto campo elétrico, essa equação deixa de ser

verdadeira, pois, os elétrons fluem com uma velocidade constante máxima, denominado velocidade de saturação (v_{sat}). A Figura 6, apresenta tal comportamento.

Figura 6 - Velocidade de saturação dos portadores, quando aplicado um campo elétrico horizontal.



Fonte: PAZ, 2014

Uma das expressões mais aceitas, que define a velocidade de deriva dos portadores, é dada por (28) (CANALI et al., 1945). No caso do silício, a velocidade de saturação varia de $5 \cdot 10^6$ até 10^7 cm/s, na camada de inversão.

$$v = v_{sat} \frac{|\epsilon_y|/\epsilon_{crit}}{\left[1 + \left(|\epsilon_y|/\epsilon_{crit}\right)^\beta\right]^{1/\beta}} \quad (28)$$

Onde, ϵ_{crit} é o campo elétrico horizontal crítico, β é um parâmetro de ajuste, normalmente variando entre 1 e 2 (CANALI et al., 1945).

A equação (29) define a mobilidade efetiva, considerando o campo elétrico horizontal.

$$\mu_{\text{eff}} = \frac{\mu_0}{\left[1 + \left(\frac{\mu_0 \cdot V_{DS}}{L \cdot v_{\text{sat}}} \right)^\beta \right]^{1/\beta}} \quad (29)$$

Onde μ_{eff} é a mobilidade efetiva.

Para que seja considerado tanto o campo elétrico vertical como o campo elétrico horizontal, substitui-se μ_0 da equação (29) pela mobilidade que inclui o campo elétrico vertical dado na equação (27).

2.1.3.4 Transcondutância (g_m)

A transcondutância em um transistor, relaciona a corrente entre fonte e dreno com o controle de porta e possibilita verificar a eficiência do transistor. A equação da transcondutância é dada em (30).

$$g_m = \frac{dI_{DS}}{dV_{GF}} \quad (30)$$

Utilizando as equações de corrente de dreno em triodo (4) e saturação (5) e aplicando em (30) tem-se:

$$\text{Triodo} \quad g_m = \frac{W \cdot \mu \cdot C_{\text{oxf}}}{L} \cdot V_{DS} \quad (31)$$

$$\text{Saturação} \quad g_m = \frac{W \cdot \mu \cdot C_{\text{oxf}}}{L \cdot (1 + \alpha)} \cdot (V_{GF} - V_{TH}) \quad (32)$$

Para transistores MOS e PD SOI, o valor de α considerando o efeito das armadilhas de interface é dado pela equação (33)

$$\alpha = \frac{C_D + C_{itf}}{C_{ox}} \quad (33)$$

Para transistores FD SOI, deve-se considerar a interação com a segunda interface, conforme a equação (34).

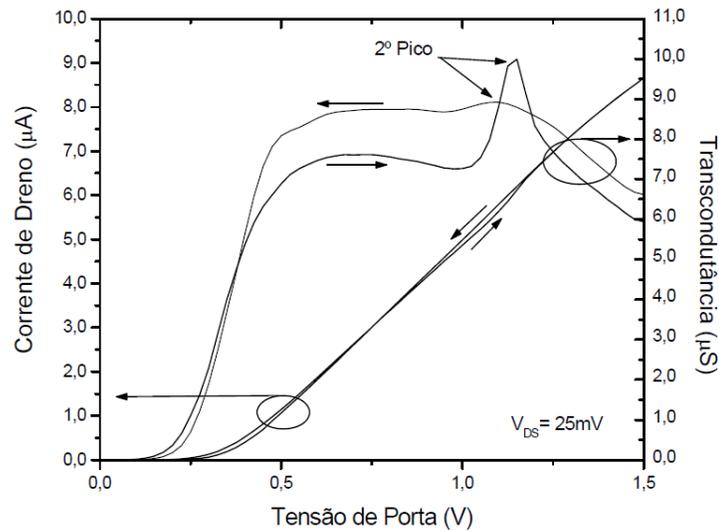
$$\alpha = \frac{C_{itf}}{C_{oxf}} + \frac{C_{si}}{C_{oxf}} - \frac{\frac{C_{si}^2}{C_{oxf} \cdot C_{oxf}}}{1 + \frac{C_{itb}}{C_{oxb}} + \frac{C_{si}}{C_{oxb}}} \quad (34)$$

Onde C_{ox} é a capacitância do óxido de porta dada por $C_{ox} = \frac{\epsilon_{ox}}{t_{oxf}}$, C_{itf} e C_{itb} são as capacitâncias das armadilhas de interface porta e substrato, e são dadas por $C_{itf} = q \cdot N_{itf}$ e $C_{itb} = q \cdot N_{itb}$.

2.1.3.5 Efeito da elevação atípica da transcondutância

A diminuição do óxido de porta para valores ultrafinos $< 3\text{nm}$, causa um aumento na corrente de tunelamento existente entre porta-óxido-silício, agindo de forma prejudicial no funcionamento dos transistores SOI (AGOPIAN, 2008). Uma consequência desse aumento é a modificação do potencial de corpo dos transistores PD SOI e FD SOI. Tal efeito aparece como uma elevação atípica na transcondutância, gerando um segundo pico de g_m que pode ser observado em transistores PD SOI e FD SOI com a segunda interface em acumulação (MERCHA et al., 2005). Tal efeito é denominado Kink Linear Effect – LKE e pode ser observado através da Figura 7.

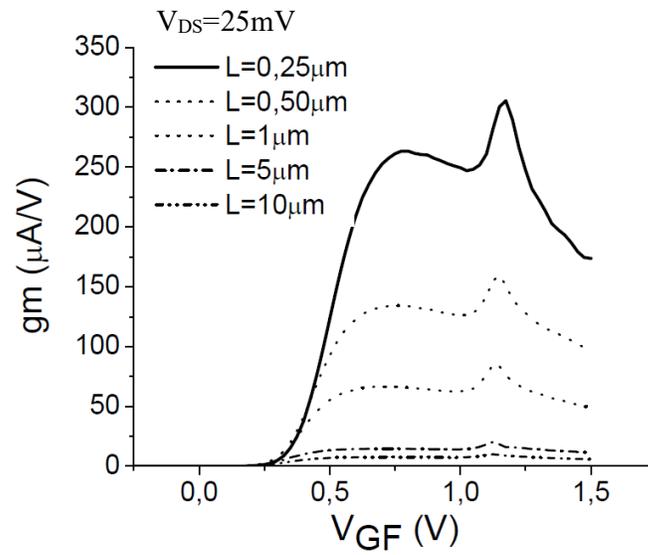
Figura 7 - Corrente de dreno pela tensão de porta e a transcondutância correspondente, variando a tensão de porta tanto no sentido do negativo para o positivo como vice-versa, em um transistor nMOSFET parcialmente depletado com espessura de porta de 2,5nm.



Fonte: AGOPIAN, 2008

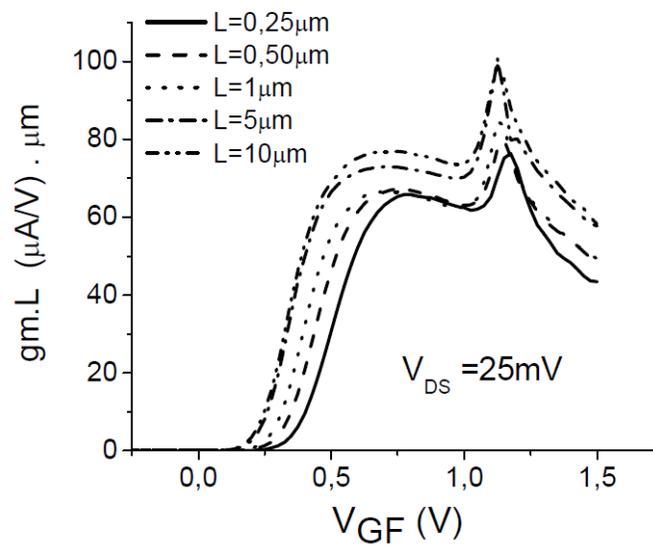
As Figuras 8 e 9 apresentam a curva de transcondutância em função das diversas tensões de porta aplicadas com diferentes comprimentos de canal. Através da Figura 8 é possível observar um aumento do segundo pico da transcondutância com a diminuição do comprimento de canal. Porém ao observar a curva de transcondutância normalizada que pode ser observado na Figura 9, é observado que na verdade esse pico diminui com a diminuição do comprimento de canal. O deslocamento do segundo pico ocorre devido à variação da tensão de limiar com a redução do comprimento de canal (AGOPIAN, 2008).

Figura 8 - Curva da transcondutância em função da tensão de porta com diversos comprimentos de canal.



Fonte: AGOPIAN, 2008

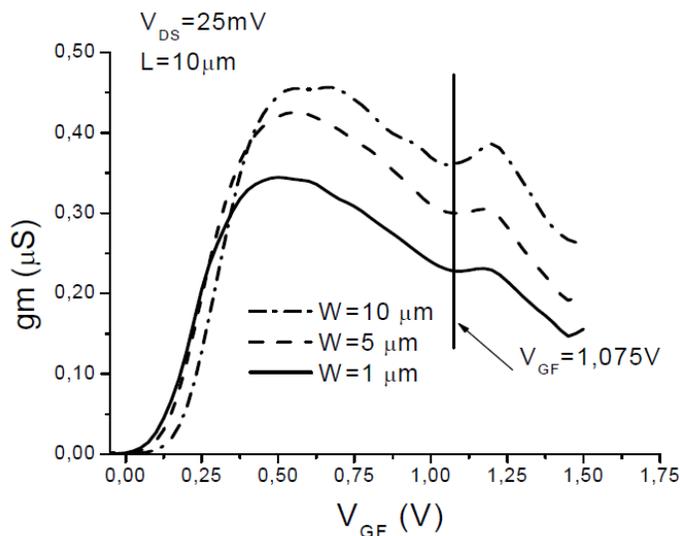
Figura 9 - Curva normalizada da transcondutância em função da tensão de porta com diversos comprimentos de canal.



Fonte: AGOPIAN, 2008

A Figura 10 apresenta a curva de transcondutância em função das diversas tensões de porta com diferentes W . É possível observar na figura, que o deslocamento do segundo pico de transcondutância não se altera com a variação de W .

Figura 10 - Curvas da transcondutância em função da tensão aplicada à porta para diferentes valores de largura de canal.



Fonte: AGOPIAN, 2008

2.1.3.6 Inclinação de sublimiar (S)

A inclinação de sublimiar (S) é definida como a variação mínima do valor de porta (V_{GF}) que deve ser aplicado em um transistor operando na região de sublimiar, para que se tenha o acréscimo de uma década na corrente elétrica entre fonte e dreno (I_{DS}). Quanto menor for essa inclinação, mais rápido será o dispositivo. Sua equação é dada por (35).

$$S = \frac{dV_{GF}}{d(\log I_{DS})} \quad (35)$$

Na região de sublimiar, a circulação da corrente elétrica no canal do transistor é dada predominantemente pelo mecanismo de difusão (SZE, 1981). Desenvolvendo a equação (35), obtém-se a equação (36) (DORIA, 2013).

$$S = \frac{k.T}{q} \cdot \ln(10) \frac{dV_{GF}}{d\Phi_{si}} \quad (36)$$

Onde Φ_{si} é o potencial na camada ativa do silício.

A partir da equação (36), obtém-se a equação (37)

$$S = \frac{k.T}{q} \cdot \ln(10) \cdot (1 + \alpha) \quad (37)$$

Os transistores FD SOI possui um fator de acoplamento capacitivo (α) menor quando comparado aos transistores MOS convencionais, fazendo com que ele apresente uma menor inclinação de sublimiar. Seus valores de inclinação de sublimiar chega aos limites teóricos de 60mV/dec em temperatura ambiente enquanto os transistores MOS convencionais e transistores PD SOI apresentam esse valor perto de 100mV/dec em temperatura ambiente.

2.1.4 Transistor GC SOI

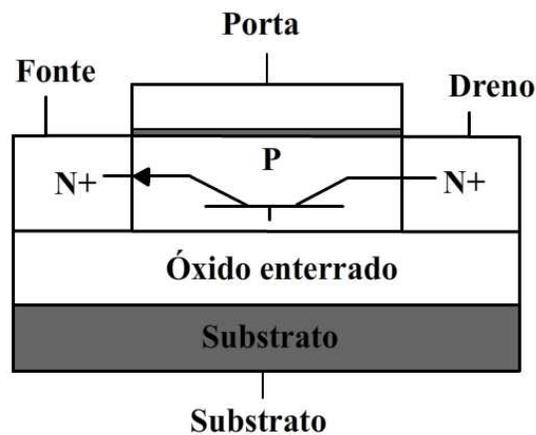
Como anteriormente mencionado, uma das vantagens do transistor SOI é que devido à sua fina camada de silício e a presença do óxido enterrado, faz com que ele possua menor efeito de corpo, fazendo com que a inclinação de sublimiar (S) seja bem menor quando comparado aos transistores MOS convencionais. Tal característica também fará com que o transistor SOI sofra de efeitos de canal curto para comprimentos de canal bem inferiores ao MOS convencional, o que é uma característica muito boa quando pensado em miniaturização.

Uma característica desfavorável do transistor SOI é que, devido ao corpo flutuante, ele apresenta uma baixa tensão de ruptura de dreno (COLINGE, 2004). Tal efeito é decorrente da presença de um transistor bipolar parasitário (TBE) intrínseco à estrutura, conforme ilustrado na Figura 11, onde o canal se comporta como sendo a base do transistor bipolar parasitário, a região de dreno como o coletor e a região de fonte como o emissor. O TBE é ativado quando ocorre o aumento da tensão de polarização na região de dreno e, com isso, ocorre um forte aumento proporcional do campo elétrico, o que faz com que as lacunas geradas nessa região

sejam injetadas na fonte fortemente dopada. Considerando que região de canal do transistor é muito menos dopada do que a região de fonte, permitindo que, uma grande quantidade de elétrons sejam injetados para o interior do canal, como consequência do aumento do potencial de corpo do transistor e, com isso ativando a base do TBE.

Nos transistores MOS convencionais, tal efeito é menos crítico ou até mesmo inexistente, uma vez que não existe a camada de óxido enterrado e o substrato normalmente é conectado à região de fonte, fazendo com que seja necessário um campo muito alto na região de dreno para ativar o TBE.

Figura 11 - Representação esquemática da seção transversal do transistor SOI indicando o transistor bipolar parasitário.



Fonte: Autor

Tendo como base uma junção PN, onde a ionização por impacto é diretamente proporcional ao campo elétrico e que tal ionização está ligada a barreira de potencial e que tudo isso está ligado com as quantidades de dopantes, foi desenvolvido o transistor GC SOI (PAVANELLO et al., 2000), nMOSFET.

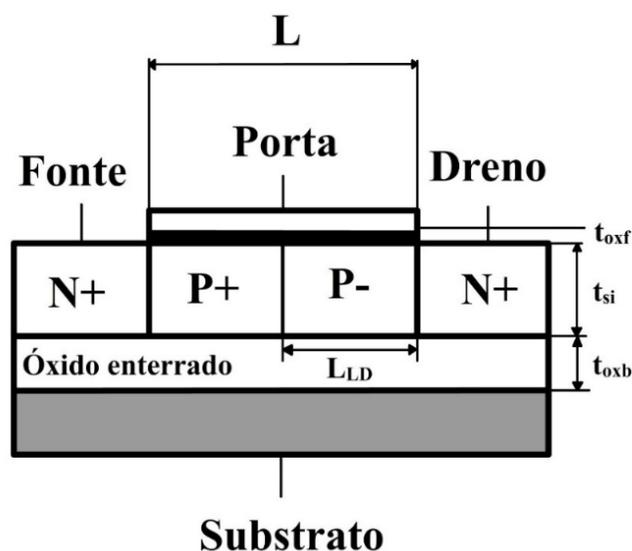
O transistor GC SOI possui concentração de dopantes assimétricas na região de canal, sendo a fracamente dopada próxima a região de dreno (chamada de P- e com concentração de dopantes N_{AL}), no caso de transistores GC SOI nMOSFETs e a região mais fortemente dopada próxima a região de fonte (chamada de P+ e com concentração de dopantes N_{AH}). O lado mais fracamente dopado é responsável pela redução do alto campo elétrico horizontal existente na

junção canal-dreno e o lado mais fortemente dopado pelo ajuste da tensão de limiar V_{TH} (PAVANELLO et al., 2000).

Se todo o canal fosse fracamente dopado, a fim de se facilitar o processo de fabricação, ter-se-ia uma redução na tensão de limiar (V_{TH}) indesejável, mantendo-se o mesmo material de porta e espessura de óxido de porta da tecnologia. Além disso, aumentaria o ganho do transistor bipolar parasitário, o que também não seria bom.

Uma estrutura com conceito semelhante ao utilizado no transistor GC SOI é a estrutura L_{DD} (Light Doped Drain), onde também possui uma região fracamente dopada entre fonte e canal. Tal estrutura L_{DD} leva uma desvantagem com relação à estrutura GC SOI, devido ao aumento da resistência série (HUNG et al., 1990). A Figura 12 mostra a estrutura GC SOI.

Figura 12 - Perfil transversal do transistor SOI de canal gradual (GC SOI).

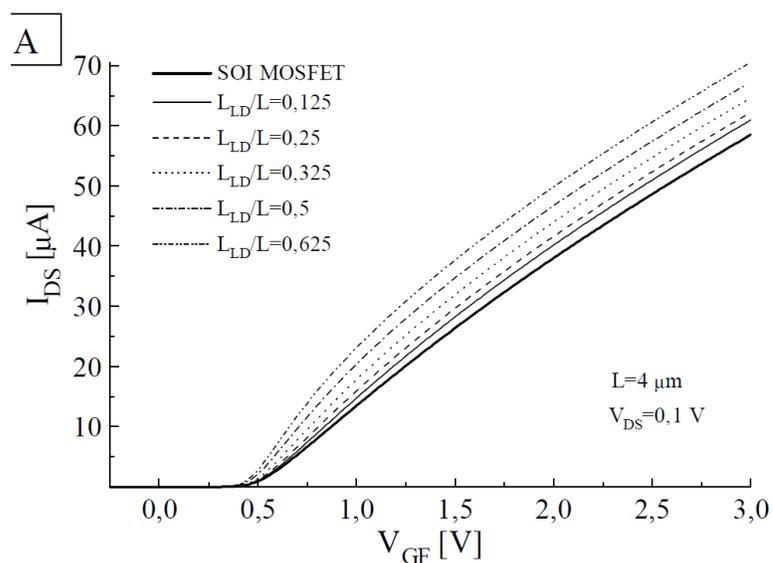


Fonte: Autor

Ao ser aplicada uma tensão de porta (V_{GF}) no transistor CG SOI, a região de canal fracamente dopada (P-) sofrerá a inversão antes da região mais fortemente dopada (P+), fazendo com que diminua o comprimento efetivo de canal (L_{eff}) e, com isso, o transistor adquirirá uma maior corrente de dreno, uma maior transcondutância e uma melhor condutância de saída, quando comparado com os transistores FD SOI, sendo uma boa característica para aplicações analógicas e circuitos que requerem velocidade (PAVANELLO et al., 2000). A região (P+) é responsável pelo ajuste da tensão de limiar (V_{TH}).

É possível observar na Figura 13 uma melhora significativa na corrente de dreno do dispositivo GC SOI em relação ao SOI convencional. Ambos com a mesma tensão de limiar. Essa melhora ocorre devido à diminuição do comprimento efetivo de canal L_{eff} , anteriormente mencionado.

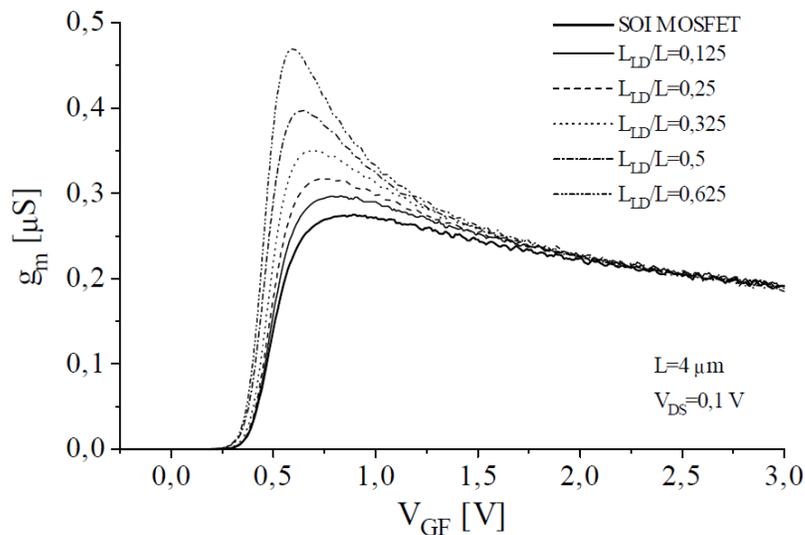
Figura 13 - Curva experimental de I_{DS} x V_{GF} do GC SOI em comparação ao SOI convencional, com $V_{DS}=100\text{mV}$ e diversas relação de L_{LD}/L .



Fonte: PAVANELLO, 2000

A Figura 14 mostra um aumento da transcondutância g_m do GC SOI quando comparado com o transistor SOI convencional, devido à diminuição do comprimento efetivo de canal L_{eff} .

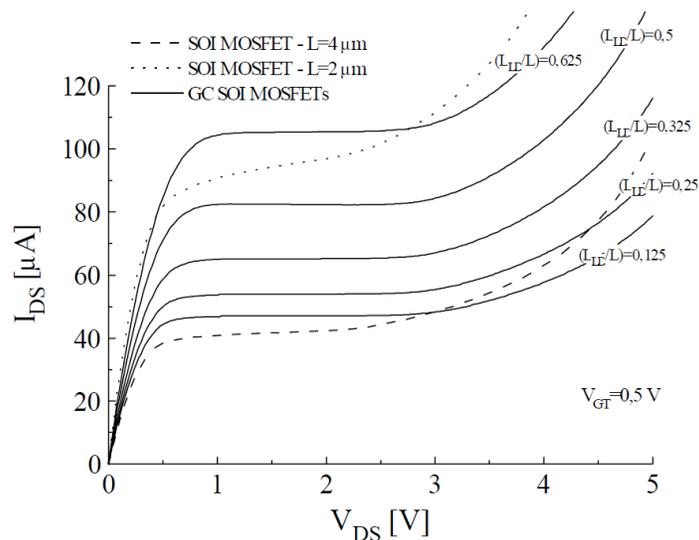
Figura 14 - Curva experimental de $g_m \times V_{GF}$ do GC SOI em comparação ao SOI convencional, com $V_{DS}=100mV$.



Fonte: PAVANELLO, 2000

É possível observar através da Figura 15, que o transistor GC SOI com $L_{LD} < 0,5$ possui uma maior tensão de ruptura de dreno quando comparado ao SOI convencional. Isso ocorre devido a região fracamente dopada (P-) fazer com que diminua o campo na região de dreno.

Figura 15 - Curva experimental de $I_{DS} \times V_{DS}$ do GC SOI em comparação ao SOI convencional, com $V_{GS}=100mV$.



Fonte: PAVANELLO, 2000

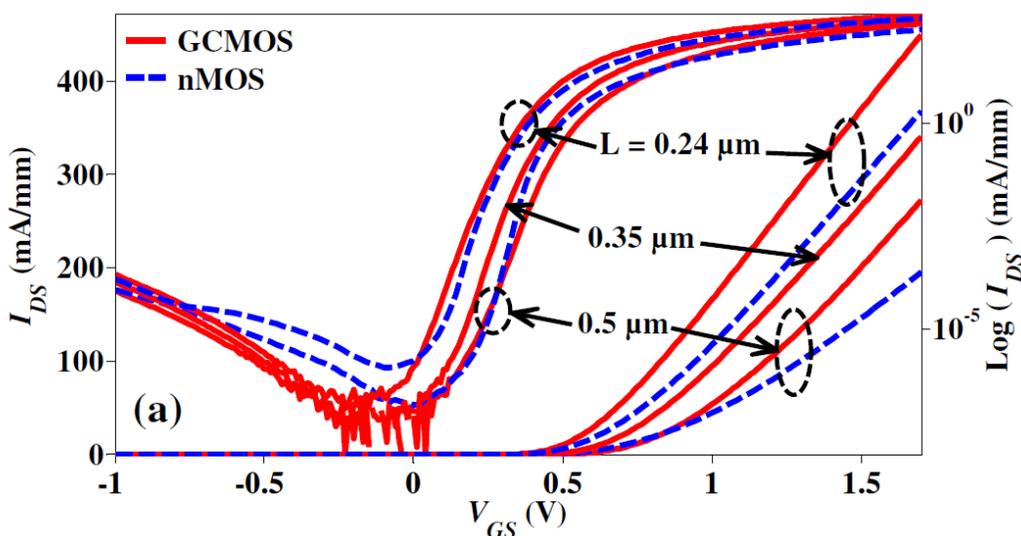
2.1.5 GC SOI submicrométrico

Foram fabricados transistores GC SOI submicrométricos com comprimentos de canal mínimo de 150nm pela fabricante OKI semiconductors. As dimensões desses transistores são de: $t_{\text{oxf}}=2,5$ nm, $t_{\text{si}}=40$ nm, $t_{\text{oxb}}=145$ nm e concentração de dopantes de: $N_{\text{AH}} = 2.10^{18} \text{ cm}^{-3}$ e $N_{\text{AL}}= 1.10^{15} \text{ cm}^{-3}$. Transistores similares serão utilizados na parte experimental desse trabalho.

O artigo em (EMAM et al., 2009) apresenta uma comparação com esses transistores em relação ao transistor FD SOI de mesma tecnologia.

A Figura 16 apresenta um aumento na corrente de dreno (I_{DS}) do transistor GC SOI com relação ao FD SOI, devido à diminuição do comprimento efetivo de canal promovido pela região menos dopada (P-). Esse assunto foi melhor abordado na seção 2.1.4 desse trabalho. É possível observar também uma menor corrente de fuga (I_{leak}) nos transistores GC SOI.

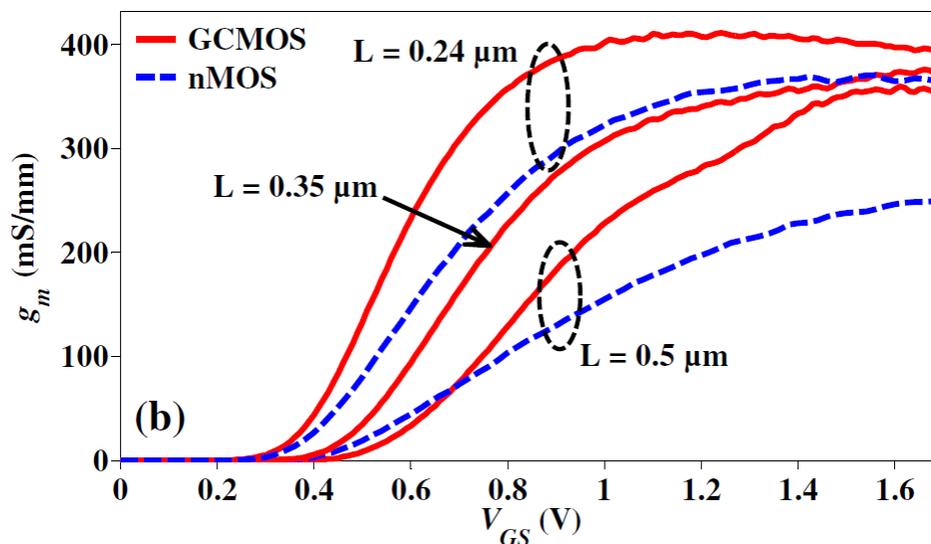
Figura 16 - Corrente normalizada de dreno I_{DS} nas escalas linear e logarítmica em função da tensão aplicada à porta (V_{GS}).



Fonte: EMAM et al., 2009

A Figura 17 apresenta o aumento da transcondutância (g_m) dos transistores GC SOI quando comparado ao transistor FD SOI, pelo fato da transcondutância ter uma forte relação com a corrente de dreno e a diminuição do comprimento efetivo de canal promover tal aumento.

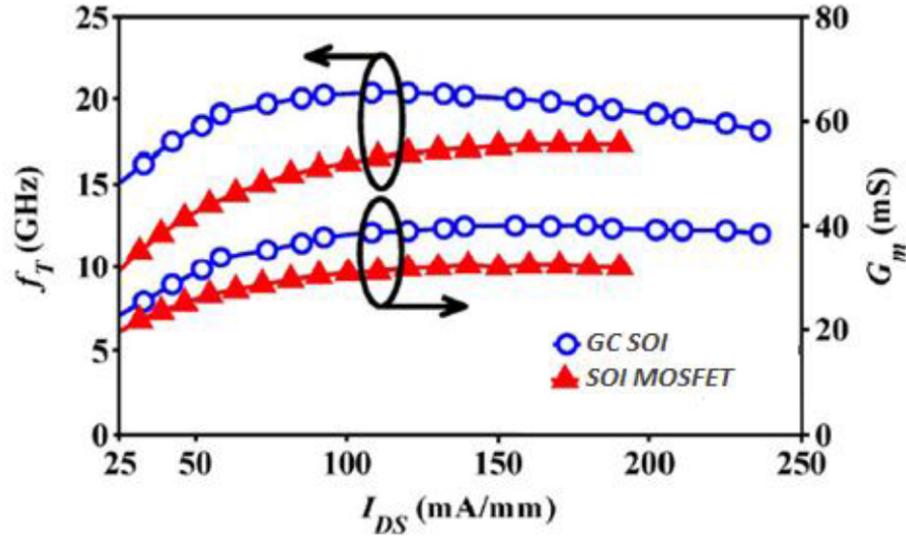
Figura 17 - Transcondutância normalizada (g_m) em função da tensão aplicada à porta (V_{GS}) com $V_{DS}=1,7V$.



Fonte: EMAM et al., 2009

Uma das grandes vantagens do transistor GC SOI é seu desempenho em aplicações que envolvem rádio frequência e micro-ondas. A Figura 18 apresenta a frequência de ganho unitário em função da corrente de polarização para transistores SOI MOSFETs e transistores GC SOI. É possível observar na figura, que as características analógicas em RF do GC são altamente incrementadas, com uma frequência de corte maior do que os transistores SOI convencionais (EMAM et al., 2010).

Figura 18 - Curvas da frequência de corte e da transcondutância pela corrente de dreno, comparando transistores GC SOI submicrométricos com transistores convencionais, com comprimento de canal $L=500\text{nm}$, relação $L_{LD}/L=0,5$ e $V_{DS}=1,2\text{V}$.



Fonte: EMAM et al., 2010

2.1.6 Influência da temperatura nos Semicondutores

A variação da temperatura influencia diretamente o comportamento do semicondutor, uma vez que ela modifica a concentração intrínseca de portadores (n_i) e também a largura da faixa proibida (E_g), conforme mostrado na equação (38).

$$n_i = 2 \left[\frac{2 \cdot \pi \cdot m_0 \cdot k}{h^2} \right]^{\frac{2}{3}} (m_{de}^* \cdot m_{dh}^*)^{\frac{3}{4}} \cdot T^{\frac{3}{2}} \cdot e^{\left(\frac{-E_g}{2 \cdot k \cdot T} \right)} \quad (38)$$

Onde, m_0 é a massa do elétron, h é a constante de Planck, k é a constante de Boltzmann, m_{de}^* e m_{dh}^* são as massas efetivas das densidades de estados para elétrons e lacunas, T é a temperatura absoluta e E_g é largura da faixa proibida do semicondutor. Cabe salientar que o termo E_g que aparece nas equações (39) e (40) é também função da temperatura.

$$E_g = 1,17 + 1,059 \cdot 10^{-5} \cdot T - 6,05 \cdot 10^{-7} \cdot T^2 \quad T \leq 170\text{K} \quad (39)$$

$$E_g = 1,1785 + 9,025 \cdot 10^{-5} \cdot T - 3,05 \cdot 10^{-7} \cdot T^2 \quad T > 170K \quad (40)$$

A equação (38) pode ser reescrita como sendo:

$$n_i = \sqrt{N_C \cdot N_V} e^{\left(\frac{-E_g}{2 \cdot k \cdot T}\right)} \quad (41)$$

Onde a densidade efetiva de estados para elétrons e lacunas é dada pelas equações (42) e (43).

$$\text{Para elétrons} \quad N_C = 2 \cdot \left(\frac{2 \cdot \pi \cdot m_{de} \cdot k \cdot T}{h^2}\right)^{3/2} \quad (42)$$

$$\text{Para lacunas} \quad N_V = 2 \cdot \left(\frac{2 \cdot \pi \cdot m_{dh} \cdot k \cdot T}{h^2}\right)^{3/2} \quad (43)$$

A Figura 19 apresenta o comportamento da concentração de lacunas em um material do tipo P, dopado com concentração de dopantes aceitadores N_A da ordem de 10^{15}cm^{-3} , sob a influência da variação da temperatura (SZE, 2002).

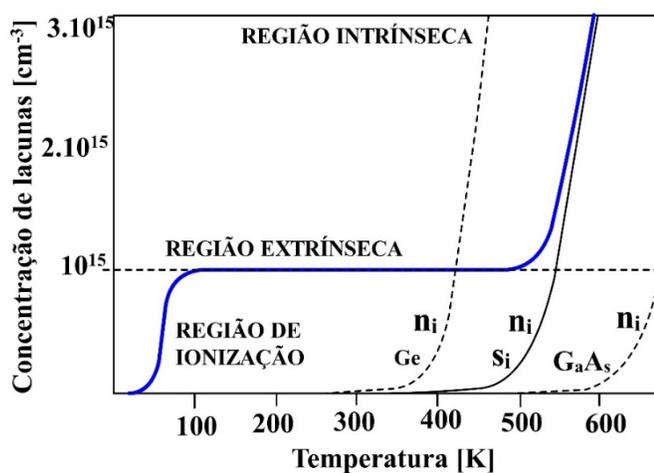
Para valores abaixo de 100K existe uma queda abrupta na concentração de lacunas, devido à ionização incompleta dos átomos dopantes. No caso do silício, entre 100K e 500K, os portadores de carga estão praticamente todos ionizados e prevalece a quantidade de dopantes contidas no material do tipo p. Para temperaturas acima de 500K devido a energia térmica, os portadores que antes estavam na faixa de valência adquirem energia para migrarem para a faixa de condução, fazendo com que n_i passe a prevalecer sobre a quantidade de dopantes, tornando o material intrínseco novamente (SZE, 2002).

O ponto em que a concentração intrínseca (n_i) se torna igual à N_A no caso do semiconductor tipo P, e N_D , para o semiconductor do tipo N, é o ponto máximo de temperatura em que este se comportará com características de um semiconductor extrínseco. A equação que define esse ponto é dada em (44).

$$T = \frac{E_g}{-2.k.\ln[n_i/C]} \quad (44)$$

Onde C é uma constante variável para cada semiconductor e T é a temperatura absoluta em Kelvin.

Figura 19 - Curva da concentração de lacunas em um material tipo p dopado com impurezas aceitadoras N_A da ordem de 10^{15}cm^{-3} em função da temperatura.



Fonte: Autor "adaptado de" SZE , 2002

Em baixas temperaturas, nem todas as impurezas de um semiconductor extrínseco são ionizadas, devido à baixa energia térmica. As equações que definem a quantidade de impurezas aceitadoras (N_A) e doadoras (N_D) ionizadas é dada pelas equações (45) e (46).

Para impurezas aceitadoras.

$$N_A^- = \frac{N_A}{1 + 4.e^{\left(\frac{E_A - E_{FP}}{k.T}\right)}} \quad (45)$$

Para impurezas doadoras.

$$N_D^- = \frac{N_D}{1 + 2 \cdot e^{\left(\frac{E_{FN} - E_D}{k.T}\right)}} \quad (46)$$

Onde N_A é a concentração de impurezas aceitadoras, N_D é a concentração de impurezas doadoras, E_A e E_D são os níveis de energia das impurezas, E_{Fn} e E_{Fp} são os níveis de Fermi para elétrons e lacunas, dado pelas equações (47) e (48).

$$E_{Fn} = \left(\frac{E_C + E_D}{2}\right) + \frac{k.T}{2} \cdot \ln\left(\frac{N_D}{2 \cdot N_C}\right) - k.T \cdot \sinh^{-1}\left(\sqrt{\frac{N_C}{8 \cdot N_D}} \cdot e^{\left(\frac{E_C - E_D}{2 \cdot k.T}\right)}\right) \quad (47)$$

$$E_{Fp} = \left(\frac{E_A + E_V}{2}\right) + \frac{k.T}{2} \cdot \ln\left(\frac{N_A}{4 \cdot N_V}\right) - k.T \cdot \sinh^{-1}\left(\sqrt{\frac{N_V}{16 \cdot N_A}} \cdot e^{\left(\frac{E_V - E_A}{2 \cdot k.T}\right)}\right) \quad (48)$$

O potencial de Fermi, onde leva em consideração as impurezas ionizadas, é dado pelas equações (49) e (50).

Para elétrons

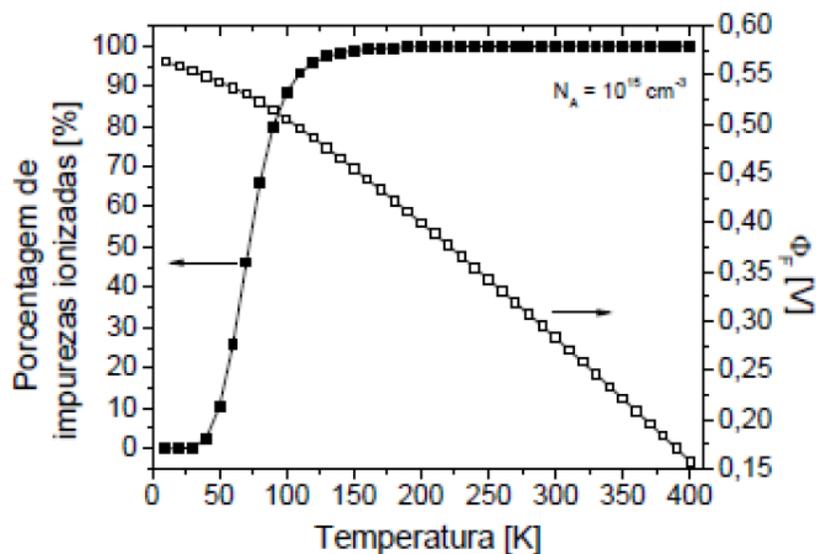
$$\Phi_F = -\frac{k.T}{q} \cdot \ln\left(\frac{N_D^-}{n_i}\right) \quad (49)$$

Para lacunas

$$\Phi_F = -\frac{k.T}{q} \cdot \ln\left(\frac{N_A^-}{n_i}\right) \quad (50)$$

A Figura 20 apresenta o percentual de ionização em função da temperatura versus o potencial de Fermi em um semiconductor extrínseco dopado com impurezas aceitadoras $N_A=10^{15}$ (DORIA, 2013). É possível observar na figura, que acima de 150K todas as impurezas encontram-se ionizadas. Mesmo para concentrações mais altas de dopantes ($N_A=10^{17}$), em 300K todas as impurezas encontram-se praticamente ionizadas (SOUZA, 2008).

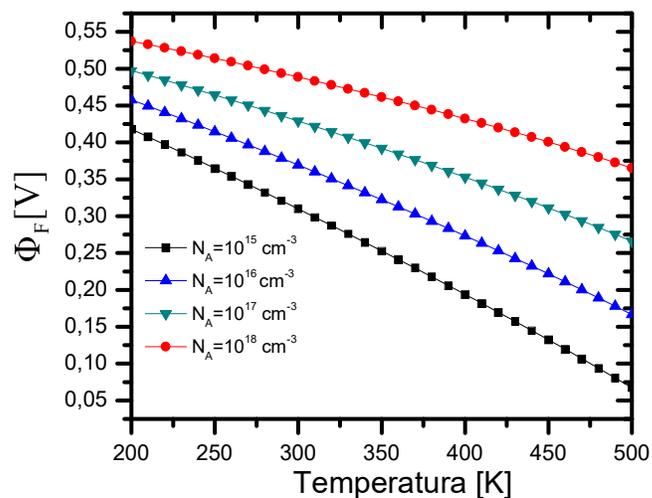
Figura 20 - Percentual de ionização em função da temperatura versus potencial de Fermi em função da temperatura, para $N_A=10^{15} \text{ cm}^{-3}$.



Fonte: DORIA, 2013

A Figura 21 apresenta o potencial de Fermi em função da temperatura levando em consideração diversas concentrações de dopantes. É possível observar que com o aumento da temperatura, tem-se uma diminuição do potencial de Fermi e que quanto maior é a concentração de dopantes, maior será esse potencial. O aumento do potencial de Fermi faz com que aumente a tensão de limiar (V_{TH}).

Figura 21 - Curva modelada em Mathcad do potencial de Fermi em função da temperatura levando em consideração diversas concentrações de dopantes.



Fonte: Autor

2.1.7 Influência da temperatura nos parâmetros elétricos do transistor SOI

Com a variação da temperatura, os parâmetros elétricos do transistor SOI sofrerá modificações, conforme será descrito a seguir.

2.1.7.1 Tensão de limiar (V_{TH})

Com o aumento da temperatura, tem-se uma diminuição do potencial de Fermi, conforme foi visto na seção 2.1.6 deste trabalho e conseqüentemente uma diminuição na tensão de limiar. Também com o aumento da temperatura, a influência das armadilhas de interface torna-se menos significativa, diminuindo ainda mais a tensão de limiar.

E possível obter a variação da tensão de limiar com relação à $T \left(\frac{dV_{TH}}{dT} \right)$. Sua equação é dada em (51) (BREWS, 1979).

$$\frac{dV_{TH}}{dT} = \frac{d\Phi_F}{dT} \left[1 + \alpha_{VT} \cdot \frac{q}{C_{oxf}} \cdot \left(\frac{\epsilon_{si} \cdot N_A}{k \cdot T \cdot \ln\left(\frac{N_A}{N_i}\right)} \right)^{\frac{1}{2}} + \frac{q \cdot N_{tif}}{C_{oxf}} \right] \quad (51)$$

Onde $\alpha_{VT}=1$ para transistores MOS e PD SOI.

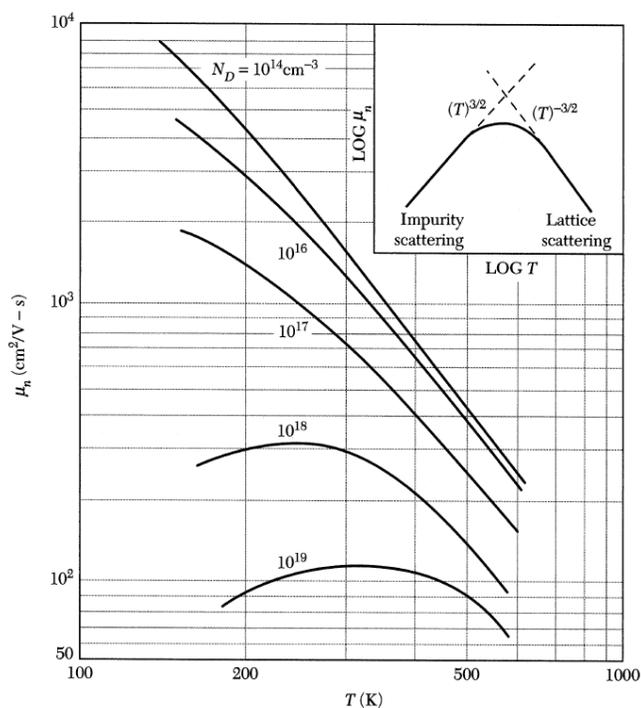
Foi visto na seção 2.1.1, que em transistors FD SOI, tem-se $d_{m\acute{a}x} > t_{si}$, fazendo com que a depleção máxima seja em função de t_{si} e não em função de T. Neste caso, a variação de $d_{m\acute{a}x}$ com T pode ser desprezada e $\alpha_{VT}=0$ (COLINGE, 2004).

Considerando a influência das armadilhas de interface em transistores MOS e FD SOI e considerando a mesma influência para ambos, é visto que em transistores FD SOI, a variação de V_{TH} em função de T é menor quando comparado com dispositivos PD SOI e MOS. Em (GROESENEKEN et al., 1990), é apresentado uma variação em valor absoluto da ordem de 0,75mV/K para transistores FD SOI e maior que 2mV/K para transistores MOS convencionais.

2.1.7.2 Mobilidade (μ)

O aumento da temperatura, irá influenciar fortemente nos mecanismos de degradação da mobilidade. A Figura 22 apresenta curvas experimentais da mobilidade levando em consideração diversas concentrações de dopantes doadores (N_D) (SZE, 2002). É possível observar nessas curvas que, para concentrações mais altas de dopantes, no caso dos dispositivos estudados nesse trabalho ($2 \cdot 10^{18}$), partindo de temperaturas bem baixas (200K) tem se um aumento na mobilidade. Isso ocorre pelo fato de que em baixas temperaturas nem todas as impurezas estão ionizadas. Para temperaturas acima de 300K, observa-se a redução na mobilidade, devido aos mecanismos de degradação da mobilidade abordados na seção 2.1.3.3 deste trabalho.

Figura 22 - Mobilidade em função da temperatura considerando diversas concentrações de dopantes.

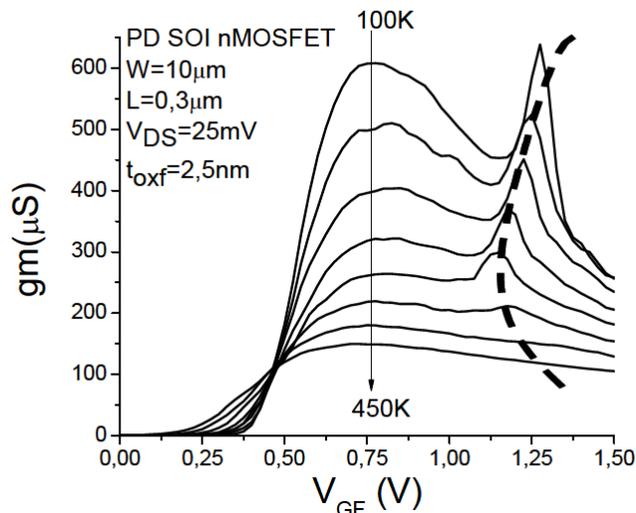


Fonte: SZE, 2002

2.1.7.3 Transcondutância (g_m)

A transcondutância está diretamente relacionada com a mobilidade e a corrente de dreno (I_{DS}). Com o aumento da temperatura, terá a diminuição da mobilidade, o que acarretará na diminuição na corrente de dreno e conseqüentemente a diminuição da transcondutância. A Figura 23 apresenta esse comportamento.

Figura 23 - Comportamento experimental da transcondutância em função da tensão de porta para temperaturas variando entre 100K e 400K.

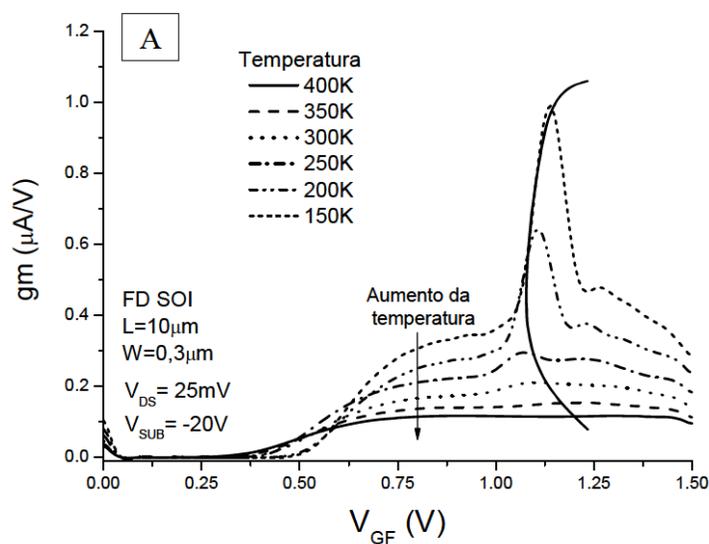


Fonte: AGOPIAN, 2008

2.1.7.4 Efeito da elevação atípica da transcondutância

Com o aumento da temperatura, o segundo pico da transcondutância é atenuado (SCHUEGRAF; CHENMING, 1994). Essa atenuação no segundo pico da transcondutância ocorre devido ao processo de geração e recombinação, o que resulta em uma variação menor do efeito de corpo. Tal processo não é apenas responsável pela atenuação do segundo pico da transcondutância, mas também pelo deslocamento dele, devido a variação na tensão de limiar (AGOPIAN, 2008). A Figura 24 apresenta o comportamento experimental da transcondutância em função da tensão aplicada à porta para temperaturas variando de 150K a 400K. É possível observar a atenuação do segundo pico da transcondutância com o aumento da temperatura e também o deslocamento deste segundo pico. Com o aumento da temperatura, tem-se a diminuição da tensão de limiar. Acima de 300K observa-se um deslocamento do segundo pico da transcondutância para valores maiores de V_{GF} .

Figura 24 - Comportamento experimental da transcondutância em função da tensão aplicada à porta para temperatura variando de 150K até 400K.

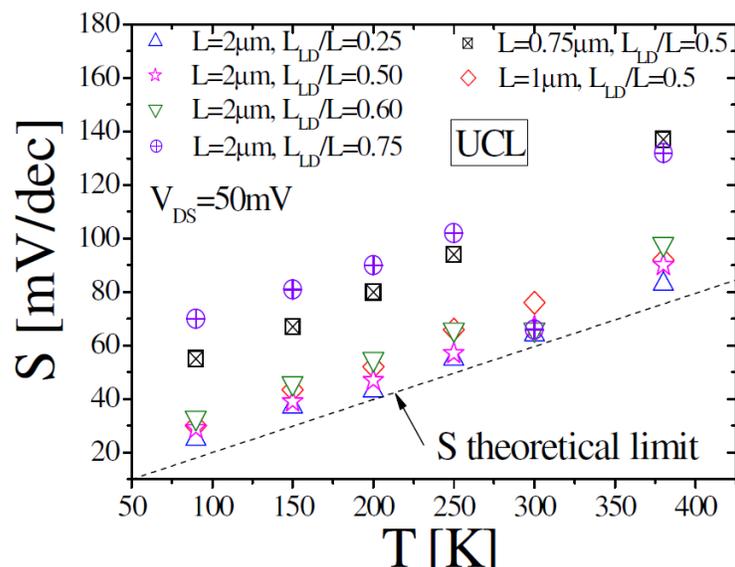


Fonte: AGOPIAN, 2008

2.1.7.5 Inclinação de sublimar (S)

Com o aumento da temperatura, tem-se um aumento na inclinação de sublimar, o que torna o transistor mais lento. Isso ocorre pelo fato de S ser diretamente relacionado com a temperatura, conforme pode ser visto na equação (37). Para valores mais altos de temperatura, devido a diminuição da depleção máxima do silício, dispositivos FD SOI podem passar a operar como PD SOI fazendo que a inclinação de sublimar aumente ainda mais (SOUZA et al., 2010). A Figura 25 apresenta essa variação.

Figura 25 - Inclinação de sublimiar em função da temperatura



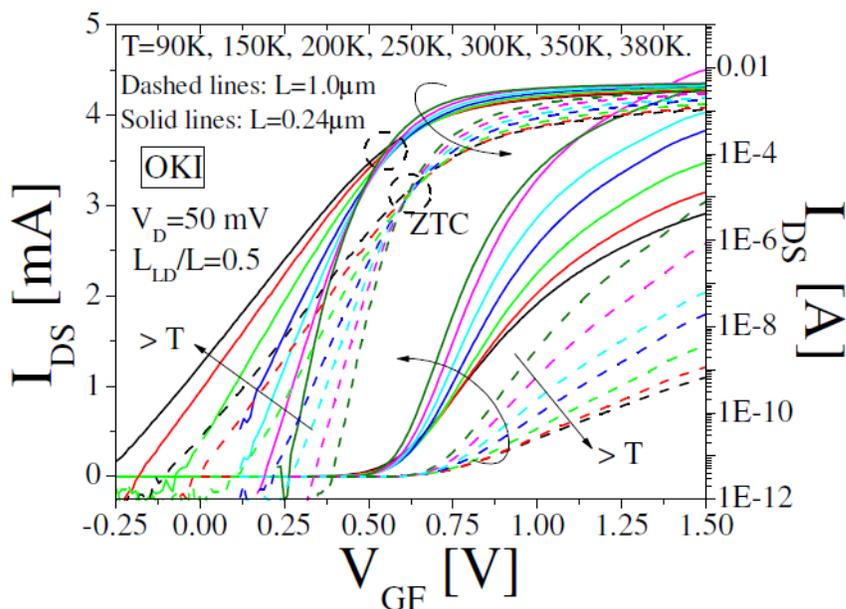
Fonte: SOUZA et al., 2010

2.1.8 Influência da temperatura no transistor GC SOI

A variação da temperatura, também irá afetar as características de funcionamento do transistor GC SOI.

A Figura 26 em (SOUZA et al., 2010) apresenta a diminuição na tensão de limiar V_{TH} , a diminuição da inclinação de sublimiar e um aumento em I_{DS} com a diminuição de temperatura em transistores GC SOI da fabricante OKI, com comprimentos de canal ($L=240\text{nm}$ e $1\mu\text{m}$), operando na região de tríodo e com a variação da temperatura de 90K a 380K. A região (ZTC-*zero temperature coefficient*) representa a região de polarização invariante com a temperatura.

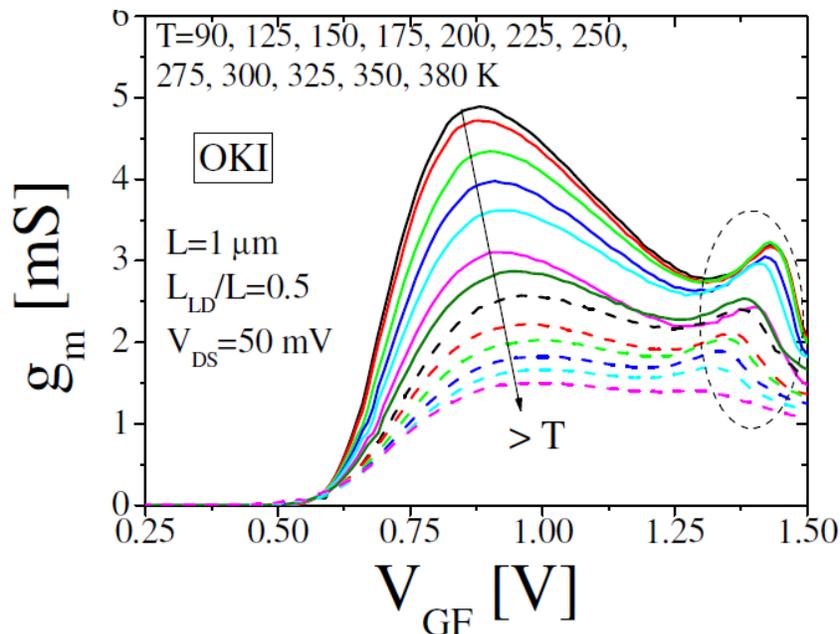
Figura 26 - Curva de $V_{GF} \times I_{DS}$ em escala linear (eixo y à esquerda) e em escala logarítmica (eixo y à direita) com $V_{DS}=50\text{mV}$, $L_{LD}/L=0,5$, $L=240\text{nm}$ e $L=1\mu\text{m}$ sob diversas condições de temperatura em transistores GC vindos da OKI semiconductors.



Fonte: SOUZA et al., 2010

A Figura 27 mostra um aumento da transcondutância (g_m) com a redução da temperatura e a presença de um segundo pico de transcondutância em V_{GF} em torno de 1,3V e 1,4V, causado pelo LKE (*Link Linear Effect*) devido ao efeito de corpo flutuante (CASSÉ et al., 2004). O LKE consiste em um segundo pico na transcondutância devido ao efeito de corpo flutuante que ocorre em dispositivos com fina camada de óxido de interface (SOUZA et al., 2010). Esse efeito ocorre pelo fato do potencial do corpo ser fortemente afetado pelos portadores que são injetados nele pela porta (V_{GF}) através do tunelamento direto dos elétrons que estão na faixa de valência (*Electron Valence Band - EVB*), devido à fina camada de óxido de interface, normalmente $<5\text{nm}$ (GUO et al., 2007).

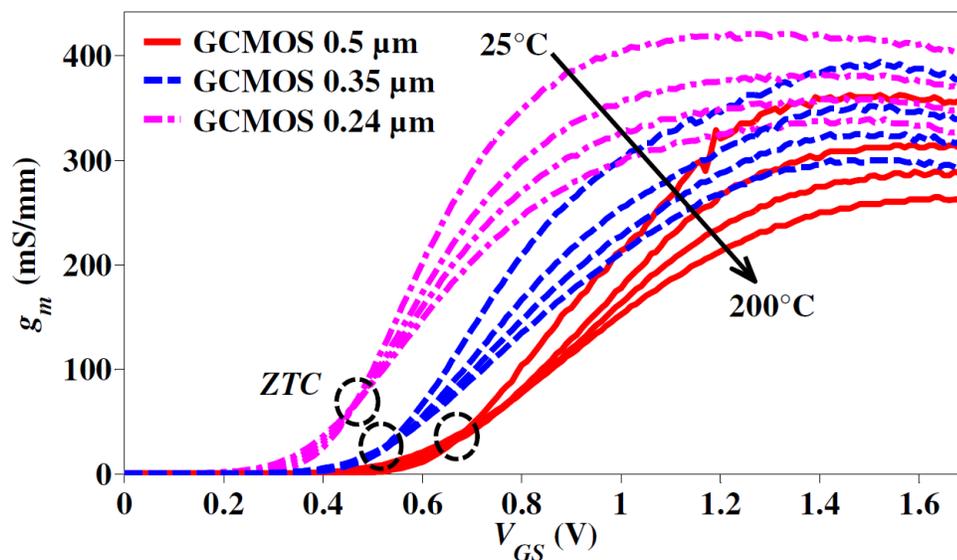
Figura 27 - Transcondutância $g_m \times V_{GF}$ para os dispositivos OKI Semiconductors considerando a variação da temperatura.



Fonte: SOUZA et al., 2010

O comportamento do GC SOI em função da temperatura também foi analisado em (EMAM et al., 2009). A Figura 28 apresenta a curva de transcondutância do GC SOI em função da temperatura para comprimentos de canal de $L=240\text{nm}$, $L=350\text{nm}$ e 500nm . O GC SOI apresentou uma diminuição na transcondutância com o aumento da temperatura. O *ZTC* – *Zero-temperature coeficiente* apresentou valor muito coerente quando comparado com transistores FD SOI (EMAM et al., 2009). Foi extraído o coeficiente de temperatura $dV_{TH}/dT = -0.69\text{ mV}/^\circ\text{C}$ para o GC SOI em comparação à $dV_{TH}/dT = -0.78\text{ mV}/^\circ\text{C}$ para um clássico FD SOI com comprimento de canal de 200nm .

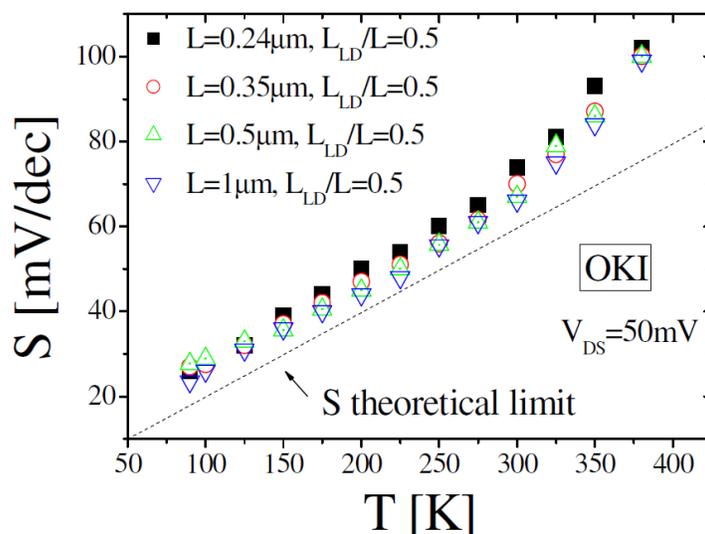
Figura 28 - Dependência da temperatura na curva da transcondutância normalizada em função da tensão aplicada à porta (V_{GS}).



Fonte: EMAM et al., 2009

A Figura 29 apresenta o aumento da inclinação de sublimiar com o aumento da temperatura. É possível observar, que até 250K a inclinação de sublimiar aumenta linearmente com valores próximos aos limites teóricos. Para valores acima de 250K começa a existir um aumento considerável da inclinação de sublimiar. Isso ocorre devido a diminuição da depleção máxima do silício ($d_{\text{máx}}$), fazendo com que o transistor passe de FD SOI para PD SOI.

Figura 29 - Inclinação de sublimiar em função da temperatura para transistores GC SOI nMOSFETs vindos da fabricante OKI.



Fonte: SOUZA et al., 2010

2.2 Ruído

O ruído é uma perturbação indesejada de grandeza aleatória que ocorre na corrente elétrica (I) ou na tensão (V), afetando muitas vezes o funcionamento dos circuitos eletrônicos.

Tal perturbação pode ser proveniente de fontes ruidosas externas, tais como, a presença de luz, linhas de transmissão AC, fontes de alimentação, transmissores de RF, acoplamento eletromagnético e eletrostático, entre outros (MOTCHENBACHER; CONNELLY, 1993) ou proveniente de meios internos à estrutura do semiconductor devido a diversos fatores, tais como, o material utilizado e suas dopagens, a tecnologia, projeto, construção entre outros (MOTCHENBACHER; CONNELLY, 1993).

O ruído proveniente de meios externos pode ser minimizado ou até mesmo eliminado, através da utilização de blindagens, filtros e/ou modificando o leiaute. Já o ruído intrínseco ao dispositivo semiconductor, apenas pode ser minimizado. Nesse trabalho será estudado o ruído intrínseco de baixa frequência em transistores SOI de canal gradual. Tal tipo de ruído inicia-se com valores de magnitude consideráveis para valores bem baixos de frequência e tem seu decaimento de $1/f^\gamma$ no espectro de frequências, com γ variando entre 0.7 e 1.3 (CRUPI et al., 2006).

As equações (52), (53) e (54) descrevem como um sinal elétrico flutua devido ao ruído. A corrente total $I(t)$ que atravessa o semicondutor pode ser descrita como a corrente média DC (\bar{I}) somada com sua componente flutuante AC $i_n(t)$, que é o ruído. Abordagem similar pode ser estendida para tensão elétrica e potência:

$$I(t) = \bar{I} + i_n(t) \quad (52)$$

$$V(t) = \bar{V} + v_n(t) \quad (53)$$

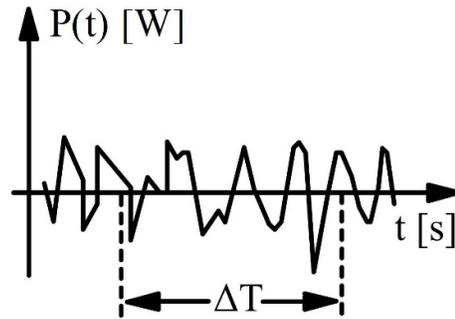
$$P(t) = \bar{P} + p_n(t) \quad (54)$$

Como o valor de $i_n(t)$ é aleatório para qualquer intervalo de tempo, ficaria muito complexo prever seu valor instantâneo. Por esse motivo, o ruído é descrito como médias.

O ruído se caracteriza por ser uma pequena flutuação de grandeza microscópica no sinal elétrico, descrito como médias ao longo do tempo, no domínio do tempo (t). Sua análise é melhor descrita no domínio da frequência (ω), onde torna-se possível conhecer sua contribuição para cada valor de frequência. A aleatoriedade do ruído não permite a obtenção de uma função $f(t)$, sendo necessárias ferramentas matemáticas probabilísticas para extrair funções de autocorrelação (ALENCAR, 2009), para que seja possível converter o ruído do domínio do tempo para o domínio da frequência, utilizando a transformada de Fourier (IRWIN, 2002). A seguir, será mostrado como é feito o processo de conversão do domínio do tempo para o domínio da frequência.

Considerando apenas a componente AC do sinal analisado em função do tempo, o ruído se comporta conforme descrito na Figura 30.

Figura 30 - Ruído em um condutor ou semicondutor em função do tempo.



Fonte: Autor

Onde ΔT é um intervalo de tempo qualquer estipulado.

A potência média entregue a uma carga, pode ser descrita através da equação (55) para sinais contínuos, sendo a potência média o próprio valor instantâneo. Para sinais periódicos, a potência média é dada pela equação (56).

$$P = R \cdot I^2 = \frac{V^2}{R} \quad (55)$$

$$P_{\text{med}} = \frac{1}{T} \int_0^T P(t) \cdot dt \quad (56)$$

Para sinais não periódicos, no caso do ruído, são utilizados para tensões e correntes elétricas seus valores eficazes ou RMS. As equações (57) e (58) demonstram os valores RMS para tensão e corrente elétrica, respectivamente, que foram obtidas através da igualdade entre as equações (55) e (56).

$$V_{\text{RMS}}^2 = \frac{1}{T} \int_0^T V^2(t) dt \quad (57)$$

$$I_{\text{RMS}}^2 = \frac{1}{T} \int_0^T I^2(t) dt \quad (58)$$

Utilizando as equações 57 e 58 para valores muito grandes de ΔT , com o intuito de se obter o valor mais próximo da realidade possível, tem-se a densidade de tensão e corrente elétrica, dada pelas equações 59 e 60.

$$V_{\text{RMS}}^2 = \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T V^2(t) dt \quad (59)$$

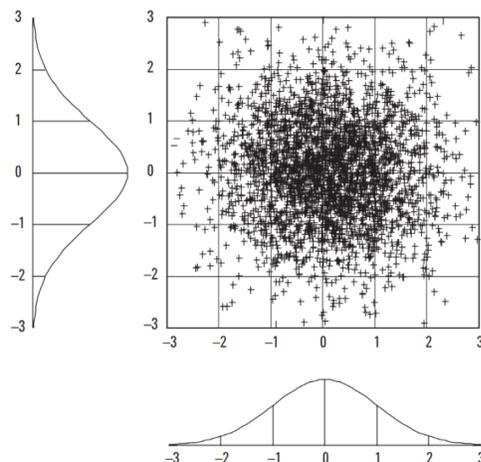
$$I_{\text{RMS}}^2 = \lim_{T \rightarrow \infty} \frac{1}{T} \int_0^T I^2(t) dt \quad (60)$$

Para aplicar a transformada de Fourier e converter a densidade de potência, tensão ou corrente do domínio do tempo para o domínio da frequência é necessário primeiramente se obter a função de autocorrelação.

Apesar de toda aleatoriedade do ruído, suas variações podem ser inseridas dentro de um espaço amostral Ω , possibilitando a extração da função de autocorreção (ALENCAR, 2009).

A Figura 31, mostra uma distribuição normal do ruído, onde é possível observar, que a maior parte das amostras se concentram no centro da curva e conforme vão aumentando os desvios, os valores amostrais vão diminuindo.

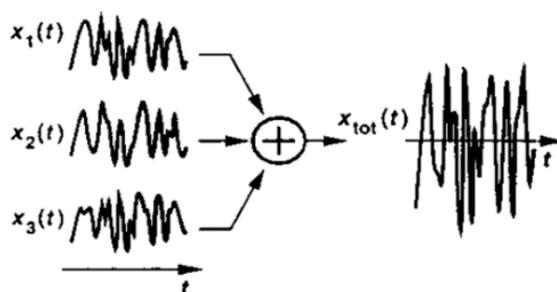
Figura 31 - Distribuição normal do ruído.



Fonte: Desenvolvido por Agilent Technologies. Disponível em: <http://cp.literature.agilent.com/litweb/pdf/5966-4008E.pdf>.

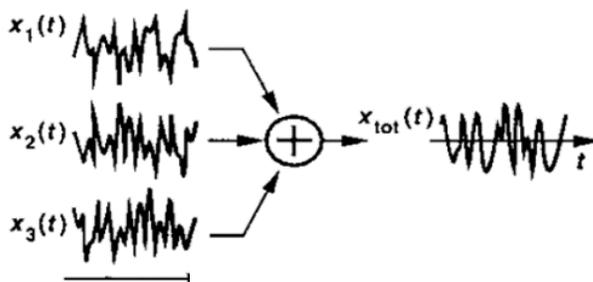
Se dentre as diversas amostras coletadas no domínio do tempo, $x_1(t) \dots x_n(t)$, em um intervalo ΔT tiverem uma boa linearidade entre elas ou seja, se não existirem trocas de fase, será considerado como tendo uma boa correlação e sua densidade espectral de ruído, será limitada em frequência, conforme pode ser visto na Figura 32. Caso contrário, a densidade espectral de ruído terá componentes por todo espectro de frequências, conforme pode ser visto na Figura 33, onde é possível observar as diversas trocas de fase entre amostras. A função de autocorreção $R(\tau)$ é dada pela média do produto das diversas funções $x(t)$ (VASILESCU, 2005).

Figura 32 - Amostras de ruído com boa correlação em função do tempo.



Fonte: RAZAVI, 2003

Figura 33 - Amostras de ruído com correlação ruim em função do tempo.



Fonte: RAZAVI, 2003

O teorema Wiener-Khintchine relaciona a função de autocorrelação com a densidade espectral de ruído na potência, sendo a ponte para a transformação do domínio do tempo (t) para o domínio da frequência (w) para sinais aleatórios (ALENCAR, 2009).

A partir do teorema de Wiener-Khintchine, é possível determinar a transformada de Fourier para o ruído (ALENCAR, 2009), dado pela equação (61).

$$S(w) = \int_{-\infty}^{+\infty} R(\tau) e^{-j \cdot w \cdot \tau} d\tau \quad (61)$$

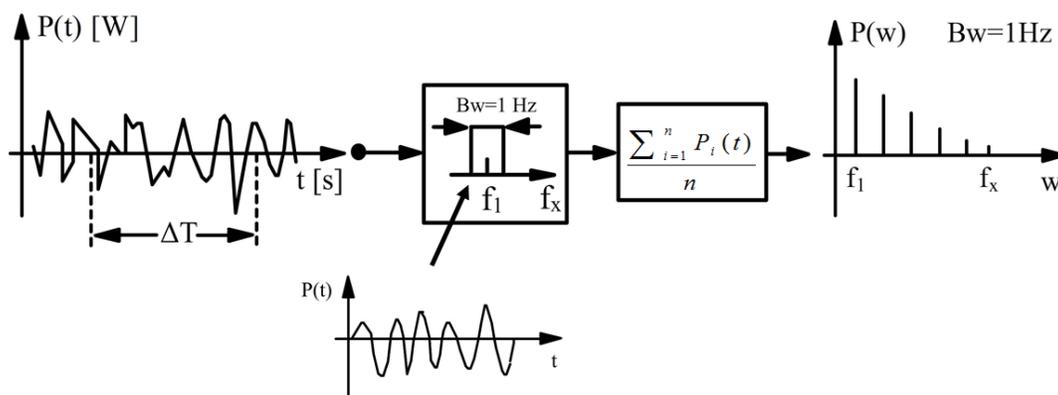
Sendo sua antitransformada a própria função de autocorrelação, dada pela equação (62).

$$R(\tau) = \frac{1}{2 \cdot \pi} \int_{-\infty}^{+\infty} S(w) \cdot e^{-j \cdot w \cdot \tau} dw \quad (62)$$

Uma outra maneira de se transformar o ruído do domínio do tempo para o domínio da frequência, é um método muito utilizado em analisadores de espectro, conforme pode ser visto na Figura 34. Cada componente temporal $P(t)$ é separada através de um filtro que varia da frequência f_1 , com largura de banda (Bw) e vai até (f_x), dependendo da faixa selecionada no instrumento. As componentes temporais $P(t)$ após passar pelo filtro com largura de banda (Bw)

e fazer a média dentre as diversas amostras $P_i(t)$ a fim de se obter o resultado mais preciso possível, tornam-se as componentes $P(w)$ que compõe o espectro de frequências.

Figura 34 - Decomposição do ruído pelo analisador de espectro, levando em consideração uma largura de banda $Bw=1\text{Hz}$.



Fonte: Autor

A amplitude que esse sinal terá no domínio da frequência, é chamada de densidade espectral de ruído é dada em P^2/Hz no caso de potência, V^2/Hz no caso de tensão elétrica, e I^2/Hz no caso de corrente elétrica. Existem autores que preferem utilizar $P/\sqrt{\text{Hz}}$, $V/\sqrt{\text{Hz}}$ ou $I/\sqrt{\text{Hz}}$.

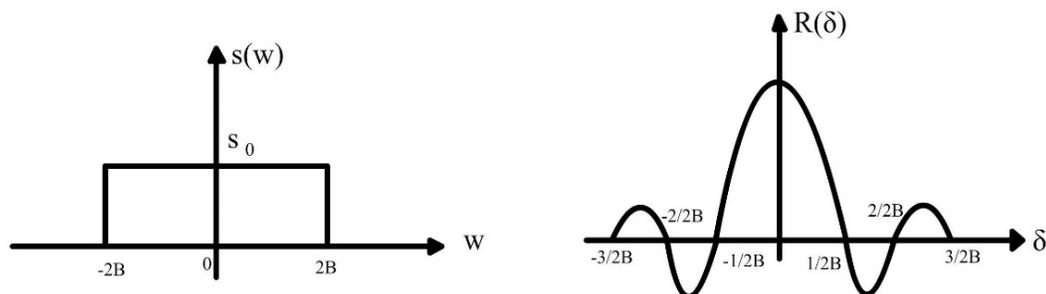
Os ruídos denominados do tipo “branco” possuem a mesma densidade espectral por toda faixa de frequências, sendo eles divididos em dois tipos: o ruído térmico e o ruído shot. O ruído de baixa frequência possui sua densidade espectral limitada em frequência, são eles, o ruído de geração e recombinação (GR), o ruído RTS e o ruído flicker ($1/f^f$).

A Figura 35 apresenta a função de autocorrelação do ruído de baixa frequência, onde é possível observar o decaimento da amplitude (S_0) para frequências acima de $\pm 2B$, fazendo com que o sinal seja limitado em frequência.

A

Figura 36 apresenta a função de autocorrelação do ruído branco, onde a amplitude (S_0) se estende por todo espectro de frequências. O ruído branco não é limitado em frequência, possuindo valores de amplitude por todo o espectro.

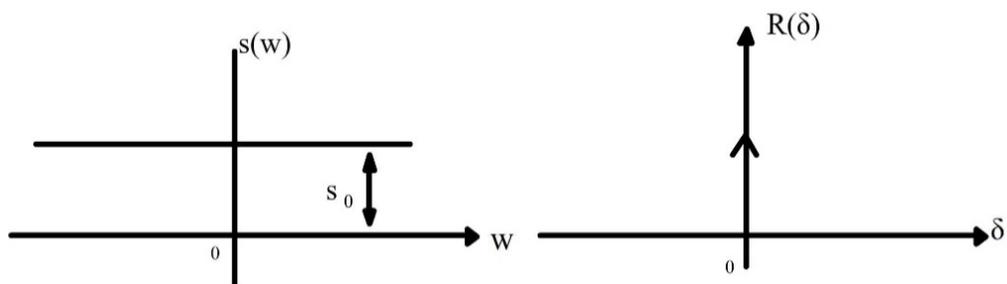
Figura 35 - Função de autocorrelação do ruído de baixa frequência (à direita) e a transformada de Fourier da função de autocorrelação (à esquerda).



Fonte: Autor “adaptado de” ALENCAR, 2009

Onde $R(\delta)$ representa a função de autocorrelação gerada por um espaço amostral Ω .

Figura 36 - Função de autocorrelação do ruído branco (à direita) e transformada de Fourier da função de autocorrelação do ruído branco (à esquerda).



Fonte: Autor “adaptado de” ALENCAR, 2009

Onde S_0 representa a amplitude do ruído branco.

2.2.1 Ruído Térmico

O ruído térmico, chamado de Nyquist noise ou Johnson noise (MOTCHENBACHER; CONNELLY, 1993), ocorre devido às vibrações aleatórias provenientes de excitações térmicas dos portadores de carga no interior do material.

Acima de 0K, os portadores adquirem energia térmica, fazendo com que se iniciem as vibrações. Embora a corrente média ao longo do tempo, seja igual a zero, instantaneamente existem flutuações na tensão, fazendo assim com que o espectro do ruído térmico seja proporcional à temperatura.

O ruído térmico é do tipo branco, pois permanece constante ao longo de todo espectro de frequências e é dado pelas equações (63) e (64).

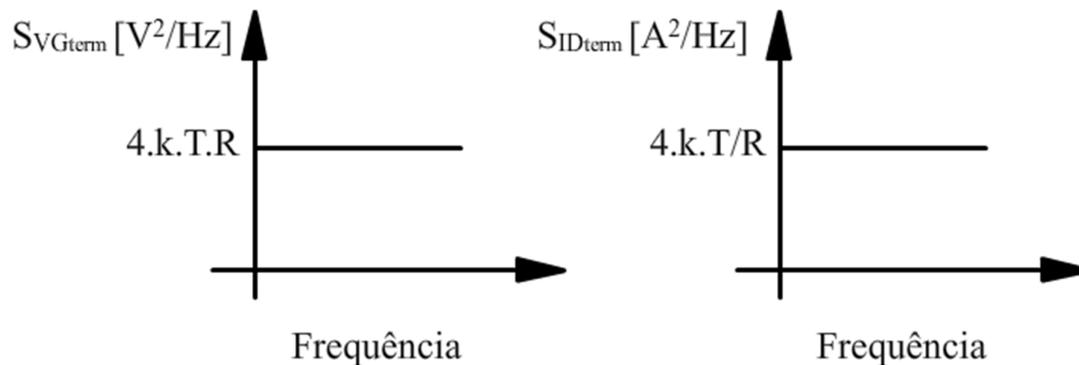
$$S_{VG_{\text{term}}} = 4.k.T.R \quad (63)$$

$$S_{ID_{\text{term}}} = \frac{4.k.T}{R} \quad (64)$$

Onde $S_{VG_{\text{term}}}$ é a densidade espectral de ruído térmico na tensão elétrica induzido pela tensão de porta, $S_{ID_{\text{term}}}$ a densidade espectral de ruído térmico na corrente elétrica, k a constante de Boltzmann, T a temperatura absoluta e R a resistência de carga.

O ruído térmico, por possuir uma autocorrelação muito ruim, se mantém praticamente constante para todas faixas de frequências, conforme pode ser visto na Figura 37.

Figura 37 - Densidade espectral de ruído térmico na tensão e corrente elétrica em função da frequência.



Fonte: Autor

2.2.2 Ruído Shot

O Ruído Shot tem sua origem no transporte de cargas, não tendo um fluxo contínuo e suave, mas em pacotes de cargas elétricas que são pulsadas no interior do condutor ou resistor. Esse tipo de ruído se torna importante nos casos em que os portadores de cargas necessitam atravessar alguma barreira, assim como em tubos de vácuo, barreiras schottky e junções PN. Ao travessar a barreira de potencial, os elétrons assumem formas descontínuas, fazendo com que existam flutuações na corrente elétrica. Assim como o ruído térmico esse tipo de ruído possui espectro branco, ou seja, não tem relação com a frequência, conforme pode ser visto na equação (65).

$$S_{ID_{shot}} = 2 \cdot q \cdot I \quad (65)$$

Onde $S_{ID_{shot}}$ é a densidade espectral de ruído shot na corrente elétrica, q é a carga elementar do elétron e I é a corrente que atravessa a seção transversal do condutor / semicondutor.

2.2.3 Ruído de Geração e Recombinação (GR)

O ruído GR tem sua origem na captura e emissão aleatória do portador nos centros de geração e recombinação localizados no interior do semicondutor ou na interface Óxido de porta-silício (GUTIERREZ-D; DEEN; CLAEYS, 2001). O ruído GR possui uma forte dependência com a frequência. Seu espectro possui um plateau, seguido por um decaimento equivalente a $1/f^2$. A equação que define a densidade espectral de ruído na corrente elétrica do GR é dada por (66).

$$S_{ID_{GR}} = \sum_{i=1}^m \left(\frac{A \cdot \tau_{GRi}}{1 + (2 \cdot \pi \cdot f \cdot \tau_{GRi})^2} \right) \quad (66)$$

Onde S_{IDGR} é a densidade espectral de ruído de Geração e Recombinação na corrente elétrica, $A = 4\Delta N^2$, $\overline{\Delta N^2}$ é a variância dada por: $\frac{1}{\Delta N^2} = \frac{1}{N} + \frac{1}{N_{T, completo}} + \frac{1}{N_{T, vazio}}$, sendo N a quantidade total de armadilhas, $N_{t, completo}$ as armadilhas completas próximas ao nível de Fermi e $N_{t, vazio}$ são as armadilhas vazias próximas ao nível de Fermi.

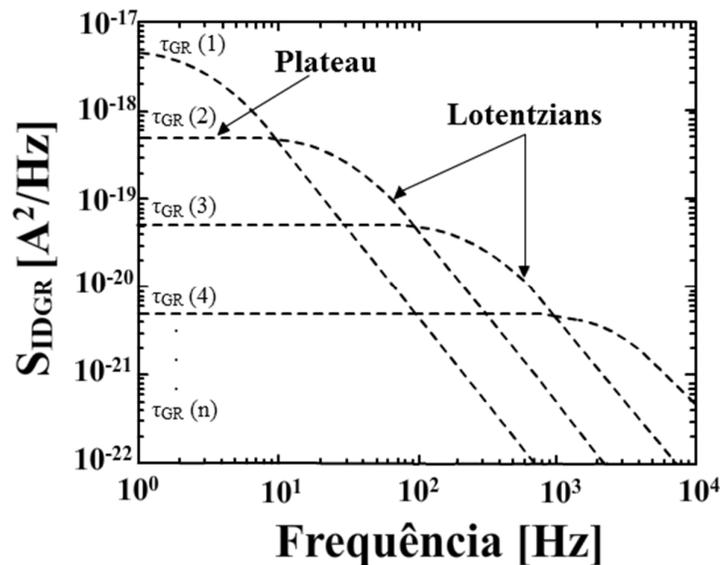
A constante de tempo τ_{GR} é definida pela equação (67).

$$\frac{1}{\tau_{GR}} = \frac{1}{\tau_c} + \frac{1}{\tau_e} \quad (67)$$

Onde τ_c é a constante de captura e τ_e é a constante de emissão.

Cada $\tau_{GR}(1...n)$ gera um Lorentzian com um determinado plateau. A somatória de todos esses Lorentzians, compõe o ruído GR, conforme pode ser visto na Figura 38.

Figura 38 - Densidade espectral de ruído de Geração e Recombinação na corrente elétrica (S_{IDGR}) em função da frequência com diversos τ_{GR} .

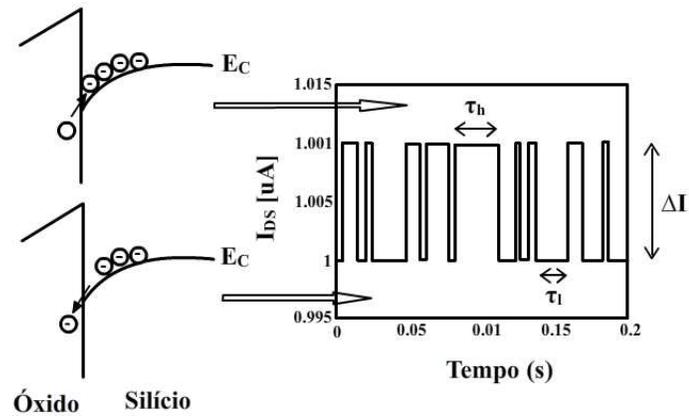


Fonte: Autor

2.2.4 Ruído RTS (Randon Telegraph Signal)

O Ruído RTS é um caso especial do ruído de geração e recombinação (GR), comumente conhecido como burst ou popcorn noise (HAARTMAN; ÖSTLING, 2007). Trata-se de chaveamentos discretos que ocorrem na corrente elétrica no domínio do tempo envolvendo uma pequena quantidade de armadilhas. Tais chaveamentos fazem com que a corrente elétrica atinja dois ou mais estados, conforme pode ser visto na Figura 39.

Figura 39 - Descrição esquemática do ruído RTS.



Fonte: HAARTMAN; ÖSTLING, 2007

Quando o elétron é aprisionado, a corrente elétrica tem uma diminuição súbita durante um determinado tempo τ_i e o contrário, quando o elétron é liberado, a corrente tem um aumento durante um determinado tempo τ_h .

A densidade espectral do ruído RTS na corrente elétrica, é dada pela equação (68).

$$S_{ID_{RTS}} = \frac{4 \cdot (\Delta I)^2}{(\tau_i + \tau_h) \left[\left(\frac{1}{\tau_i} + \frac{1}{\tau_h} \right)^2 + (2 \cdot \pi \cdot f)^2 \right]} \quad (68)$$

2.2.5 Ruído 1/f

O ruído 1/f comumente chamado de Ruído “flicker”, possui uma densidade espectral proporcional à $1/f^\gamma$, onde γ pode variar entre 0,7 a 1,3 (HAARTMAN; ÖSTLING, 2007). Tal ruído está intimamente ligado com os defeitos decorrentes do processo de fabricação dos componentes eletrônicos, onde seu espectro de ruído na corrente elétrica é dado pela equação (69).

$$S_{ID_{1/f}} = \frac{K \cdot I^\beta}{f^\gamma} \quad (69)$$

Onde $S_{ID_{1/f}}$ é a densidade espectral de ruído flicker na corrente elétrica, K é uma constante dependente do dispositivo, β é uma constante que varia de 0,5 a 2 (VASILESCU, 2005) e I é a corrente elétrica.

Dois modelos teóricos tem tido destaque na literatura, a teoria de variação de número de portadores Δn , proposto inicialmente por McWhorter (MCWHORTER, 1955) e a teoria de variação de mobilidade, proposto por Hooge $\Delta \mu$ (HOOGE, 1969).

Em transistores nMOS, o modelo de Δn tem tido maior sucesso em descrever a densidade espectral de ruído na corrente elétrica (S_{ID}) e, para transistores pMOS, o modelo $\Delta \mu$. A seguir, serão apresentados os dois modelos, anteriormente referidos.

2.2.5.1 *Modelo da variação do número de portadores (Δn) sem considerar a variação na mobilidade*

O modelo da flutuação do número de portadores (Δn) foi inicialmente proposto por McWhorter (MCWHORTER, 1955) em dispositivos de germânio, postulando que o ruído é proveniente da interação entre o portador de carga no canal e as armadilhas localizadas no óxido próximo a interface do semiconductor (GUTIERREZ-D; DEEN; CLAEYS, 2001).

Um modelo clássico da flutuação da corrente elétrica (I_{DS}) em transistores MOS ocorre no armadilhamento e desarmadilhamento de portadores na camada de inversão próximo da interface silício-óxido (GHIBAUDO et al., 1991).

As flutuações das cargas existentes no óxido δQ_{ss} alcançam os portadores que estão presentes na camada onde ocorre a inversão em tensão de faixa plana (V_{FB}). Tal flutuação, faz com que V_{FB} oscile. A flutuação de V_{FB} é dada pela equação (70).

$$\delta V_{FB} = \frac{-\delta Q_{SS}}{W.L.C_{OX}} \quad (70)$$

As oscilações de V_{FB} afetam a corrente elétrica I_{DS} , como pode ser visto em (71).

$$\delta I_{DS} = \delta V_{FB} \cdot \frac{\delta I_{DS}}{\delta V_{FB}} \quad (71)$$

A equação (72) apresenta a densidade espectral de ruído na faixa plana.

$$S_{V_{FB}} = \frac{Q_{SS}}{W.L.C_{OX}^2} \quad (72)$$

As equações (73) e (74) mostram a densidade espectral de ruído $1/f^y$ na tensão S_{VG} e na corrente elétrica S_{ID} com o dispositivo operando em faixa plana e levando em consideração que a mobilidade efetiva μ_{eff} é independente das cargas existentes no óxido.

$$\text{Tensão} \quad S_{VG_{1/f}} = \frac{q^2 \cdot k \cdot T \cdot N_t}{\alpha_t \cdot f^y \cdot W.L.C_{OX}^2} \quad (73)$$

$$\text{Corrente elétrica} \quad S_{ID_{1/f}} = \frac{q^2 \cdot k \cdot T \cdot N_t}{\alpha_t \cdot f^y \cdot W.L.C_{OX}^2} \cdot g_m^2 \quad (74)$$

Onde $S_{VG_{1/f}}$ é a densidade espectral de ruído flicker na tensão elétrica induzido pela tensão de porta, $\alpha_t = \frac{8\lambda_t}{kT}$ é um coeficiente de tunelamento para o qual usualmente é utilizado o valor

de 10^8cm^{-1} no caso do silício (SIMOEN et al., 2007), λ_t é uma constante de tunelamento e N_t são as armadilhas na interface.

É possível observar em (73), que o ruído é independente da tensão aplicada à porta (V_{GF}). Somente para valores abaixo de V_{FB} , que ruído apresenta uma dependência com V_{GF} (GHIBAUDO et al., 1991).

2.2.5.2 Modelo da variação do número de portadores (Δn) considerando a variação na mobilidade

Uma melhor definição do ruído devido a variação do número de portadores Δn , considera que as armadilhas presentes no óxido próximo a camada de inversão podem interferir na mobilidade efetiva μ_{eff} com o transistor em faixa plana (V_{FB}).

Se a mobilidade efetiva do portador (μ_{eff}) for dependente da flutuação das armadilhas contidas no óxido (δQ_{ss}), ocorrerá em um aumento do ruído na corrente elétrica (I_{DS}) (GHIBAUDO et al., 1991).

A equação (75) mostra a oscilação na corrente de dreno I_{DS} , levando em consideração o efeito da variação na mobilidade.

$$\delta I_{\text{DS}} = \delta V_{\text{FB}} \cdot \left. \frac{\delta I_{\text{DS}}}{\delta V_{\text{FB}}} \right|_{\mu_{\text{eff}}=\text{const}} + \mu_{\text{eff}} \cdot \left. \frac{\delta I_{\text{DS}}}{\delta \mu_{\text{eff}}} \right|_{V_{\text{FB}}=\text{const}} \quad (75)$$

Onde $\frac{1}{\mu_{\text{eff}}} = \alpha \cdot Q_{\text{ss}} + \frac{1}{\mu_{\text{eff}}}$, sendo α um parâmetro na ordem de 10^4Vs/C (SUN;

PLUMMER, 1980) e μ_{eff} a mobilidade efetiva do portador.

A equação (76) representa a oscilação da corrente elétrica entre fonte e dreno com o dispositivo operando em triodo.

$$\delta I_{\text{DS}} = -g_m \cdot \delta V_{\text{FB}} \pm \alpha \cdot I_{\text{DS}} \mu_{\text{eff}} \cdot \delta Q_{\text{ss}} \quad (76)$$

Onde $I_{\text{DS}} = \left(\frac{W}{L} \right) \cdot \mu_{\text{eff}} \cdot Q_i \cdot V_{\text{DS}}$ e Q_i a carga absoluta na região onde ocorre a inversão. O

sinal de positivo ou negativo na mobilidade vai depender se, a carga da armadilha é doadora ou aceitadora (HUNG et al., 1990).

Considerando o efeito da mobilidade, as equações (77) e (78) descrevem a densidade espectral de ruído na tensão e corrente elétrica.

$$S_{VG_{1/f}} = \left(1 \pm \alpha \cdot \mu_{\text{eff}} \cdot C_{\text{OX}} \frac{I_{\text{DS}}}{g_m} \right)^2 \cdot S_{\text{VFB}} \quad (77)$$

$$S_{ID_{1/f}} = \left(1 \pm \alpha \cdot \mu_{\text{eff}} \cdot C_{\text{OX}} \frac{I_{\text{DS}}}{g_m} \right)^2 \cdot g_m^2 \cdot S_{\text{VFB}} \quad (78)$$

Onde S_{VFB} é dado pela equação (72).

2.2.5.3 Modelo da variação da mobilidade ($\Delta\mu$)

O modelo proposto por Hooge descreve o ruído como sendo uma flutuação na mobilidade, sendo sua densidade espectral de ruído na tensão ($S_{VG_{1/f}}$) e na corrente elétrica ($S_{ID_{1/f}}$) dado pelas equações (79) e (80).

$$S_{VG_{1/f}} = \frac{\alpha_H}{f \cdot N} \cdot \frac{I_{\text{DS}}^2}{g_m^2} \quad (79)$$

$$\frac{S_{ID_{1/f}}}{I_{\text{DS}}^2} = \frac{\alpha_H}{f \cdot N} \quad (80)$$

Onde N é a quantidade de portadores, α_H é o parâmetro de Hooge dado por:

$\alpha_H = \alpha_{\text{latt}} \left(\frac{\mu}{\mu_{\text{latt}}} \right)^2$, sendo α_{latt} uma constante que vale $2 \cdot 10^{-3}$, μ a mobilidade do portador e μ_{latt} a mobilidade considerando o espalhamento de rede.

Durante um bom tempo α_H foi considerado como sendo uma constante, mas já é entendido que ele varia em uma faixa bem larga entre $\sim 10^{-3}$ a $\sim 10^{-10}$ (OMURA, 2013).

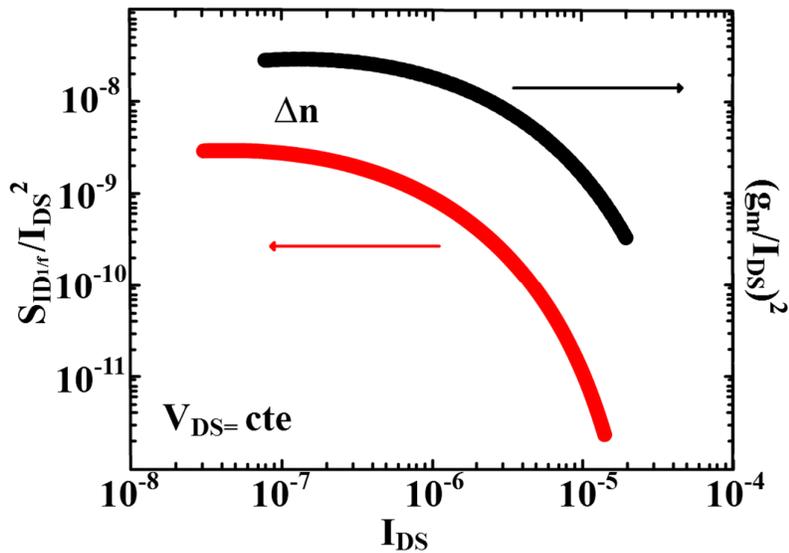
Em inversão forte, as cargas de inversão reduzem para $Q_i \approx C_{OX} \cdot (V_{GF} - V_{TH})$, ficando $Q_i \approx C_{OX} \cdot (V_{GF} - V_{TH})$ e a relação $\frac{I_{DS}}{g_m} = (V_{GF} - V_{TH}) \cdot [1 + \theta \cdot (V_{GF} - V_{TH})]^2$, que resulta na equação (81), sendo possível observar que S_{VG} varia linearmente com o aumento da tensão de porta V_{GF} , considerando $\theta = 0$ (GHIBAUDO et al., 1991).

$$S_{VG_{1/f}} = \frac{\alpha_H}{f \cdot N} \cdot (V_{GF} - V_{TH}) \cdot [1 + \theta \cdot (V_{GF} - V_{TH})]^2 \quad (81)$$

2.2.5.4 Definição da origem do ruído

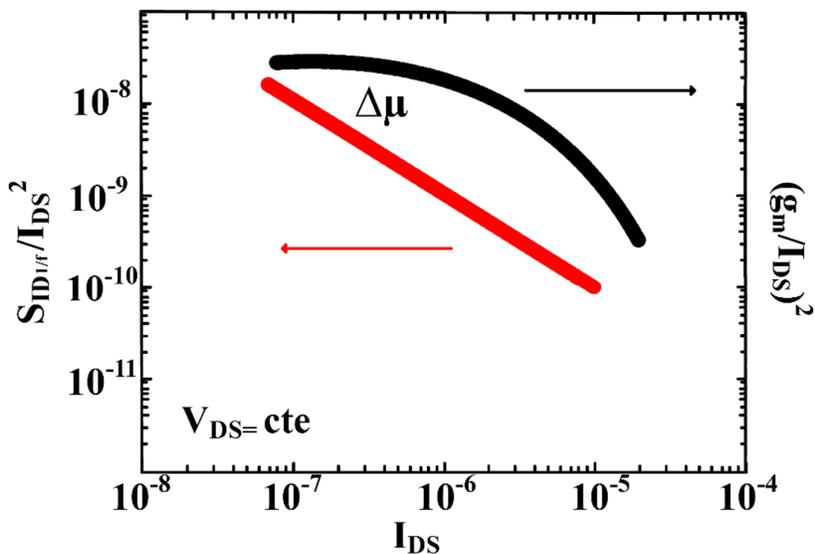
O método utilizado nesse trabalho para determinar a origem do ruído $1/f'$ em relação aos dois postulados apresentados com o dispositivo operando na região de triodo, é o método proposto por Ghibaud (GHIBAUDO et al., 1991), onde ele analisa duas curvas. Uma delas sendo a densidade espectral normalizada do ruído na corrente elétrica ($S_{ID_{1/f}} / I_{DS}^2$) em função da corrente de dreno (I_{DS}) e outra a razão $(g_m / I_{DS})^2$ também em função da corrente de dreno, conforme pode ser visto na Figura 40. Caso a origem do ruído $1/f'$ seja devido a variação do número de portadores no canal (Δn), a curva de $S_{ID_{1/f}} / I_{DS}^2 \times I_{DS}$ terá um decaimento exponencial, seguindo a mesma tendência de $(g_m / I_{DS})^2 \times I_{DS}$, conforme pode ser visto na Figura 40. Se a origem for devido a variação na mobilidade ($\Delta \mu$), a curva $S_{ID_{1/f}} / I_{DS}^2 \times I_{DS}$ terá o decaimento distinto do apresentado pela curva $(g_m / I_{DS})^2 \times I_{DS}$, conforme Figura 41.

Figura 40 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com V_{DS} constante indicando variação no número de portadores (Δn).



Fonte: Autor

Figura 41 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com V_{DS} constante indicando variação na mobilidade ($\Delta\mu$).

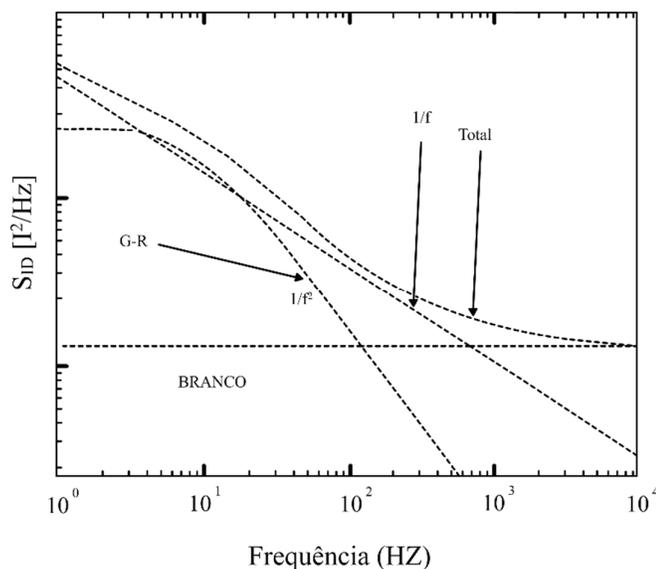


Fonte: Autor

2.2.6 Contribuição dos diversos tipos de ruído no espectro de frequências

A Figura 42 apresenta a contribuição de cada um dos tipos de ruído no domínio da frequência para um transistor MOS, onde é possível observar que o ruído $1/f$ possui as maiores densidades espectrais, seguido pelo ruído GR que possui um decaimento de $1/f^2$. O ruído branco, no entanto, possui a menor densidade de ruído na corrente elétrica, porém ele se estende por todo espectro de frequências, sendo muito importante sua análise em telecomunicações (VASILESCU, 2005).

Figura 42 - Contribuição de cada tipo de ruído no espectro de frequências.



Fonte: Autor “adaptado de” HAARTMAN; ÖSTLING, 2007

2.2.7 Influência da temperatura no ruído de baixa frequência

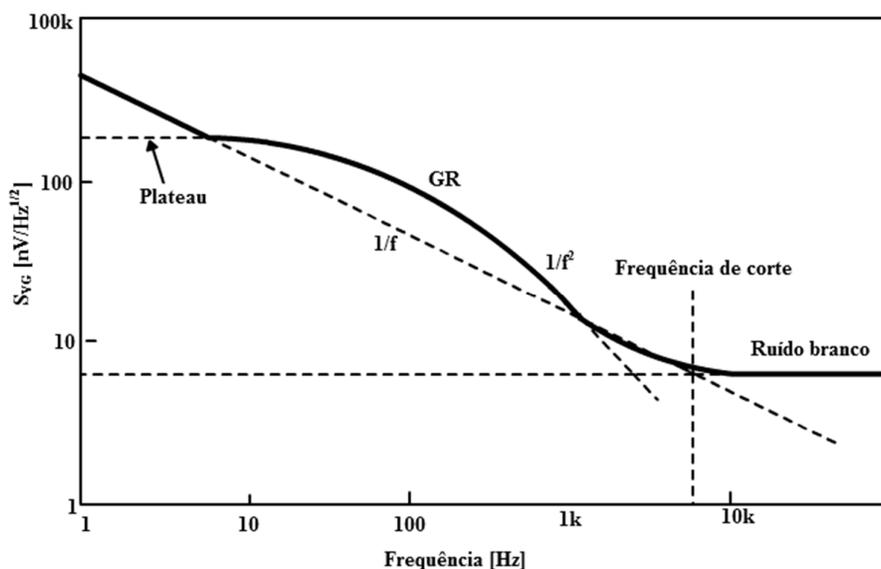
Muitos modelos foram desenvolvidos para descrever o ruído $1/f^f$ em transistores MOS. Tais modelos se resumem no ruído gerado pela variação do número de portadores, proposto primeiramente por McWhorter (Δn) e o ruído devido à variação na mobilidade proposto por Hooge ($\Delta \mu$). Conforme foi visto nas seções anteriores desse trabalho, o ruído nos dispositivos GC SOI estudados até então, tem sua origem na variação do número de portadores devido à captura e emissão do portador na interface (Δn). A seguir será estudado tal efeito levando em consideração a variação da temperatura.

A variação da temperatura irá influenciar fortemente nas constantes de tempo de captura e emissão (τ_c , τ_e). Com o aumento da temperatura, o portador ganhará energia térmica suficiente para que seus valores cheguem próximos aos valores energéticos das armadilhas contidas na interface. Somente as armadilhas localizadas na região de interface próximas ao nível de Quase-Fermi em um intervalo de energia próximo a $k.T$ irão contribuir para a flutuação (GUTIERREZ-D; DEEN; CLAEYS, 2001). Onde k é a constante de Boltzmann e T a temperatura absoluta em Kelvin. A constante interfacial de densidade de armadilhas ($k.T.N_t$) irá ditar se uma maior quantidade ou uma menor quantidade de armadilhas serão ativadas (GUTIERREZ-D; DEEN; CLAEYS, 2001).

Com o aumento da temperatura, novas armadilhas com novas constantes de tempo serão ativadas, fazendo com que o ruído GR possa passar a se sobrepor ao ruído $1/f^2$ no espectro de frequências e se torne o ruído dominante, conforme pode ser visto na Figura 43.

Nota-se na Figura 43 que o ruído GR apresenta o decaimento de $1/f^2$, tendo sua frequência de corte no ponto em que o decaimento chega na amplitude do ruído branco. Também é possível observar um plateau característico do ruído GR. Tal valor é importante por fazer com que a densidade espectral de ruído tenha valores de amplitudes maiores para frequências mais altas.

Figura 43 - Sobreposição do ruído de geração e recombinação (GR) no ruído $1/f^2$



Fonte: GUTIERREZ-D; DEEN; CLAEYS, 2001

A aproximação de Reibold (REIMBOLD, 1984) fortalece a teoria da origem do ruído devido a variação do número de portadores e propõe uma equação que serve para o dispositivo operando na região de triodo, desde inversão fraca até inversão forte. A equação (82) demonstra essa aproximação. Através da equação, é possível observar que o acoplamento capacitivo apresenta forte influência na densidade de ruído S_{ID} . A equação (82) foi desenvolvida levando em consideração transistores de tecnologia CMOS.

$$\frac{S_{ID_{1/f}}}{I_{DS}^2} = \left(\frac{q^4}{\alpha^2 \cdot W \cdot L \cdot k \cdot T \cdot f \cdot \alpha_{tunn}} \right) \cdot \left(\frac{N_t}{C_{ox} + C_D + C_{it} + C_i} \right) \quad (82)$$

Onde α é uma constante e varia entre 1 e 2 de inversão fraca a inversão forte, C_i é a capacitância da camada de inversão por unidade de área, C_D é a capacitância de depleção por unidade de área e C_{it} é a capacitância das armadilhas na interface dada por $C_{it} = \frac{q \cdot N_{it}}{kT}$.

Um outro modelo “*Engineering Lorentzian-Like Noise Model*” (GUO et al., 2007) estende-se desde PD SOI até FD SOI e foi testado sob diversas condições de temperatura e polarizações de substrato em (DESSARD et al., 2002). O modelo é descrito pelas equações (83) e (84). Onde a equação (83) representa a densidade espectral de ruído na tensão elétrica S_{VG} e a equação (84) representa a frequência de corte do decaimento de $1/f^2$.

$$S_{VG} = \frac{4 \cdot (m \cdot k \cdot T \cdot \alpha_{GR})^2}{q \cdot I_{leak}} \quad (83)$$

Onde m é uma constante de valor ≈ 1.4 (GUO, et al., 2007), I_{leak} é a corrente de fuga e α_{GR} é uma constante experimental obtida através das curvas de S_{VG} .

$$f_c = \frac{I_{leak}}{2 \cdot \pi \cdot m \cdot \frac{k \cdot T}{q} \cdot C_{eq}} \quad (84)$$

Onde C_{eq} é a capacitância total considerando desde a região corpo ao ponto de GND.

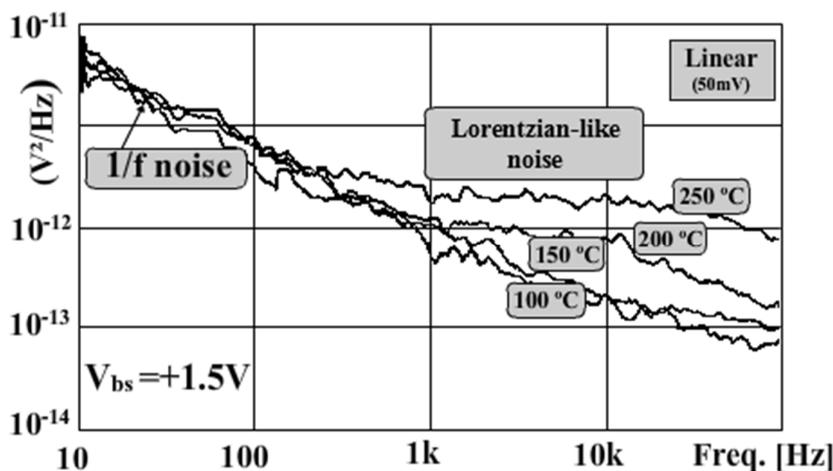
As Figuras 44 e 45 apresentam o comportamento do transistor FD SOI nMOSFET, fabricados na *Université Catholique de Louvain* – UCL e analisados de acordo com a teoria

descrita nas equações (83) e (84). Suas dimensões são de $L=2\mu\text{m}$ e $W=20\mu\text{m}$. O dispositivo está polarizado na região de triodo ($V_{DS}=50\text{mV}$) e possui polarizações de substrato de $V_{BS}=-3,0\text{V}$ e $V_{BS}=+1,5\text{V}$ (DESSARD et al., 2002).

A Figura 44 apresenta a sobreposição mais acentuada dos Lorentzians no ruído $1/f'$, para as temperaturas de 200°C e 250°C e possui altas frequências de corte. Isso ocorre devido à corrente de fuga associada à alta temperatura (WORKMAN; FOSSUM, 2000) e a tensão positiva da segunda interface (RUDENKO et al., 2000).

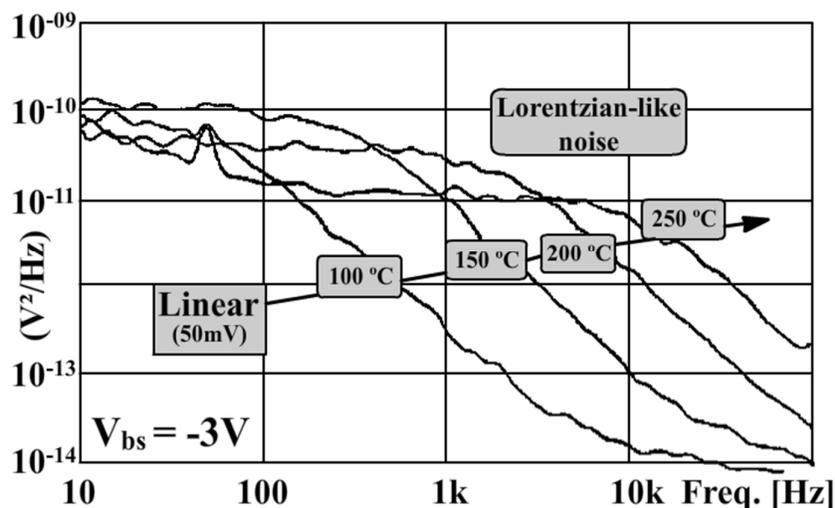
Na Figura 45, já fica mais pronunciada a presença dos Lorentzians e seus plateaus. Isso ocorre devido a tensão negativa da segunda interface fazer com que o dispositivo passe de FD SOI para NFD SOI. Conforme a temperatura aumenta, faz com que o dispositivo vá cada vez mais para a condição de PD SOI, devido à redução da depleção máxima no silício ($d_{\text{máx}}$) o que aumenta consideravelmente o valor de α_{GR} visto na equação (83) (DESSARD et al., 2002). Esse aumento de α faz com que aumente S_{VD} acarretando na sobreposição dos Lorentzians no ruído $1/f'$.

Figura 44 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência, de um transistor FD SOI nMOSFET levando em consideração diversas temperaturas com $V_{bs}=+1,5\text{V}$.



Fonte: Autor "adaptado de" DESSARD et al., 2002

Figura 45 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência, de um transistor FD SOI nMOSFET levando em consideração diversas temperaturas com $V_{bs} = -3V$.



Fonte: Autor “adaptado de” DESSARD et al., 2002

2.2.8 Ruído no transistor GC SOI

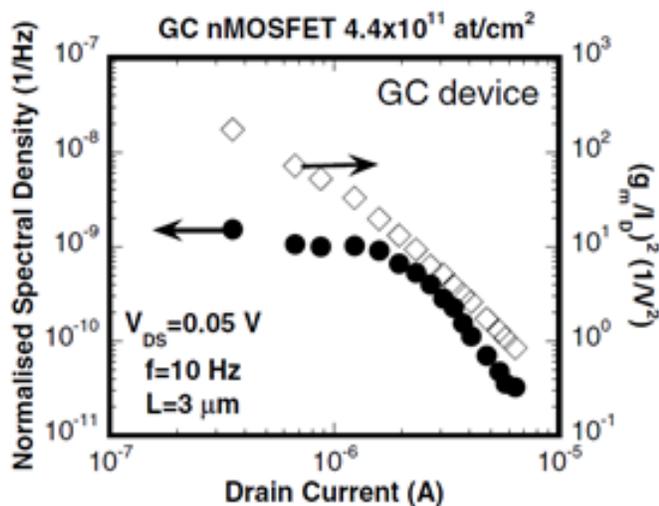
Poucos estudos podem ser encontrados na literatura que envolvam o comportamento do ruído em transistores GC SOI (SIMOEN, et al., 2007) (NEMER et al., 2013) (SILVA et al., 2010) (MOLTO et al., 2015).

Nos estudos apresentados até agora, foi verificado que os transistores GC SOI apresentam uma densidade espectral de ruído maior do que os transistores FD SOI de canal uniformemente dopado. Em contrapartida, os transistores GC SOI têm se mostrado muito bons para aplicações analógicas e aquelas que envolvem rádio frequência, atingindo altos ganhos quando trabalhando em saturação (PAVANELLO et al., 2000) (SIMOEN et al., 2007).

Em (SIMOEN et al., 2007) foram feitas comparações em três tipos de transistores. São eles: GC SOI, FD SOI e uma outra estrutura (IC) com dopagens próximas ao nível intrínseco 10^{15}cm^{-3} , que se assemelha a um transistor com dopagens intrínsecas.

Nos experimentos, observou-se que ruído predominante nos GC SOI é do tipo $1/f$ com sua origem baseada na flutuação do número de portadores (Δn) para valores maiores de I_{DS} ($I_{DS} > 2 \cdot 10^{-6} \text{A}$). Segundo Ghibaudo (GHIBAUDO et al., 1991), se ambas curvas seguirem a mesma tendência, a origem do ruído é devido a variação do número de portadores, conforme pode ser visto na Figura 46 para $I_{DS} > 2 \cdot 10^{-6} \text{A}$.

Figura 46 - Comparação da densidade espectral normalizada de ruído na corrente elétrica (S_{ID}/I_{DS}^2) com a curva normalizada g_m/I_{DS}^2 , ambas em função da corrente de dreno I_{DS} .

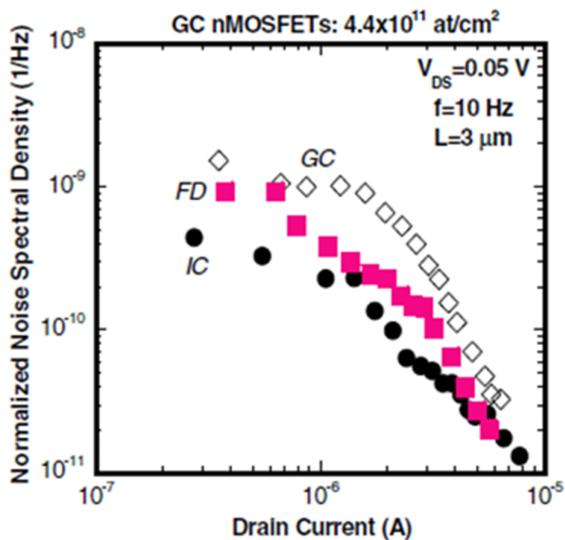


Fonte: SIMOEN et al., 2007

Acredita-se que o maior ruído apresentado pelo GC SOI seja devido ao menor comprimento efetivo de canal L_{eff} , embora tal característica não seja observada para transistor FD SOI com baixos L_{eff} trabalhando próximo da região intrínseca. Esses dispositivos têm apresentado uma redução do ruído $1/f$.

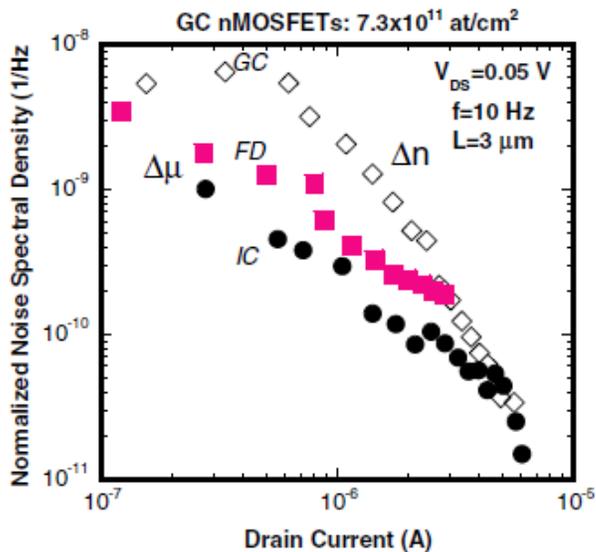
Os experimentos nesses três transistores foram feitos com duas implantações iônicas diferentes, $4,4 \times 10^{11}$ at/cm² e $7,3 \times 10^{11}$ at/cm². É possível observar nas Figuras 47 e 48 que o transistor GC SOI possui um ruído maior em relação ao FD SOI e o dispositivo com concentrações intrínsecas (IC). O dispositivo (IC) possui uma densidade de ruído inferior ao ruído do transistor FD SOI, o que deixa a dúvida do porquê o ruído em transistores CG SOI é maior do que o ruído em transistores FD SOI.

Figura 47 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da corrente de dreno (I_{DS}) para transistores FD SOI, GC SOI e IC com implantação iônica de $4,4 \times 10^{11}$ at/cm².



Fonte: SIMOEN et al., 2007

Figura 48 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da corrente de dreno (I_{DS}) para transistores FD SOI, GC SOI e IC com Implantação iônica de $7,3 \times 10^{11}$ at/cm².



Fonte: SIMOEN et al., 2007

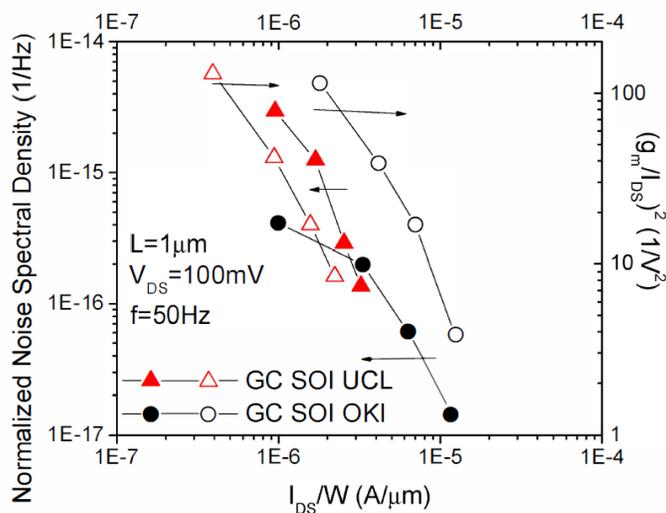
O estudo também mostrou que os transistores FD SOI tiveram a origem do ruído a partir da variação da mobilidade ($\Delta\mu$), diferentemente do transistor GC SOI que se deu pela variação do número de portadores (Δn).

O trabalho em (SIMOEN et al., 2007) conclui dizendo que para se alcançar altos ganhos no transistor GC SOI e baixo ruído $1/f$, é preciso fazer a melhor escolha de acordo com os experimentos e condições de implementações e que o maior ruído apresentado pelo GC SOI ainda não é tão bem explicado.

Em (NEMER et al., 2013) é apresentada comparações entre três transistores com tecnologias diferentes. Dois transistores CG SOI, sendo um da fabricante OKI Semiconductors e outro da Universidade de Louvian (UCL), e um terceiro transistor FD SOI uniformemente dopado também da Universidade de Louvian (UCL). Todos os dispositivos possuem as mesmas dimensões com $L=1\mu\text{m}$ e $W=20\mu\text{m}$.

Nos experimentos, observou-se que a origem do ruído no GC SOI é baseada na flutuação do número de portadores Δn , conforme pode ser visto na Figura 49.

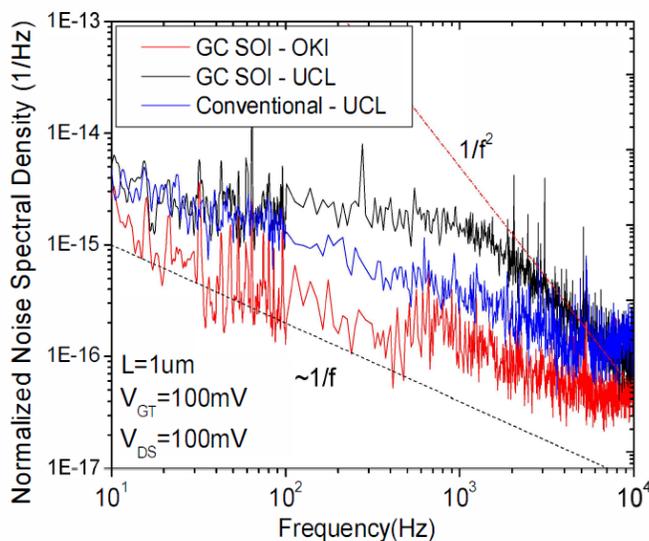
Figura 49 - Curva experimental comparativa da S_{ID} normalizada em função da corrente de dreno I_{DS} (eixo y à esquerda) e curva $(g_m/I_{DS})^2$ em função da corrente de dreno I_{DS} (eixo y à direita) com $V_{DS}=100\text{mV}$, $f=50\text{Hz}$ e $L=1\mu\text{m}$ entre transistores GC SOI vindos da OKI Semiconductors e UCL.



Fonte: NEMER et al., 2013

A Figura 50, mostra um maior ruído normalizado no GC SOI UCL com relação ao FD SOI planar da mesma UCL. Em contrapartida o GC SOI da OKI, apresentou um menor ruído.

Figura 50 - Densidade espectral normalizada de ruído na corrente elétrica (S_{ID}) em função da corrente de dreno (I_{DS}) para transistores vindos da OKI Semiconductors e UCL.

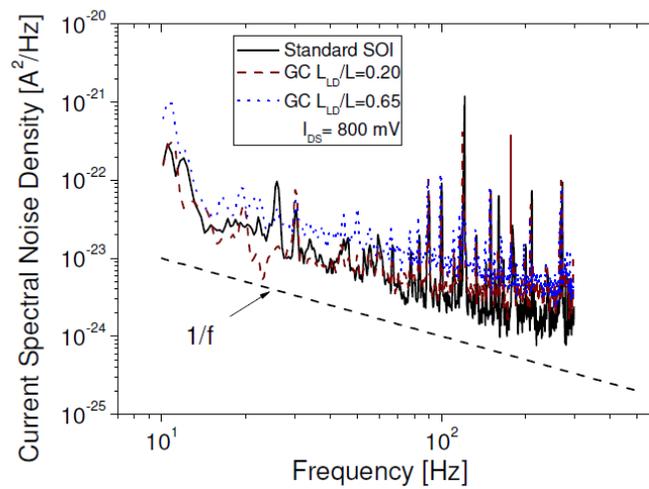


Fonte: NEMER et al., 2013

O artigo de (NEMER et al., 2013) conclui dizendo que o fator gama (γ) encontrado para os transistores foi de 0,7 e que o ruído para altos valores de corrente, origina-se devido a flutuação dos portadores Δn e que o ruído em transistores GC SOI é maior comparado aos dos transistores SOI uniformemente dopados.

Um terceiro estudo apresentado em (SILVA et al., 2010), onde foram analisados transistores fabricados na UCL, com $L=2\mu\text{m}$ e $W=20\mu\text{m}$ e relações L_{LD}/L de 0,2 e 0,65. A Figura 51 mostra um maior ruído do transistor GC SOI com relação ao FD SOI.

Figura 51 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência para transistores com $L=2\mu\text{m}$ e $W=20\mu\text{m}$ e relações L_{LD}/L de 0,2 e 0,65 fabricados na UCL.



Fonte: SILVA et al., 2010

3 RESULTADOS EXPERIMENTAIS

Neste capítulo serão discutidos os resultados experimentais obtidos neste trabalho. Não se optou por simulações em ferramentas T-CAD pelo fato delas descreverem o ruído unicamente pelo modelo de Hooge. Neste trabalho, o ruído é descrito pelo modelo da variação do número de portadores proposto inicialmente por McWhorter.

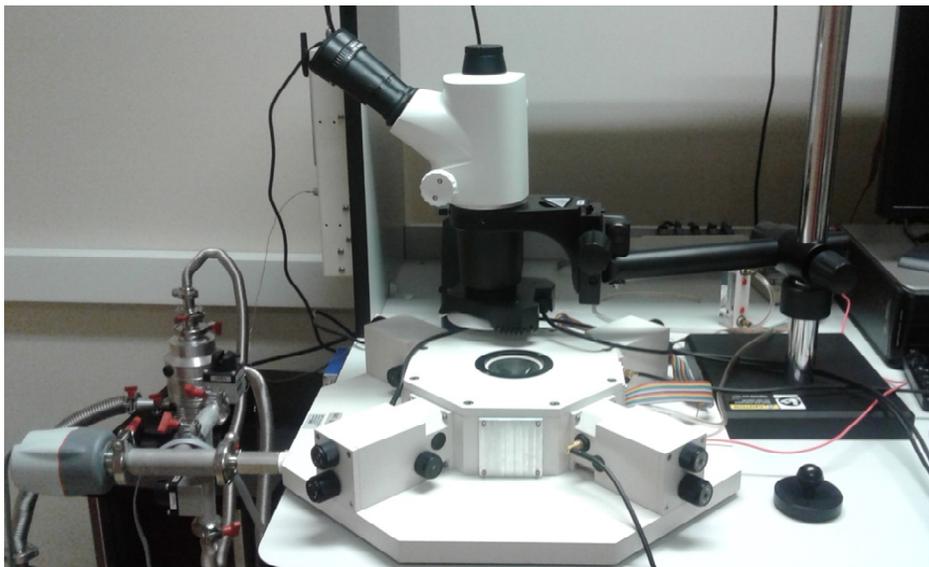
Os resultados foram obtidos através de medições executadas em dois sistemas de caracterização elétrica do centro universitário da FEI: o microprovador Cascade modelo REL-3600 e o *Low Temperature Micropole System – LTMP* da MMR Technologies. O microprovador Cascade permite a realização de medidas em temperatura ambiente, enquanto que o LTMP permite a realização de medidas na faixa entre 80K e 730K. As Figuras 52 e 53 apresentam fotografias desses dois microprovadores.

Figura 52 - Microprovador Cascade modelo REL-3600.



Fonte: Imagem extraída do laboratório de caracterização elétrica do Centro Universitário da FEI.

Figura 53 - Low Temperature Micropole System – LTMP da MMR Technologies.



Fonte: Imagem extraída do laboratório de caracterização elétrica do Centro Universitário da FEI.

As medições foram executadas em transistores GC SOI, com diferentes comprimentos de canal ($L=240\text{nm}$, 350nm , 500nm e $L=1\mu\text{m}$), larguras de canal ($W=40\mu\text{m}$ e $240\mu\text{m}$), sob diferentes condições de polarizações de porta (V_{GF}), com o dispositivo operando na região de triodo com $V_{DS}=50\text{mV}$ e variando a temperatura de 300K a 500K .

Nas medições, foram obtidas as curvas de corrente entre fonte e dreno (I_{DS}) em função da tensão entre fonte e porta (V_{GF}), a curva de transcondutância (g_m) em função da tensão entre fonte e porta (V_{GF}), o ruído de baixa frequência ($1/f'$) em função da frequência (f) para diversos valores de sobre tensão (V_{GT}), a curva normalizada da densidade espectral de ruído na corrente elétrica (S_{ID}/I_{DS}^2) em função de frequência (f), a curva em duplo eixo y onde em um dos eixos foi apresentado a curva normalizada de ruído (S_{ID}/I_{DS}^2) em função de I_{DS} para diversas tensões de porta (V_{GT}) e no outro eixo y a transcondutância normalizada (g_m/I_{DS})² em função de I_{DS} também para diversas tensões de porta (V_{GT}), o que permitiu determinar a origem do ruído.

Foi analisado o comportamento da densidade espectral de ruído de corrente (S_{ID}) em função dos diferentes comprimentos de canal (L), foi extraído a densidade de armadilhas no óxido (N_{ot}) e a densidade de armadilhas na interface do óxido (N_{it}) e por fim foi determinado a constante empírica do processo (K_F).

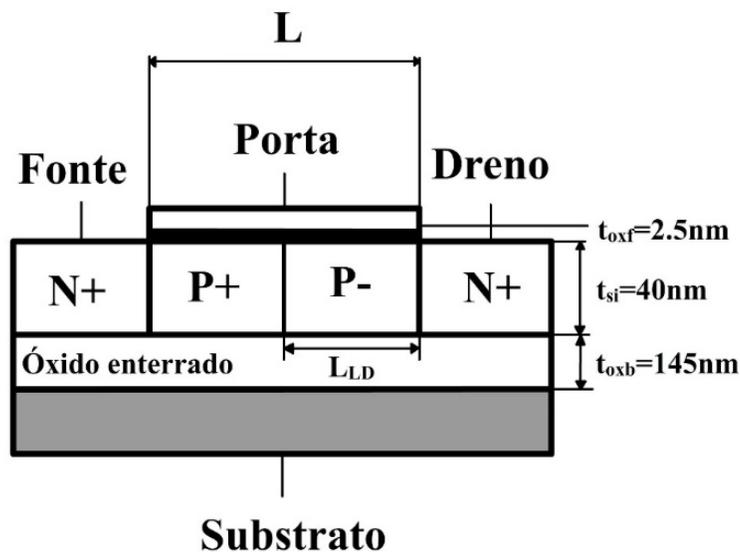
Nas medições sob a influência da temperatura, foram extraídos primeiramente os parâmetros DC, tais como, tensão de limiar (V_{TH}) e transcondutância (g_m) dos dispositivos com

($L=240\text{nm}$ e $L=1\mu\text{m}$) e $W=40\mu\text{m}$, operando na região de triodo com $V_{DS}=50\text{mV}$, sob diversas temperaturas (de 300K a 500K). Após as medições DC, foram extraídas as curvas de ruído sob diversas condições de polarização, variando a temperatura (de 300K a 500K) e analisado os resultados.

3.1 Dispositivos utilizados

Para as medidas experimentais a seguir, foram utilizados transistores GC SOI, desenvolvidos em tecnologia de comprimento de canal de 150nm pela fabricante OKI Semiconductors. A Figura 54, apresenta o perfil transversal do GC SOI, onde suas dimensões são de: espessura do óxido de porta $t_{\text{oxf}} = 2.5\text{nm}$, espessura da camada de silício $t_{\text{si}} = 40\text{nm}$, espessura do óxido enterrado $t_{\text{oxb}} = 145\text{nm}$, com comprimentos de canal variando entre ($L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$), com largura ($W=40\mu\text{m}$ e $240\mu\text{m}$). Todos os dispositivos foram projetados com relação $L_{LD}/L=0.5$, concentração de dopantes nas regiões fracamente dopada (P-) de $N_{AL}=1.10^{15}\text{cm}^{-3}$ e concentração de dopantes nas regiões fortemente dopada (P+) de $N_{AH}=2.10^{18}\text{cm}^{-3}$. As medidas foram realizadas com o dispositivo operando em triodo, utilizando tensão entre fonte e dreno de 50mV e sob diversas condições de polarizações (V_{GT}). Para esses dispositivos foi calculado a depleção máxima do silício $d_{\text{máx}}=26\text{nm}$ em 300K o que classifica eles como *near fully depleted - NFD*.

Figura 54 - Perfil transversal do transistor GC SOI submicrométrico da fabricante OKI Semiconductors.



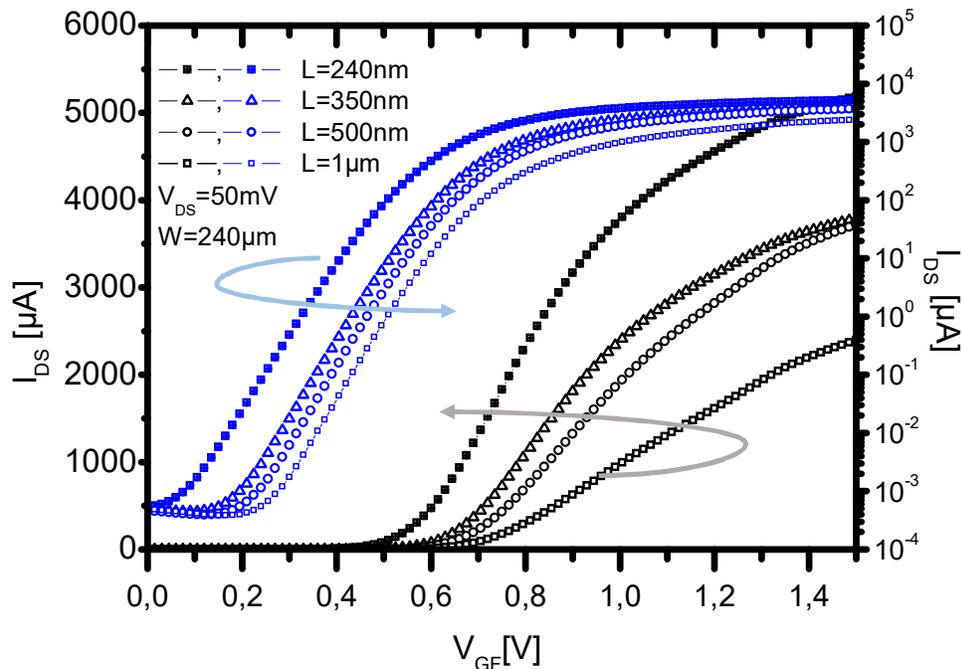
Fonte:Autor

3.2 Extração dos parâmetros DC em temperatura ambiente

A Figura 55 apresenta as curvas de I_{DS} em função de V_{GF} obtidas com $V_{DS} = 50 \text{ mV}$ que foram extraídas no microprovador Cascade em transistores com comprimentos de canal de $L = 240 \text{ nm}$, 350 nm , 500 nm e $1 \mu\text{m}$ e largura de canal (W) de $240 \mu\text{m}$.

Através das curvas de I_{DS} em função de V_{GF} (Figura 55), é possível observar o aumento da corrente de dreno I_{DS} com a diminuição do comprimento de canal (L), o que já era esperado com a teoria vista na seção 2.1.2. nas equações de I_{DS} .

Figura 55 - Curva I_{DS} em função de V_{GF} em escala linear (eixo y à esquerda) e em escala Logarítmica (eixo y à direita).



Fonte: Autor

Utilizando as curvas da Figura 55, foi extraído a tensão de limiar (V_{TH}), através do método de extração do ponto máximo da segunda derivada ($d^2I_{DS} \times d^2V_{GF}$) (SOUZA, 2013), a inclinação de sublimiar (S) e a corrente de fuga (I_{leak}) dos dispositivos, que podem ser vistas na Tabela 1. A corrente e fuga (I_{leak}) foi extraída para dispositivos com $W=40\mu m$ e $W=240\mu m$, onde é possível observar que, mesmo com o aumento da corrente de dreno para dispositivos com menor comprimento de canal, a corrente de fuga não sofre alteração em temperatura ambiente. A corrente de fuga (I_{leak}) ocorre pôr tunelamento na região de porta, conforme discutido na seção 2.1.3.2 e como ambos dispositivos possui a mesma espessura de óxido de porta ($t_{oxf}=2,5nm$) as correntes são de valores bem próximos. Mais adiante nas medidas em função da temperatura, será visto que a corrente de fuga é maior para dispositivos com menor comprimento de canal.

É possível observar na Tabela 1 que, para o comprimento de canal $L=240nm$, tem-se uma redução em V_{TH} devido à efeitos de canal curto. Isso ocorre porque a tensão de limiar (V_{TH}) é fortemente dependente das cargas fixas no silício (Q_{Si}), onde tais cargas são controladas pela tensão de porta do transistor. Com a diminuição do comprimento de canal, tem-se uma

quantidade menor de cargas na região ativa do silício, fazendo com que a tensão de limiar diminua (DORIA, 2013). A diminuição das cargas no silício devido à redução do comprimento de canal, também faz com que se tenha o aumento do fator de corpo (α) e com isso aumente a inclinação de sublimiar.

Tabela 1 - Tensão de limiar, inclinação de sublimiar e corrente de fuga para transistores com $L=240\text{nm}$, 350nm , 500nm e 1000nm e $W=240\ \mu\text{m}$.

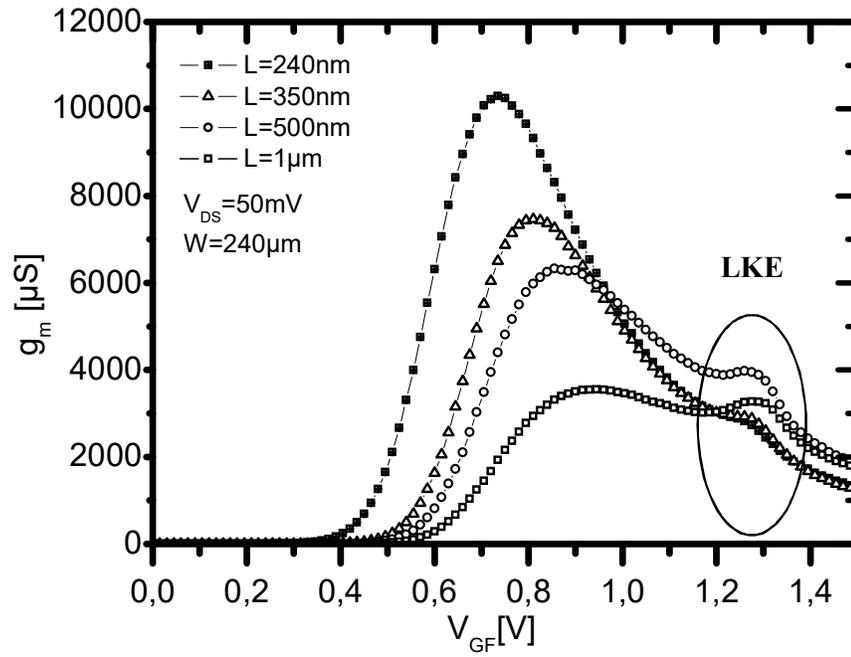
L (nm)	V_{TH} (V) ($W=240\mu\text{m}$)	S(mV/dec) ($W=240\mu\text{m}$)	I_{leak} (pA) ($W=240\mu\text{m}$)
240	0,62	77	551
350	0,71	75	502
500	0,72	71	472
1000	0,75	72	502

Fonte: Autor

A forte dependência da transcondutância com a corrente de dreno, faz com que ela também aumente com a diminuição do comprimento de canal. A Figura 56 apresenta esse aumento. É possível observar também que, para tensões entre 1,2V e 1,4V ocorre o *Kink Linear Effect (LKE)* (PRETET et al., 2002), que foi abordado na seção 2.1.3.5 desse trabalho.

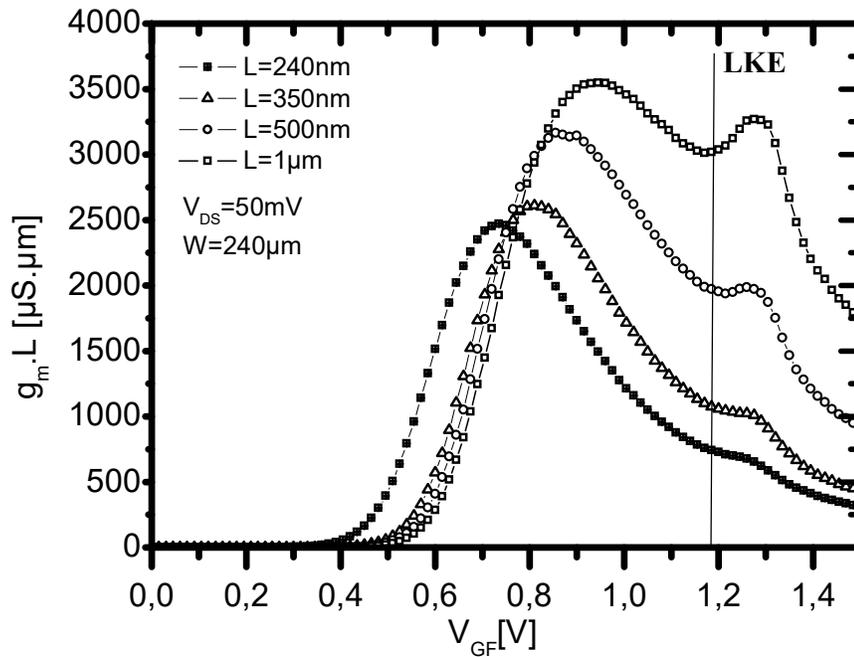
Apesar de aparentemente a Figura 56 apresentar maior LKE para os comprimentos menores de canal, é na Figura 57 onde apresenta a curva normalizada de transcondutância ($g_m.L$) que esse valor deve ser observado. O maior LKE ocorre para comprimentos de canal (L) maiores (AGOPIAN, 2008). É possível observar também, um deslocamento desse pico em relação à tensão aplicada a porta (V_{GF}). Isso ocorre devido a diminuição da tensão de limiar com a diminuição do comprimento de canal (AGOPIAN, 2008).

Figura 56 - Transcondutância (g_m) em função da tensão de porta (V_{GF}), com $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ e $W=240\mu\text{m}$.



Fonte: Autor

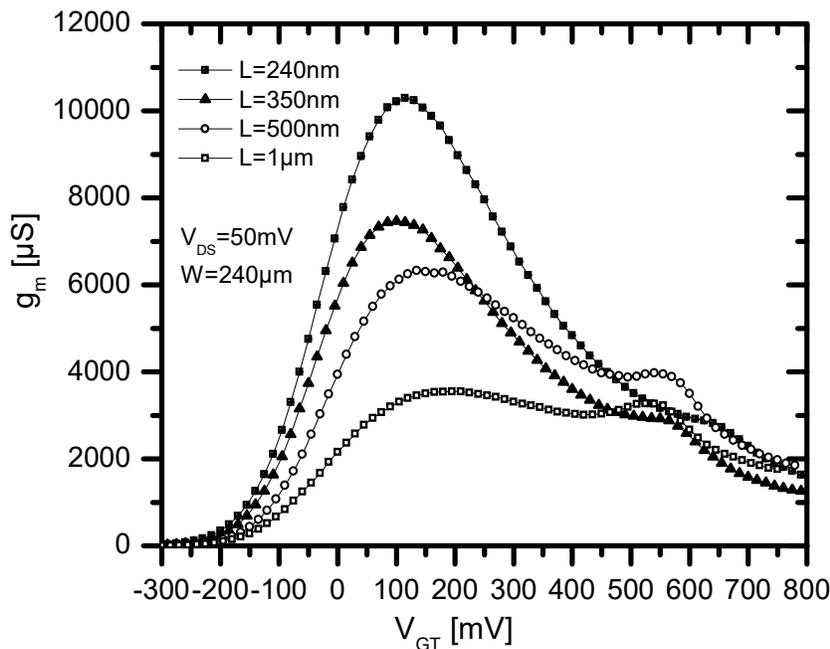
Figura 57 - Transcondutância normalizada ($g_m \cdot L$) em função da tensão de porta (V_{GF}), com $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ e $W=240\mu\text{m}$.



Fonte: Autor

A Figura 58 apresenta a transcondutância (g_m) em função da sobre-tensão de porta (V_{GT}) para os transistores com $L=240\text{nm}$, $L=350\text{nm}$, $L=500\text{nm}$ e $L=1\mu\text{m}$ e $W=240\mu\text{m}$. Essas curvas tem o intuito de apresentar para qual valor de V_{GT} ocorre o segundo pico da transcondutância (LKE). Caso o ruído seja extraído nessa região, existirá um excesso de ruído (GUO et al., 2007). É possível observar na figura que, o segundo pico ocorre para V_{GT} entre 500mV e 700mV , portanto, nas medições de ruído nesses transistores com $W=240\mu\text{m}$ foram utilizados valores de V_{GT} inferiores à 500mV .

Figura 58 - Transcondutância (g_m) em função da sobretensão de porta (V_{GT}) com $L=240\text{nm}$, $L=350\text{nm}$, $L=500\text{nm}$ e $L=1\mu\text{m}$ e $W=240\mu\text{m}$.



Fonte: Autor

3.3 Configuração dos equipamentos para as medições de ruído

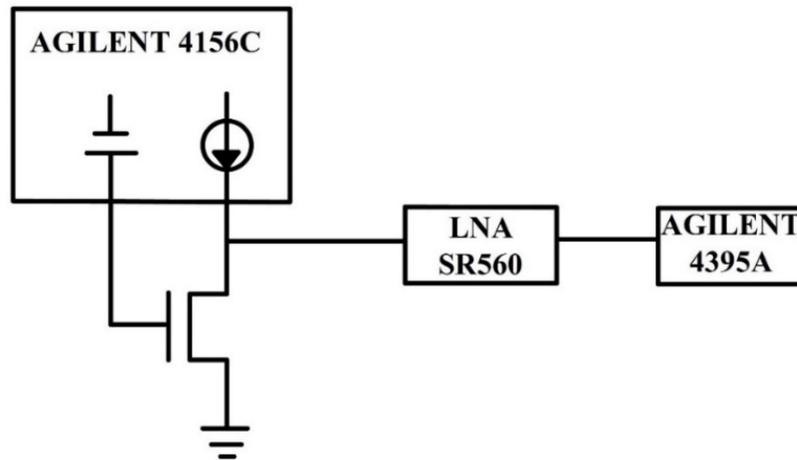
A Figura 59 apresenta a configuração utilizada nas medições do ruído. O equipamento Agilent 4156C foi utilizado para a polarização do dispositivo, o SR560 é um amplificador de baixo ruído (LNA) desenvolvido pela Stanford Research e o equipamento Agilent 4395A é o analisador de espectro.

O dispositivo a ser medido (DUT – Device Under Test) é polarizado com uma tensão fixa entre fonte e dreno (V_{DS}) de 50mV através do equipamento Agilent 4156C. O mesmo equipamento polariza o eletrodo de porta (V_{GF}). Diversos valores de tensão de porta são aplicados com o mesmo V_{DS} a fim de se analisar o comportamento do ruído.

O LNA (SR560) é configurado de forma a se obter apenas a componente AC do sinal (Ruído). Pelo fato do ruído ter valores extremamente baixos, é necessário que se ajuste um ganho no LNA que, no caso das medidas executadas foi de (200V/V) . Por fim, a saída do LNA

é conectada ao analisador de espectro Agilent 4395A, onde são analisadas as componentes espectrais de ruído.

Figura 59 - Representação esquemática dos equipamentos e conexões utilizadas para a extração do ruído de baixa frequência.



Fonte: Autor “adaptado de” DORIA et al., 2013

3.4 Processo de extração do ruído

As curvas da densidade de ruído S_{ID} , S_{ID}/I_{DS}^2 , S_{VD} e S_{VG} que serão mostradas no decorrer desse trabalho, não são extraídas diretamente do analisador de espectro. A seguir, será apresentado os passos necessários para que tal conversão ocorra.

Primeiramente é extraído a densidade espectral de ruído de tensão (S_{VD}) em V/Hz que está multiplicado pelo ganho do LNA SR560 utilizando o analisador de espectro Agilent 4395A. O analisador é ajustado para uma faixa de frequências entre 10Hz e 500Hz em uma largura de banda (Bw) de 1Hz. Para cada valor de V_{GT} é fixado o valor correspondente de I_{DS} (Valor obtido através das curvas $I_{DS} \times V_{GF}$) onde $V_{GT} = V_{GF} - V_{TH}$. O valor de V_{DS} também é fixado. No caso das medidas executadas nesse trabalho $V_{DS} = 50mV$.

A Figura 57 apresenta a curva de S_{VD} em função da frequência em um intervalo entre 10Hz e 500Hz. Essa primeira curva de S_{VD} é extraída em V/Hz e conforme dito anteriormente, carrega com ela o ganho do LNA. O ruído base que pode ser visto na Figura 60, é extraído levantando-se as ponteiras de prova e polarizando-as sem que nada esteja conectado, apenas os

cabos do sistema. A extração do ruído base é importante para que se tenha certeza que o ruído obtido realmente é o ruído do dispositivo (DUT) e não o ruído contido no sistema.

Após a extração de S_{VD} em uma faixa entre 10 e 500Hz, é executado uma nova extração desta vez em um intervalo entre 10Hz e 10KHz com largura de banda de 10Hz, conforme pode ser visto na Figura 61.

As curvas obtidas nas Figuras 60 e 61 são complementares e dispostas em uma única curva com um intervalo entre 10Hz e 10KHz. Tendo largura de banda (Bw) de 1Hz no intervalo entre 10Hz e 500Hz e largura de banda (Bw) de 10Hz no intervalo entre 500Hz e 10KHz.

É possível observar nessas figuras, que conforme a sobre-tensão V_{GT} aumenta, o ruído na tensão elétrica diminui. Adiante será visto que para a densidade de ruído na corrente elétrica, ocorre o oposto. Isso ocorre pelo fato de que para maiores valores de V_{GT} a corrente elétrica I_{DS} aumenta, o que faz com que a relação de V_{DS}/I_{DS} diminua, fazendo com que S_{ID} aumente, conforme pode ser visto na equação (88). As medidas foram executadas com o dispositivo operando desde a região de sublimiar afim de compreender o comportamento do ruído também nessa região.

Figura 60 - Densidade espectral de ruído na tensão elétrica (S_{VD}) extraída do analisador de espectro em um range de 10Hz à 500Hz e largura de banda de 1Hz.

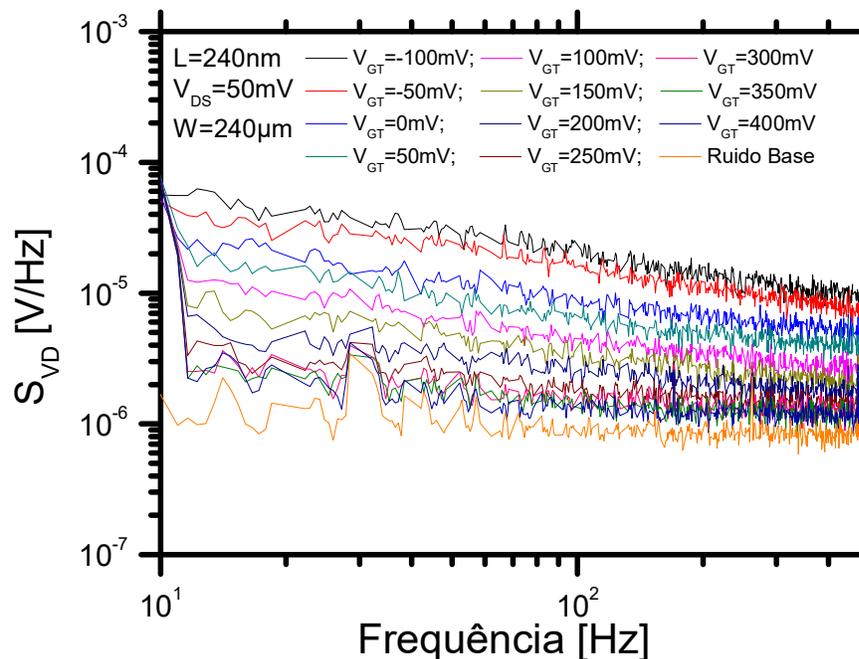
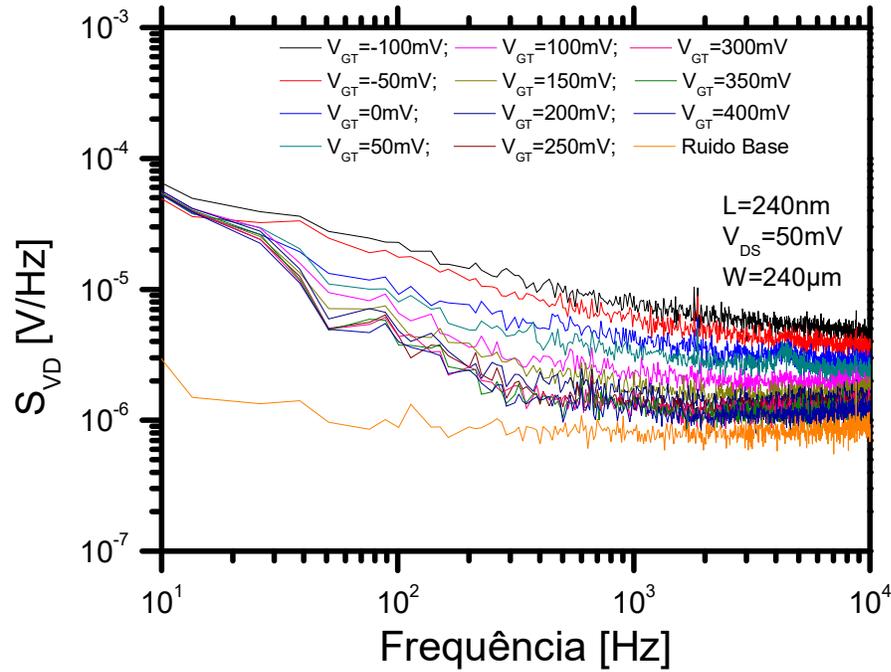


Figura 61 - Densidade espectral de ruído na tensão elétrica (S_{VD}) extraída do analisador de espectro em um range de 10Hz à 10KHz e largura de banda de 10Hz.



Fonte: Autor

Onde S_{VD} a densidade espectral de ruído na tensão elétrica entre fonte e dreno em V/Hz multiplicado pelo ganho do LNA.

A equação (85) apresenta o processo para a obtenção de S_{VD} , subtraindo o ruído base.

$$S_{VD} \cdot A_{v_{LNA}} = \sqrt{S_{VD}(\text{medido})^2 - S_{VD}(\text{base})^2} \quad (85)$$

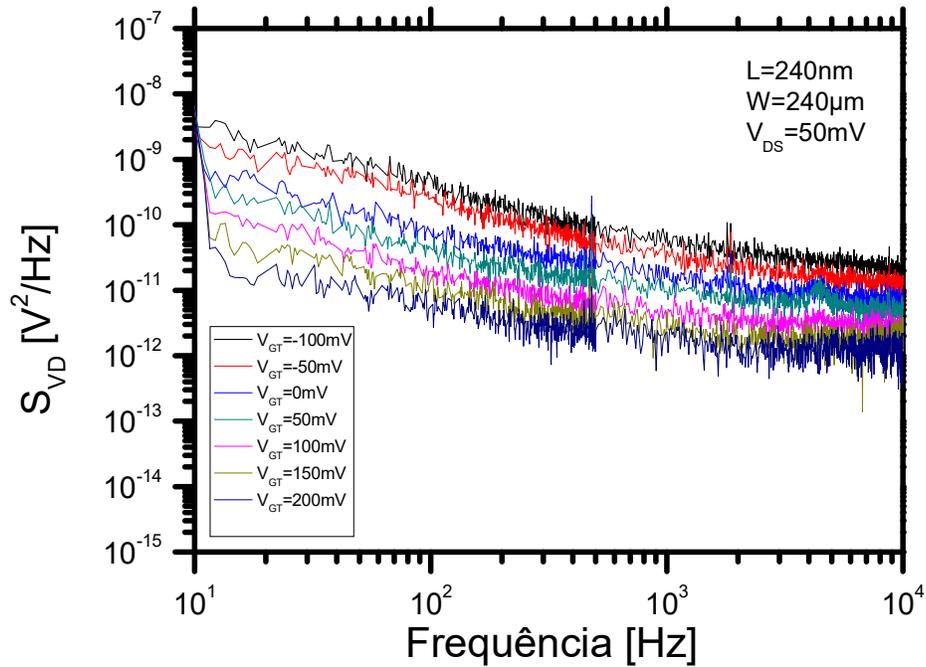
Onde $A_{v_{LNA}}$ é o ganho setado no *Low Noise Amplifier – LNA*.

Para se obter a densidade espectral de ruído na tensão elétrica entre fonte e dreno em V^2/Hz , deve se fazer o procedimento conforme descrito na equação (86).

$$S_{VD} \left[\frac{V^2}{Hz} \right] = \left(\frac{S_{VD}(\text{medido}) A_{V \ln a}}{A_{V \ln a}} \right)^2 \quad (86)$$

A Figura 62 apresenta a densidade espectral de ruído na tensão elétrica entre fonte e dreno (V^2/Hz) em função da frequência.

Figura 62 - Densidade espectral de ruído na tensão elétrica entre fonte e dreno (V^2/Hz) em função da frequência.



Fonte: Autor

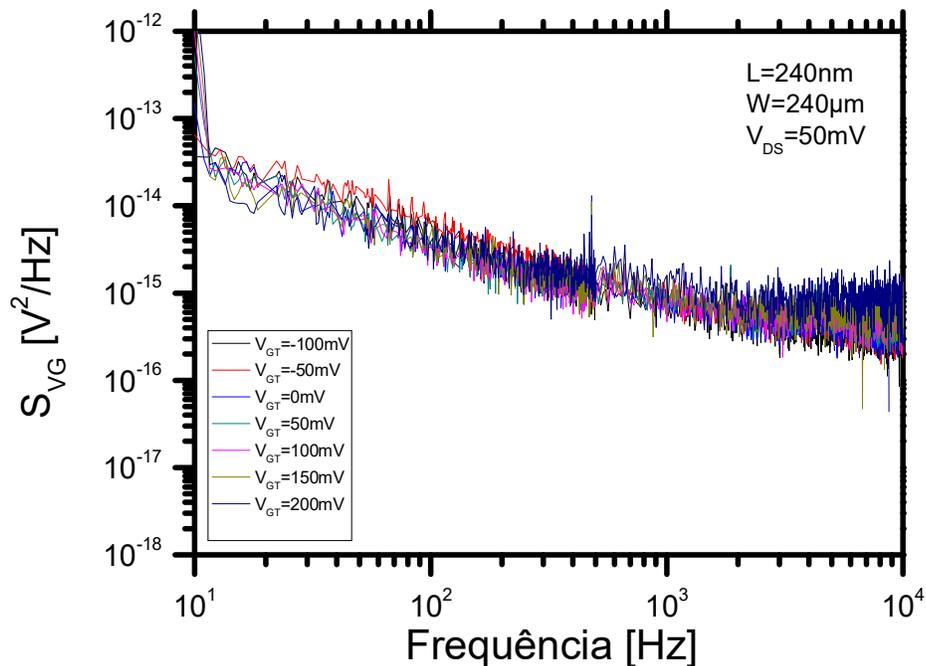
Para obter a flutuação da tensão de porta induzida pelas armadilhas na região de canal (S_{VG}) que é utilizada na parte teórica desse trabalho, deve-se proceder conforme equação (87).

$$S_{VG} \left[\frac{V^2}{Hz} \right] = S_{VD} \left[\frac{V^2}{Hz} \right] \cdot A_V^{-2} \quad (87)$$

Onde A_v é o ganho do transistor dado por $A_v = g_m/g_D$, sendo g_D a condutância de saída dada por $g_D = dI_{DS}/dV_{DS}$.

A Figura 63 foi extraída no microprovador Cascade, onde tal curva apresenta a flutuação da tensão de porta induzida pelas armadilhas na região de canal (S_{VG}) em função da frequência. É possível notar nessa figura, de acordo com a teoria apresentada na seção 2.2.5.1, equação (73) que S_{VG} é independente da sobretensão aplicada à porta V_{GT} até $f=1\text{KHz}$. Essa ideia vai de encontro com o modelo Δn que diz que o ruído é independente da tensão de porta (MCWHORTER, 1955). Para frequências acima de 1KHz, é possível observar a sobreposição dos Lorentzians que compõe o ruído GR. A principal motivação na obtenção das curvas de S_{VG} foi a de comparar as curvas obtidas com a teoria e reforçar a ideia de que o ruído não varia com sobretensão aplicada V_{GT} .

Figura 63 - Flutuação da tensão de porta induzida pelas armadilhas na região de canal (S_{VG}) em função da frequência.



Fonte: Autor

Para se obter a densidade espectral de ruído na corrente elétrica em I^2/Hz , deve se fazer o procedimento conforme descrito na equação (88).

$$S_{ID} \left[\frac{I^2}{\text{Hz}} \right] = \left(\frac{\frac{S_{VD}(\text{medido}) \cdot A_{V \ln a}}{A_{V \ln a}}}{\frac{V_{DS}}{I_{DS}}} \right)^2 \quad (88)$$

Onde $\frac{V_{DS}}{I_{DS}}$ é obtido para cada valor de V_{GT} .

A densidade espectral de ruído na corrente elétrica, também pode ser obtida, conforme apresentado nas equações (89) e (90).

$$S_{ID} \left[\frac{I^2}{\text{Hz}} \right] = S_{VD} \left[\frac{V^2}{\text{Hz}} \right] \cdot g_D^2 \quad (89)$$

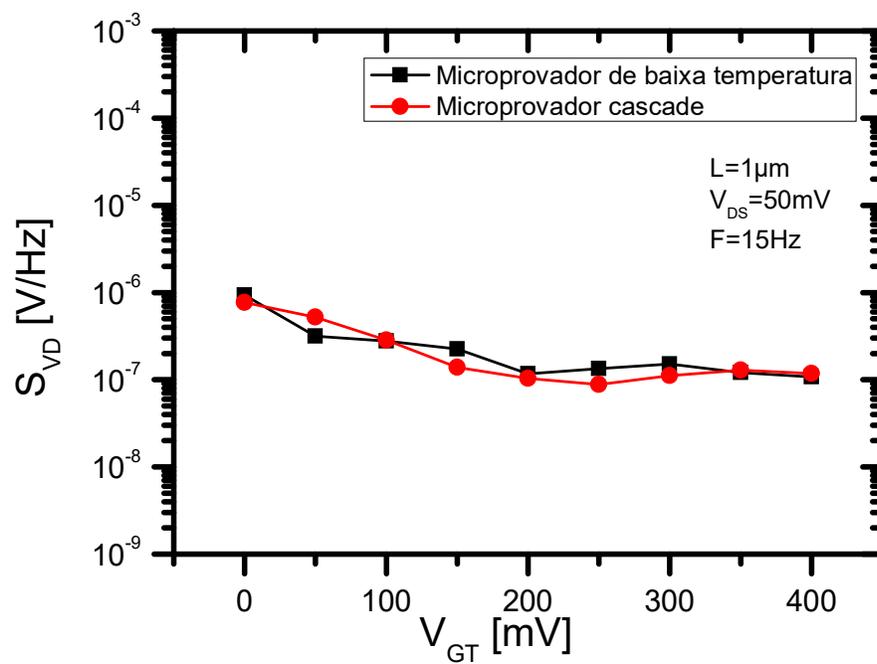
$$S_{ID} \left[\frac{I^2}{\text{Hz}} \right] = S_{VG} \left[\frac{V^2}{\text{Hz}} \right] \cdot g_m^2 \quad (90)$$

A curva de S_{ID} será analisada diversas vezes no decorrer desse trabalho.

Foram feitas comparações nas medidas de ruído S_{VD} (V/Hz) entre os microprovidores LTMP e Cascade. Tais comparações mostraram uma boa correlação entre os sistemas de medidas.

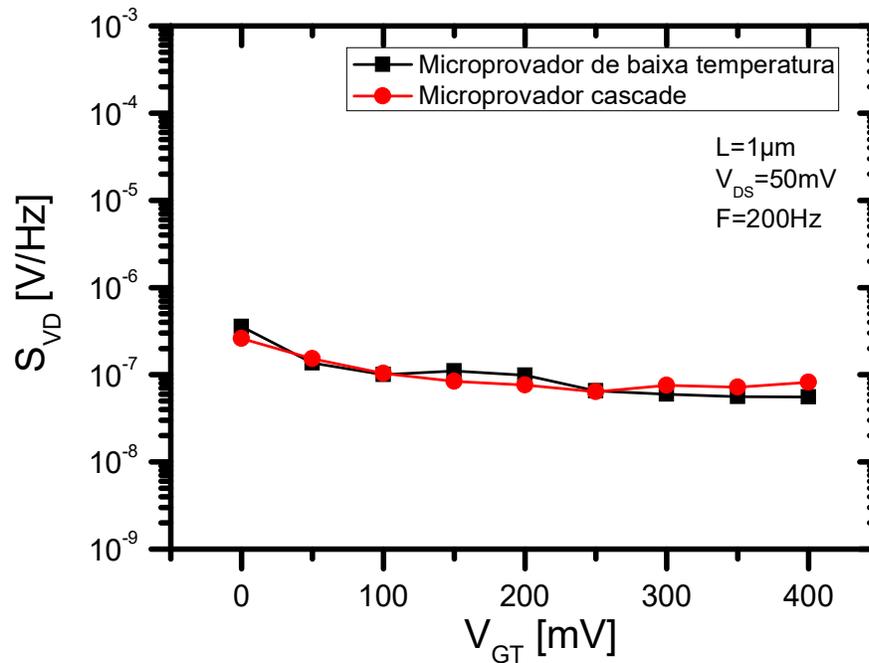
As figuras 64 e 65 apresentam as curvas comparativas de S_{VD} em função de V_{GT} para frequências de 15Hz e 200Hz, considerando V_{GT} com valores partindo de 0 à 400mV em passos de 50mV. É possível observar nessas curvas que, os diversos valores de S_{VD} obtidos para os diferentes valores de V_{GT} nos dois equipamentos apresentaram valores muito próximos onde, tal característica foi muito importante nas comparações entre as medidas de ruído obtidas em função da temperatura e as medidas obtidas em temperatura ambiente.

Figura 64 - Curva comparativa da densidade de ruído na tensão elétrica (S_{VD}) em função da sobretensão de porta (V_{GT}) com $F=15\text{Hz}$.



Fonte: Autor

Figura 65 - Curva comparativa da densidade de ruído na tensão elétrica (S_{VD}) em função da sobretensão de porta (V_{GT}) com $F=200\text{Hz}$.



Fonte: Autor

3.5 Medidas de ruído em temperatura ambiente

A Figura 66 apresenta a densidade espectral de ruído na corrente elétrica (S_{ID}) em função da frequência obtida para o transistor GC SOI operando na região de triodo com: $V_{DS}=50\text{mV}$, comprimento de canal $L=240\text{nm}$, largura de canal $W=40\mu\text{m}$ e sobretensão V_{GT} ($V_{GT}=V_{GF}-V_{TH}$) variando de 0 à 800mV com passos de 200mV . Através da curva, foi possível observar o aumento de S_{ID} com o aumento de V_{GT} .

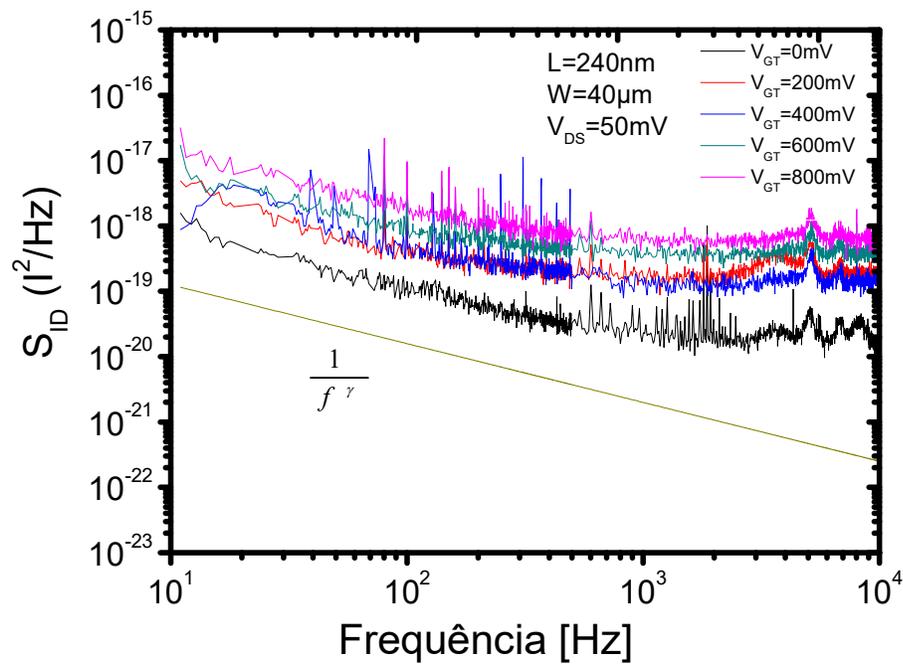
A Figura 66, também mostra uma dependência do ruído $1/f^\gamma$ em frequências baixas onde γ é denominada o fator gama e varia normalmente entre 0.7 e 1.3 (CRUPI et al., 2006). Nas curvas, foi encontrado o valor gama $\gamma=0.9$, o qual indica que as armadilhas encontram-se dentro do óxido na região de porta (HAARTMAN; ÖSTLING, 2007). A extração do fator gama foi feita atribuindo-se valores à γ até que a inclinação da reta “ $1/f^\gamma$ ” vista na Figura 66 coincidissem

com a inclinação da reta em $V_{GT}=0$. É possível observar que a inclinação não muda para os demais valores de V_{GT} .

O fator γ indica se as armadilhas de interface estão próximas à interface ou próximas à região de depleção. Para $\gamma \leq 1$ as armadilhas encontram-se dentro do óxido na região de porta e, para $\gamma > 1$, as armadilhas encontram-se na região de depleção (HAARTMAN; ÖSTLING, 2007).

Para valores de frequências acima de 500Hz é possível observar a mudança de γ que ocorre devido a sobreposição de ruído GR no ruído $1/f^\gamma$.

Figura 66 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI para $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência.



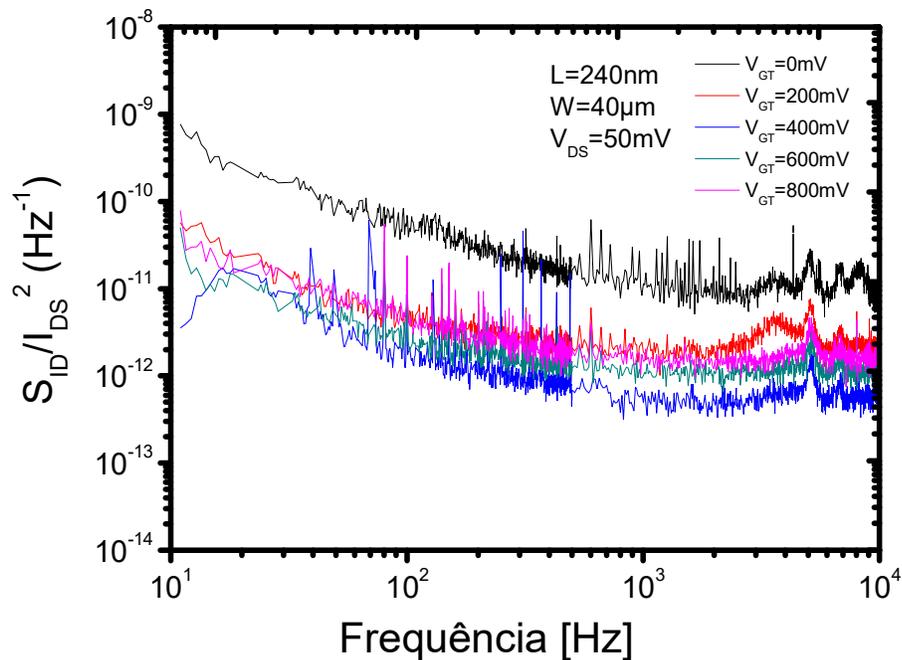
Fonte: Autor

A Figura 67 - Densidade espectral de ruído normalizada S_{ID}/I_{DS}^2 do transistor GC SOI com $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência (B).

representa a curva normalizada de ruído na corrente elétrica S_{ID}/I_{DS}^2 . É possível observar nessa figura, que o menor ruído está em $V_{GT}=0$ devido à menor quantidade de

portadores no canal. Para maiores valores de V_{GT} , não se observa grande relevância no aumento do ruído (MOLTO et al., 2015).

Figura 67 - Densidade espectral de ruído normalizada S_{ID}/I_{DS}^2 do transistor GC SOI com $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência (B).

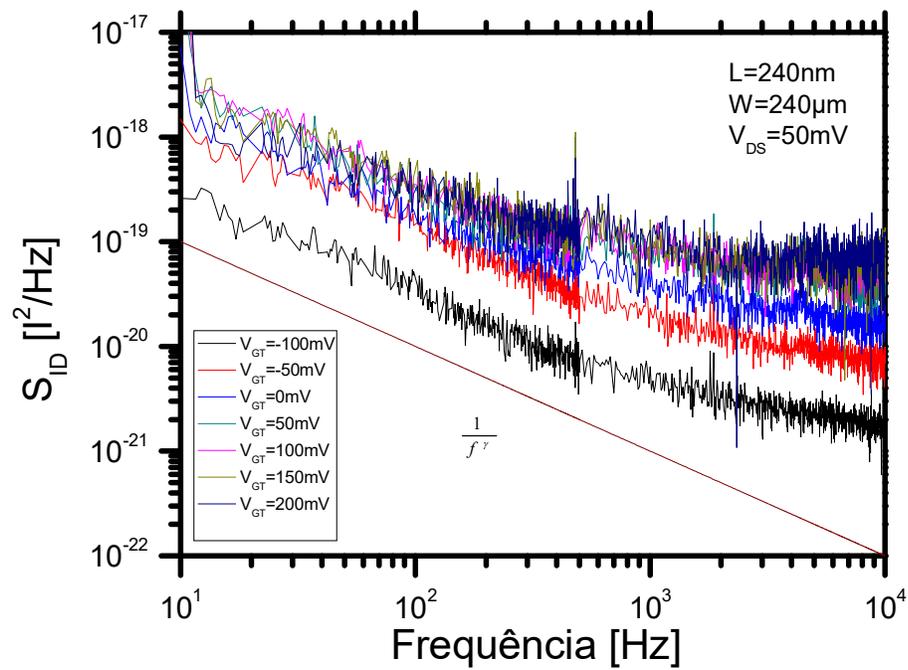


Fonte: Autor

As Figuras 68 e 69 apresentam as medidas executadas em transistores com ($L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$), W de $240\mu\text{m}$, $V_{DS}=50\text{mV}$ e sobre-tensão variando desde a região de sublimar $V_{GT}=-100$ até antes da região onde ocorre o LKE ($V_{GT}=200\text{mV}$) em passos de 50mV , onde possivelmente poderia ter um excesso de ruído e prejudicar os resultados. Para tais medidas foram utilizados passos de 50mV .

A Figura 68 apresenta a curva de S_{ID} em função da frequência em passos de 50mV , onde foi encontrado um gama $\gamma=1$ utilizando o mesmo procedimento feito anteriormente na Figura 66. O fator gama igual a 1, também indica que as armadilhas se encontram dentro do óxido de porta. Foi possível observar que, a inclinação da reta muda para frequências acima de 500Hz , devido a sobreposição do ruído de geração e recombinação (GR) no ruído $1/f'$.

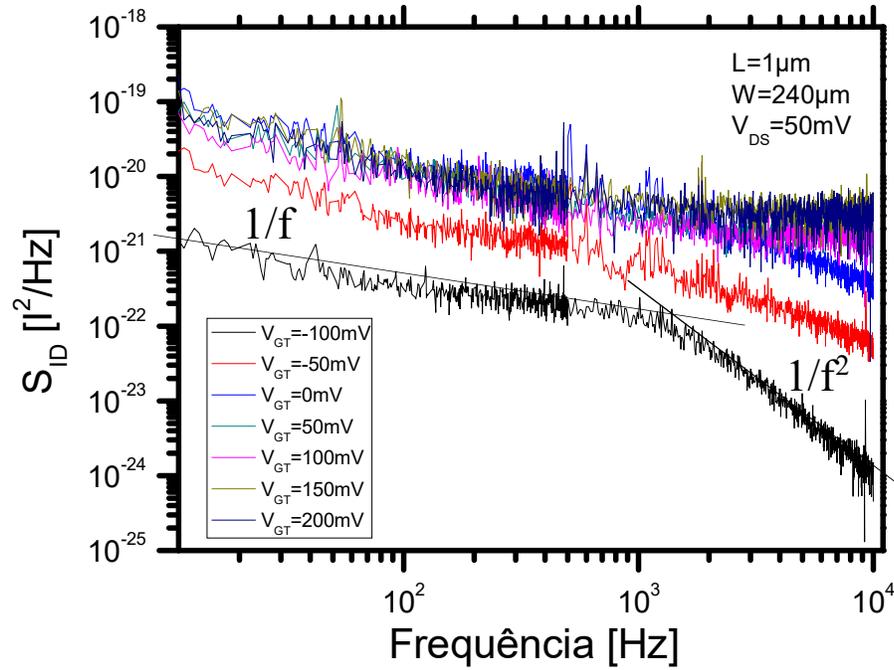
Figura 68 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI com $L=240\text{nm}$ e $W=240\mu\text{m}$ em função da frequência.



Fonte: Autor

Na Figura 69, para o transistor operando na região de sublimiar onde $V_{GT}=-100\text{mV}$ é possível observar, a sobreposição do ruído de geração e recombinação no ruído $1/f^2$, apresentando um decaimento de $1/f^2$.

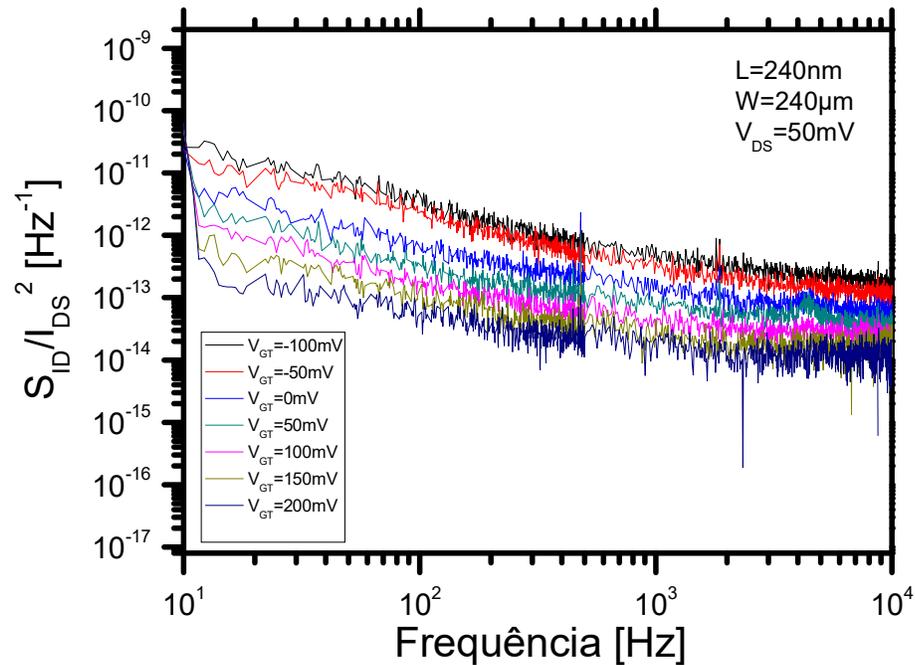
Figura 69 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI com $L=1\mu\text{m}$ (B) com $W=240\mu\text{m}$ em função da frequência.



Fonte: Autor

A Figura 70 representa a curva normalizada de ruído na corrente elétrica S_{ID}/I_{DS}^2 em função da frequência. É possível observar nessa figura, que o maior ruído está em $V_{GT}=-100\text{mV}$ e $V_{GT}=-50\text{mV}$ devido à menor quantidade de portadores no canal, conforme explicado anteriormente.

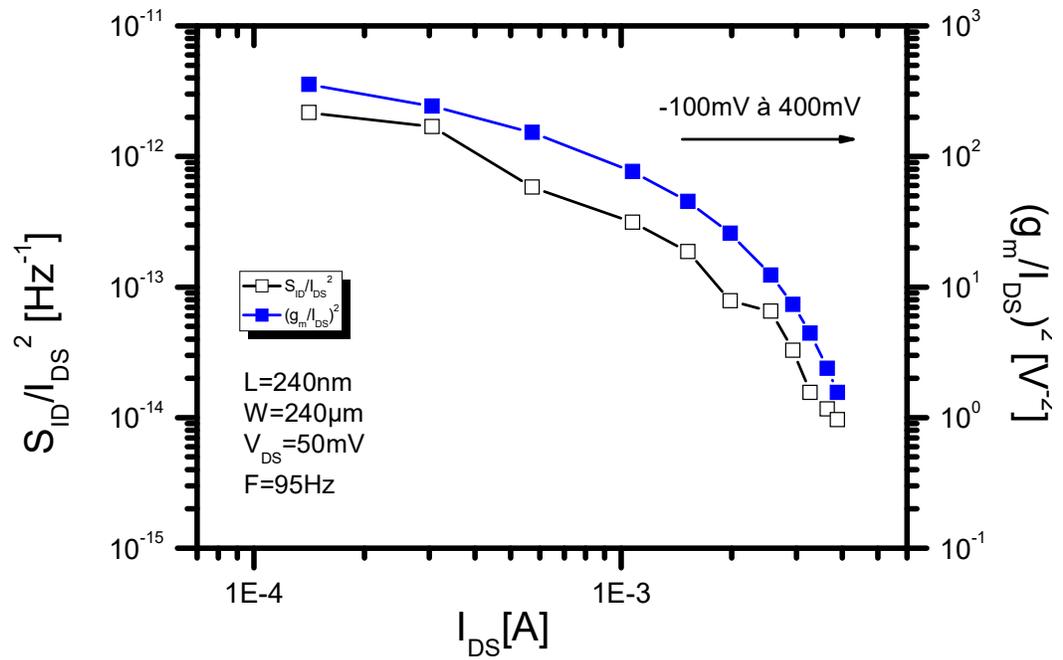
Figura 70 - Densidade espectral de ruído normalizada S_{ID}/I_{DS}^2 do transistor GC SOI com $L=240\text{nm}$ e $W=40\mu\text{m}$ em função da frequência (B).



Fonte: Autor

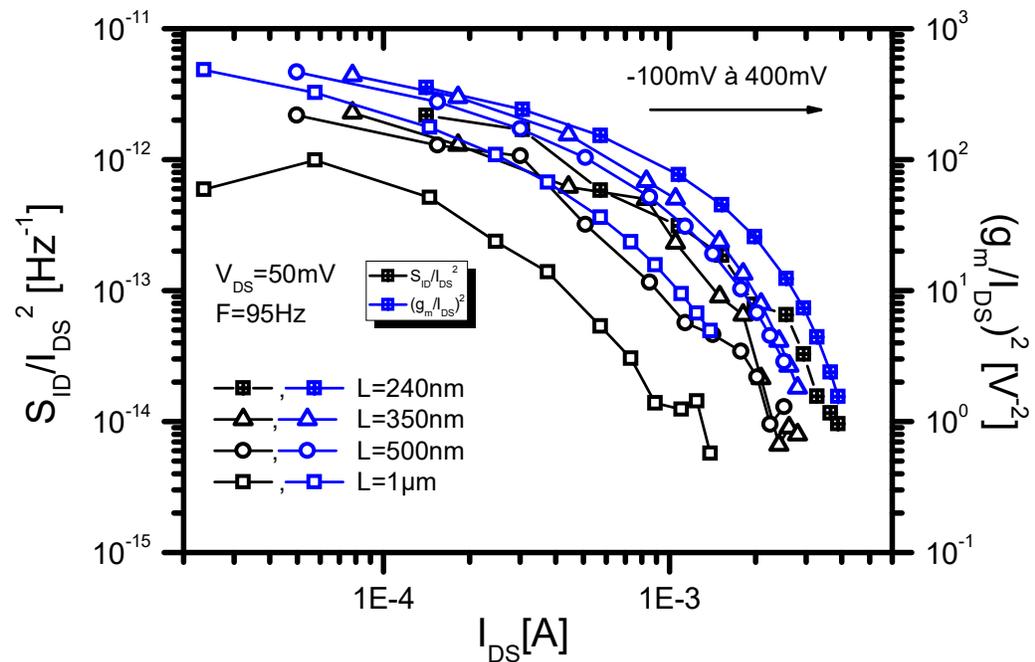
Através da Figura 71, é possível observar a origem do ruído dominante. Segundo (GHIBAUDO et al., 1991), se ambas curvas S_{ID}/I_{DS}^2 e $(g_m/I_{DS})^2$ reduzirem de forma similar conforme a corrente entre dreno e fonte (I_{DS}) aumenta, o ruído está associado a flutuação do número de portadores Δn , conforme mencionado na seção 2.2.5.4. As Figuras 71 e 72, apresentam as curvas normalizadas com um intervalo de V_{GT} entre -100 e 400mV partindo da orientação da esquerda para a direita com passos de 50mV, o que torna conclusivo que a origem do ruído ocorre devido a variação do número de portadores. É possível observar na Figura 72, o aumento do ruído com a diminuição do comprimento de canal, que vai de acordo com a equação 74 vista na seção 2.2.5.1.

Figura 71 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$ e $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$ e V_{GT} variando de -100mV à 400mV com passos de 50mV em 50mV .



Fonte: Autor

Figura 72 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$, $L=350\text{nm}$, $L=500\text{nm}$ e $L=1\ \mu\text{m}$ com $W=240\ \mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$ e V_{GT} variando de -100mV à 400mV com passos de 50mV em 50mV .

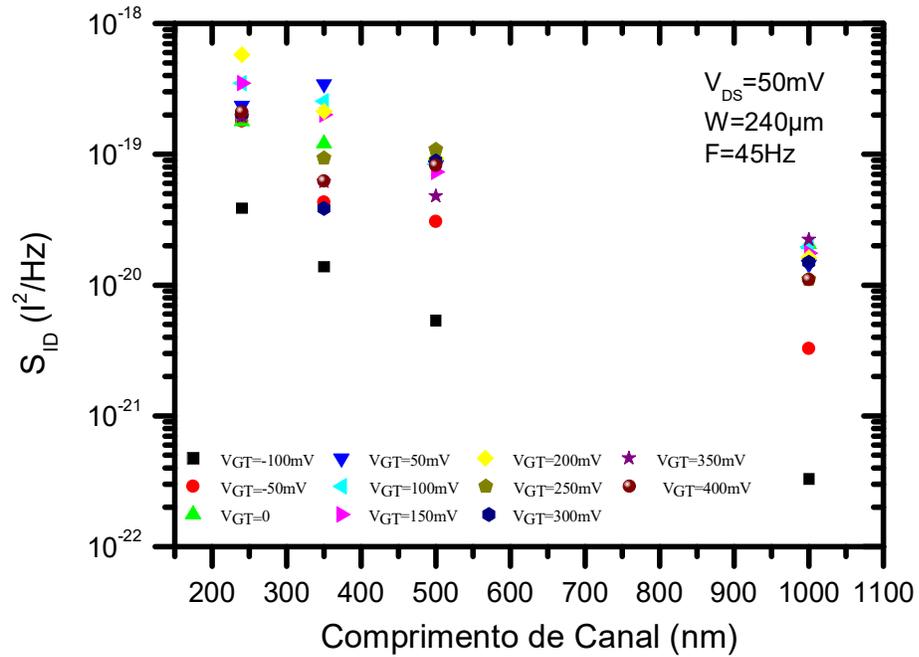


Fonte:Autor

A Figura 73 apresenta o aumento do ruído com a redução do comprimento de canal, em acordo com a teoria, mostrado na seção 2.2.5.1 equação (74).

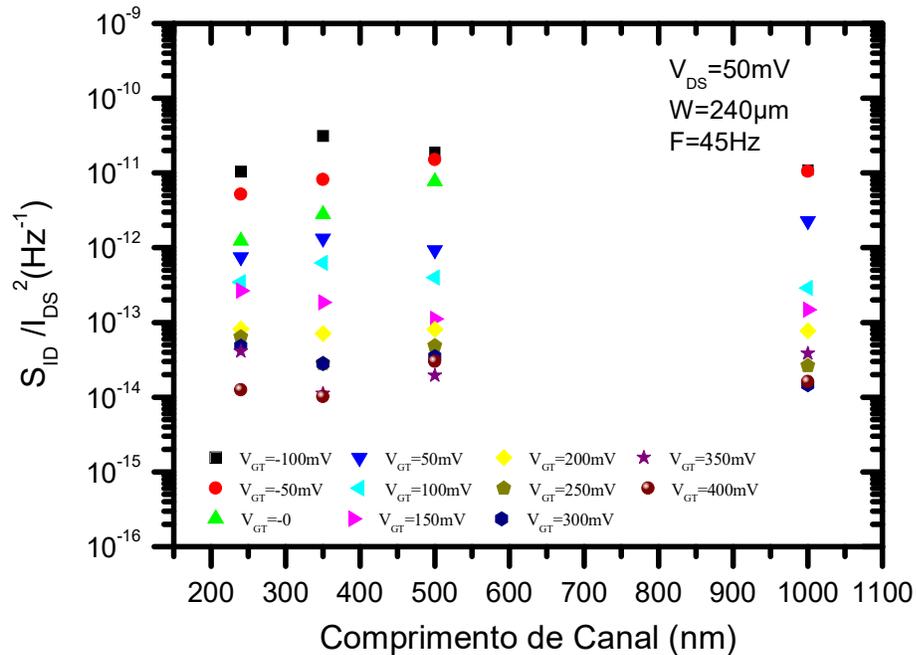
A Figura 74, apresenta a curva normalizada de S_{ID}/I_{DS}^2 , onde é possível verificar uma fraca dependência do ruído com o comprimento de canal L , o que leva a crer que o ruído tem uma maior dependência devido ao aumento da corrente elétrica entre fonte e dreno (I_{DS}) do que com o comprimento de canal (L).

Figura 73 - Densidade espectral de ruído na corrente elétrica (S_{ID}) em função do comprimento de canal (L) para transistores de $L=240\text{nm}$, 350nm , 500nm e $1\mu\text{m}$ com $W=240\text{nm}$ e V_{GT} variando de -100mV à 400mV com passos de 50mV .



Fonte: Autor

Figura 74 - Densidade espectral normalizada de ruído na corrente elétrica (S_{ID}/I_{DS}^2) em função do comprimento de canal (L) (B) para transistores de L=240nm, 350nm, 500nm e 1µm com W=240nm (B) e V_{GT} variando de -100mV à 400mV com passos de 50mV.

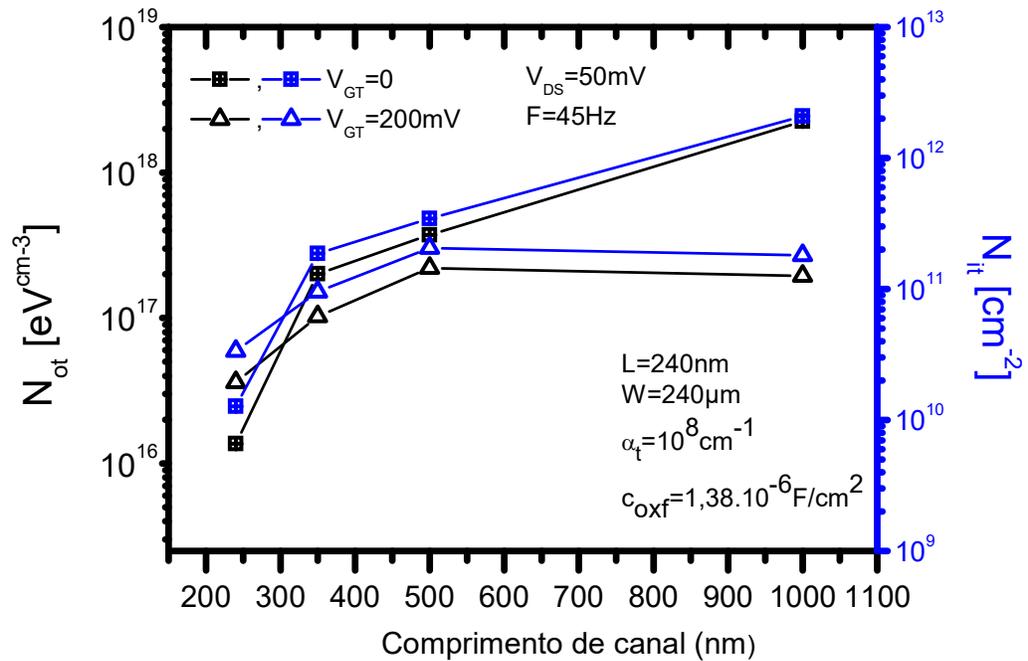


Fonte: Autor

A Figura 75 apresenta a densidade efetiva de armadilhas no óxido N_{ot} e a densidade de armadilhas na interface N_{it} . A densidade de armadilhas na interface (N_{it}) considera que, nem todas as armadilhas contidas em N_{ot} irão influenciar no ruído, apenas as que estão próximas à interface dentro de uma profundidade z que neste caso foi adotado $z=2\text{nm}$ (DORIA et al., 2013).

Para chegar nos valores, foram utilizadas as equações (90) e (91) (DORIA et al., 2013). Foi utilizado $V_{GT}=0$ e 200mV, pois é a região onde não existe a influência de nenhum tipo de resistência e o ruído dominante ocorre devido a flutuação do número de portadores. Também foi possível observar um aumento de N_{it} e N_{ot} com o aumento do comprimento de canal (L), o que já era esperado por dedução das equações. Também é possível notar um aumento discreto de N_{it} e N_{ot} com o aumento de V_{GT} o que é esperado pois as equações (90) e (91) são provenientes da teoria da variação do número de portadores (Δn) que independe de V_{GT} .

Figura 75 - Densidade efetiva de armadilhas de interface (N_{ot}) em função do comprimento de canal (L) à esquerda e a densidade efetiva de armadilhas na interface (N_{it}) em função do comprimento de canal (L) à direita.



Fonte: Autor

$$N_{ot} = \frac{S_{ID} \cdot f^\gamma \cdot \alpha_t \cdot W \cdot L \cdot C_{oxf}^2}{q^2 \cdot k \cdot T \cdot g_m^2} \quad (91)$$

$$N_{it} = 4 \cdot k \cdot T \cdot f \cdot z \cdot N_{ot} \quad (92)$$

Por fim, foi extraído o valor empírico do processo (K_F) para essa tecnologia, que é essencial para simulações Spice, onde foi possível notar um aumento com o aumento do comprimento de canal de canal.

Tabela 2 - Obtenção da constante empírica do processo (K_F).

“L”	K_F (C^2/m^2)	
	$V_{GT}=0$	$V_{GT}=200$ mV
240	9.04E-36	2.39E-35
350	1.33E-34	6.78E-35
500	8.03E-36	9.72E-35
1000	1.49E-33	1.28E-34

Fonte: Autor

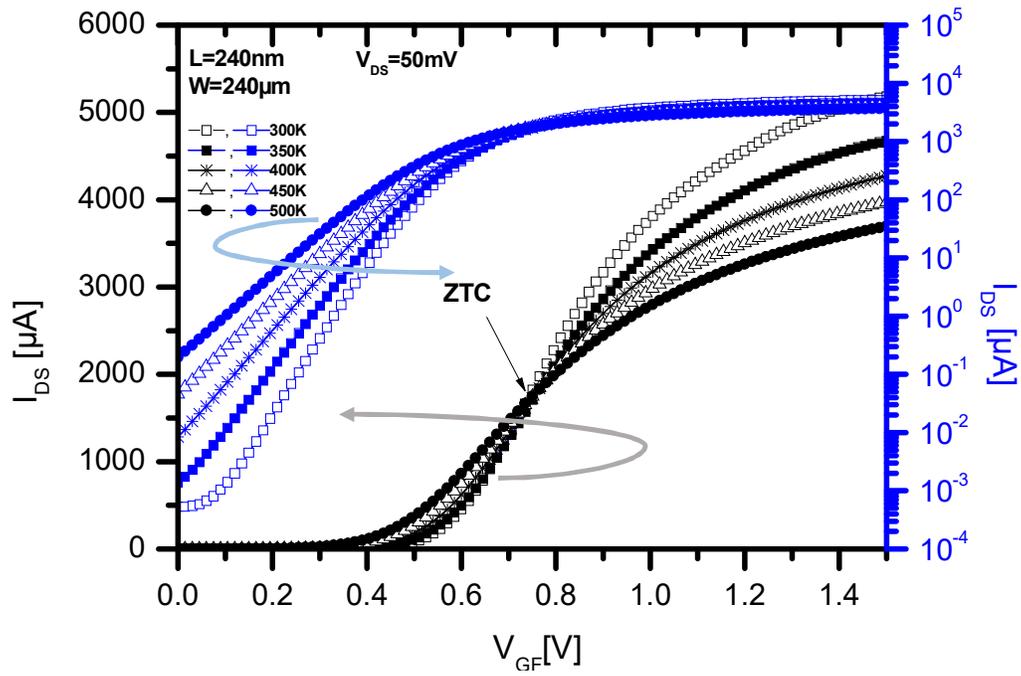
3.6 Extração dos parâmetros DC com a variação da temperatura (300K a 500K)

Para as medidas DC, foram utilizados transistores GC SOI com $L=240$ nm e $L=1\mu\text{m}$, $W=240\mu\text{m}$ e $V_{DS}=50$ mV.

As curvas de I_{DS} em função de V_{GF} , apresentaram uma diminuição na corrente elétrica com o aumento da temperatura, devido a degradação na mobilidade, conforme pode ser observado nas figuras 76 e 77. É possível observar o *Zero Temperature Coefficient – ZTC* de 0,78V para comprimento de canal de 240nm (Figura 76) e 0,9V para o comprimento de canal $L=1\mu\text{m}$ (Figura 77). Também é possível observar um aumento da corrente de fuga (I_{leak}) com o aumento da temperatura devido ao aumento do tunelamento quântico dos elétrons presentes na região de porta para a região de canal.

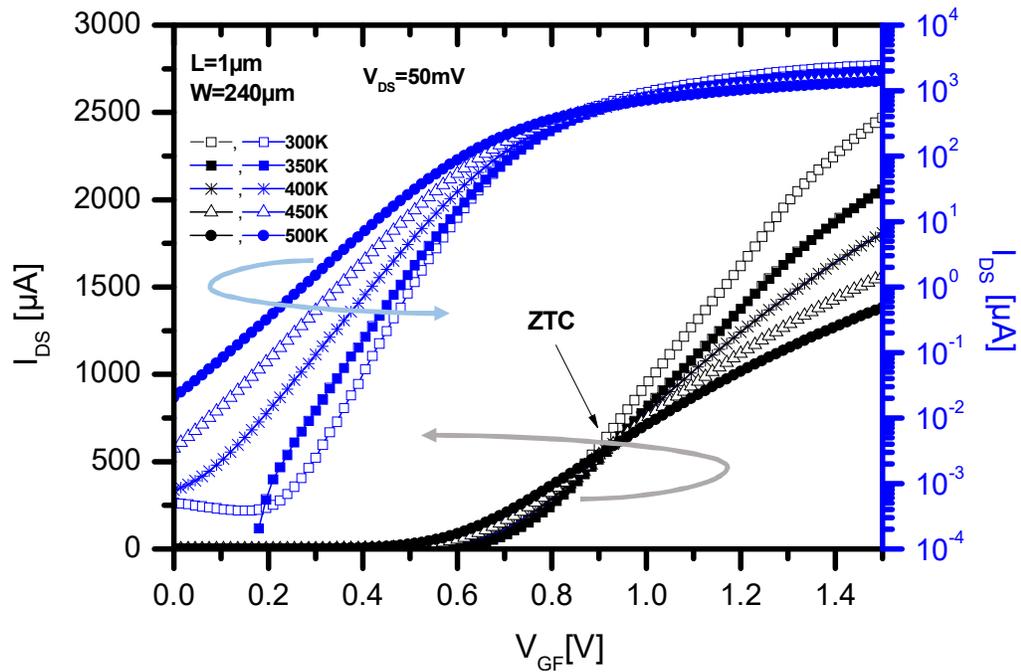
Com o aumento da temperatura também ocorreu uma diminuição da tensão de limiar (V_{TH}) devido à diminuição da depleção máxima no silício $d_{m\acute{a}x}$, que é diretamente afetada pela diminuição do potencial de Fermi (Φ_F), conforme abordado na seção 2.1.7.1 desse trabalho.

Figura 76 - Curva I_{DS} em função de V_{GF} em escala linear (eixo y à esquerda) e em escala Logarítmica (eixo y à direita), com $L=240\text{nm}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).



Fonte:Autor

Figura 77 - Curva I_{DS} em função de V_{GF} em escala linear (eixo y à esquerda) e em escala Logarítmica (eixo y à direita), com $L=1\mu\text{m}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).



Fonte: Autor

É possível observar nas Tabelas 3 e 4 o aumento da inclinação de sublimiar com o aumento da temperatura. Isso ocorre pelo fato de S ser diretamente ligado à temperatura, conforme pode ser verificado na seção 2.1.3.6 equação (37) deste trabalho. Também com o aumento da temperatura, tem-se uma diminuição de Φ_{si} , o que faz com que a inclinação aumente ainda mais, conforme equação (36) seção 2.1.3.6.

Tabela 3 - Tensão de limiar, inclinação de sublimiar e corrente de fuga para transistores com $L=240\text{nm}$ e $W=240\mu\text{m}$ nas temperaturas $T=300\text{K}$, $T=350\text{K}$, $T=400\text{K}$, $T=450\text{K}$ e $T=500\text{K}$.

T (K)	V_{TH} (V)	S(mV/dec)	I_{leak} (nA)
300	0,62	75	0,54
350	0,59	91	1,4
400	0,56	107	8,4
450	0,53	122	45,5
500	0,50	139	193,6

Fonte:Autor

Tabela 4 - Tensão de limiar, inclinação de sublimiar e corrente de fuga para transistores com $L=1\mu\text{m}$ e $W=240\mu\text{m}$ nas temperaturas $T=300\text{K}$, $T=350\text{K}$, $T=400\text{K}$, $T=450\text{K}$ e $T=500\text{K}$.

T (K)	V_{TH} (V)	S(mV/dec)	I_{leak} (nA)
300	0,75	77	0,52
350	0,73	90	
400	0,70	112	0,8
450	0,66	132	3,5
500	0,62	150	20

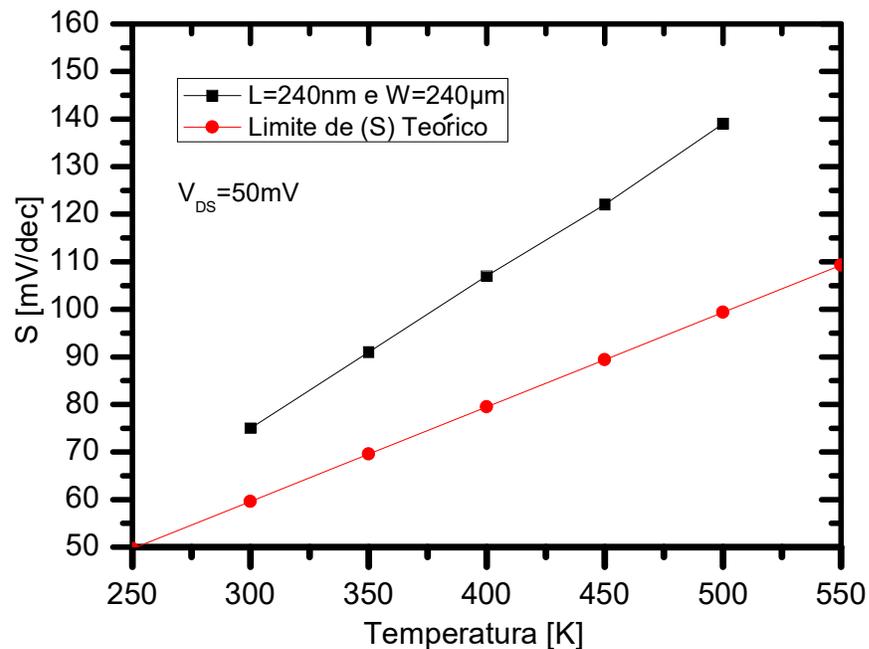
Fonte:Autor

Foi encontrado nas tabelas 3 e 4 uma a variação de V_{TH} em função de T de $0,5\text{mV/K}$ para o transistor de comprimento de canal $L=240\text{nm}$ e V_{TH} em função de T entre $0,4\text{mV/K}$ e $0,8\text{mV/K}$ para o transistor de comprimento de canal de $1\mu\text{m}$. Esses valores chegam próximos de 2mV/K em transistores MOS convencionais, conforme visto na seção 2.1.7.1.

As tabelas 3 e 4 também mostram o aumento da corrente de fuga com o aumento da temperatura.

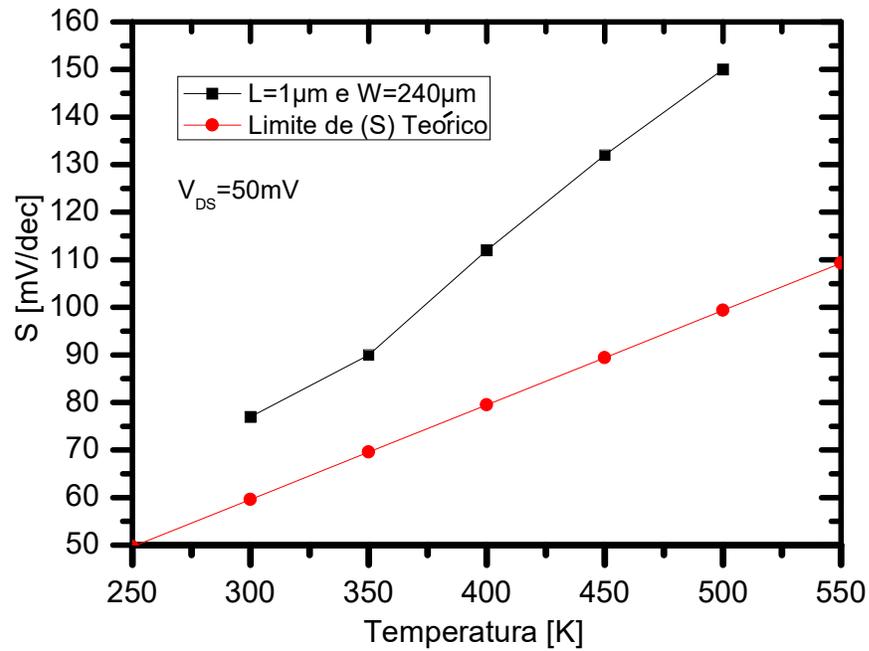
As Figuras 78 e 79 apresentam o aumento da inclinação de sublimiar (S) em função da temperatura para os transistores GC SOI com $L=240\text{nm}$ e $L=1\mu\text{m}$, onde tais curvas são comparadas com seus valores teóricos apresentados na seção 2.1.3.6 equação (37). É possível observar nessas curvas que para valores maiores de temperatura $T>350\text{K}$ a curva de S começa a se afastar do limite teórico. Isso ocorre devido ao aumento do fator de acoplamento capacitivo α , fazendo com que o dispositivo caminhe para a região de PD SOI, conforme mostrado na seção 2.1.7.5 deste trabalho.

Figura 78 - Curva da inclinação de sublimiar (S) em função da temperatura com $L=24\text{nm}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.



Fonte: Autor

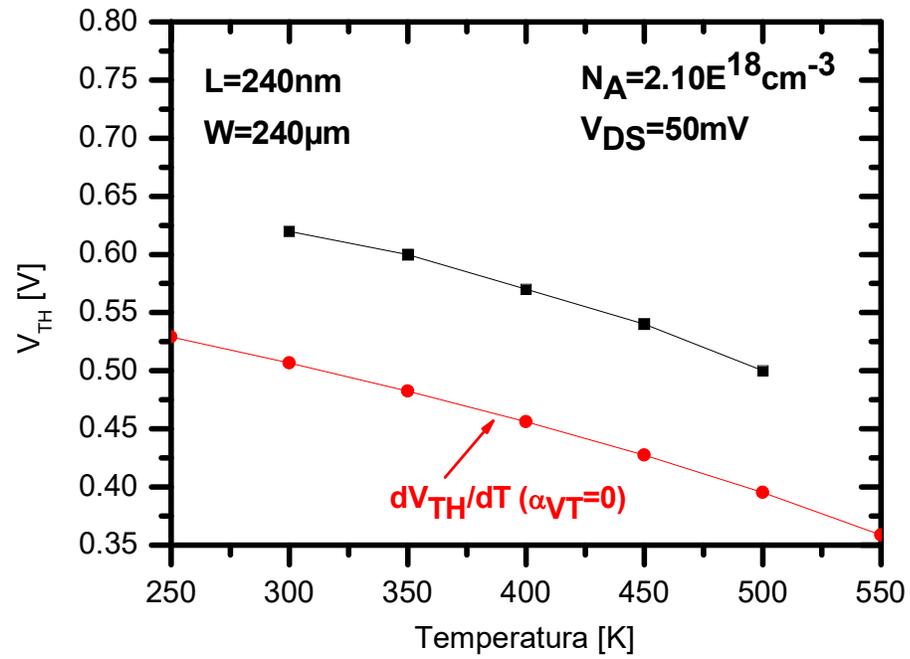
Figura 79 - Curva da inclinação de sublimiar (S) em função da temperatura com $L=24\text{nm}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.



Fonte: Autor

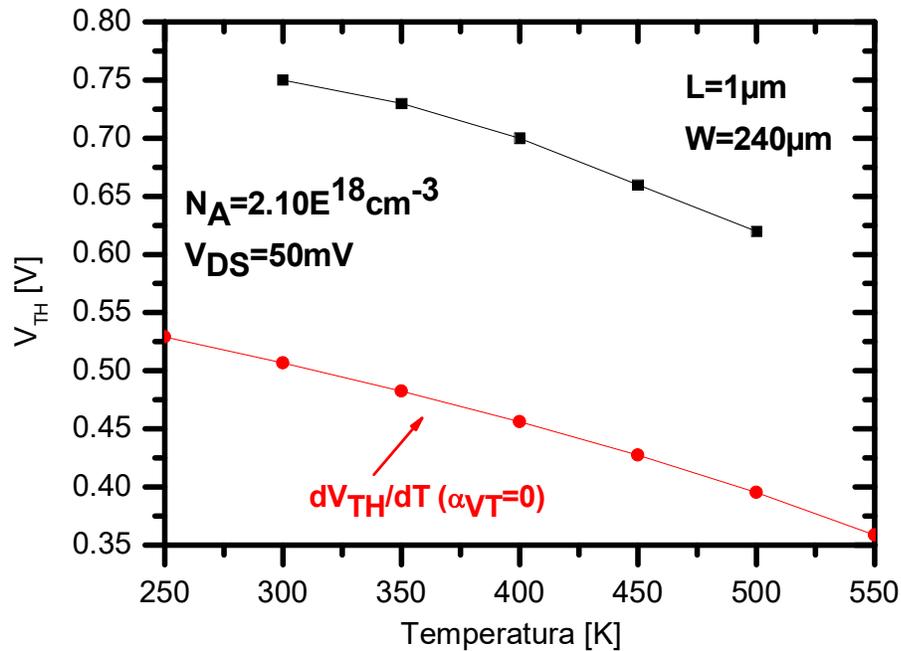
As Figuras 80 e 81 apresentam a tensão de limiar (V_{TH}) em função da temperatura para os transistores GC SOI com $L=240\text{nm}$ e $L=1\mu\text{m}$, onde tais curvas são comparadas com seus valores teóricos apresentados seção 2.1.7.1 equação (51). A Figura 80 apresenta o decaimento do V_{TH} medido muito próximo à dV_{TH}/dT ($\alpha_{VT}=0$). Já a Figura 81 começa a apresentar um decaimento maior para $T>350\text{K}$, fazendo com que o dispositivo caminhe para a região de PD GC SOI.

Figura 80 - Curva da tensão de limiar (V_{TH}) em função da temperatura com $L=240\text{nm}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.



Fonte: Autor

Figura 81 - Curva da tensão de limiar (V_{TH}) em função da temperatura com $L=1\mu\text{m}$, $W=240\mu\text{m}$ e $V_{DS}=50\text{mV}$.



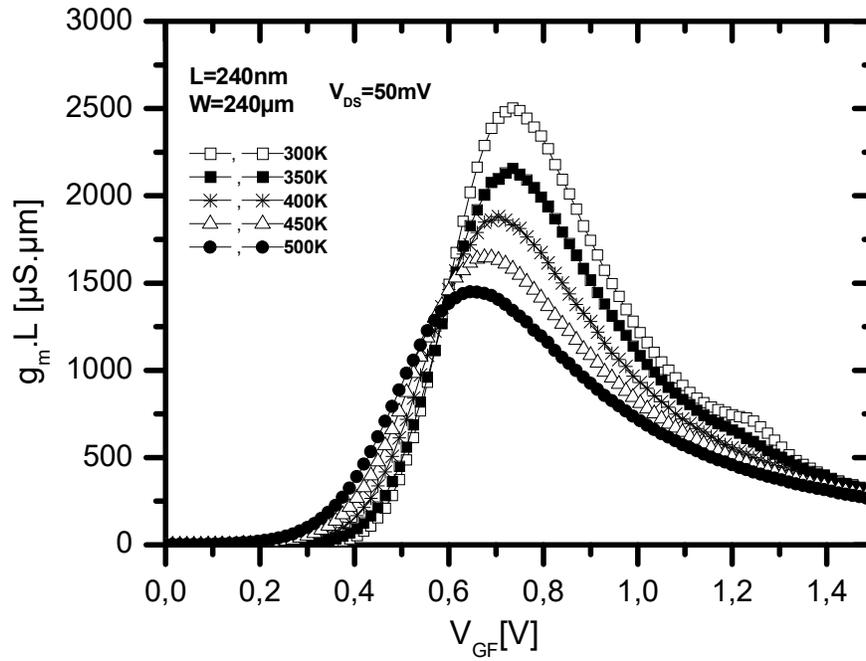
Fonte: Autor

A transcondutância (g_m) em função da tensão aplicada a porta (V_{GF}) também sofreu redução com o aumento da temperatura, devido sua forte relação com a corrente de dreno (I_{DS}), conforme pode ser observado nas Figuras 82 e 83. É possível observar mais pronunciadamente na Figura 83 a diminuição do LKE com o aumento da temperatura. Isso ocorre devido ao processo de geração e recombinação, resultando em uma variação menor do potencial de corpo (AGOPIAN, 2008).

Apesar do melhor acoplamento entre as interfaces em temperaturas mais baixas e o menor tunelamento do portador da região de porta para o corpo do transistor permanecer praticamente o mesmo com a variação da temperatura, a corrente de fuga é maior, fazendo com que as cargas não fiquem acumuladas no corpo do transistor e com isso diminuindo o segundo pico da transcondutância (SOUZA et al., 2010).

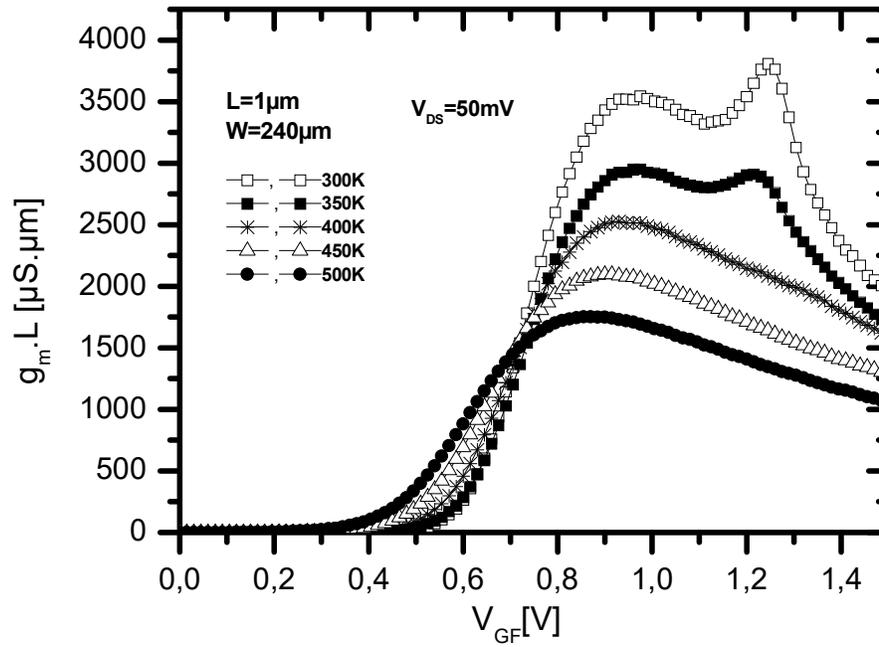
Comprando as figuras, é observado um maior LKE para comprimentos maiores de canal, conforme visto anteriormente nas medidas em temperatura ambiente.

Figura 82 - Transcondutância normalizada ($g_m \cdot L$) em função da tensão de porta (V_{GF}), com $L=240\text{nm}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).



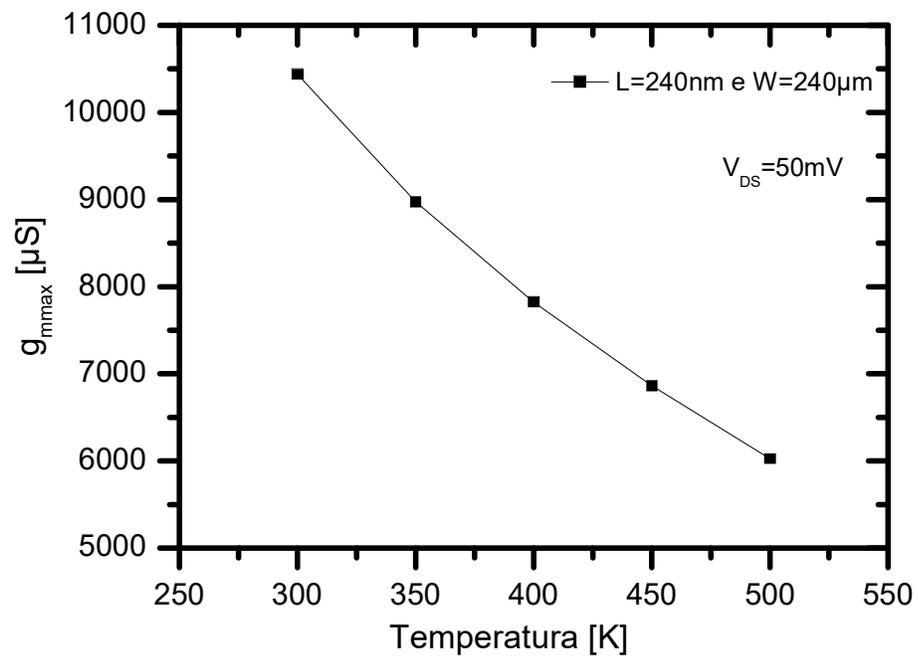
Fonte: Autor

Figura 83 - Transcondutância normalizada ($g_m \cdot L$) em função da tensão de porta (V_{GF}), com $L=1\mu\text{m}$, levando em consideração diversas temperaturas (de $T=300\text{K}$ a 500K).



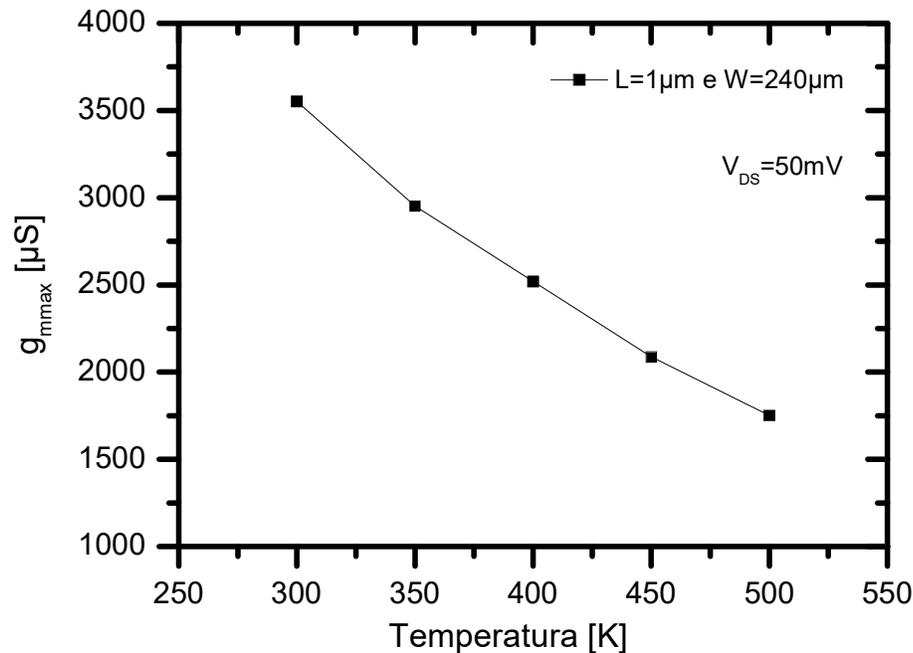
Fonte: Autor

As Figuras 84 e 85 apresenta a redução da transcondutância máxima em função da temperatura devido a degradação na mobilidade.

Figura 84 - Transcondutância máxima em função da temperatura com $L=240\text{nm}$ e $W=240\mu\text{m}$.

Fonte: Autor

Figura 85 - Transcondutância máxima em função da temperatura com $L=1\mu\text{m}$ e $W=240\mu\text{m}$



Fonte: Autor

3.7 Medidas de ruído com a variação da temperatura (300K a 500K)

Nesta seção, serão apresentados os resultados obtidos nas medidas de ruído em função da temperatura.

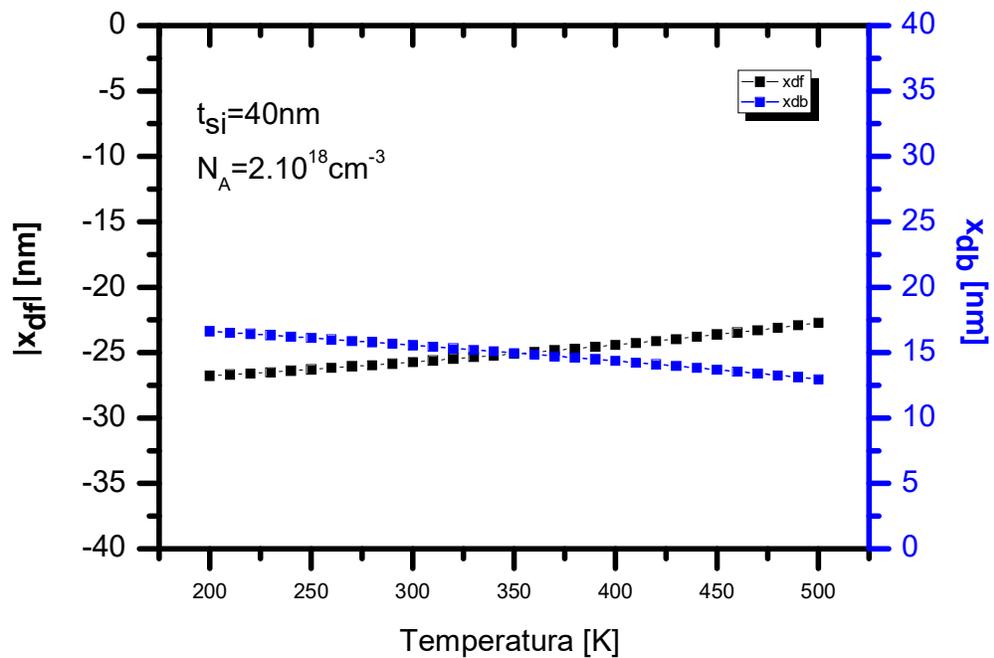
Primeiramente será feito uma análise do comportamento da região de depleção do silício nas duas interfaces (x_{df}) e (x_{db}) que será importante na compreensão do comportamento do ruído.

A Figura 86 mostra a diminuição da depleção do silício tanto na primeira interface (x_{df}) como na segunda interface (x_{db}) com o aumento da temperatura.

Considerando a depleção do silício de porta (x_{df}) desde $x_{df}=0$ onde é a interface silício-óxido de porta até $x_{df}=-40\text{nm}$ onde é a interface silício-óxido enterrado, é possível observar na figura que para $T=200\text{K}$ a depleção do silício é de aproximadamente 23nm e em 500K essa depleção diminui para aproximadamente 22nm . O mesmo ocorre com a segunda interface (x_{db}) onde $x_{db}=0$ é a interface silício-óxido enterrado e $x_{db}=40\text{nm}$ é a interface silício-óxido de porta.

Para T desde 200K até aproximadamente $T=350\text{K}$, as interfaces frontal e traseira estão se tocando fazendo com que o dispositivo opere com GC SOI FD. Para $T>350\text{K}$ o dispositivo passa a operar como GC SOI NFD.

Figura 86 - Curva modelada em Mathcad da profundidade de depleção no silício na primeira interface (x_{df}) e segunda interface (x_{db}) em função da temperatura com $N_A=2.10^{18}\text{cm}^{-3}$.



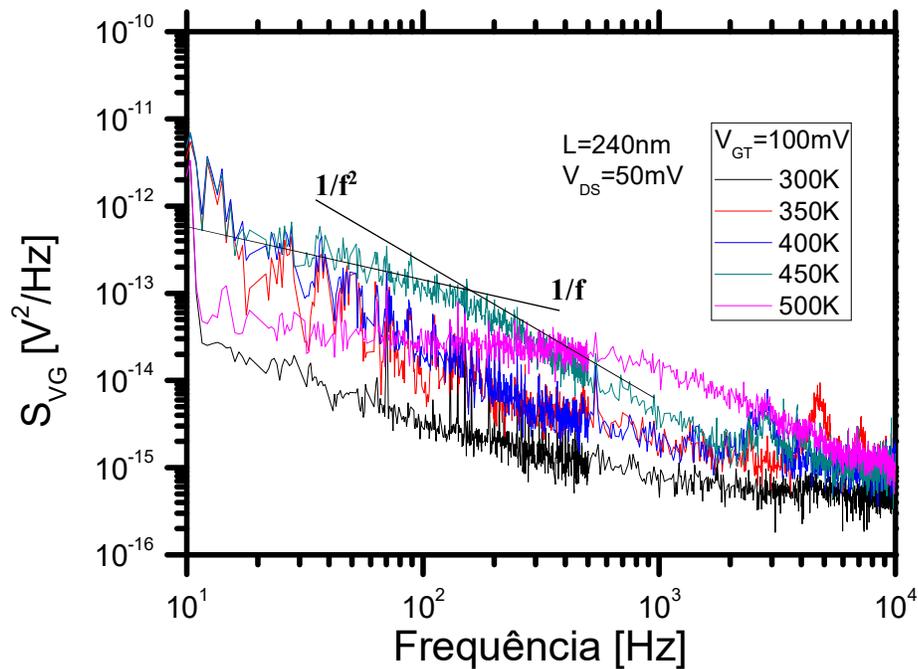
Fonte: Autor

Nas curvas de ruído na tensão elétrica induzido pela tensão de porta (S_{VG}) das Figuras 87 e 88, observa-se uma sobreposição dos plateaus e seus Lorentzians que compõe o ruído de geração e recombinação no ruído $1/f^l$, para frequências acima de 100Hz. Isso ocorre pelo fato da variação da temperatura dar energia suficiente para que os portadores apresentem níveis energéticos próximos aos níveis energéticos das armadilhas de interface, fazendo com que as constantes de tempo (τ_c e τ_e) se modifiquem, conforme foi visto na seção 2.2.7.

O aumento da temperatura também faz com que a depleção no silício diminua, aumentando o acoplamento capacitivo (α) e fazendo com que dispositivos FD passem a operar como dispositivos PD, onde a sobreposição do ruído GR no ruído $1/f^l$ é mais pronunciada (DESSARD et al., 2002). Através da equação 83 (seção 2.2.7), é possível observar o aumento do ruído com o aumento do acoplamento capacitivo (α).

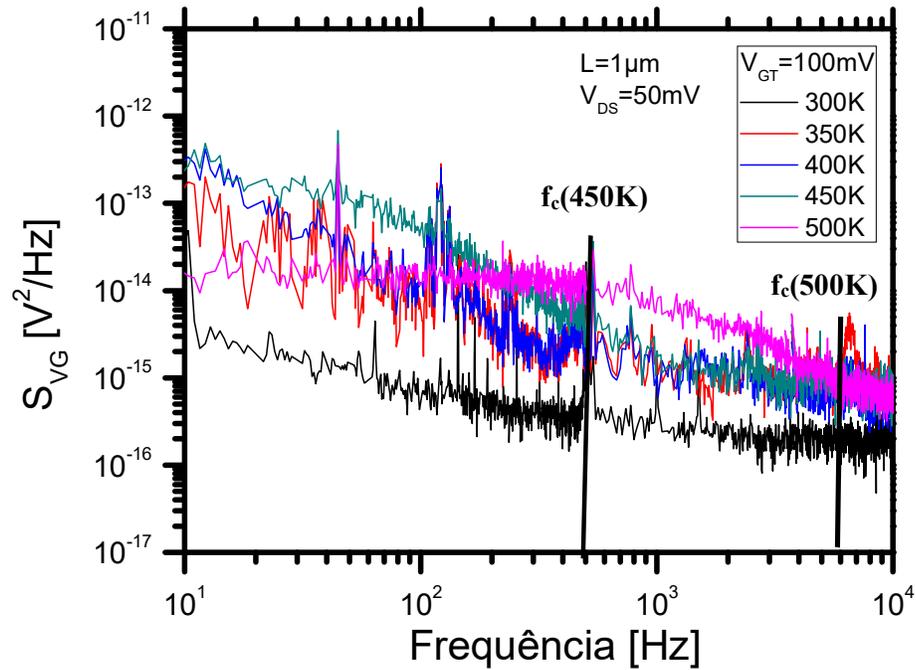
Também com o aumento da temperatura tem-se o aumento da frequência de corte (f_c) que pode ser observado na equação 84 da seção 2.2.7. A frequência de corte (f_c) está situada no ponto em que a curva $1/f^2$ do ruído GR muda sua inclinação.

Figura 87 - Densidade espectral de ruído na tensão induzido pela flutuação da tensão de porta (S_{V_G}) do transistor GC SOI para $L=240\text{nm}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.



Fonte: Autor

Figura 88 - Densidade espectral de ruído na tensão induzido pela flutuação da tensão de porta (S_{V_G}) do transistor GC SOI para $L=1\mu\text{m}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.



Fonte: Autor

A Tabela 5 apresenta as constantes de tempo de geração e recombinação (τ_{GR}), extraída através da equação (93), onde é possível observar o aumento de τ_{GR} com a diminuição da frequência de corte.

$$\tau_{GR} = \frac{1}{2\pi \cdot f_c} \quad (93)$$

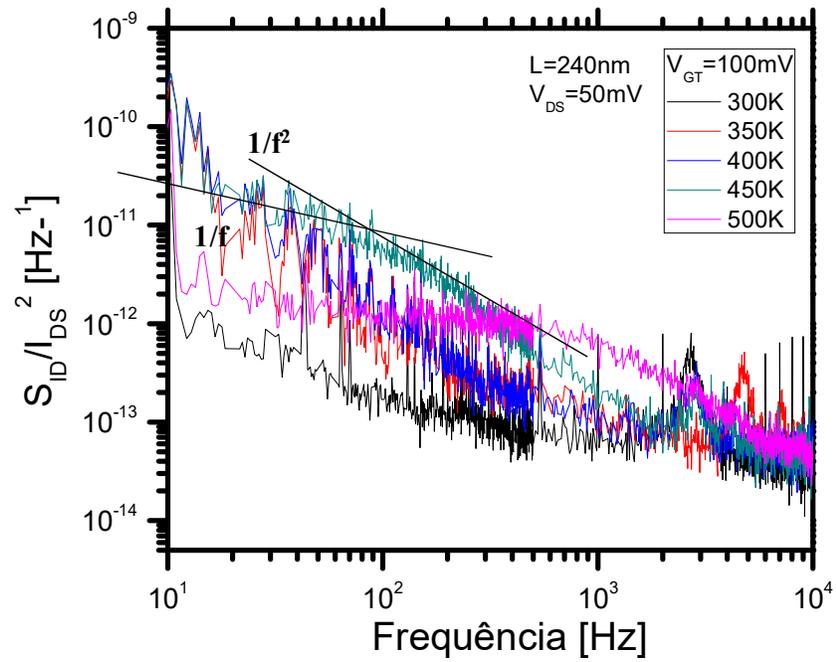
Tabela 5 - Constante de tempo dos Lorentzians.

“L”	Frequência de corte (fc) [Hz]	Constante de tempo (τ) [S]
240nm	500 (400K)	$3,2 \cdot 10^{-4}$
	1000 (450K)	$1,6 \cdot 10^{-4}$
	4000 (500K)	$0,4 \cdot 10^{-4}$
1 μ m	500 (400K)	$3,2 \cdot 10^{-4}$
	700 (450K)	$2,3 \cdot 10^{-4}$
	6000(500K)	$0,3 \cdot 10^{-4}$

Fonte: Autor

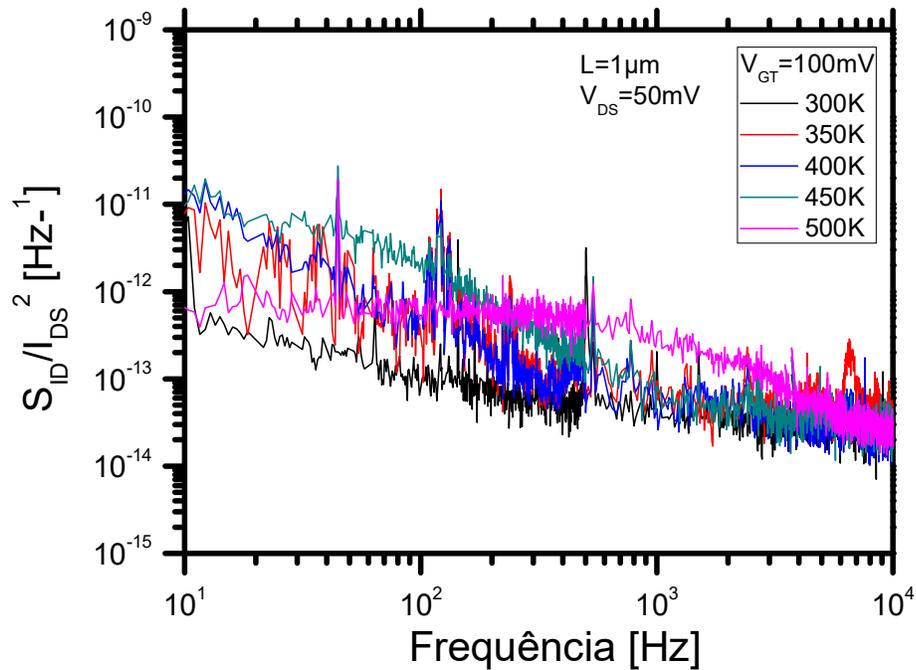
As Figuras 89 e 90 apresentam a densidade espectral de ruído na corrente elétrica em função da frequência onde, foi possível observar também a sobreposição dos Lorentzians que compõe o ruído GR no ruído $1/f'$. Ficou bem claro nas curvas o aumento do ruído com o aumento da temperatura. Tal aumento ocorre pelo fato do aumento da temperatura fornecer energia suficiente para que ativem novas constantes de geração e recombinação τ_{GR} que foram abordadas na seção 2.2.3 desse trabalho e também a migração de FD SOI para PD SOI conforme discutido anteriormente nas figuras 87 e 88.

Figura 89 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI para $L=240\text{nm}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.



Fonte: Autor

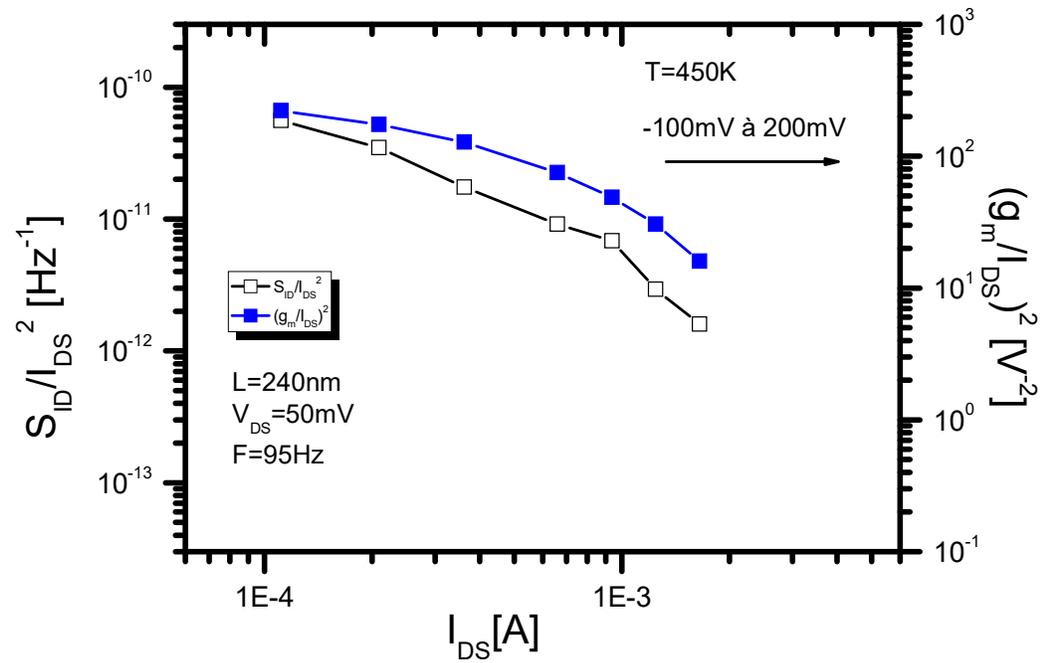
Figura 90 - Densidade espectral do ruído na corrente elétrica (S_{ID}) do transistor GC SOI para $L=1\mu\text{m}$ e $W=240\mu\text{m}$ em função da frequência sob diversas condições de temperaturas.



Fonte: Autor

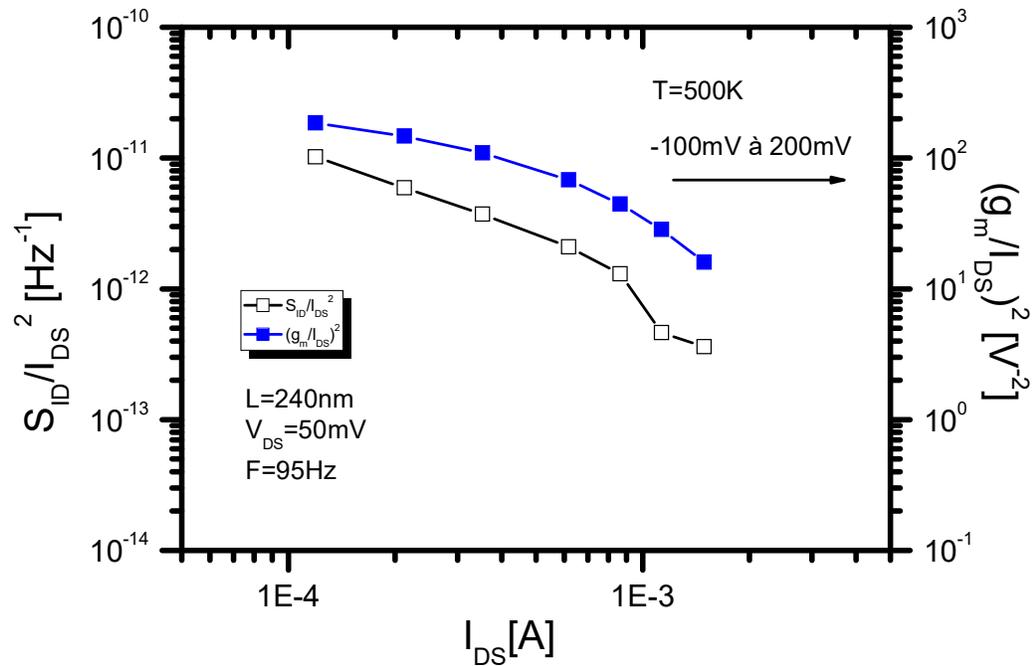
As Figuras 91 e 92 apresentam as curvas normalizadas com um intervalo entre -100 e 200mV partindo da orientação da esquerda para a direita com passos de 50mV. Através delas é possível observar que para $V_{GT} < 50\text{mV}$ a origem do ruído ocorre devido à variação na mobilidade ($\Delta\mu$) pelo fato da curva de S_{ID}/I_{DS}^2 não possuir o mesmo tipo de decaimento da curva de $(g_m/I_{DS})^2$. Para $V_{GT} > 50\text{mV}$, a origem do ruído é devido a flutuação do número de portadores no canal (Δn), por S_{ID}/I_{DS}^2 possuir o mesmo decaimento de $(g_m/I_{DS})^2$, conforme mencionado na seção 2.2.5.4 (Definição da origem do ruído).

Figura 91 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$ e $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$, $T=450\text{K}$ e V_{GT} variando de -100mV à 200mV com passos de 50mV em 50mV .



Fonte: Autor.

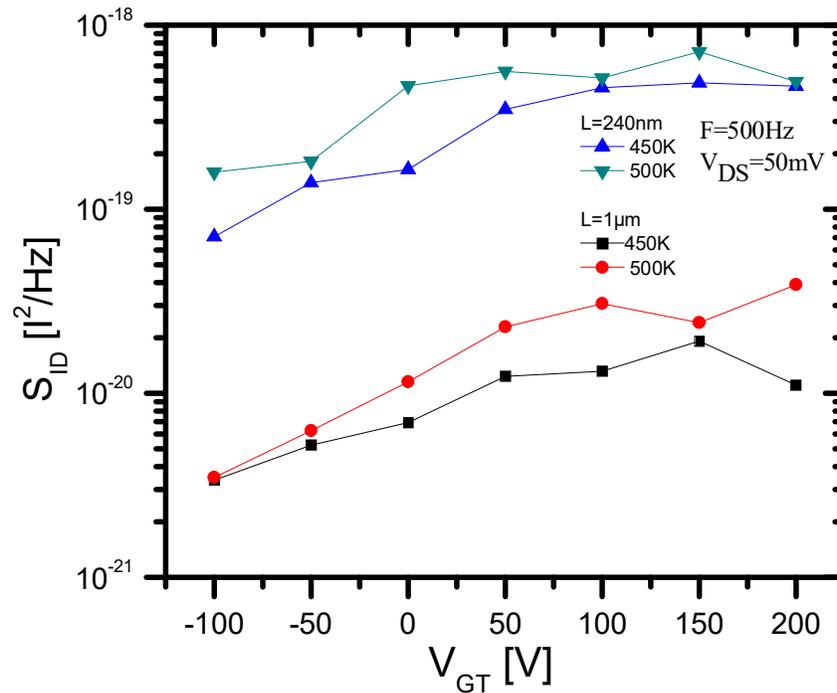
Figura 92 - Curva normalizada de S_{ID}/I_{DS}^2 em função da corrente de dreno I_{DS} (eixo y à esquerda) e $(g_m/I_{DS})^2$ em função da corrente de dreno (I_{DS}) (eixo y à direita) com $L=240\text{nm}$ e $W=240\mu\text{m}$, $f=95\text{Hz}$, $V_{DS}=50\text{mV}$, $T=450\text{K}$ e V_{GT} variando de -100mV à 200mV com passos de 50mV em 50mV .



Fonte: Autor

A Figura 93 apresenta o comportamento de S_{ID} em função de V_{GT} para as temperaturas de 450K e 500K . Essas temperaturas foram escolhidas por terem apresentado uma maior sobreposição do ruído GR no ruído $1/f^f$. O dispositivo de menor L apresentou uma maior densidade espectral de ruído (S_{ID}), o que já era esperado. É possível observar nas curvas, uma dependência de S_{ID} em função de V_{GT} para valores $< 50\text{mV}$. Para valores $> 50\text{mV}$ é possível observar uma dependência bem menor, o que confirma a origem do ruído devido a variação do número de portadores.

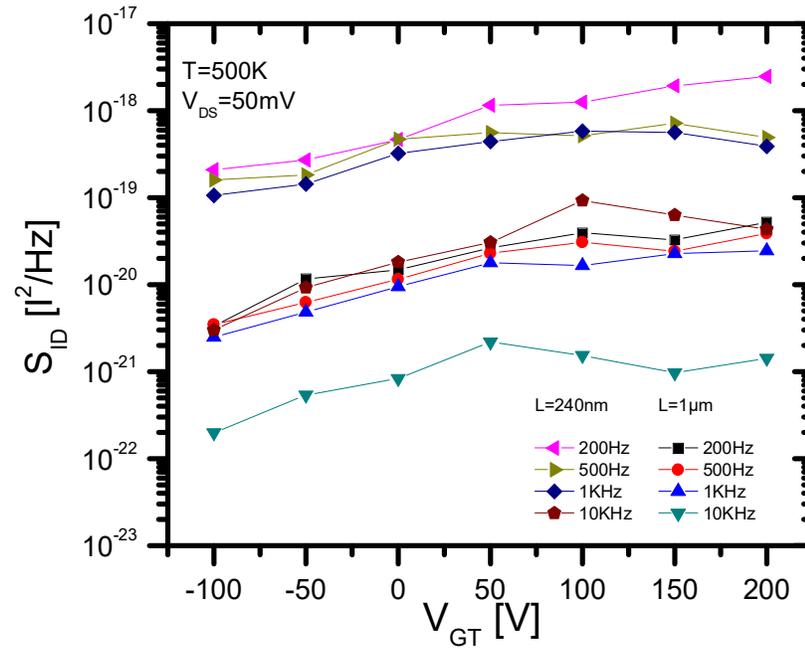
Figura 93 - Densidade espectral do ruído na corrente elétrica (S_{ID}) em função da sobretensão V_{GT} do transistor GC SOI para $L=240\text{nm}$, $L=1\mu\text{m}$ e $W=240\mu\text{m}$ nas temperaturas de $T=450\text{K}$ e 500K .



Fonte: Autor

A Figura 94 apresenta a densidade espectral de ruído na corrente elétrica (S_{ID}) em função da sobretensão (V_{GT}) com o dispositivo operando em 500K em várias frequências. É possível observar nessa figura, semelhantemente a Figura 93 a dependência do ruído com V_{GT} e também o aumento do ruído com a diminuição do comprimento de canal (L), em acordo com a teoria, mostrado na seção 2.2.5.1 equação (74). Adicionalmente, essa figura mostra o aumento do ruído S_{ID} com a diminuição da frequência, o que já era esperado devido a sobreposição dos Lorentzians no ruído $1/f'$.

Figura 94 - Densidade espectral do ruído na corrente elétrica (S_{ID}) em função da sobretensão V_{GT} do transistor GC SOI para $L=240\text{nm}$, $L=1\mu\text{m}$ e $W=240\mu\text{m}$ em diversas frequências com o dispositivo operando em 500K .



Fonte: Autor

4 CONCLUSÕES E TRABALHOS FUTUROS

Este trabalho teve como objetivo analisar a influência da temperatura no ruído de baixa frequência em transistores GC SOI através de medidas experimentais executadas em dois diferentes microprocessadores. O microprocessador Cascade e o microprocessador LTMP. Não se optou nesse trabalho em fazer simulações pelo fato das ferramentas T-CAD disponíveis não apresentarem o modelo que descrevem o ruído devido a variação do número de portadores (Δn) e sim o ruído devido a variação na mobilidade ($\Delta \mu$).

As medidas iniciais analisaram os parâmetros DC dos dispositivos operando em temperatura ambiente com diferentes comprimentos de canal ($L=240\text{nm}$, $L=350\text{nm}$, $L=500\text{nm}$ e $L=1\mu\text{m}$), largura de canal $W=240\mu\text{m}$ e operando na região de triodo com $V_{DS}=50\text{mV}$. As curvas de $I_{DS} \times V_{GF}$ e $g_m \times V_{GF}$ apresentaram aumento com a diminuição do comprimento de canal, o que já era esperado na literatura.

Foi observado uma diminuição da tensão de limiar com a diminuição do comprimento de canal devido à efeitos de canal curto e também o aumento da inclinação de sublimiar (S) com a diminuição do comprimento de canal devido ao aumento do fator de corpo α . Foi analisado o segundo pico na transcondutância (*Kink Linear Effect-LKE*) e observado que ele é maior para os dispositivos com maiores comprimentos de canal.

Após a análise dos parâmetros DC, foi apresentado o método de extração do ruído, onde na curva de S_{VG} em função da frequência para o dispositivo com $L=240\text{nm}$ e $W=240\mu\text{m}$ foi possível observar a invariância do ruído com a sobretensão (V_{GT}) aplicada para frequências abaixo de 500Hz . Acima dessa frequência, foi possível observar a sobreposição do ruído GR no ruído $1/f$. A invariância do ruído com V_{GT} mostrou uma forte tendência da origem do ruído ser devido a variação do número de portadores no canal (Δn).

Nas medidas de ruído em temperatura ambiente (300K) foi observado as curvas de S_{ID} em função da frequência com V_{GT} partindo de 0 à 800mV e V_{GT} partindo de -100 à 200mV , onde foi observado o aumento do ruído S_{ID} com o aumento da sobretensão (V_{GT}). Isso ocorre pelo fato do aumento de V_{GT} proporcionar o aumento da corrente I_{DS} e com isso o aumento do ruído. Nas curvas normalizadas de ruído S_{ID}/I_{DS}^2 em função da frequência onde desconsidera o efeito da corrente de dreno, foi observado a diminuição do ruído com o aumento de V_{GT} . O maior ruído na curva normalizada ocorre para valores menores de V_{GT} pelo fato, de existir uma menor quantidade de portadores no canal e com isso, fazer com que o ruído seja mais evidente.

Foi calculado o fator gama (γ) que para os dispositivos com $L=240\text{nm}$ e $W=40\mu\text{m}$ foi de $0,9$ e para os dispositivos com $L=240\text{nm}$ e $W=240\mu\text{m}$ foi de $1,0$. Esse fator gama possibilitou

descobrir que a captura e emissão de portadores nesses dispositivos ocorrem na interface entre óxido de porta e canal.

A origem do ruído com os dispositivos operando em temperatura ambiente foi obtida comparando as curvas de S_{ID}/I_{DS}^2 em função de I_{DS} e de g_m/I_{DS}^2 em função de I_{DS} e foi verificado que nesses dispositivos a origem do ruído é devido à a variação do número de portadores (Δn).

As medidas de ruído S_{ID} em função do comprimento de canal (L) mostraram um aumento do ruído com à redução de L devido ao aumento da corrente de dreno.

As medidas DC em função do aumento da temperatura (de 300K a 500K), foram executadas em dispositivos com $L=240\text{nm}$, $L=1\mu\text{m}$, $W=240\mu\text{m}$ e com o dispositivo operando na região de triodo. Nas curvas de I_{DS} em função de V_{FG} foi verificado a diminuição de I_{DS} com o aumento da temperatura para ambos dispositivos devido a degradação na mobilidade. Com o aumento da temperatura ocorreu a diminuição da tensão de limiar (V_{TH}) devido a diminuição da depleção máxima do silício $d_{m\acute{a}x}$. A inclinação de sublimiar e transcondutância também foram analisadas em função da temperatura e comparado com os limites teóricos. Na análise dessas curvas, foi possível observar que acima de 350K o dispositivo começa a se aproximar da região de PD SOI. Também foi possível observar a diminuição do segundo pico da transcondutância com o aumento da temperatura devido à maior taxa de geração e recombinação em temperaturas mais altas.

Nas análises do ruído com o aumento da temperatura, foi possível observar que, em frequências abaixo de 500Hz houve o aumento do ruído $1/f'$ e a sobreposição do ruído GR no ruído $1/f'$ para valores acima de 500Hz. Tal sobreposição ocorreu pelo fato do aumento da temperatura fazer com que se ativassem novas armadilhas e com isso a aumento do ruído. Com o aumento da temperatura, também ocorreu o aumento da frequência de corte f_c fazendo com que o dispositivo tenha maiores valores de ruído para frequências mais altas.

Por fim, verificou-se a origem do ruído em temperaturas mais altas e se concluiu que para valores de V_{GT} abaixo de 50mV o ruído dominante é devido a variação na mobilidade ($\Delta\mu$) e acima de 50mV o ruído é devido a variação do número de portadores no canal (Δn).

Conclui-se nesse trabalho que ao se fazer um projeto utilizando esses dispositivos, tanto em temperatura ambiente como com a variação da temperatura, deve ser levado em consideração os parâmetros DC e de ruído estudados aqui. Para projetos que envolvam altas temperaturas e baixas frequências, deve ser considerado o aumento do ruído.

Para trabalhos futuros, um ponto muito importante seria verificar o aumento das armadilhas na interface N_{it} com a temperatura e calcular a energia de ativação dessas armadilhas. Trabalhos recentes relacionam o aumento do ruído GR com o aumento da temperatura através de análises no ruído RTS, partindo do domínio do tempo para o domínio da frequência e fazendo análises estatísticas com diversos dispositivos de mesmas dimensões. Tais análises tem o intuito de se conhecer o desvio padrão dessas ativações nos diversos dispositivos. Estudar a influência da temperatura no comportamento do ruído em outras estruturas também é algo bem interessante.

5 ARTIGOS PUBLICADOS

A. R. Molto, R. T. Doria, M. de Souza and M. A. Pavanello, Study of the Low-Frequency noise in Submicron Graded-Channel Silicon on insulator at room temperature *X Workshop on Semiconductors and Micro & Nano Technology – Seminatec 2015.*

A. R. Molto, R. T. Doria, Member IEEE, M. de Souza, Senior Member IEEE and M. A. Pavanello, Senior Member, IEEE, On the Origin of Low-Frequency Noise of Submicron Graded-Channel Fully Depleted SOI nMOSFETs, *30th Symposium on Microelectronics Technology and Devices – SBMicro 2015.*

REFERÊNCIAS

- AGOPIAN, Paula Guedini Der. **Estudo do efeito da elevação atípica da transcondutância na região linear de polarização em dispositivos SOI nMOSFETS ultra-submicrométricos**. 2008. 147f. Tese - Escola Politécnica da Universidade de São Paulo, São Paulo.
- ALENCAR, Marcelo S. De. **Probabilidade e processos estocásticos**. 1. ed. São Paulo: Érica, 2009.
- BREWS, J.R. Subthreshold behavior of uniformly and nonuniformly doped long-channel MOSFET. **IEEE Transactions on Electron Devices**, v.26, p. 1282 - 1291, 1979.
- CANALI, C et al. Electron and Hole Drift Velocity Measurements in Silicon and their Empirical Relation to Electric Field and Temperature. **IEEE Transactions on Electron Devices**, v.22, p. 1045-1047, 1945.
- CASSÉ, M. et al. Gate-induced floating-body effect in fully-depleted SOI MOSFETs with tunneling oxide and back-gate biasing. **Solid-State Electronics**, v.48, p. 1243-1247, 2004.
- CAUGHEY, D.M.; THOMAS, R.E. Carrier mobilities in silicon empirically related to doping and field, **Proceedings of the IEEE**, v.55, p. 2192 - 2193, 1967.
- COLINGE, Jean P.; COLINGE, Cynthia A. **Physics of Semiconductor Devices**. 1. ed. Massachusetts : Kluwer Academic Publishers, 2002.
- COLINGE, Jean. **Silicon-On-Insulator Technology: Materials to VLSI**. 1. ed. Massachusetts : Kluwer Academic Publishers, 2004.
- CRUPI, F. et al. Impact of the interfacial layer on the low-frequency noise (1/f) behaviour of MOSFETs with advanced gate stacks. **Electron Device Letters IEEE**, v.27, p. 688-691, 2006.
- DEHAN, M.; RASKIN J-P. An Asymmetric Channel SOI nMOSFET for Improving DC and Microwave Characteristics. **Solid-State Electronics**, v.46, p. 1005 - 1011, 2002.
- DESSARD, V. SOI n-MOSFET Low-Frequency Noise Measurement and Modeling From Room Temperature Up to 250 °C. **Electron Devices, IEEE Transactions on**, V.49, p. 1289 - 1295, 2002.
- DORIA, R. T. et al. Low-frequency noise of n-type triple gate FinFETs fabricated on standard and 45 rotated substrates. **Solid-State Electronics**, v.90, p. 121 - 126, 2013.
- Doria, R. T. PEL 103 - Dispositivos Semicondutores. São Bernardo do Campo, 2013.
- Doria, R. T. PEL108 - Modelagem de Transistores MOS em Tecnologia SOI. São Bernardo do Campo, 2013.
- DORKEL, J.M; LETURCQ, Ph. Carrier mobilities in silicon semi-empirically related to temperature, doping and injection level, **Solid-State Electronics**, v.24, p. 821-825, 1981.

EMAM, M. et al. DC and RF Temperature Behavior of Deep Submicron Graded Channel MOSFETs. **IEEE International SOI Conference**, p. 1 - 2, 2009.

EMAM M. et al. **Proceedings of the 5th European Microwave Integrated Circuits Conference**, p. 170 - 173, 2010.

GALETI, Milene. **Estudo teórico-experimental do transitório da corrente de dreno e do tempo de vida de geração em tecnologias SOI MOSFETs**. 2008. 148f. Tese - Escola Politécnica da Universidade de São Paulo, São Paulo.

GHIBAUDO, G. et al. Improved Analysis of Low Frequency Noise in Field-Effect MOS Transistors. **Physics Status Solidi**, V.124, p. 571 - 581, 1991.

GROESENEKEN, G. et al. Temperature dependence of threshold voltage in thin-film SOI MOSFETs. **IEEE Electron Device Letters**, v.11, p. 329 - 331, 1990.

GUO, W. et al. Temperature impact on the Lorentzian noise induced by electron valence-band tunneling in partially depleted SOI p-MOSFETs. **Solid-State Electronics**, v.51, p. 1180 - 1184, 2007.

GUTIERREZ-D, Edmundo A.; DEEN Jamal M; CLAEYS, Cor. **Low Temperature Electronics**. 1. ed. New York : Academic Press, 2001.

HAARTMAN, Martin Von.; ÖSTLING Mikael. **Low-Frequency Noise in Advanced MOS devices**. Sweden : Springer, 2007.

HOOGE, F.N. $1/f$ noise is no surface effect. **Physics Letters**, v.29A, p. 139, 1969.

HUNG, K. K. et al. A unified model for the flicker noise in metal-oxide-semiconductor field-effect transistors. **Electron Devices, IEEE Transactions on**, V.37, p. 654 - 665, 1990.

IRWIN, David J. **Basic Engineering Circuit Analysis**. 8. ed. New York : John Wiley & Sons, Inc., 2002.

KILCHYTSKA, V. et al. Influence of Device Engineering on the Analog and RF Performances of SOI MOSFETs. **IEEE Transactions on Electron Devices**, v.50, p. 577 - 588, 2003.

KRULL, W. A.; LEE, J. C. Demonstration of the benefits of SOI for high temperature operation. **Proceedings of SOS/SOI Technology Workshop**, p. 69, 1988.

LERAY, J.L. et al. From substrate to VLSI: investigation of hardened SIMOX without epitaxy, for dose, dose rate and SEU phenomena. **IEEE Transactions on Nuclear Science**, v.35, p. 1355 - 1360, 1988.

LIM, H.K.; FOSSUM, J.G. Current-voltage characteristics of thin-film SOI MOSFET's in strong inversion. **IEEE Transactions on Electron Devices**, v. 31, p. 401 - 408, 1984.

MCWHORTER, A. L. $1/f$ noise and germanium surface properties, in Semiconductor Surface Physics. **Philadelphia: University of**, 1955.

- MERCHA, A. et al. Evidence for a “linear kink effect” in ultra-thin gate oxide SOI n-MOSFETs. **Electrochimical Society Proceedings**, v.5, p. 319 - 324, 2005.
- MOLTO, A.R. et al. On the Origin of Low-Frequency Noise of Submicron Graded-Channel Fully Depleted SOI nMofets. **Microelectronics Technology and Devices (SBMicro)**, p. 1 - 4, 2015.
- MOTCHENBACHER, C. D.; CONNELLY, J. A. **Low-Noise Electronic System Design**. 1. ed. New Work: John Wiley & sons, inc., 1993.
- NEMER, J.P. et al. Low Frequency Noise in Submicron Graded-Channel SOI MOSFETS. **Microelectronics Technology and Devices (SBMicro)**, p. 1 - 4, 2013.
- OMURA, Y. Possible unified model for the Hooge parameter in inversion-layer-channel metal-oxide-semiconductor field-effect transistors. **Journal of Applied Physics** , v.113, 2013.
- PAVANELLO, Marcelo Antonio. **Projeto, fabricação e caracterização elétrica de uma nova estrutura para o SOI MOSFET**. 2000. 138f. Tese - Escola Politécnica da Universidade de São Paulo, São Paulo.
- PAVANELLO, M.A. et al. Analog performance and application of graded-channel fully depleted SOI MOSFETs. **Sollid-State Electronics**, v.44, p1219-1222, 2000.
- PAZ Bruna C. **Modelagem analítica e caracterização elétrica de transistores MOS sem junções**. 2014. 141f. Dissertação - Centro Universitário FEI, São Bernardo do Campo.
- PRETET, J. et al. New Mechanism of Body Charging in Partially Depleted SOI-MOSFETs with Ultra-thin Gate Oxides. **Solid-State Device Research Conference**, p. 515 - 518, 2002.
- RAZAVI Behzad. **Design of Analog CMOS Integrated Circuits**. 1. ed. California : Mc Graw Hill, 2003.
- REIMBOLD, G. Modified 1/f trapping noise theory and experiments in MOS transistors biased from weak to strong inversion-Influence of interface states. **Electron Devices, IEEE Transactions on**, v.31, p. 1190 - 1198, 1984.
- RUDENKO, T. E. et al. A comprehensive analysis of the high-temperature off-state and subthreshold characteristics of SOI MOSFETs. **in Perspectives, Science and Technologies for Novel Silicon on Insulator Devices**, p. 281-193, 2000.
- SAH, C. T. et al. Effect of zinc impurity on silicon solar-cell efficiency, **IEEE Transactions on Electron Devices**, v.28, p. 304 - 313, 1981.
- SCHUEGRAF, K. F.; CHENMING H. **IEEE Transactions on Electron Devices**, v.1, p. 761 - 767, 1994.
- SILVA E. L. R. da. et al. Analysis of the Low-Frequency Noise in Graded-Channel and Standard SOI nMOSFET. **ECS Transactions**, v.31, p359-366, 2010.

SIMOEN, E. et al. Low-frequency noise in silicon-on-insulator devices and technologies. **Solid-State Electronics**, v.51, p. 16 -37, 2007.

SIMOEN, E. et al. The low-frequency noise behaviour of graded-channel SOI nMOSFETs. **Solid-State Electronics**, v.51, p. 260 - 267, 2007.

SOUZA, M. de. et al. Comparison Between the Behavior of Submicron Graded-Channel SOI nMOSFETs with Fully- and Partially-Depleted Operations in a Wide Temperature Range . **IEEE International Conference Proceedings**, p. 1 - 2, 2010.

SOUZA, Michelly de. **Modelagem, simulação e fabricação de circuitos analógicos com transistores SOI convencionais e de canal gradual operando em temperaturas criogênicas**. 2008. 147f. Tese - Escola Politécnica da Universidade de São Paulo, São Paulo.

Souza Michelly de. PEL 104 - Caracterização Elétrica de Dispositivos MOS. São Bernardo do Campo, 2013.

SUN, S.C.; PLUMMER, J. D. Electron Mobility in Inversion and Accumulation Layers on Thermally Oxidized Silicon Surfaces. **IEEE transection Electron Devices**, v. 15, p1497-1508, 1980.

SZE, S. M. **Semiconductor Devices Physics and Technology**. 2. ed. Taiwan : JOHN WILEY & SONS, INC., 2002.

SZE, S.M. **Physics of semiconductor devices**. 2. ed. New York : John Wiley and Sons, 1981.

VASILESCU, G. **Electronic Noise and Interfering Signals**. 1. ed : Springer, 2005.

WORKMAN G. O. e FOSSUM J. G. Physical noise modeling of SOIMOSFETs with analysis of the Lorentzian component in the low-frequency. **IEEE Transaction Electron Devices**. v.47, p. 1192 - 1200, 2000.

XIONG H. D. Temperature Dependence and Irradiation Response of 1/f-Noise in MOSFETs. **IEEE Transactions on nuclear science**, v.49, 2002.

YOSHIMI M. [et al.] Observation of mobility enhancement in ultrathin SOI MOSFETs. **Electronics Letters**, v.24, p.1078-1079, 1988.