

CENTRO UNIVERSITÁRIO FEI
LUÍS EDUARDO SEIXAS JÚNIOR

**LEIAUTE DIAMANTE PARA MOSFETS SOB OS EFEITOS DAS RADIAÇÕES
IONIZANTES**

São Bernardo do Campo

2017

LUÍS EDUARDO SEIXAS JÚNIOR

**LEIAUTE DIAMANTE PARA MOSFETS SOB OS EFEITOS DAS RADIAÇÕES
IONIZANTES**

Tese de doutorado apresentada ao Centro Universitário FEI, como parte dos requisitos necessários para obtenção do título de Doutor em Engenharia Elétrica. Orientado pelo Professor Doutor Salvador Pinillos Gimenez.

São Bernardo do Campo

2017

SEIXAS Jr., Luís Eduardo.

Leiaute Diamante para MOSFETS sob os efeitos das radiações ionizantes. / Luís Eduardo SEIXAS Jr.. São Bernardo do Campo, 2017. 210 f. : il.

Tese - Centro Universitário FEI.

Orientador: Prof. Dr. Salvador Pinillos Gimenez.

1. Leiaute estilo Diamante MOSFET. 2. DEPAMBBRE. 3. RHBD. 4. Efeitos de radiação ionizante. 5. Sistema de teste PXI. I. Pinillos Gimenez, Salvador, orient. II. Título.

Aluno: Luis Eduardo Seixas Júnior

Matrícula: 513101-6

Título do Trabalho: Leiaute diamante para MOSFETS sob os efeitos das radiações ionizantes.

Área de Concentração: Dispositivos Eletrônicos Integrados

Orientador: Prof. Dr. Salvador Pinillos Gimenez

Data da realização da defesa: 22/08/2017

ORIGINAL ASSINADA

Avaliação da Banca Examinadora

São Bernardo do Campo, 22 / 08 / 2017.

MEMBROS DA BANCA EXAMINADORA

Prof. Dr. Salvador Pinillos Gimenez

Ass.: _____

Prof. Dr. Renato Camargo Giacomini

Ass.: _____

Prof. Dr. Marco Antonio Assis de Melo

Ass.: _____

Prof.^a Dr.^a Carmen Cecília Bueno

Ass.: _____

Prof. Dr. Claudio Antonio Federico

Ass.: _____

A Banca Examinadora acima-assinada atribuiu ao aluno o seguinte:

APROVADO

REPROVADO

VERSÃO FINAL DA TESE

**ENDOSSO DO ORIENTADOR APÓS A INCLUSÃO DAS
RECOMENDAÇÕES DA BANCA EXAMINADORA**

Aprovação do Coordenador do Programa de Pós-graduação

Prof. Dr. Carlos Eduardo Thomaz

Dedico esta tese de doutorado à minha Família.

AGRADECIMENTOS

Agradeço a Deus pela minha vida, por iluminar a minha mente e fortalecer a minha fé; à minha família, Delvânia, Amanda e Daniel, pelo amor, carinho, suporte e compreensão;

ao Professor Doutor Salvador Pinillos Gimenez, do Departamento de Engenharia Elétrica do Centro Universitário FEI, pela sua valorosa orientação;

à Comissão de Pós-graduação *Stricto Sensu* do Centro Universitário FEI, pela aprovação da minha proposta de pesquisa na área de Microeletrônica para o curso de Doutorado em Engenharia Elétrica;

à Comissão de Capacitação do Centro de Tecnologia da Informação Renato Archer (CTI), pela oportunidade da minha evolução profissional;

ao Professor Doutor Saulo Finco, Coordenador do Projeto FINEP/CTI - CITAR, pela sua convicção no meu trabalho e por todo o apoio oferecido, e a todos os colegas do projeto CITAR pela ótima convivência profissional;

aos professores e colegas do curso de Pós-graduação em Engenharia Elétrica da FEI, pelos ensinamentos, conselhos e companheirismo;

à Professora Doutora Marcilei Aparecida Guazzelli da Silveira do Departamento de Física da FEI, e ao Professor Doutor Nilberto H. Medina do Instituto de Física da USP – IFUSP pela ajuda recebida;

a todos os amigos do Instituto de Estudos Avançados (IEAv), Irma, Rafael e outros pela acolhida, e ao Professor Doutor Odair Lelis Gonzalez pela sua generosidade ao compartilhar os seus conhecimentos;

ao Instituto de Física da Universidade de São Paulo (IFUSP), Instituto de Pesquisas Espaciais (INPE), Instituto de Estudos Avançados (IEAv), Centro Universitário FEI e Centro de Tecnologia da Informação Renato Archer (CTI), pelo estímulo à pesquisa;

à Coordenação de Aperfeiçoamento de Pessoal de Nível Superior (CAPES) e à FEI, pela bolsa de estudos cedida, primordial para a concretização do meu projeto de pesquisa.

“Nunca devemos nos assustar com as dificuldades, pois somos capazes de superá-las todas. Precisamos apenas de tempo para compreender, inteligência para buscar o caminho, e coragem para seguir adiante”
(Papa Francisco).

RESUMO

Os circuitos integrados (CIs) e eletrônicos são bastante influenciados pelas radiações ionizantes. Para atender os rigorosos requisitos de operação desses CIs em ambiente espacial, há necessidade da realização de testes de avaliação antes de sua utilização. Atualmente, os projetos de CIs e dos dispositivos semicondutores tolerantes aos efeitos das radiações ionizantes estão crescendo em complexidade, e é de fundamental importância compreender os efeitos sobre os circuitos eletrônicos desde o seu projeto até a sua qualificação. Tais efeitos podem ser do tipo acumulativo que resulta na degradação das características dos seus parâmetros elétricos ao longo do tempo, nomeado de dose total ionizante (*Total Ionizing Dose*, TID). Outro é aleatório, chamado de efeito de evento único (*Single Event Effects*, SEE), sendo transitório ou permanente, alterando o funcionamento do CI, pode se tornar destrutivo (*latch-up*).

Há técnicas empregadas no projeto dos dispositivos semicondutores e CIs para aumentar sua robustez aos efeitos das radiações ionizantes, denominadas de *Radiation Hardening By Design* (RHBD). Entre essas técnicas, o uso de estilos diferenciados de leiautes das estruturas dos dispositivos semicondutores, por exemplo, os transistores de efeito de campo do tipo metal – óxido – semicondutor (MOSFET) que constituem os CIs, alterando a geometria deste para minimizar as perdas devido às estruturas parasitárias oriundas do seu processo de fabricação. No contexto desta tese, propõe-se um estilo inovador de leiaute para MOSFETs, modificando a forma geométrica convencional da porta (*gate*) que é retangular para a hexagonal. Conhecido como Diamante MOSFET (DM), apresenta um melhor desempenho elétrico que os convencionais retangulares e ainda pode ser utilizado, alternativamente, como técnica de leiaute para aumentar a tolerância às radiações ionizantes. Neste trabalho, são relatados alguns casos experimentais comparando os leiautes do tipo DM de porta hexagonal com os seus homólogos, nomeados de convencionais MOSFETs (CMs), resultando que o DM com ângulo α igual a 90° , em tecnologia planar *Bulk* – CMOS de 350 nm, mostrou-se mais tolerante às radiações ionizantes. Já que obteve menores variações paramétricas que o seu CM equivalente, tais como: da tensão de limiar V_{TH} (-150 %), da relação g_m/I_{DS} (-1.190 %), da inclinação de sublimiar S (-1.130 %) e da corrente de fuga I_{LEAK} em 40 vezes menor. Apontando o DM ($\alpha = 90^\circ$) como opção para uso em aplicações espaciais, médicas e nucleares.

Palavras-chave: Leiaute Diamante MOSFET tolerante à radiação ionizante. DEPAMBBRE. RHBD. Caracterização dos efeitos da radiação. Sistema de teste baseado em plataforma PXI (*PC Interface eXtension for Instruments*).

ABSTRACT

Integrated circuits (ICs) and electronics are strongly influenced by ionizing radiation. To meet the stringent operating requirements of these ICs in a space environment, evaluation irradiation testing is required prior to use. Currently, the semiconductor devices and IC's designs are tolerant to the effects of ionizing radiation are growing in complexity, and understanding such effects on these electronic circuits is of fundamental importance from the design to the qualification of these. The effects on the circuits can be of the following types: cumulative, which results in the degradation of the characteristics of their electrical parameters over time, called Total Ionizing Dose (TID) or another random, is called a Single Event Effect (SEE), being transient or permanent, changing the functioning of the IC, can become destructive (latch-up).

There are techniques employed in the design of semiconductor devices and ICs to increase their tolerance to the effects of ionizing radiation, called Radiation Hardening By Design (RHBD). Among these, the use of differentiated styles of layouts of semiconductor device structures, for example, the metal-oxide-semiconductor (MOSFET) type field-effect transistors that constitute the ICs, altering the geometry of the latter to minimize losses due to parasitic structures from its manufacturing process.

In the context of this thesis, an innovative style of layout for MOSFETs is proposed, modifying the conventional geometric form of the gate that is rectangular to the hexagonal. Known as Diamond MOSFET (DM), it presents better electrical performance than the conventional rectangular ones and can still be used, alternatively, as a technique of layout to increase the tolerance to the ionizing radiations. In this work, we report some experimental cases comparing the DM type of hexagonal door with its homologs, named from conventional MOSFETs (CMs), resulting that the DM with angle α equal to 90° , in planar Bulk - CMOS 350 nm technology, was more tolerant to ionizing radiation.

Since it obtained smaller parametric variations than yours equivalent CM, such as the threshold voltage (-150 %), the ratio g_m/I_{DS} (-1.190 %), sublimation slope (-1.130 %) and current leakage in 40 times smaller. Aiming the DM ($\alpha = 90^\circ$) as an option for use in space, medical and nuclear applications.

Keywords: Diamond MOSFET layout's ionizing radiation tolerant. DEPAMBBRE. RHBD. Characterization of radiation effects. PXI platform based test system.

LISTA DE ILUSTRAÇÕES

Figura 1- Rede de informações tecnológicas de validação de projeto e testes de qualificação	33
Figura 2- Vistas das seções transversais para um NMOSFET (a) e um PMOSFET (b) fabricados em silício.....	35
Figura 3- Perfis de cargas para um NMOSFET nas diferentes condições de polarização: acumulação ($V_{GS} \ll 0$ V) (a), depleção ($V_{GS} > 0$ V) e inversão ($V_{GS} \leq V_{TH}$) (b)	36
Figura 4- Seção transversal da estrutura de um MOSFET do tipo N operando na região linear	38
Figura 5- Seção transversal da estrutura de um MOSFET do tipo N operando na região de saturação	39
Figura 6- Curva característica de I_{DS} em função de V_{DS} , parametrizada em função de V_{GS} , evidenciando as diferentes regiões de operação de um NMOSFET.....	40
Figura 7- A V_{TH} é extraída do ponto máximo da curva da 2ª derivada de I_{DS} em função de V_{GS}	41
Figura 8- A g_{m_max} é extraída do ponto máximo da curva da derivada de 1ª ordem de I_{DS} em função de V_{GS}	42
Figura 9- Extração das correntes I_{OFF} , I_{ON} e I_{LEAK} a partir do gráfico $\text{Log } I_{DS}$ em função de V_{GS}	43
Figura 10- Extração da R_{DS_ON} a partir do gráfico de I_{DS} em função de V_{DS} na região linear (tríodo).....	43
Figura 11- Extração da S a partir da curva $\text{Log } (I_{DS})$ em função de V_{GS}	44
Figura 12- Extração da V_{EA} a partir da extrapolação da curva de saturação I_{DS} em função de V_{DS} , até cruzar o eixo de V_{DS}	45
Figura 13- Gráfico de g_m/I_{DS} em função de I_{DS} normalizado por W/L de um DM	46
Figura 14- Vistas superiores do DM e do CM equivalente sob ação dos seus campos elétricos longitudinais resultantes	48
Figura 15- Vista superior da porta de um DM representado através do circuito equivalente dos MOSFETS infinitesimais ligados em paralelo	50
Figura 16- Fotografias das três estruturas construídas a partir do leiaute do tipo Diamante para três ângulos α diferentes	51

Figura 17- Leiaute de um DM indicando a linha de LEF desviando das regiões de bico de pássaro	52
Figura 18- Componentes vetoriais do campo elétrico longitudinal e sua resultante na região de canal de um DM que define o G_{LCE} para $0^\circ \leq \alpha \leq 90^\circ$	53
Figura 19- Componentes vetoriais do campo elétrico longitudinal e sua resultante na região de canal de um DM que define o G_{LCE} para $90^\circ \leq \alpha \leq 180^\circ$	53
Figura 20- Diagrama de ligações elétrica dos DUTs (a) e uma foto do CI protótipo (b).....	56
Figura 21- Anomalia do Atlântico Sul, SAA	57
Figura 22- Radiação cósmica através da atmosfera até alcançar a superfície terrestre.....	59
Figura 23- Mecanismos de interações dos fótons com a matéria: efeito fotoelétrico, efeito Compton, e produção de pares.....	61
Figura 24- Número atômico do material absorvedor em função da energia do fóton, indicando o efeito predominante para cada região do gráfico.....	62
Figura 25- Desenho de uma estrutura MOSFET indicando as cargas aprisionadas nas regiões de bico de pássaro	64
Figura 26- Mecanismo físico de criação dos pares elétrons-lacunas pela TID que ocorre no MOSFET	64
Figura 27- Fração das cargas (<i>charge yield</i>) que não se recombinam inicialmente em função do campo elétrico resultante no óxido para quatro tipos de fontes de radiação ionizante	65
Figura 28- Deslocamentos da tensão de limiar devido à TID no MOSFET indicando as cargas armadilhadas no óxido de porta (a) e na interface Si/SiO ₂ (b).....	67
Figura 29- V_{TH} em função de uma TID arbitrária para um NMOSFET e um PMOSFET, respectivamente	67
Figura 30- Camada de inversão criada sob o óxido espesso devido à radiação ionizante e a polarização	68
Figura 31- Degradação da mobilidade de um NMOSFET devido à TID.....	70
Figura 32- Logaritmo da I_D em função da V_G indicando o aumento da S em decorrência do efeito da TID.....	71
Figura 33- Gráfico de $\text{Log}(I_{DS})$ em função de V_{GS} mostrando o aumento de S e da corrente de sublimiar no NMOSFET devido à TID	71
Figura 34- Dinâmica da coleta dos PELs gerados durante a ocorrência do SEE na junção PN do MOSFET (a-c) e o gráfico da $I_{DS} [i(t)]$ em função do tempo (d)	73

Figura 35- Seção transversal do inversor CMOS (a) e os BJTs (Q1 e Q2) parasitas formando um SCR equivalente (b).....	75
Figura 36- Fotos das seções transversais do processo LOCOS (a) e o da isolação STI (b)....	77
Figura 37- Inversor CMOS contendo estruturas STI.....	78
Figura 38- Vistas em perspectiva do FinFET (a) e do MOSFET Planar de Corpo Ultrafino (b) (processos CMOS de 22 nm).....	79
Figura 39- Seção transversal de um inversor CMOS endurecido via deposição da camada epitaxial.....	80
Figura 40- Seção transversal de um SOI NMOSFET.....	80
Figura 41- Seção transversal de um inversor CMOS com triplo poço com a implantação de um poço-n profundo (<i>deep n-well</i>) para isolar o poço-p (<i>p-well</i>) que forma o NMOSFET e o PMOSFET a partir do substrato do tipo p.....	81
Figura 42- Seção transversal de um NMOSFET com camada enterrada do tipo p.....	82
Figura 43- Estruturas FinFETs multiportas e suas variantes fabricadas com tecnologia de CIs CMOS sub-45 nm.....	83
Figura 44- Diferentes tipos de ELTs	84
Figura 45- Exemplos de leiautes de MOSFETs do tipo Dogbone (a) e do tipo retangular (b).....	85
Figura 46- Exemplos de leiautes de MOSFETs com porta retangular com anel de proteção envolvendo a fonte (a) e o dreno (b).....	86
Figura 47- Exemplos de latches digitais que utilizam uma célula padrão (a) e sua correspondente célula redundante (b)	88
Figura 51- Níveis de detalhamento para especificar um sistema de teste	89
Figura 52- Exemplos de um sistema de teste de bancada (a) e de um sistema PXI (b) utilizados nos testes de dispositivos sob radiação ionizante.	92
Figura 53- Painel frontal do programa computacional VI-1 desenvolvido para os testes de caracterização elétrica de dispositivos semicondutores.....	93
Figura 54- Painel frontal do programa computacional VI-1 indicando seus controles e um exemplo de curva obtida a partir da derivada segunda de I_{DS} em função de V_{GS} de um MOSFET	94
Figura 55- Painel frontal do programa computacional VI-2 desenvolvido para os testes de caracterização elétrica de I_{DS} em função de V_{DS} para MOSFETs	95
Figura 56- Diagrama de blocos dos programas computacionais V-I e V-I 2, respectivamente	96

Figura 48- Fonte de radiação de prótons do acelerador eletrostático do tipo Tandem de energia igual a 1,7 MeV (LAMFI – IFUSP, 2013)	100
Figura 49- Acelerador de partículas do tipo 8 UD PELLETRON com energias de até 70 MeV (PELLETRON/IFUSP) (a), as placas de teste (a, d), o <i>notebook</i> para controle do sistema de testes PXI (a-c), e a câmara de teste (d).....	101
Figura 50- Os aparatos utilizados para realizar o experimento (a), a saída da fonte de ^{60}Co e a placa de teste utilizada para polarizar os DUTs (b), e a sala de controle (c) do LRI no IEAv/DCTA.....	102
Figura 57- Esquemas elétricos de ligações para polarização dos DUTs durante os procedimentos experimentais.....	104
Figura 58- Placa de teste utilizada durante os experimentos relacionados aos efeitos da TID nos DUTs.....	105
Figura 59- Vista superior da placa utilizada para caracterização elétrica dos DUTs, no interior da caixa antirruído Keithley LR:8028	105
Figura 60- Fluxograma do experimento com a fonte de ^{60}Co para o estudo dos efeitos do TID nos DUTs.....	106
Figura 61- V_{TH} (a) e ΔV_{TH} (b) em função do tempo dos MOSFETs do padrão de controle .	109
Figura 62- ΔV_{TH} em função da TID do CI-5 (a) e do CI-7 (b).....	109
Figura 63- ΔV_{TH} em função da TID (<i>ON</i>) do DM ($\alpha = 36,9^\circ$) e do CM equivalente (CI-5).	110
Figura 64- ΔV_{TH} em função da TID (<i>ON</i>) do DM ($\alpha = 36,9^\circ$) e do CM equivalente (CI-7).	111
Figura 65- ΔV_{TH} em função da TID (<i>ON</i>) do DM ($\alpha = 53,1^\circ$) e do CM equivalente (CI-5).	112
Figura 66- ΔV_{TH} em função da TID (<i>OFF</i>) do DM ($\alpha = 53,1^\circ$) e do CM equivalente (CI-7)	112
Figura 67- ΔV_{TH} em função da TID (<i>ON</i>) do DM ($\alpha = 90^\circ$) e do CM equivalente (CI-5)....	113
Figura 68- ΔV_{TH} em função da TID (<i>OFF</i>) do DM ($\alpha = 90^\circ$) e do CM equivalente (CI-7).	113
Figura 69- V_{TH} e ΔV_{TH} em função da TID do DM ($\alpha = 126,9^\circ$) e do CM equivalente (CI-5)	114
Figura 70- ΔV_{TH} em função da TID (<i>ON</i>) do DM ($\alpha = 126,9^\circ$) e do CM equivalente (CI-7)	115
Figura 71- ΔV_{TH} em função da TID (<i>ON</i>) do DM ($\alpha = 144,1^\circ$) e dos CMs equivalentes (CI-5)	115
Figura 72- ΔS em função da TID do CI-5 (a) e do CI-7 (b).....	117

Figura 73- ΔS em função da TID dos DMs ($\alpha=90^\circ$) e dos CMs equivalentes para o CI-5 (a) e o CI-7 (b)	118
Figura 74- $\text{Log}(I_{DS})$ em função de V_{GS} em função da TID (<i>OFF</i>) do DM ($\alpha=90^\circ$) (a) e do CM equivalente (b)	120
Figura 75- $\text{Log}(I_{DS})$ em função de V_{GS} em função da TID (<i>ON</i>) do DM ($\alpha=90^\circ$) (a) e do CM equivalente (b)	121
Figura 76- $\text{Log}(\Delta I_{LEAK})$ em função da TID (<i>ON</i>) para os DUTs (CI-5).....	121
Figura 77: $\text{Log}(\Delta I_{LEAK})$ em função da TID (<i>OFF</i>) para os DUTs (CI-7).....	123
Figura 78- $\text{Log}(\Delta I_{OFF})$ em função da TID (<i>ON</i>) para os DUTs (CI-5).....	125
Figura 79- $\text{Log} \Delta I_{OFF}$ em função da TID (<i>OFF</i>) para os DUTs (CI-7)	126
Figura 80- g_{m_max} e Δg_{m_max} em função do tempo dos MOSFETs do padrão de controle.....	129
Figura 81- g_m em função de V_{GS} ($V_{DS}=200$ mV) em função da TID (<i>ON</i>) de todos os DUTs (CI-5)	129
Figura 82- Δg_m em função da TID (<i>ON</i>) para todos os DUTs (CI-5)	131
Figura 83- g_m em função de V_{GS} ($V_{DS}=200$ mV) em função da TID (<i>OFF</i>) de todos os DUTs (CI-7)	133
Figura 84- Δg_m em função da TID (<i>OFF</i>) para todos os DUTs (CI-7)	135
Figura 85- I_{DS_SAT} (a) e de ΔI_{DS_SAT} (b) em função do tempo do padrão de controle	137
Figura 86- ΔI_{DS_SAT} em função da TID (<i>ON</i>) para todos os DUTs (CI-5).....	138
Figura 87- ΔI_{DS_SAT} em função da TID (<i>OFF</i>) para todos os DUTs (CI-7)	139
Figura 88- R_{DS_ON} (a) e ΔR_{DS_ON} (b) em função do tempo do padrão de controle.....	141
Figura 89- ΔR_{DS_ON} em função da TID (<i>ON</i>) para todos os DUTs (CI-5)	142
Figura 90- ΔR_{DS_ON} em função da TID (<i>OFF</i>) para todos os DUTs (CI-7).....	143
Figura 91- V_{EA} (a) e ΔV_{EA} (b) em função do tempo do padrão de controle.....	145
Figura 92- ΔV_{EA} em função da TID (<i>ON</i>) para todos os DUTs (CI-5)	146
Figura 93- ΔV_{EA} em função da TID (<i>OFF</i>) para todos os DUTs (CI-7).....	147
Figura 94- g_m/I_{DS} (a) e $\Delta(g_m/I_{DS})$ (b) em função da TID (<i>ON</i>) para todos os DUTs (CI-5)..	150
Figura 95- $\Delta g_m/I_{DS}$ em função da TID (<i>OFF</i>) para todos os DUTs (CI-7).....	151
Figura 96- ΔI_{ON} em função da TID (<i>ON</i>) para todos os DUTs (CI-5).....	153
Figura 97- I_{ON} (a) e ΔI_{ON} (b) em função da TID (<i>ON</i>) para todos os DUTs (CI-5)	154
Figura 98- ΔI_{ON} em função da TID (<i>OFF</i>) para todos os DUTs (CI-7)	155
Figura 99- Razão de aspecto (I_{ON}/I_{OFF}) em função do tempo do padrão	156
Figura 100- $\Delta (I_{ON}/ I_{OFF})$ em função da TID (<i>OFF</i>) para todos os DUTs (CI-7)	157

Figura 101- $\Delta(I_{ON}/I_{OFF})$ em função da TID (<i>ON</i>) para todos os DUTs (CI-5).....	158
Figura 102- A_V em função do tempo do padrão de controle	160
Figura 103- ΔA_V em função da TID (<i>OFF</i>) para todos os DUTs (CI-7)	161
Figura 104- A_V (a) e ΔA_V (b) em função da TID (<i>ON</i>) para todos os DUTs (CI-5).....	162
Figura 105- Δf_T em função da TID (<i>ON</i>) para todos os DUTs (CI-5).....	163
Figura 106- Δf_T em função da TID (<i>OFF</i>) para todos os DUTs (CI-7)	165
Figura 107- ΔV_{TH} em função do tempo para os DUTs do CI-5 (a) e do CI-7 (b), desde a pré- radiação até a realização do annealing acelerado à temperatura de 100°C.....	166
Figura 108- Foto do CI contendo os DUTs acomodado na placa de teste em frente à saída do feixe de prótons.....	171
Figura 109- Esquema elétrico para caracterização elétrica dos DUTs.....	173
Figura 110- Placa de teste (a) interligada ao sistema de teste PXI através da placa de conexões (b).....	174
Figura 111- V_{TH} em função da TID para os DMs [$\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c)] e dos CMs equivalentes	176
Figura 112- ΔV_{TH} em função do ângulo α , parametrizada em função da TID dos DMs e dos CMs equivalentes.....	177
Figura 113- I_{DS_SAT} em função de V_{DS} , parametrizada em função da TID dos DMs com ângulo α igual a $36,9^\circ$ (a) e (b); 90° (c) e (d), $144,1^\circ$ (e) e (f), respectivamente, em comparação aos CMs equivalentes.....	178
Figura 114- V_{EA} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes.....	180
Figura 115- ΔV_{EA} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes.....	180
Figura 116- R_{DS_ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes.....	182
Figura 117- ΔR_{DS_ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes.....	183
Figura 118- I_{ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes	184
Figura 119- ΔI_{ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes.....	185

Figura 120- Log (I_{DS}) em função de V_{GS} do DM ($\alpha=90^\circ$) e do seu CM equivalente após o <i>annealing</i> natural.....	186
Figura 121- Esquema elétrico para caracterização elétrica simultânea de SEE para dois diferentes MOSFETs.....	191
Figura 122- Foto da placa de teste usada para caracterização elétrica de SEEs dos DUTs ...	192
Figura 123- Foto das placas de teste do sensor de radiação (a) e dos DUTs (b) utilizados no interior da câmara de vácuo do PELLETRON.....	193
Figura 124- Sistema PXI empregado a caracterização elétrica de SEE do DM ($\alpha=90^\circ$) e do CM equivalente	194
Figura 125- Painel de controle do programa computacional desenvolvido para aquisição de SEEs pelo osciloscópio (PXI-5153).....	194
Figura 126- V_{DS} em função do tempo indicando ocorrência de um SEE no CM equivalente obtido pelo osciloscópio tipo PXI-5153.....	195

LISTA DE TABELAS

Tabela 1- Classificação das faixas de radiação ionizante em função das aplicações para CIs e equipamentos eletrônicos.....	26
Tabela 2- Módulo do campo elétrico longitudinal resultante (F_R) em função do ângulo α da geometria de porta do MOSFET do tipo Diamante.....	54
Tabela 3- Dimensões dos DMs e dos CMs equivalentes ($W=17\ \mu\text{m}$ e $b=3\ \mu\text{m}$ para os DMs)...	55
Tabela 4- Mapa de identificação dos pinos dos DUTs no encapsulamento do tipo CERDIP-48.....	56
Tabela 5- Técnicas utilizadas para redução dos diferentes efeitos das radiações ionizantes em dispositivos semicondutores.....	88
Tabela 6- Componentes do sistema de caracterização elétrica de dispositivos semicondutores e CIs (PXI).....	92
Tabela 7- Pinagem dos DUTs e suas condições de polarização durante experimento com ^{60}Co	104
Tabela 8- Principais informações sobre o experimento dos efeitos da TID nos DUTs utilizando-se a fonte de ^{60}Co	106
Tabela 9- Configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função de V_{GS} ($V_{DS}=50\ \text{mV}$) para extração dos parâmetros V_{TH} e S	107
Tabela 10- Características das tensões de limiar para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	108
Tabela 11- Características das inclinações de sublimiar para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad...	116
Tabela 12- Configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função de V_{GS} ($V_{DS} = 100\ \text{mV}$) para extração de I_{LEAK} ($V_{GS}=-0,3\ \text{V}$), I_{OFF} (0 V) e I_{ON} (3,5V).....	119
Tabela 13- Características das correntes de fuga entre dreno e fonte (I_{LEAK}) para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	119

Tabela 14- Características das correntes entre dreno e fonte em estado desligado (I_{OFF}) para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	124
Tabela 15- Configuração das SMUs (SMU1 e SMU2) para medição da curva g_m em função de V_{GS} para extração da máxima transcondutância g_{m_max} ($V_{DS}=200$ mV).....	128
Tabela 16- Características das máximas transcondutâncias g_{m_max} ($V_{DS}=200$ mV) para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	128
Tabela 17- Configuração das SMUs (SMU1 e SMU2) para medição da curva de saturação de I_{DS} em função V_{DS} para extração dos parâmetros I_{DS_SAT} (para $V_{DS} \geq V_{GS} - V_{TH}$), R_{DS_ON} ($V_{GT} = 500$ mV) e V_{EA} ($V_{GT} = 1,5$ V).....	136
Tabela 18- Características das correntes de saturação entre dreno e fonte I_{DS_SAT} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	137
Tabela 19- Características das resistências série em estado ligado R_{DS_ON} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	141
Tabela 20- Características das tensões Early V_{EA} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	145
Tabela 21- Configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função V_{GS} para extração da relação g_m/I_{DS} ($V_{DS} = 2,5$ V).....	149
Tabela 22- Características das figuras de mérito da relação g_m/I_{DS} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	149
Tabela 23- Características das correntes em condição de estado ligado I_{ON} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	152
Tabela 24- Características das razões de aspecto I_{ON}/I_{OFF} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad...	156

Tabela 25- Características dos ganhos de tensão intrínseco do MOSFET A_V para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	160
Tabela 26- Características das frequências de ganho de tensão unitário f_T para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.....	163
Tabela 27- Variações dos principais parâmetros elétricos e figuras de mérito dos diferentes DUTs estudados do CI-5 polarizados na condição de estado ligado (<i>ON-state</i>) durante a radiação-gama até 1,8 Mrad.....	168
Tabela 28- Variações dos principais parâmetros elétricos e figuras de mérito dos diferentes DUTs estudados do CI-7 polarizados na condição de estado desligado (<i>OFF-state</i>) durante a radiação-gama até 1,8 Mrad.....	169
Tabela 29- Parâmetros analógicos dos DUTs em função da TID até 500 Mrad (prótons).....	175
Tabela 30- Parâmetros digitais dos DUTs em função da TID até 500 Mrad (prótons).....	182
Tabela 31- Resultados gerais comparativos entre os parâmetros estudados dos DMs e dos CMs equivalentes, após uma TID de 500 Mrad (prótons).....	187
Tabela 32- Ocorrência de SEE para o DM ($\alpha=90^\circ$) e o seu CM equivalente, considerando-se diferentes tipos íons pesados e condições de polarização dos DUTs.....	195

LISTA DE SÍMBOLOS

A_G	Área da porta do MOSFET [m^2]
A_V	Ganho intrínseco de tensão do MOSFET [V/V]
C_{depl}	Capacitância da região de depleção por unidade de área [F/cm^2]
C_L	Capacitância de carga [F]
C_{ox}	Capacitância do óxido de porta por unidade de área [F/cm^2]
f_T	Frequência de ganho de tensão unitário [Hz]
g_m	Transcondutância [S]
g_{m_max}	Máxima transcondutância [S]
I_D	Corrente entre dreno [A]
I_{DS}	Corrente entre dreno e fonte [A]
I_{DS_CM}	Corrente entre dreno e fonte do MOSFET com porta convencional [A]
I_{DS_DM}	Corrente entre dreno e fonte do MOSFET do tipo Diamante [A]
I_{DS_SAT}	Corrente entre dreno e fonte do MOSFET operando na região saturação [A]
I_{LEAK}	Corrente de fuga entre dreno e fonte [A]
I_{OFF}	Corrente entre dreno e fonte no estado desligado [A]
I_{ON}	Corrente entre dreno e fonte no estado ligado [A]
L	Comprimento do canal [m]
L_{eff}	Comprimento efetivo do canal [m]
L_{eff_CM}	Comprimento efetivo do canal para o MOSFET do tipo convencional [m]
L_{eff_DM}	Comprimento efetivo do canal para o MOSFET do tipo Diamante [m]
N_A	Concentração de impurezas aceitadoras em um semiconductor [cm^{-3}]
q	Carga elementar do elétron ($1,6 \cdot 10^{-19}$) [C]
Q_{cri}	Carga crítica gerada por um SEE [C]
Q_{depl}	Densidade de carga de depleção na camada de silício por unidade de área [C/cm^2]
Q_{OX}	Densidade de carga fixa no óxido de porta por unidade de área [C/cm^2]
R_{DS_ON}	Resistência série entre dreno e fonte no estado ligado [Ω]
S	Inclinação de sublimiar [mV/década]
t_{OX}	Espessura do óxido de porta [m]
t_{OXB}	Espessura da camada de óxido enterrado [m]
t_{Si}	Espessura da camada de silício [m]

V_{DD}	Tensão de alimentação [V]
V_{DS}	Tensão entre dreno e fonte [V]
V_{EA}	Tensão Early [V]
V_{FB}	Tensão de faixa plana ou banda plana [V]
V_G	Tensão aplicada à porta [V]
V_{GS}	Tensão aplicada entre porta e fonte [V]
V_{GT}	Sobretensão de porta ($V_{GT} = V_{GS} - V_{TH}$) [V]
V_{TH}	Tensão de limiar [V]
W	Largura do canal [m]
W_{eff}	Largura efetiva do canal [m]
W/L	Fator geométrico entre a largura de porta e o comprimento do canal [m/m]
α	Ângulo de abertura da geometria hexagonal de porta do DM [°]
α_{it}	Parâmetro que quantifica a variação da densidade de cargas na interface
β	Fator de ganho de um NMOSFET [$(\text{cm}^2/\text{V}\cdot\text{s})\cdot\text{C}$]
E	Campo elétrico [V/m]
ϵ_{si}	Permissividade do silício ($1,06 \cdot 10^{-12}$) [F/cm]
Δg_{m_max}	Variação máxima da transcondutância [S]
ΔI_{DS_SAT}	Variação da corrente de dreno do transistor em regime de saturação [A]
ΔN_{it}	Variação da densidade de cargas na interface [C/cm^2]
ΔQ_{it}	Variação da quantidade de carga na interface SiO_2/Si [C]
ΔQ_{ox}	Variação da quantidade de carga no óxido SiO_2 [C]
ΔQ_T	Variação da quantidade de carga total ($\Delta Q_{ox} + \Delta Q_{it}$) [C]
ΔV_{TH}	Variação da tensão de limiar [V]
ΔI_{LEAK}	Variação da corrente de fuga entre dreno e fonte [A]
ΔI_{OFF}	Variação da corrente entre dreno e fonte do estado desligado [A]
ΔI_{ON}	Variação da corrente entre dreno e fonte do estado ligado [A]
ΔR_{DS_ON}	Variação da resistência série entre dreno e fonte do estado ligado [Ω]
ΔS	Variação da inclinação de sublimiar [mV/década]
Φ_F	Potencial de Fermi [V]
Φ_{MS}	Diferença da função trabalho entre o eletrodo de porta e o silício [V]
μ_n	Mobilidade efetiva dos elétrons na região do canal de um NMOSFET [$\text{cm}^2/\text{V}\cdot\text{s}$]
μ_p	Mobilidade efetiva das lacunas na região do canal para um PMOSFET [$\text{cm}^2/\text{V}\cdot\text{s}$]

LISTA DE SIGLAS

<i>ASIC</i>	Circuito integrado de aplicação específica (<i>Applications Specific Integrated Circuits</i>)
<i>AECL</i>	<i>Atomic Energy of Canada Limited</i>
<i>BJT</i>	Transistor de junção bipolar (<i>Bipolar Junction Transistor</i>)
<i>CI</i>	Circuito Integrado
<i>CITAR</i>	Circuitos Integrados Tolerantes à Radiação
<i>CM</i>	MOSFET do tipo convencional (geometria de porta retangular)
<i>CMOS</i>	Metal-óxido-semicondutor complementar (<i>Complementary Metal-Oxide-Semiconductor</i>)
<i>COTS</i>	Circuitos a aplicações não comerciais (<i>Commercial off the Shelf</i>)
<i>DEPAMBBRE</i>	Efeito da desativação dos MOSFETs parasitários das regiões de bico de pássaro (<i>Deactivation Parasitic MOSFETs in Bird's Beak Region</i>)
<i>DDD</i>	Dano de deslocamento por dose (<i>Displacement Damage Dose</i>)
<i>DM</i>	MOSFET do tipo Diamante (geometria de porta hexagonal)
<i>DSM</i>	SOI MOSFET do tipo Diamante
<i>DUT</i>	Dispositivo sob teste (<i>Device Under Test</i>)
<i>ESA</i>	Agência Especial Europeia (<i>European Space Agency</i>)
<i>ESD</i>	Descarga eletrostática (<i>Electro Static Discharge</i>)
<i>FD</i>	Totalmente depletado (<i>Fully Depleted</i>)
<i>FET</i>	Transistor de efeito de campo (<i>Field Effect Transistor</i>)
<i>FPGA</i>	Matrizes de portas lógicas programáveis de campo (<i>Field Programmable Array</i>)
<i>FinFET</i>	<i>Fin Field Effect Transistor</i>
<i>FSM</i>	Peixe (<i>FISH</i>) SOI MOSFET
<i>GCR</i>	Raios cósmicos galácticos (<i>Galactic Cosmic Rays</i>)
<i>GEO</i>	Orbita Geoestacionária (<i>Geostationary Earth Orbit</i>)
<i>LNMRI</i>	Laboratório Nacional de Metrologia das Radiações Ionizantes
<i>LCE</i>	Efeito de canto longitudinal (<i>Longitudinal Corner Effect</i>)
<i>LEO</i>	Baixa órbita (<i>Low Earth Orbit</i>)
<i>LET</i>	Transferência linear de energia (<i>Linear Energy Transfer</i>)
<i>MOS</i>	Metal óxido semicondutor (<i>Metal Oxide Semiconductor</i>)

<i>MOSFET</i>	Transistor de efeito de campo metal óxido semiconductor (<i>Metal Oxide Semiconductor Field Effect Transistor</i>)
<i>NASA</i>	Agência Espacial Americana (<i>National Aeronautics and Space Administration</i>)
<i>OSM</i>	Octogonal (OCTO) SOI MOSFET
<i>PAMDLE</i>	Associação paralela de transistores de diferentes comprimentos de canal (<i>Parallel connections of the Transistors with Different Channel Length</i>)
<i>PEB</i>	Programa Espacial Brasileiro
<i>PEL</i>	Par Elétron-Lacuna
<i>PD</i>	Parcialmente depletado (<i>Partially Depleted</i>)
<i>PXI</i>	Barramento PCI com extensão para instrumentos (<i>PCI eXtension for Instruments</i>)
<i>RADECS</i>	<i>Radiation and its Effects on Components and Systems (conference)</i>
<i>ROSCOSMOS</i>	Agência Espacial Russa (<i>Russian Federal Space Agency</i>)
<i>RHBD</i>	Endurecimento (robustecimento) às radiações por projeto (<i>Radiation Hardening By Design</i>)
<i>RHBP</i>	Endurecimento (robustecimento) às radiações por meio do processo (<i>Radiation Hardening By Process</i>)
<i>SEE</i>	Efeito por evento único (<i>Single Event Effect</i>)
<i>SEU</i>	<i>Single Event Upset</i>
<i>SEL</i>	<i>Single Event Latch-up</i>
<i>SiP</i>	Sistema num único encapsulamento (<i>System in Package</i>)
<i>SoC</i>	Sistema numa única pastilha (<i>System On a Chip</i>)
<i>SOI</i>	Silício sobre isolante (<i>Silicon On Insulator</i>)
<i>Sub-VI</i>	Sub-rotina do instrumento virtual (<i>Subroutine for Virtual Instrument</i>)
<i>TID</i>	Dose total ionizante (<i>Total Ionizing Dose</i>)
<i>UVLSI</i>	Integração circuitos em ultra larga escala (<i>Ultra Very Large-Scale Integration</i>)
<i>VI</i>	Instrumento virtual (<i>Virtual Instrument</i>)

SUMÁRIO

1	INTRODUÇÃO	25
1.1	MOTIVAÇÕES, OBJETIVOS E CONTRIBUIÇÕES	31
1.2	ORGANIZAÇÃO DA TESE.....	33
2	CONCEITOS FUNDAMENTAIS	35
2.1	O MOSFET	36
2.2	PRINCIPAIS PARÂMETROS ELÉTRICOS E FIGURAS DE MÉRITO DO MOSFET	40
2.3	MOSFET DO TIPO DIAMANTE (DM)	48
2.4	RADIAÇÕES IONIZANTES.....	57
2.4.1	Fontes de radiações e sua interação com a matéria	58
2.4.2	Efeitos das radiações ionizantes nos MOSFETs	63
<i>2.4.2.1</i>	<i>Efeitos da TID</i>	63
<i>2.4.2.2</i>	<i>Efeito SEE</i>	72
2.4.3	Metodologias para redução dos efeitos das radiações ionizantes nos CIs	76
<i>2.4.3.1</i>	<i>Robustez às radiações ionizantes do tipo RHBP</i>	76
<i>2.4.3.2</i>	<i>Robustez às radiações ionizantes do tipo RHBD</i>	83
3	CRITÉRIOS PARA A ESCOLHA DA INSTRUMENTAÇÃO EMPREGADA PARA A CARACTERIZAÇÃO ELÉTRICA DE DISPOSITIVOS SEMICONDUCTORES E CIs	89
4	RESULTADOS EXPERIMENTAIS	99
4.1	ESTUDO COMPARATIVO EXPERIMENTAL DOS EFEITOS DA DOSE TOTAL IONIZANTE (TID) POR RAIOS-GAMA ENTRE OS MOSFETS IMPLEMENTADOS COMO OS ESTILOS DO TIPO DIAMANTE (DMs) E SEUS EQUIVALENTES CONVENCIONAIS (CMs).....	103
4.2	ESTUDO COMPARATIVO EXPERIMENTAL DOS EFEITOS DA DOSE TOTAL IONIZANTE (TID) POR PRÓTONS ENTRE OS MOSFETS IMPLEMENTADOS COMO OS ESTILOS DO TIPO DIAMANTE (DMs) E SEUS EQUIVALENTES CONVENCIONAIS (CMs).....	171
4.3	ESTUDO COMPARATIVO EXPERIMENTAL DOS EFEITOS DOS EVENTOS ÚNICOS (SEE) POR ÍONS PESADOS ENTRE O MOSFET IMPLEMENTADO COM	

	O ESTILO DE LEIAUTE TIPO DM ($\alpha=90^\circ$) E SEU CONVENCIONAL EQUIVALENTE (CM).....	189
5	CONCLUSÃO E TRABALHOS FUTUROS	197
	REFERÊNCIAS	201
	APÊNDICE – PUBLICAÇÕES	209

1 INTRODUÇÃO

O primeiro indício dos efeitos das radiações ionizantes em componentes eletrônicos que se tem conhecimento foi em 1962. Isso ocorreu durante um teste nuclear à alta altitude pelo governo americano, em que ocorreu falha do recém-lançado satélite de telecomunicações Teslar (SCHRIMPF; VELAZCO, 2007). A partir daquele momento, os efeitos das radiações ionizantes nos circuitos eletrônicos são objeto de estudo pela comunidade científica, das agências espaciais e da área militar.

Considerando-se as aplicações espaciais, os satélites são divididos por categorias de missões e, cada uma delas tem objetivos específicos: observação da terra (sensoriamento remoto, meteorologia, oceanografia, alarme e reconhecimento); observação astronômica (telescópios em órbitas, atividade solar, etc.); comunicações (órbita geoestacionária e órbita baixa); científicas (medidas do campo magnético da terra, química atmosférica); e militares (sistemas de defesa) (SANCHES, 2015).

Basicamente, os sistemas eletrônicos presentes em um satélite possuem as seguintes funções: suprimento de energia (produzir continuamente e armazenar a energia elétrica, regulando e convertendo as tensões requeridas pelos diversos subsistemas); processamento de dados (comunicação interna de dados, controle, detecção e diagnósticos de falhas); telemetria (comunicação entre satélite e solo); telecomando para controle de atitude (envolvendo tempos de resposta dos sinais de 5 ms à distância de 750 km e de 240 ms à distância de 36.000 km) para subsistemas (atuadores) e carga útil (SANCHES, 2015).

Os principais requisitos (KOHLEN; JOBE, 2009) para esses sistemas eletrônicos são: capacidade de processamento em tempo real, minimização de volume e massa e de consumo de potência elétrica, alta confiabilidade (sujeito a gradientes de temperaturas e vibrações) e resistência às radiações ionizantes, pois a vida útil do satélite define a duração nominal de uma missão no espaço.

Estudos demonstram que os circuitos integrados (CIs) de aplicação específica (*Application Specific Integrated Circuit*, ASIC) e as matrizes de portas lógicas programáveis de campo (*Field Programmable Gate Array*, FPGA) são as duas mais complexas e versáteis tecnologias utilizadas atualmente em missões espaciais (BOADA, 2013).

Os FPGAs são usados, em média, em quantidades maiores do que os ASICs numa proporção de 50% e 35%, respectivamente, além dos microprocessadores empregados em pequenas quantidades, que é de cerca de 15%. As missões de longa vida útil, normalmente de

elevado custo e muitas vezes associadas às telecomunicações, utilizam mais os ASICs que as demais tecnologias acima citadas (BOADA, 2013).

Os CIs e os circuitos eletrônicos são muito influenciados pelas radiações ionizantes (BARNABY, 2006). Para atender os rigorosos requisitos de operação desses dispositivos em ambiente espacial, há necessidade de se realizar testes de confiabilidade antes de sua utilização (SCHWANK; SHANEYFELT, 2008).

A Tabela 1 apresenta as diversas faixas de tolerância às radiações ionizantes que cada tipo de aplicação deve suportar (GONÇALEZ, 2009).

Tabela 1- Classificação das faixas de radiações ionizantes em função das aplicações dos CIs e equipamentos eletrônicos.

Faixa de tolerância às radiações ionizantes	Tipo de aplicação
≤ 3 Krad	Comercial: industrial, robótica, nuclear, biomédica, etc.
4 – 30 Krad	Tática militares: submarinos, tanques, mísseis, aviões, radar, etc.
31 – 50 Krad	Espacial: baixa órbita (<i>Low Earth Orbit, LEO</i> até 2.000 km)
51 – 200 Krad	Espacial: alta órbita (<i>Geostationary Earth Orbit, GEO</i> acima de 36.000 km)
≥ 200 Krad	Espacial: espaço profundo e estratégico militar

Fonte: Autor “adaptado de” GONÇALEZ, 2009

Define-se radiação ionizante aquela que interage com a matéria com uma energia suficientemente forte para que haja perda de elétrons, assim ionizando as moléculas. Em um material semicondutor ocorre a criação de um grande número de pares elétrons – lacunas (PELs) ao longo da trajetória da partícula, sendo coletados (direcionados) pelo campo elétrico aplicado ao material. A energia média gasta para criar um par elétron-lacuna é denominada energia de ionização e depende do tipo e energia da radiação ionizante incidente (CLAEYS; SIMOEN, 2002), (OLDHAM; MCLEAN, 2003).

Outro efeito que essa interação pode causar é o deslocamento dos átomos fora de sua posição na estrutura cristalina, modificando as propriedades do material. Para as energias que tipicamente incidem nesses materiais, a ionização é o mecanismo dominante de absorção e a principal causa da origem de falhas em dispositivos semicondutores, circuitos integrados e sistemas digitais. Estas falhas geralmente ocorrem em várias altitudes, podendo ser prejudiciais às atividades aéreas, como em aviões e satélites (CLAEYS; SIMOEN, 2002).

Além das radiações ionizantes, também outros fatores ambientais tais como as variações na temperatura, da tensão de alimentação e das interferências eletromagnéticas (*electromagnetic interference*, EMI) podem afetar o comportamento normal de um CI provocando falha (ADAMS, 1981). O intenso desenvolvimento de tecnologias de CIs MOS Complementar (*Complementary Metal-Oxide-Semiconductor*, CMOS) com altíssima escala de integração (*Ultra Very Large Scale Integration*, UVLSI) tem gerado um aumento significativo da sensibilidade destes dispositivos às radiações ionizantes (HUGHES; BENEDETTO, 2003).

Os estudos de absorção de energia e mecanismos de transporte, aprisionamento de cargas, e a formação de defeitos nos dispositivos são a chave para compreender os efeitos causados pelas radiações ionizantes (BARNABY, 2006), (BARNABY, 2009).

Geralmente, os efeitos das radiações ionizantes sobre os CIs são divididos em três categorias: dose total ionizante (*Total Ionizing Dose*, TID), efeitos por evento único (*Single Event Effects*, SEE) e dose para dano por deslocamento (*Displacement Damage Dose*, DDD) (DUZELLIER, 2005).

Trabalhos realizados mostraram que a corrente de fuga por tunelamento foi reduzida devido à redução das cargas aprisionadas no óxido de porta (t_{ox}) em razão da radiação ionizante, uma vez que as espessuras dos óxidos de porta foram reduzidas abaixo de 10 nm (HUGES; BENEDETTO, 2003).

Nas tecnologias atuais (BARNABY, 2009), (ESA HANDBOOK, 2016) com dimensões cada vez menores, há um aumento intrínseco da tolerância à TID, já que os MOSFET têm as espessuras das camadas de óxido de porta mais finas, diminuindo-se os locais em que se originam as cargas aprisionadas no óxido de porta. Por outro lado, a sensibilidade ao SEE vem aumentando e tem sido considerada um sério problema para os equipamentos eletrônicos, porém há formas de mitigá-la (anéis de guarda, etc.).

Os CIs tolerantes aos efeitos das radiações ionizantes são obtidos (ESA HANDBOOK, 2016) a princípio através de melhorias do processo de fabricação, conhecidas como endurecimento (robustecimento) às radiações ionizantes por processo (*Radiation Hardening By Process*, RHBP) (DAWES, 1976). Elas estão relacionadas às modificações dos perfis de dopagem do dispositivo semicondutor e do seu substrato, otimização do processo de deposição para isolar as áreas ativas, e utilização de materiais específicos para minimizar efeitos parasitários do processo de fabricação. Uma das técnicas de endurecimento por processo (RHBP) é o uso da tecnologia silício-sobre-isolante (*Silicon-On-Insulation*, SOI) MOSFET, totalmente depletada (*Fully Depleted*, FD), visto que essa estrutura isola o substrato da região

de operação ativa do MOSFET através de um óxido enterrado (*Buried Oxide*, BOX). O uso do BOX protege o MOSFET contra o efeito de evento único, denominado SEL (*Single Event Latch-up*, SEL), além de reduzir o efeito de canal curto (*Short Channel Effects*, SCE) (HUGES; BENEDETTO, 2003).

Existem também técnicas específicas para projetos de CIs CMOS robustos às radiações ionizantes conhecidas como endurecimento às radiações por projeto (*Radiation Hardening By Design*, RHBD). Essas técnicas visam alterar o leiaute e/ou o posicionamento dos MOSFETs para reduzir a sensibilidade às radiações ionizantes do CI CMOS (LACOE, 2000), (HUGES; BENEDETTO, 2003), (FERLET, 2007).

Há ainda outras técnicas que visam alterar o esquema elétrico dos CIs CMOS analógicos, digitais ou mistos utilizando-se redundâncias de células e também a detecção e a correção de erros decorrentes dos efeitos das radiações ionizantes (ESA HANDBOOK, 2016).

Existem também técnicas relacionadas ao sistema eletrônico que visam a aplicação de redundância em blocos funcionais tais como os microprocessadores e de *softwares* embarcado (ESA HANDBOOK, 2016).

Os CIs e MOSFETs robustos às radiações ionizantes, comercialmente chamados *Hard Rad*, têm custo elevado, principalmente em virtude dos testes de avaliação e qualificação neles agregados (SCHRIMPF; VELAZCO, 2007).

Recentemente, em substituição à tecnologia CMOS planar, os FinFETs (CHOI, 2002), RinFETs com suas aletas estreitas em um substrato SOI, aumentam a tolerância ao SEE e ao TID, porém eles são mais caros (KUMAR, 2015).

As principais variantes dos FinFETs são (KUMAR, 2015):

- a) o SOI MOSFET de corpo ultrafino (*Ultra Thin Body*, UTB) que é capaz de reduzir os efeitos de canal curto;
- b) o SOI MOSFET com óxido enterrado ultrafino (*Ultra Thin Buried Oxide*, UTBOX) que reduz os efeitos da TID, pois possuem óxido de porta finos (4 nm) (DOYLE, 2003);
- c) o SOI MOSFET com o corpo e o óxido enterrado ultrafinos (*Ultra Thin BOX and Body*, UTBB) que permitem baixo consumo de potência e maior controle da corrente entre fonte e dreno, potencializados por meio da polarização do substrato., que funciona como uma segunda porta.

Entre as técnicas de endurecimento por projeto (RHBD), o uso de estilos diferenciados de leiautes para os MOSFET, pode conferir ao dispositivo uma boa tolerância aos efeitos das radiações ionizantes. Dessa forma, minimizam-se as perdas devido às estruturas parasitárias

oriundas do seu processo de fabricação (NOWLIN; ALEXANDER, 2005). Como por exemplo o MOSFETs de canal n (NMOSFETs) com geometria fechada e anéis de guarda podem reduzir a corrente de fuga induzida pelas radiações ionizantes. Essa técnica foi empregada em MOSFETs de um CI CMOS detector de pixel com sucesso (FACCIO, 2004).

Um outro exemplo é o uso do estilo de leiaute em forma de “osso de cachorro” (*Dogbone*) que pode ser implementado em todos os nós tecnológicos e processos de fabricação dos CIs CMOS planares. O *Dogbone* apresenta uma simetria entre as áreas de fonte e dreno, portanto ele é mais fácil de ser projetado do que o de geometria fechada. Em contrapartida apresenta um menor canal de condução que o de um retangular, e, por conseguinte, uma menor razão entre a largura de porta e o comprimento de canal (W/L). Isso significa que ele apresenta uma maior área ocupada de silício quando comparado ao MOSFET de geometria de porta retangular para se obter a mesma corrente entre dreno e fonte (I_{DS}) (MCLAIN, 2005).

O primeiro MOSFETs da série com geometrias não convencionais, desenvolvido pelo grupo de projetos e pesquisas em circuitos integrados do Centro Universitário FEI, com coordenação do Prof. Dr. Salvador Pinillos Gimenez, foi criado com o estilo de leiaute de porta hexagonal, intitulado de MOSFET do tipo Diamante (*Diamond MOSFET, DM*) (GIMENEZ, 2010). Ele pode ser projetado utilizando-se qualquer tecnologia planar de CIs CMOS (*Bulk CMOS* e *SOI CMOS*).

A princípio, os DMs foram concebidos com o objetivo de alterar o formato das junções entre dreno e canal e canal e fonte (engenharia de junção dreno/canal e canal/fonte) para usar o efeito de canto na direção longitudinal do canal (*Longitudinal Corner Effect, LCE*), combinado ao efeito da associação paralela de MOSFETs com diferentes comprimentos de canais efetivos (*Parallel Connection of MOSFET with Different Channel Length Effect, PAMDLE*). O LCE e o PAMDLE combinados potencializam o campo elétrico longitudinal resultante (*Longitudinal Electric Field, LEF*) ao longo do canal, e conseqüentemente, a velocidade média dos portadores móveis do canal (v_d) (GIMENEZ, 2010). Devido a isso, ocorre o aumento da I_{DS} , comparado ao MOSFET de porta retangular equivalente (*Conventional MOSFET, CM*), considerando a mesma área de porta (A_G) e a mesma razão geométrica (W/L , onde W e L são a largura e o comprimento do canal, respectivamente) (GIMENEZ, 2010), (ALATI; GIMENEZ, 2011), (ALATI; SEIXAS, 2012), (ALATI, 2012).

O DM é também capaz de aumentar a tolerância aos efeitos da TID, devido a descoberta do “efeito da desativação dos MOSFETs parasitários das regiões de bico de pássaro” (*Deactivation of the Parasitic MOSFETs in the Bird's Beak Regions Effect, DEPAMBBRE*) (GIMENEZ,

2016).

Além disso, alguns estudos experimentais com o SOI MOSFET do tipo Diamante (DSM) demonstraram que ele é capaz de apresentar um melhor desempenho elétrico em temperatura ambiente e altas temperaturas que o CM equivalente (GIMENEZ; GALEMBECK, 2015).

Nesse contexto, o DM quando comparado aos estilos de leiautes com geometria fechada ou com o *Dogbone* não aumenta a área de um CI CMOS. Portanto, ele pode ser considerado uma opção para ampliar o desempenho elétrico e a tolerância às radiações ionizantes, se comparado aos CMs equivalentes de mesma área de porta (A_G) e razão geométrica (W/L) (GIMENEZ, 2010), (GIMENEZ, 2012). Dessa forma, sem agregar um custo adicional ao processo de fabricação de CIs CMOS planares, o uso do DM também pode reduzir a área de um CI CMOS, se comparado ao retangular projetado para uma mesma corrente de dreno (I_{DS}). O DM deu origem a três novas opções de transistores, conforme descrito a seguir:

- a) O primeiro deles foi o SOI MOSFET com geometria de porta octogonal (GIMENEZ, 2016) (OCTO SOI MOSFET, OSM), que é um aprimoramento do leiaute do tipo Diamante e foi especialmente desenvolvido com o objetivo de aumentar a tensão de ruptura e melhorar a proteção contra as descargas eletrostáticas (*Electrostatic Discharge*, ESD) em relação ao SOI MOSFET do tipo Diamante, pois o campo elétrico longitudinal resultante na sua junção dreno e canal é menor (FINO, 2013), (FINO; GIMENEZ, 2015), (FINO; FLANDRE; GIMENEZ, 2015);
- b) O segundo é o *FISH* SOI MOSFET (FSM), que preserva o conceito de efeito de canto longitudinal (LCE) do DM e pode ser construído com a dimensão mínima permitida pela tecnologia de CIs CMOS, ou seja, o FSM foi especialmente projetado para aplicações digitais de CIs CMOS (ALATI, 2011);
- c) Finalmente, o MOSFET com geometria de porta elipsoidal mostrou-se ser capaz de aumentar as correntes entre dreno e fonte nas condições de estado ligado (I_{ON}) e de saturação (I_{DS_SAT}) em 2 e 3,2 vezes, respectivamente. Além disso, o MOSFET elipsoidal tem sido capaz de reduzir a constante de tempo de atraso em 61% em relação ao observado com o MOSFET equivalente convencional (retangular). O MOSFET de leiaute estilo elipsoidal ainda não foi testado sob radiações ionizantes (CORREIA, 2015).

1.1 MOTIVAÇÕES, OBJETIVOS E CONTRIBUIÇÕES

Os diversos programas de desenvolvimento de satélites no Brasil, tais como o do conjunto de Satélites Sino-Brasileiro de Recursos Terrestres (CBERS) e o do Satélite Amazônia, ambos da Agência Espacial Brasileira (AEB) incentivam as pesquisas na área aeroespacial. O programa CBERS objetiva produzir um conjunto de satélites para o sensoriamento remoto objetivando-se o mapeamento territorial dos países envolvidos neste programa, enquanto que o do Amazônia visa prover dados para o monitoramento ambiental em tempo real para a detecção do desflorestamento no Brasil (AEB, 2017).

Além disso, é de grande interesse a convergência dos avanços alcançados na área espacial nas aplicações industriais, visando o fortalecimento da economia interna nos setores da saúde, da agricultura, do meio ambiente, na prevenção de desastres naturais, e na previsão climática (ETE. INPE, 2017).

Atualmente, o Brasil encontra muitas dificuldades em obter tecnologias de fabricação de CIs CMOS endurecidos às radiações ionizantes para integrar seus satélites em decorrência das regras do órgão de regulamentação do Departamento de Estado Americano, chamado *International Traffics and Arms Regulation* (ITAR), que controla a comercialização de CIs CMOS robustos às radiações ionizantes, do inglês *Hard Rad ICs* (INPE, 2016).

Para contornar o embargo pelo ITAR dos componentes eletrônicos resistentes às radiações ionizantes, utiliza-se a triagem de componentes não comerciais (*Commercial off the Shelf*, COTS), com o objetivo de qualificá-los para as aplicações espaciais (INPE, 2016).

Visando à evolução das tecnologias prioritárias (ASICs CMOS) e inovadoras para as missões espaciais brasileiras, nasce o Projeto de Circuitos Integrados Tolerantes à Radiação (CITAR) em 2012, que é fomentado pela Financiadora de Estudos e Projetos (FINEP, 2017).

O CITAR propicia constante aprimoramento das metodologias de projetos de CIs CMOS e testes de qualificação na área espacial utilizando a competência de diversas instituições brasileiras (INPE. Notícias, 2016), (IEAv, 2016), (FEI, 2016), com o objetivo de realizar o ciclo completo de desenvolvimento de CIs tolerantes às radiações ionizantes para aplicações aeroespaciais e afins levando-se em conta a especificação, o projeto, a simulação, o leiaute, a fabricação, o encapsulamento até os testes de qualificação (FINEP, 2017).

Dentro deste contexto, esse projeto de pesquisa de tese de doutorado engloba as atividades de pesquisas e desenvolvimento (P&D) no contexto do projeto CITAR visando contribuir com os futuros projetos de CIs CMOS de interesse do programa aeroespacial brasileiro.

Este projeto de pesquisa abrange atividades conjuntas com as seguintes Instituições participantes:

- a) Instituto de Pesquisas Espaciais, INPE: especificação dos componentes eletrônicos e os testes de qualificação visando as aplicações finais dos seus equipamentos eletrônicos;
- b) Centro de Tecnologia da Informação Renato Archer, CTI: projeto de CIs (ASICs), encapsulamento (Divisão de Empacotamento Eletrônico, DEE), e testes de qualificação (Divisão de Análise e Qualificação de Produtos Eletrônicos, DAPE);
- c) Centro Universitário FEI: projetos de CIs CMOS e testes de qualificação no Laboratório de Estudos das Radiações Ionizantes (LERI);
- d) Instituto de Estudos Avançados do Centro Tecnológico da Aeronáutica IEAv/DCTA: projeto de CIs e testes de qualificação no Laboratório de Radiações Ionizantes (LRI);
- e) Instituto de Física da Universidade de São Paulo IFUSP: testes de qualificação de dispositivos e CIs no Laboratório de Materiais e Feixes Iônicos (LAMFI) e no Laboratório Aberto de Física Nuclear (LAFN);
- f) Agência Espacial Brasileira (AEB): responsável por formular, coordenar e executar a Política Espacial Brasileira (AEB. Satélites. 2017).

Dessa forma, o objetivo principal deste trabalho de pesquisa é investigar a tolerância às radiações ionizantes dos MOSFETs do tipo Diamante submetidos às diferentes fontes de radiações (prótons, raios-gama e íons pesados), comparativamente aos seus equivalentes com porta retangular, considerando-se as mesmas áreas de porta (A_G), razões geométricas (W/L) e condições de polarização.

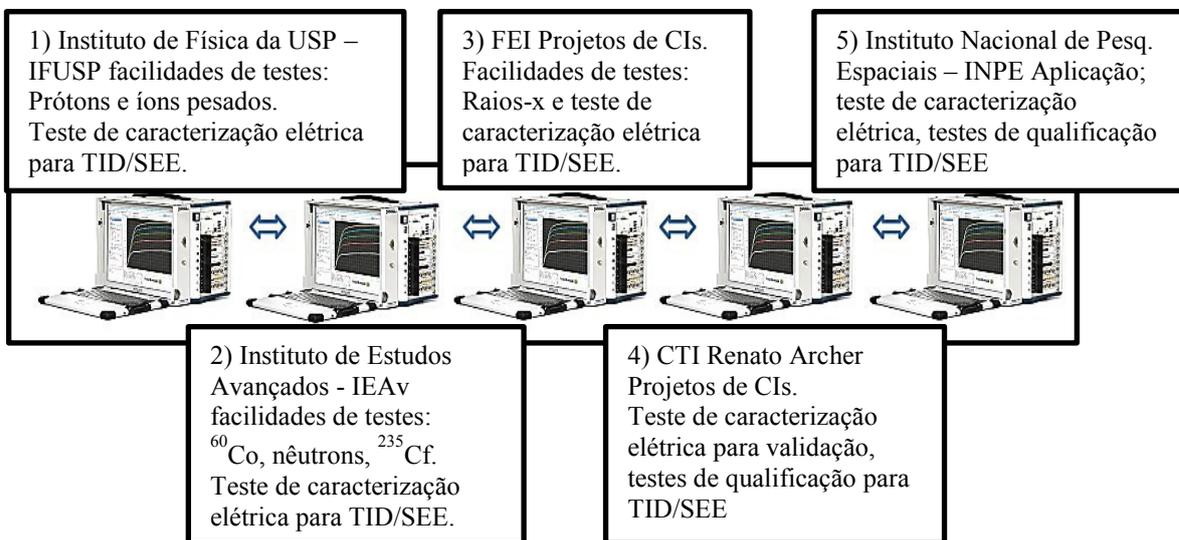
O MOSFET do tipo Diamante (DM) é de interesse do Projeto CITAR com foco no desenvolvimento das aplicações nas áreas aeroespacial, nuclear e médica, visando a utilização de tecnologias de processo de fabricação comerciais CMOS planares mais baratas, e principalmente de fácil acesso, superando os atuais embargos existentes. Para se ter uma ideia, além de ser embargado, o custo de um *Hard Rad* MOSFET IRHNJ67130 (Fabricante *International Rectifier*) é de 290,63 dólares por unidade para uma quantidade de mil peças qualificadas para aplicações aeroespaciais (IRF, 2017). Além disso, os CIs CMOS e os dispositivos semicondutores inovadores para aplicações nessa área requerem testes de qualificação (SCHWANK; SHANEYFELT, 2008), e conseqüentemente este projeto de pesquisa promoverá a capacitação das infraestruturas de testes no Brasil.

Este trabalho de pesquisa também se motiva a contribuir com a comunidade científica brasileira para consolidar uma rede de infraestruturas de testes para a qualificação de

dispositivos semicondutores e CIs (ilustrada na Figura 1) que será realizado nas instituições participantes do projeto CITAR, incorporando conhecimento para implantação de uma base de dados útil na etapa da qualificação destes componentes eletrônicos. Esta base de dados está organizada num sistema de medidas de padrão aberto, constituído de um computador com barramento único para controle da instrumentação (*Personal Computer eXtended for Instrumentations*, PXI) (SEIXAS; GIMENEZ, 2017).

A Figura 1 ilustra os cinco sistemas que constituem a rede brasileira para testes de qualificação de dispositivos semicondutores e CIs, que são do tipo padrão PXI (NI, 2017) e estão alocados nas instituições que fazem parte do projeto CITAR.

Figura 1- Rede de informações tecnológicas de validação de projeto e testes de qualificação



Fonte: Autor

1.2 ORGANIZAÇÃO DA TESE

Esta tese está dividida em quatro capítulos, a partir de uma introdução, onde é situado o problema, as possíveis soluções utilizando as metodologias e tecnologias disponíveis (estado-da-arte).

O Capítulo 2 está dividido em quatro partes, e nelas são abordados os conceitos sobre os MOSFETs, as suas características elétricas e os seus principais parâmetros elétricos e figuras de mérito. Descreve o objeto de interesse deste trabalho, o MOSFET do tipo Diamante, e seus inovadores efeitos LCE, PAMDLE e DEPAMBBRE. O motivo de possuir melhor desempenho elétrico que o de leiaute retangular. São tratados também os conceitos a respeito de radiações ionizantes, principalmente as oriundas do espaço. Os tipos de fontes de radiações e sua interação

com a matéria e, finalmente, os efeitos das radiações ionizantes, devido à TID e ao SEE nos MOSFETs e os CIs CMOS. Além disso, descreve algumas das principais técnicas utilizadas para mitigar ou reduzir os efeitos das radiações ionizantes em MOSFETs e CIs.

O Capítulo 3 versa sobre os critérios para escolha da instrumentação de teste para caracterização dos efeitos da TID e do SEE.

O Capítulo 4 descreve os três estudos experimentais realizados entre os MOSFETs do tipo Diamantes (DMs) e os MOSFETs convencionais (CMs) levando-se em conta diferentes dimensões. Os experimentos, base deste trabalho, estudam comparativamente os DMs e os CMs considerando-se as mesmas áreas de porta (A_G) e razões geométricas (W/L). O objetivo foi testar a tolerância destes MOSFETs empregando diversas fontes de radiações.

O primeiro experimento pretendeu caracterizar os efeitos da TID por fonte de prótons e foi realizado usando um acelerador de partículas do Laboratório LAMFI – IFUSP, em 2013. Foram testados os MOSFETs com geometria de porta hexagonal (tipo DM), projetados na FEI e fabricados em tecnologia convencional *Bulk* CMOS de 350 nm, que foram comparados aos seus MOSFETs retangulares (convencionais) equivalentes.

O segundo experimento que foi realizado no laboratório do acelerador de partículas pesadas PELLENTRON – IFUSP, em 2014 buscou testar ocorrência de SEE por irradiação de íons pesados considerando-se o DM ($\alpha = 90^\circ$) e seu equivalente CM, fabricados em tecnologia convencional *Bulk* CMOS de 350 nm.

O terceiro experimento que foi realizado no Laboratório LRI – IEAv, em 2016 visou o teste dos efeitos da TID por raios – gama, através de fonte de ^{60}Co , conforme as normas internacionais, utilizadas para qualificação de dispositivos eletrônicos para aplicações espaciais. Os DMs, fabricados em tecnologia convencional *Bulk* - CMOS 350 nm, foram comparados aos CMs equivalentes.

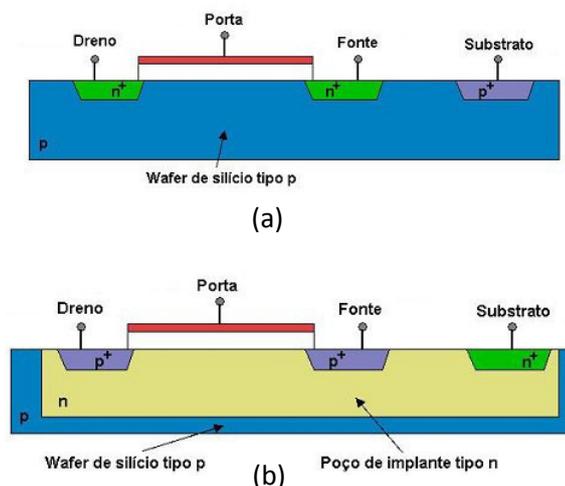
Finalizando, no Capítulo 5, estão a conclusão e a sequência do trabalho no futuro.

2 CONCEITOS FUNDAMENTAIS

Atualmente, os circuitos integrados (CIs) semicondutores mais utilizados são aqueles manufaturados por técnicas planares de fabricação, devido às suas excelentes características elétricas. Os CIs são divididos, basicamente, em bipolares e unipolares (GEIGER; RANDALL, 1990). Os CIs digitais bipolares são construídos basicamente de Transistores de Junção Bipolar (*Bipolar Junction Transistor*, BJT) e por resistores. Essa categoria é definida como Lógica Transistor-Transistor (*Transistor-Transistor Logic*, TTL). O BJT é constituído de duas junções PN, sendo que a condução da corrente elétrica se dá por meio de elétrons e lacunas. Esse transistor é controlado por corrente elétrica. O BJT é amplamente utilizado em projetos de circuitos discretos e CIs digitais (portas lógicas, etc.) e analógicos (amplificadores operacionais, etc.) (SEDRA; SMITH, 2011).

A Tecnologia Metal-Óxido-Semicondutor Complementar (*Complementary Metal-Oxide-Semiconductor*, CMOS) é atualmente a mais empregada na fabricação de CIs digitais (portas lógicas, decodificadores, circuitos sequenciais, contadores, microprocessadores, microcontroladores, memórias, etc.). Esta tecnologia é também utilizada para produção de CIs analógicos tais como os amplificadores operacionais, conversores de sinais, transceptores, sensores, etc. (SEDRA; SMITH, 2011). A expressão “complementar” no nome desta tecnologia significa que ela utiliza dois tipos de transistores de efeito de campo Metal-Óxido-Semicondutor (*Metal Oxide Semiconductor Field Effect Transistor*, MOSFET), o de canal n (NMOSFET) e o de canal p (PMOSFET), respectivamente. Esses dois MOSFETs estão ilustrados na Figura 2.

Figura 2- Vistas das seções transversais para um NMOSFET (a) e um PMOSFET (b) fabricados em silício



Fonte: Autor

Conectando-se esses dois transistores em série dão origem ao inversor CMOS, que é uma das mais básicas das funções lógicas utilizadas no projeto dos CIs digitais.

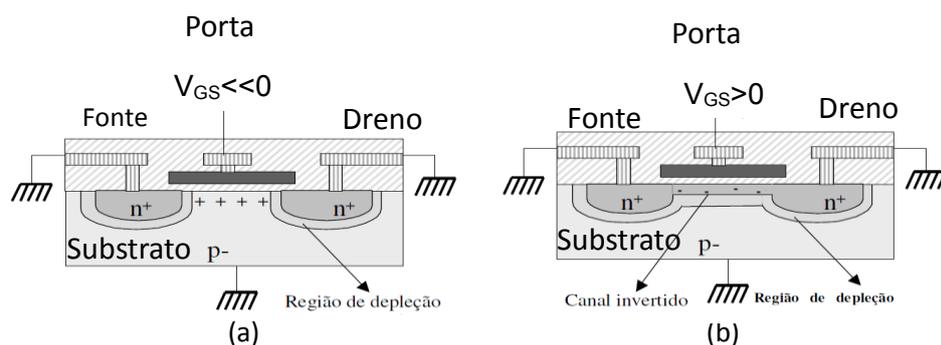
O funcionamento destes MOSFETs baseia-se na ação de somente um portador de carga, ou seja, o elétron para o NMOSFET e a lacuna para o PMOSFET. As principais vantagens dos CIs CMOS em comparação com a tecnologia TTL são o baixo consumo de energia elétrica e a uma maior capacidade de integração em virtude das suas menores dimensões em relação à tecnologia TTL (FRANK, 2002), (ALLEN; HOLBERG, 2002).

2.1 O MOSFET

O MOSFET é o tipo mais comum de transistor de efeito de campo empregados nos CIs digitais e analógicos. Esses MOSFETs possuem quatro terminais: um referente ao poço (*bulk ou well*), outro referente a fonte (*source*), outro à porta (*gate*) e um outro ao terminal de dreno (*drain*) (SEDRA; SMITH, 2011).

Os regimes de operação básicos de um MOSFET do tipo N (Figura 3) são explicados conforme a literatura (GEIGER; RANDALL, 1990), (RAZAVI, 2001), (FRANK, 2002), (ALLEN; HOLBERG, 2002), (MARTINO; PAVANELLO, 2004), (SEDRA; SMITH, 2011).

Figura 3- Perfis de cargas para um NMOSFET nas diferentes condições de polarização: acumulação ($V_{GS} \ll 0$ V) (a), depleção ($V_{GS} > 0$ V) e inversão ($V_{GS} \leq V_{TH}$) (b)



Fonte: Autor "adaptado de" MARTINO; PAVANELLO, 2004)

Na Figura 3, V_{GS} é a tensão de polarização aplicada entre a porta e a fonte, n^+ são as regiões com altas concentrações de dopantes (positivos) referentes à fonte e ao dreno de um NMOSFET sobre um substrato baixa concentração de dopantes do tipo p^- .

Analisando-se a Figura 3(a), durante o regime de acumulação do NMOSFET, configurado como um capacitor e polarizado com uma tensão de porta negativa ($V_G \ll 0$ V), ocorre o

acúmulo de cargas positivas (lacunas) na região do substrato logo abaixo do óxido fino de porta (região de acumulação). Nessa região é formado um canal contendo uma densidade de lacunas (p+) maior do que a do substrato e, portanto, não há condução de portadores de carga entre os terminais de fonte e dreno (SEDRA; SMITH, 2011).

No regime de depleção ($0 \text{ V} < V_{GS}$), o NMOSFET ilustrado na Figura 3(b) permanece com o potencial V_{GS} acima de zero volts. As cargas positivas majoritárias do substrato são repelidas e as cargas negativas minoritárias são atraídas para próximo da interface óxido de silício e silício (SiO_2/Si), que ionizam os átomos dopantes do substrato e, portanto, são responsáveis por gerar uma região de depleção nessa região. Durante este regime de depleção, o NMOSFET permanecerá desligado (SEDRA; SMITH, 2011).

Na transição entre os regimes de depleção e de inversão, o NMOSFET está com um potencial V_{GS} maior que o potencial 0 volts, porém ainda não suficiente para ocorrer a condução de corrente elétrica. Nesta condição, a concentração de portadores de carga minoritários (elétrons) é aproximadamente igual à concentração de impurezas do semiconductor. Conseqüentemente, essa região do substrato próxima a interface SiO_2/Si comporta-se como um semiconductor intrínseco, no qual contém aproximadamente a mesma concentração de portadores de cargas móveis positivas e negativas. O nível de tensão na região de porta que isso ocorre é a chamada tensão de limiar (*Threshold Voltage*), que quando aplicada à porta de um NMOSFET eleva o potencial na superfície da camada de silício para $2 \cdot \Phi_F$ (é o potencial de Fermi), e conseqüentemente ocorre a formação de um canal contendo elétrons livres na região próxima a interface SiO_2/Si que é capaz de sustentar a condução de corrente elétrica entre as regiões de fonte e dreno desse transistor (SEDRA; SMITH, 2011).

Para o MOSFET do tipo N implementados com tecnologias *Bulk*, a tensão de limiar pode ser expressa na equação (1) (COLINGE, 2004):

$$V_{TH} = \Phi_{MS} + 2 \cdot \Phi_F - (Q_{OX}/C_{OX}) - (Q_{depl}/C_{OX}) \quad (1)$$

onde, Φ_{MS} é a diferença da função trabalho entre o eletrodo de porta e o silício, o potencial Φ_F é diretamente proporcional a temperatura, kT/q e indiretamente proporcional a concentração de dopantes, Q_{OX} é a carga fixa no óxido de porta por unidade de área (densidade de carga), Q_{depl} é a carga de depleção controlada pela porta por unidade de área (densidade de carga) e C_{OX} é a capacitância do óxido de porta por unidade de área.

A passagem do regime de depleção para o regime de inversão do substrato ($V_G \geq V_{TH}$) é gradual e consiste no aumento gradativo da concentração de elétrons na região logo abaixo

da interface SiO₂/Si, e conseqüentemente possibilita um aumento gradual da condução no canal do NMOSFET com o aumento de V_{GS} (SEDRA; SMITH, 2011).

As regiões de operação no regime de inversão dos NMOSFETs são definidas a partir das tensões de polarização aplicadas aos seus terminais (porta, dreno, fonte e poço) (MARTINO; PAVANELLO, 2004):

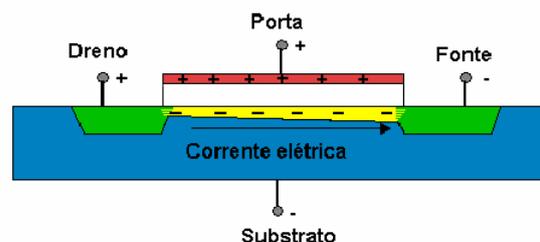
- Região de corte: ocorre na seguinte condição de polarização: $V_{GS} - V_{TH} < 0$ V. Nessa condição de polarização, o NMOSFET é considerado com uma corrente elétrica entre fonte e dreno (I_{DS}) aproximadamente igual a zero;
- Região de trípodo (linear): ocorre quando o NMOSFET está na seguinte condição de polarização: $0 \text{ V} < V_{DS} \leq (V_{GS} - V_{TH})$. Nesta condição, o NMOSFET é considerado no estado ligado (*ON*). Ele se comporta como um resistor controlado pela tensão V_{GS}, no qual por ele passa uma determinada I_{DS} , que é calculada por meio da equação (2) (MARTINO; PAVANELLO, 2004):

$$I_{DS} = \beta \cdot \left[(V_{GS} - V_{TH}) \cdot V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (2)$$

onde, $\beta = \mu_n \cdot C_{ox} \cdot \frac{W}{L}$ é o fator de ganho do NMOSFET, μ_n mobilidade dos portadores de carga majoritários no NMOSFET, C_{ox} é a capacitância do óxido de porta e W/L é a razão geométrica.

A Figura 4 ilustra a estrutura em corte de um NMOSFET, onde para uma tensão, suficientemente pequena entre o dreno e a fonte (V_{DS}), o canal torna-se largo o bastante, formando uma corrente elétrica entre o dreno e a fonte (I_{DS}) que flui pelo canal, proporcional à V_{GS} aplicada. Nestas condições, diz-se que o transistor está operando na região linear.

Figura 4- Seção transversal da estrutura de um MOSFET do tipo N operando na região linear



Fonte: Autor "adaptado de" SEDRA; SMITH, 2011

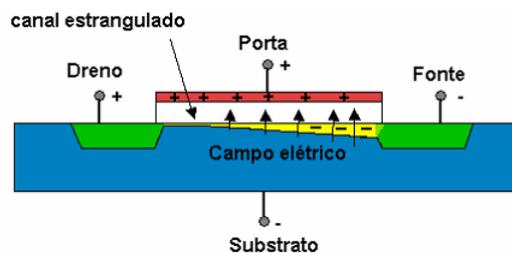
- c) Região de saturação: ocorre quando o MOSFET está na seguinte condição de polarização: $0 < (V_{GS} - V_{TH}) \leq V_{DS}$ (MARTINO; PAVANELLO, 2004).

O NMOSFET continua na condição de estado ligado, pois no canal continua fluindo a corrente elétrica entre o dreno e a fonte. Como V_{DS} é maior do que V_{GS} , uma parte do canal deixa de existir (região de estrangulamento do canal, *pinch-off region*) (Figura 5). Nessa condição, considerando-se um modelo de primeira ordem, a I_{DS} é calculada pela equação (2.1.3), que neste caso independe da V_{DS} .

$$I_{DS} = \beta \cdot \frac{(V_{GS} - V_{TH})^2}{2} \quad (3)$$

Conforme ilustrado na Figura 5, com o aumento de V_{DS} faz com que, próximo ao dreno, a diferença de potencial entre a porta e o canal diminua, reduzindo a condutância do canal, através do estreitamento da camada de inversão. A tensão V_{DS} , em que isso ocorre para cada V_{GS} , é chamada tensão de pinçamento ou estrangulamento (*Pinch-off*, V_P). O campo elétrico na porção estrangulada permanece elevado, transportando os elétrons para o terminal de dreno, aí o valor de I_{DS} no NMOSFET atinge um valor limite chamado de corrente entre dreno e fonte de saturação I_{DS_SAT} . Nesse momento, o transistor entra na região de saturação (SEDRÁ; SMITH, 2011).

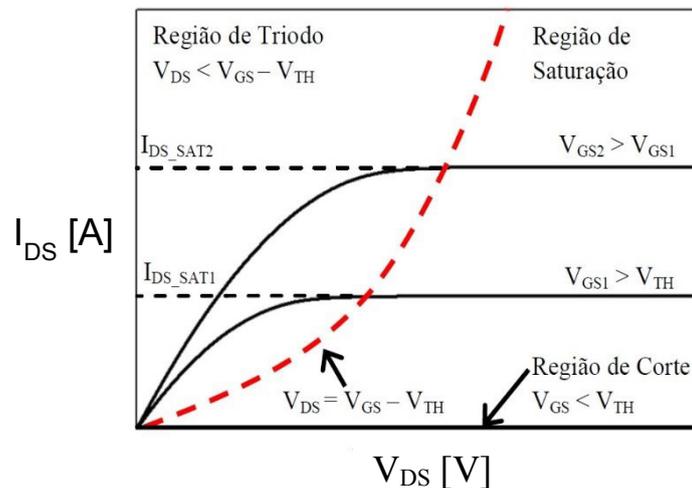
Figura 5- Seção transversal da estrutura de um MOSFET do tipo N operando na região de saturação



Fonte: Autor "adaptado de" SEDRÁ; SMITH, 2011

A Figura 6 ilustra um exemplo de gráfico de uma curva característica de I_{DS} em função de V_{DS} , parametrizada em função de V_{GS} , indicando as diferentes regiões de operação do NMOSFET:

Figura 6- Curva característica de I_{DS} em função de V_{DS} , parametrizada em função de V_{GS} , evidenciando as diferentes regiões de operação de um NMOSFET



Fonte: Autor "adaptado de" MARTINO; PAVANELLO, 2004

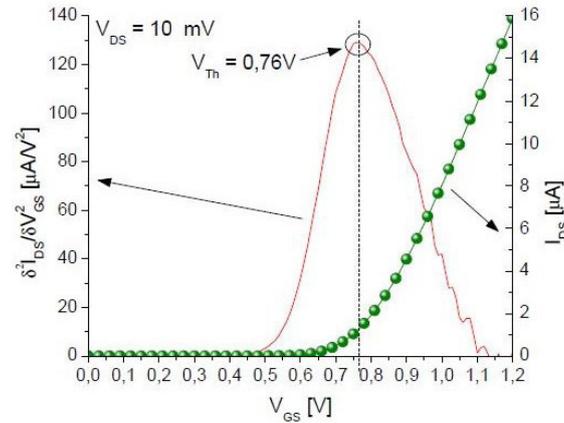
2.2 PRINCIPAIS PARÂMETROS ELÉTRICOS E FIGURAS DE MÉRITO DO MOSFET

Os principais parâmetros elétricos e figuras de mérito dos MOSFET (GEIGER; RANDALL, 1990), (RAZAVI, 2001), (ALLEN; HOLBERG, 2002), (SEDRÁ; SMITH, 2011) são:

- Tensão de limiar (V_{TH}): é aquela que deve ser aplicada à porta para formar uma camada de inversão logo abaixo do óxido de porta dos MOSFETs (MARTINO; PAVANELLO, 2004). Existem diversos métodos para extração de V_{TH} , entre eles, o que consiste em extrair o valor de V_{TH} a partir do ponto máximo da derivada de segunda ordem da curva I_{DS} em função de V_{GS} . Esse método reduz a dependência de V_{TH} com a resistência série (ORTIZ-CONDE, 2002).

A Figura 7 ilustra o gráfico da curva da 2ª. derivada da I_{DS} em função de V_{GS} de onde se extrai o valor de V_{TH} é o ponto máximo desta curva (ORTIZ-CONDE, 2002).

Figura 7- A V_{TH} é extraída do ponto máximo da curva da 2ª derivada de I_{DS} em função de V_{GS}

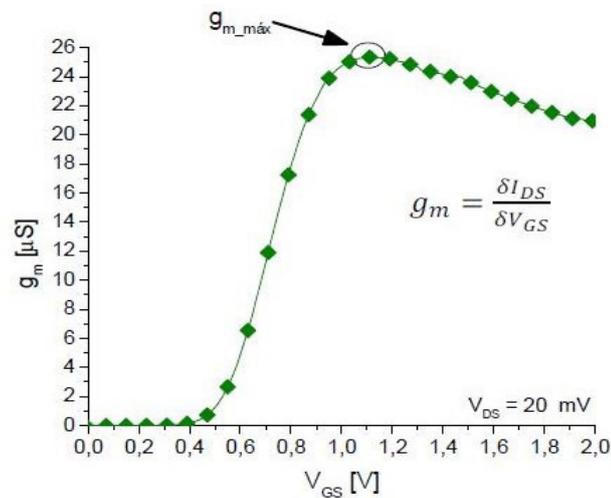


Fonte: Autor “adaptado de” ORTIZ-CONDE, 2002

Esse parâmetro de fabricação dos MOSFETs é de suma importância e define o comportamento elétrico dos CIs digitais e analógicos. Ao se medir a curva característica de I_{DS} em função de V_{GS} , deve-se levar em consideração que o valor da V_{DS} deve ser baixo (próximo de zero) para garantir que o MOSFET esteja operando entre as regiões triodo e de saturação ($V_{DS} \leq V_{GS} - V_{TH}$), tipicamente utiliza-se V_{DS} menores e iguais a 100 mV (MARTINO; PAVANELLO, 2004).

- b) Máxima transcondutância (g_{m_max}): mede o quão efetivo é o controle da I_{DS} pela V_{GS} . Através desse parâmetro pode-se avaliar o desempenho dos CIs analógicos (ALLEN; HOLBERG, 2002). O valor da g_{m_max} pode ser extraído a partir do ponto de máximo da curva da transcondutância, que é dada pela derivada da curva da I_{DS} em função da V_{GS} , conforme está ilustrado no gráfico da Figura 8 (ORTIZ-CONDE, 2002).

Figura 8- A g_{m_max} é extraída do ponto máximo da curva da derivada de 1ª ordem de I_{DS} em função de V_{GS}



Fonte: Autor

A equação da transcondutância (g_m) é dada pela equação (4).

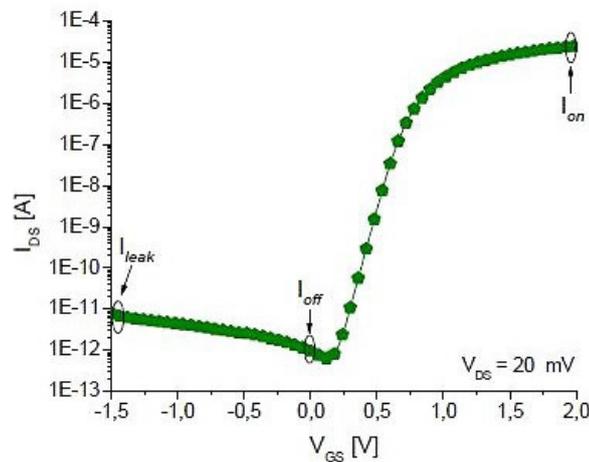
$$g_m = \frac{\partial I_{DS}}{\partial V_{GS}} \quad (4)$$

Como a corrente I_{DS} é proporcional à mobilidade, a sua derivada em função de V_{GS} também será proporcional, daí o g_m possui dependência direta com o fator de ganho do MOSFET ($\beta = \mu_n \cdot C_{ox} \cdot \frac{W}{L}$), portanto a mobilidade, e também com a razão W/L definido pelo conforme a equação (5) (SEDRA; SMITH, 2011):

$$g_m = \beta \cdot (V_{GS} - V_{TH}) \quad (5)$$

- c) A corrente I_{DS} no MOSFET é dependente da condição de polarização aplicada para V_{GS} . A Figura 8 ilustra a curva logarítmica de I_{DS} em função de V_{GS} indicando as três condições de V_{GS} extração dos seguintes parâmetros: fuga de corrente entre dreno e fonte (*leakage*, I_{LEAK}) que é medida para tensões negativas de V_{GS} , a corrente I_{DS} na condição de estado desligado (*off-state current*, I_{OFF}) que é medida para V_{GS} igual a zero volts e a corrente I_{DS} na condição de estado ligado (*on-state current*, I_{ON}) que é medida no limite entre as regiões triodo e saturação ($V_{DS} = V_{GS} - V_{TH}$).

Figura 9- Extração das correntes I_{OFF} , I_{ON} e I_{LEAK} a partir do gráfico Log I_{DS} em função de V_{GS}

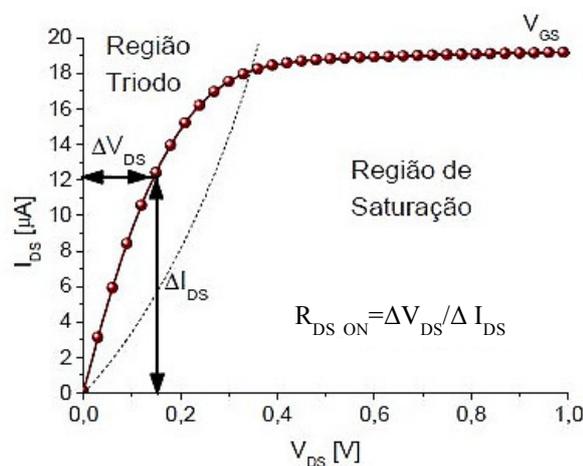


Fonte: Autor

A análise dessas correntes é muito importante para a avaliação do desempenho dos CIs analógicos e digitais, pois, para tensões V_{GS} iguais ou menores a zero, um MOSFET operando como chave, está desligado (cortado), então a corrente I_{DS} medida entre dreno e fonte deve ser muito baixa (SEDRA; SMITH, 2011).

- d) A resistência série entre dreno e fonte na condição de estado ligado (R_{DS_ON}), este parâmetro, ilustrado na Figura 10 é extraído a partir da curva de saturação de I_{DS} em função de V_{DS} . Tal parâmetro é digital e define os tempos de transição dos CIs (SEDRA; SMITH, 2011).

Figura 10- Extração da R_{DS_ON} a partir do gráfico de I_{DS} em função de V_{DS} na região linear (tríodo)

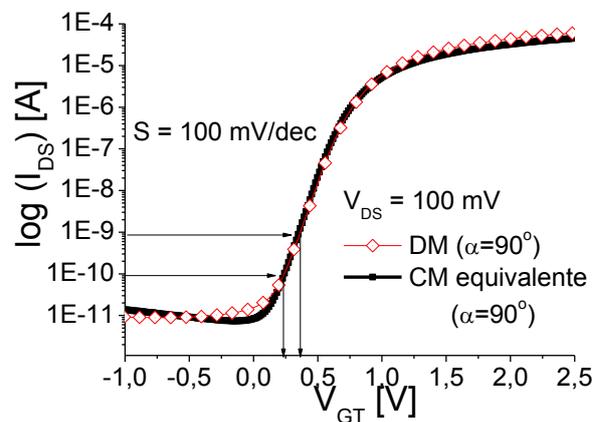


Fonte: Autor

Quando o MOSFET está ligado, ele se comporta como uma resistência série entre os terminais de dreno e fonte. Isso se explica pela soma de algumas contribuições elementares das resistências intrínsecas ao dispositivo (SEDRA; SMITH, 2011).

- e) A inclinação de sublimiar (S), está indicada no gráfico da Figura 11, este parâmetro é proporcional a velocidade de chaveamento do MOSFET. Logo, está relacionado à mobilidade dos portadores de carga majoritários que a partir da fonte se difundem no substrato do MOSFET e são coletados pelo dreno. Um aumento da inclinação indica que há fuga de corrente, ampliando o consumo pelo dispositivo (SEDRA; SMITH, 2011).

Figura 11- Extração da S a partir da curva $\text{Log}(I_{DS})$ em função de V_{GS}



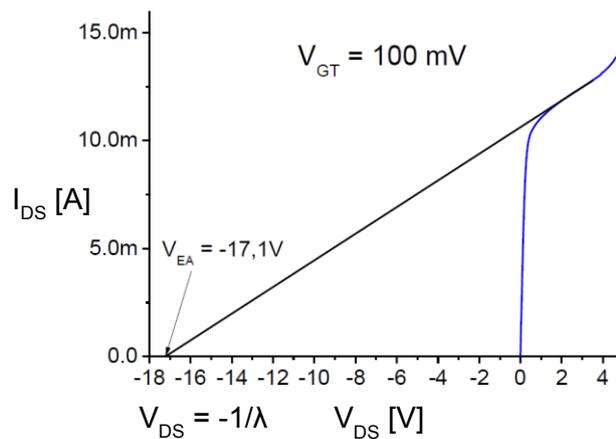
Fonte: Autor

O parâmetro S é expresso em milivolts por década, isso significa quantos milivolts devem ser aplicados em V_{GS} para que no eixo de I_{DS} se obtenha o aumento de uma década. Quanto menor o valor de S , mais eficiente e rápida é a comutação de um MOSFET do estado desligado para o estado ligado (SEDRA; SMITH, 2011).

- f) A tensão Early (V_{EA}) é um parâmetro tecnológico de processo e depende da concentração de elementos dopantes nas regiões de dreno e de fonte para o interior do canal, a V_{EA} é proporcional do comprimento efetivo do canal (L_{eff}). Quando a tensão V_{DS} aumenta acima da saturação, a região de depleção próxima ao dreno cresce e faz com que o ponto de pinçamento (*pinch-off*) do canal se mova da região de dreno em direção à fonte, visto na Figura 6. Se o comprimento efetivo do canal for reduzido, ocorrerá um fenômeno chamado de modulação do comprimento do canal (λ) (SEDRA; SMITH, 2011). Tal redução propicia um aumento da I_{DS} ,

modelada pelo termo $(1 + \lambda V_{DS})$, pois I_{DS} é inversamente proporcional ao comprimento de canal. Esse acréscimo se traduz em um aumento na inclinação da curva da I_{DS} em função de V_{DS} na região de saturação. O parâmetro V_{EA} é importante para as aplicações analógicas, pois o ganho de tensão intrínseco de um amplificador operacional é diretamente proporcional a V_{EA} (SEDRA; SMITH, 2011). Abaixo ilustrado na Figura 12 o gráfico de uma curva de I_{DS} em função de V_{DS} na região de saturação.

Figura 12- Extração da V_{EA} a partir da extrapolação da curva de saturação I_{DS} em função de V_{DS} , até cruzar o eixo de V_{DS}



Fonte: Autor “adaptado de” SEDRA; SMITH, 2011

Está indicado no gráfico da Figura 12 o valor da tensão Early (V_{EA}) que é extraído a partir da curva de I_{DS} em função de V_{DS} para os MOSFETs operando na região de saturação, obtida por meio da extrapolação desta curva, até atingir o ponto onde I_{DS} é igual a zero ($1 + \lambda V_{DS} = 0$). Neste ponto, o valor de $V_{DS} = -(1/\lambda) = -V_{EA}$ (SEDRA; SMITH, 2011).

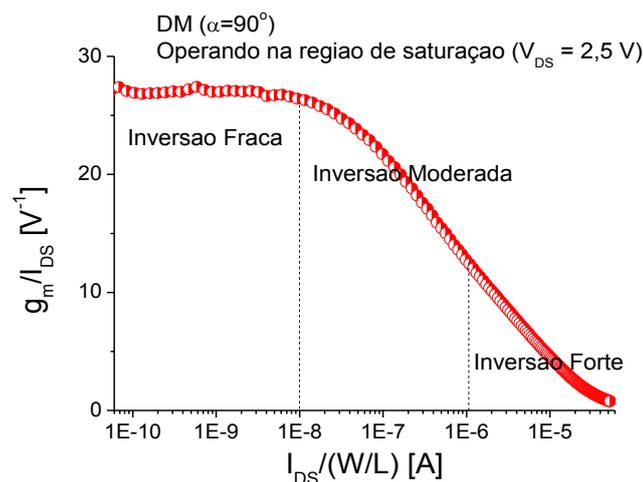
- g) A razão entre a transcondutância e a corrente entre dreno e fonte (g_m/I_{DS}) é muito utilizada no projeto de circuitos analógicos como os amplificadores operacionais, úteis em aplicações de baixa potência e baixa tensão. O projeto do amplificador é baseado na razão entre a curva de g_m e a corrente entre dreno e fonte (g_m/I_{DS}) em função da corrente entre dreno e fonte normalizada por W/L [$I_{DS}/(W/L)$], sendo calculada através da equação (6) (SILVEIRA; FLANDRE, 1996).

$$\frac{g_m}{I_{DS}} = \frac{1}{I_{DS}} \frac{\partial I_{DS}}{\partial V_{GS}} = \frac{\partial(\ln I_{DS})}{\partial V_{GS}} = \frac{\partial\left\{\ln\left(\frac{I_{DS}}{W/L}\right)\right\}}{\partial V_{GS}} \quad (6)$$

A razão g_m/I_{DS} é uma característica universal de todos os MOSFETs pertencentes a um mesmo processo de fabricação e indica a eficiência em termos de amplificação em traduzir corrente elétrica (potência) em transcondutância nos MOSFETs (SILVEIRA; FLANDRE, 1996).

A Figura 13, apresenta um gráfico de g_m/I_{DS} em função de $I_{DS}/(W/L)$ para um NMOSFET do tipo Diamante, operando na região de saturação (V_{DS} igual a 2,5 V), ilustrando os seus regimes de operação.

Figura 13- Gráfico de g_m/I_{DS} em função de I_{DS} normalizado por W/L de um DM



Fonte: Autor

Projeta-se um amplificador com alto valor de ganho tensão (A_V) e à baixa frequência empregando-se um MOSFET polarizado no regime de inversão fraca. Por outro lado, para um MOSFET for polarizado no regime de inversão forte obtêm-se amplificadores com altas frequências, conseqüentemente uma maior velocidade de processamento. No entanto, baixos valores de A_V têm como característica o alto consumo de energia. Polarizando o MOSFET no regime de inversão moderada, obtemos amplificadores que têm um bom compromisso entre o A_V , a frequência, além de um baixo consumo de energia (SILVEIRA; FLANDRE, 1996).

- h) O parâmetro do ganho de tensão intrínseco A_V do MOSFET operando como um amplificador de tensão é calculado através da equação (7), portanto, A_V é

diretamente proporcional a razão g_m/I_{DS} e a V_{EA} (SILVEIRA; FLANDRE, 1996), (ALLEN; HOLBERG, 2013).

$$A_V = \frac{g_m}{I_{DS}} \cdot V_{EA} \quad (7)$$

- i) A frequência de ganho de tensão unitário (f_T) é uma figura de mérito, isso é define a qualidade do MOSFET para aplicações como amplificador à altas frequências (RAZAVI, 2001), (SEDRA; SMITH, 2011).

Para um MOSFET de tecnologia convencional *Bulk* CMOS, a f_T sofre influência do comprimento de canal (L) do transistor e da corrente I_{DS} , considerando-se um alto valor da I_{DS} , quanto menor for o L do MOSFET e menor sua espessura de óxido de porta, menores serão as suas capacitâncias intrínsecas, que implica num aumento da frequência de ganho de tensão unitário (f_T) e a diminuição do ganho de tensão intrínseco (A_V). No entanto, ao aumentar-se o tamanho do MOSFET, elevam-se as suas capacitâncias intrínsecas, resultando na diminuição do valor da frequência de ganho de tensão unitário (f_T) e no aumento do ganho de tensão em malha aberta de (A_V) (RAZAVI, 2001), (ALLEN; HOLBERG, 2013).

Alternativamente, define-se a frequência de ganho unitário de um CI como aquela em que é mantido um ganho de tensão unitário entre um sinal aplicado à sua entrada refletido com a mesma amplitude na sua saída. A frequência de ganho de tensão unitário (f_T) dos MOSFETs é medida em Hertz [Hz] e pode ser calculada através da equação (8) (SILVEIRA; FLANDRE, 1996), (RAZAVI, 2001), (SEDRA; SMITH, 2011):

$$f_T = \frac{g_m}{2\pi \cdot C_L} \quad (8)$$

onde: C_L é a soma das capacitâncias intrínsecas entre porta e fonte (C_{GS}) e entre porta e dreno (C_{GD}), vistas como uma carga a partir do modelo simplificado equivalente de um MOSFET para altas frequências.

2.3 MOSFET DO TIPO DIAMANTE (DM)

Para compreender melhor e minimizar os mecanismos responsáveis pelos efeitos das radiações ionizantes nos MOSFETs iniciou-se um estudo sistemático destes dispositivos com leiautes inovadores com porta hexagonal do tipo Diamante, de agora em diante referenciados como DMs, comparados aos equivalentes retangulares, doravante chamados de CMs (*Conventional* MOSFET, CM). Levando-se em consideração, para efeito de comparação entre estes MOSFETs, sua equivalência em áreas de porta (A_G) e razões geométricas (W/L), todos estes DUTs (*Devices Under Test*) foram projetados e patenteados no Brasil pelo Prof. Dr. Salvador P. Gimenez do Departamento de Engenharia Elétrica do Centro Universitário FEI (GIMENEZ, 2010), (GIMENEZ, 2016).

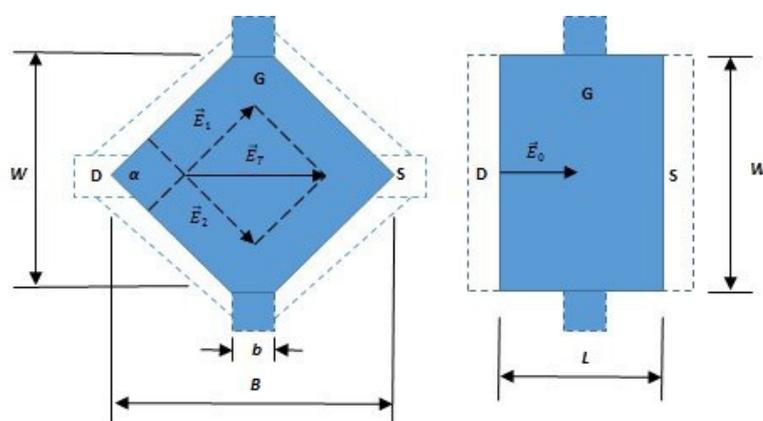
É um dos objetivos principais deste projeto de pesquisa avaliar os DMs para aplicações nas áreas aeroespacial, médica, etc.

Todos os protótipos foram construídos em CIs monolíticos com tecnologia *Bulk* CMOS 350 nm comercial pela fábrica *On-Semiconductors*, via MOSIS (MOSIS, 2012).

Este inovador leiaute de porta em formato hexagonal é que atribui aos DMs algumas características elétricas diferenciadas em relação aos dos CMs em termos de desempenho elétrico, pois foi comprovado que os DMs têm o seu vetor campo elétrico longitudinal resultante (\vec{E}_T) gerados a partir de dois campos elétricos longitudinais ($\vec{E}_1 + \vec{E}_2$), enquanto que os CMs apenas possuem um único campo elétrico longitudinal (\vec{E}_0) (GIMENEZ, 2010).

A Figura 14 ilustra a vista de topo de um DM e a ação destes campos elétricos longitudinais comparados ao do seu CM equivalente de mesmas A_G (W/L) e razões geométricas (W/L).

Figura 14- Vistas superiores do DM e do CM equivalente sob ação dos seus campos elétricos longitudinais resultantes



Fonte: Autor

Na Figura 14, para o DM e o seu CM equivalente são indicados os seus terminais de: dreno (D), porta (G) e fonte (S). As dimensões são indicadas para os dois MOSFETs como: a largura do canal (W), o comprimento mínimo do canal (b), o comprimento máximo do canal (B) e o ângulo (α) de abertura do hexágono.

A modificação do leiaute geométrico da porta retangular para a hexagonal, confere ao DM um maior módulo do vetor campo elétrico longitudinal (*Longitudinal Electric Field*, LEF) resultante no canal dado pela soma dos dois componentes vetoriais na equação (9) em relação ao campo elétrico (\vec{E}_0) do CM equivalente (GIMENEZ, 2010):

$$\vec{E}_T = \vec{E}_1 + \vec{E}_2 \quad (9)$$

para o leiaute do tipo DM, portanto: $\vec{E}_T > \vec{E}_0$.

Por sua vez, a intensidade do vetor campo elétrico longitudinal resultante $|\vec{E}_T|$, que atribui melhor desempenho elétrico aos DMs em relação aos CMs equivalentes, depende do ângulo de abertura do hexágono (α) (GIMENEZ, 2010).

O princípio de modelagem para os DMs foi fundamentado, conforme a equação (10) de Shichman e Hodges (1968), onde o módulo do vetor campo elétrico longitudinal resultante E_T é diretamente proporcional à velocidade de deriva dos portadores de carga do canal (v_d):

$$v_d = \mu_i \cdot E_T \quad (10)$$

onde, μ_i é a mobilidade dos portadores de cargas do canal do tipo n ou do tipo p, dependendo do tipo de transistor, respectivamente, um NMOSFET ou um PMOSFET (GIMENEZ, 2016).

O estilo de leiaute inovador do DM foi cuidadosamente projetado para usar o efeito de canto (*Corner Effect*, CE) na direção longitudinal do canal, chamado de Efeito de canto longitudinal (*Longitudinal Corner Effect*, LCE), responsável pelo aumento o campo elétrico longitudinal resultante (\vec{E}_T). A I_{DS} do DM é calculada através da equação (11) (GIMENEZ, 2016):

$$I_{DS} = -Q_{inv} \cdot v_d = -Q_{inv} \cdot \mu_i \cdot E_T \quad (11)$$

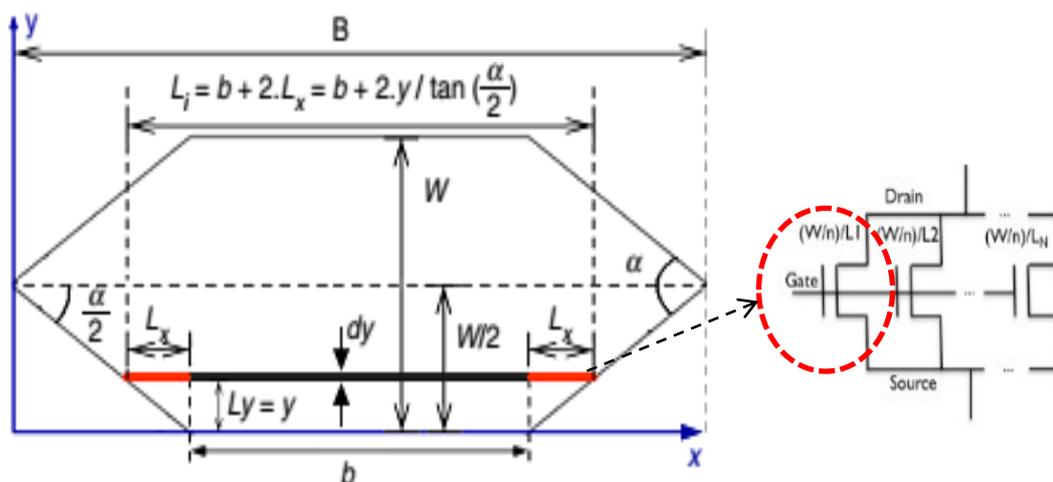
onde, a Q_{inv} é a carga móvel de inversão do canal que cresce gradualmente com o aumento de V_{GS} , elevando significativamente a I_{DS} devido ao maior campo elétrico longitudinal resultante (E_T) em virtude do efeito LCE presente nos DMs.

Foi comprovado por simulação numérica tridimensional (3D) que o efeito LCE é o responsável pela maior intensidade do campo elétrico longitudinal (LEF) resultante nos DMs comparados aos dos CMs. Em síntese, devido ao efeito LCE a intensidade do vetor campo elétrico longitudinal (LEF) resultante (E_T) é maior, conseqüentemente maior será o valor da I_{DS} pelo canal do DM em relação ao do CM equivalente, levando-se em consideração as mesmas A_G , W/L e suas condições de polarização (GIMENEZ, 2010).

Assim, pode-se obter um maior desempenho elétrico do DM, reduzindo o seu valor do ângulo α , porque a soma vetorial do LEF é dada pela lei dos cossenos ($\sqrt{(E_1)^2 + (E_2)^2 + 2 \cdot (E_1) \cdot (E_2) \cdot \cos \alpha}$). No entanto, é importante ressaltar que o ângulo α é limitado pelos processos de fabricação planares CIs CMOS (GIMENEZ, 2016).

Observando a ilustração na Figura 15, se cortes longitudinais forem realizados no DM, vários transistores retangulares infinitesimais associados em paralelos são originados com diferentes comprimentos de canal. Foi visto que a intensidade da I_{DS} no DM é maior, quando menor for o seu comprimento de canal ($L_1 < L_2 < \dots < L_N$), considerando que todos os transistores estão ligados em paralelo e têm as mesmas larguras de canal. Então, foi apresentado o segundo efeito intitulado de PAMDLE (*Parallel connection of MOSFET with Different Channel Length Effect*), devido a associação paralela dos MOSFETs infinitesimais com diferentes comprimentos de canal (GIMENEZ, 2010).

Figura 15- Vista superior da porta de um DM representado através do circuito equivalente dos MOSFETS infinitesimais ligados em paralelo



Fonte: Autor "adaptado de" GIMENEZ, 2010

Na Figura 15, o L_i ($1 \leq i \leq N$) é o comprimento do canal para cada MOSFET infinitesimal da associação paralela, W é a largura da porta, b o comprimento mínimo do canal, B é o comprimento máximo do canal e α é o ângulo de abertura do hexágono.

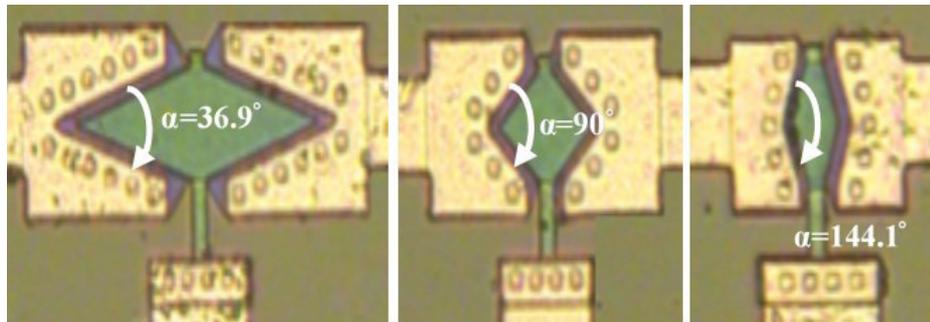
Devido ao efeito PAMDLE, forçosamente ocorre um aumento da I_{DS} fluindo através dos MOSFETs infinitesimais mais externos da ligação em paralelo, em decorrência do menor L limitado pela dimensão b do hexágono (GIMENEZ, 2010).

Logo, devido aos efeitos intrínsecos combinados do LCE e do PAMDLE, que ocorrem simultaneamente no DM, obtêm-se melhorias no seu desempenho elétrico em relação ao CM equivalente, tais como (GIMENEZ, 2016):

- uma maior I_{DS} (25 % a 200 %), em função do ângulo de abertura (α);
- uma maior g_m (25 % a 200 %);
- uma menor R_{DS_ON} ; (- 80 % a - 55 %)
- maiores A_v (5 % a 40 %) e f_T (7 % a 76 %).

Na Figura 16 abaixo, estão as fotos que ilustram três diferentes estruturas de DMs para os seguintes ângulos α : 36,9°, 90° e 144,1°.

Figura 16- Fotografias das três estruturas construídas a partir do leiaute do tipo Diamante para três ângulos α diferentes



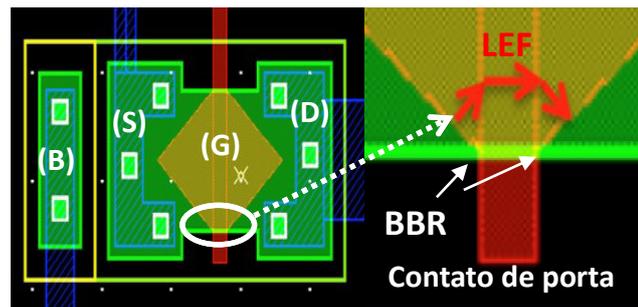
Fonte: Autor “adaptado de” ALATI, 2012

Na região ativa do MOSFET do tipo retangular ou convencional pode ocorrer a geração de corrente de fuga motivada por imperfeições construtivas (transistores bipolares parasitários) oriundo do processo de fabricação (*Local Oxidation Of Silicon*, LOCOS) (ALLEN; HOLBERG, 2013).

Foi descoberta por simulação numérica 3D (GIMENEZ, 2016) a existência de um terceiro efeito presente nos DMs, denominado de DEPAMBBRE (*Deactivation of the Parasitic MOSFETs in Bird's Beak Regions*) que está ilustrado na Figura 17. Este efeito é responsável

por desativar os MOSFETs parasitários das regiões de bico de pássaro (*Bird's Beak Region*, BBR) que originam a corrente fuga em I_{DS} . Graças ao efeito DEPAMBBRE na região do canal, as linhas de LEF são curvas e conseqüentemente desviadas para dentro do canal, não passando pelas regiões de bico de pássaro.

Figura 17- Leiaute de um DM indicando a linha de LEF desviando das regiões de bico de pássaro



Fonte: Autor “adaptado de” GIMENEZ, 2016

Adicionalmente ao efeito DEPAMBBRE, o DM tem menores regiões de bico de pássaro em relação ao seu CM equivalente, propiciando uma menor I_{OFF} (GIMENEZ, 2016).

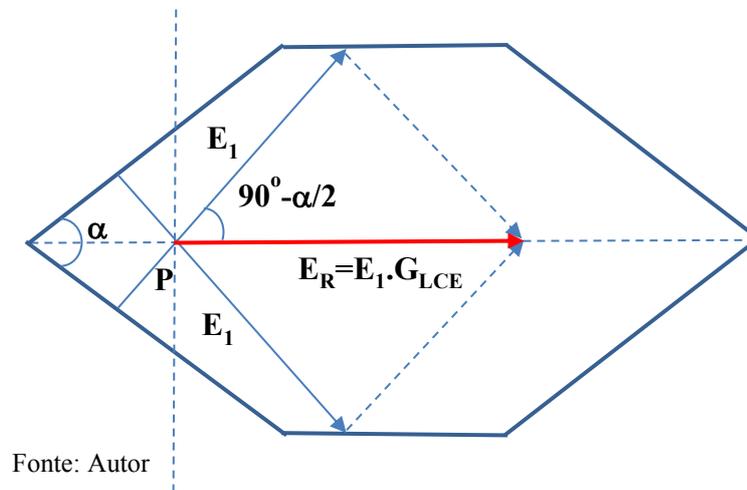
A modelagem matemática do comprimento efetivo de canal do DM (L_{eff_DM}) é obtida através da equação (12) e é dada pela equação (13) (GIMENEZ, 2010):

$$\frac{W}{L_{eff_DM}} = 2 \int_0^{W/2} \frac{dy}{L_i} = 2 \int_0^{W/2} \frac{dy}{b + 2 \frac{y}{\tan(\frac{\alpha}{2})}} \quad (12)$$

$$L_{eff_DM} = \frac{B-b}{\ln(\frac{B}{b})} \quad (13)$$

O valor módulo campo elétrico longitudinal resultante (E_R) é dado pela equação (14), considerando-se $0^\circ \leq \alpha \leq 90^\circ$ (GIMENEZ; DAVINI, 2014) no ponto P, obtido a partir da Figura 18.

Figura 18- Componentes vetoriais do campo elétrico longitudinal e sua resultante na região de canal de um DM que define o G_{LCE} para $0^\circ \leq \alpha \leq 90^\circ$



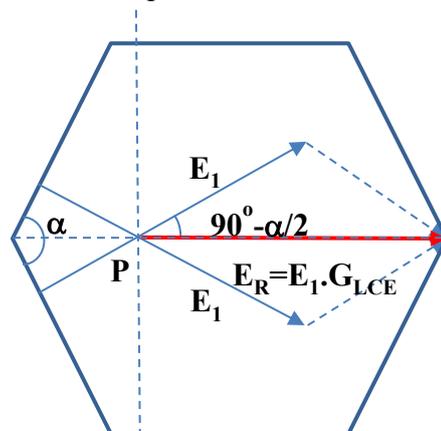
Fonte: Autor

$$E_R = E_1 \cdot \sqrt{2(1 + \cos \alpha)} = E_1 \cdot G_{LCE} \quad (14)$$

onde G_{LCE} foi chamado de ganho do efeito LCE do DM.

O valor do módulo do campo elétrico longitudinal resultante (E_R) é dado pela equação (15), considerando-se $90^\circ \leq \alpha \leq 180^\circ$ (GIMENEZ; DAVINI, 2014) no ponto P, obtido a partir da Figura 19 (GIMENEZ; DAVINI, 2014).

Figura 19- Componentes vetoriais do campo elétrico longitudinal e sua resultante na região de canal de um DM que define o G_{LCE} para $90^\circ \leq \alpha \leq 180^\circ$



Fonte: Autor

$$E_R = E_1 \cdot \sqrt{2 + \cos \alpha} = E_1 \cdot G_{LCE} \quad (15)$$

A Tabela 2 apresenta os valores do campo elétrico longitudinal resultante (E_R) no ponto P de um DM em função do ângulo de abertura α , considerando-se que as suas componentes vetoriais sejam iguais a 1 V/cm.

Tabela 2- Módulo do campo elétrico longitudinal resultante (E_R) em função do ângulo α da geometria de porta do MOSFET do tipo Diamante.

α (graus)	α (radianos)	$ E_1 $ (V/cm)	$ E_R $ (V/cm)	$ E_R $ (V/cm)	Nota
		CM	$0^\circ \leq \alpha \leq 90^\circ$	$90^\circ \leq \alpha \leq 180^\circ$	
0	0	1	2,00		Vale a equação (14)
10	0,174532925	1	1,99		Vale a equação (14)
20	0,34906585	1	1,97		Vale a equação (14)
30	0,523598776	1	1,93		Vale a equação (14)
40	0,698131701	1	1,88		Vale a equação (14)
50	0,872664626	1	1,81		Vale a equação (14)
60	1,047197551	1	1,73		Vale a equação (14)
70	1,221730476	1	1,64		Vale a equação (14)
80	1,396263402	1	1,53		Vale a equação (14)
90	1,570796327	1	1,41	1,41	Valem as equações: (14) e (15)
100	1,745329252	1		1,35	Vale a equação (15)
110	1,919862177	1		1,29	Vale a equação (15)
120	2,094395102	1		1,22	Vale a equação (15)
130	2,268928028	1		1,16	Vale a equação (15)
140	2,443460953	1		1,11	Vale a equação (15)
150	2,617993878	1		1,06	Vale a equação (15)
160	2,792526803	1		1,03	Vale a equação (15)
170	2,967059728	1		1,01	Vale a equação (15)
180	3,141592654	1		1,00	Vale a equação (15)

Fonte: Autor

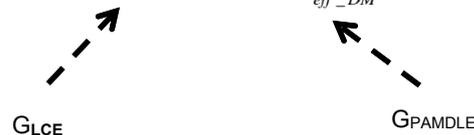
Analisando-se os valores apresentados na Tabela 2, verifica-se que o módulo do vetor campo elétrico resultante (E_R) do DM, para α igual a 0° é duas vezes maior que E_1 do seu CM

equivalente, segundo a equação (14), que é utilizada no cálculo do E_R , considerando-se α de 0° até 90° (GIMENEZ; DAVINI, 2014). Observa-se que as equações (14) e a (15) geram o mesmo valor de E_R para α igual a 90° .

Por outro lado, para valores de α maiores que 90° , o valor de E_R do MOSFET do tipo Diamante tende a ficar igual ao do MOSFET do tipo convencional equivalente, quando o α tende a 180° ($E_R = E_1$), de acordo com a equação (15).

Uma modelagem analítica simples da corrente entre dreno e fonte do DM (I_{DS_DM}) em função da I_{DS} do CM (I_{DS_CM}) é dado pelas equações (16) e (17), indicando os dois ganhos referentes aos efeitos LCE e PAMDLE (L_{eff_CM}/L_{eff_DM}), considerando-se que ambos MOSFETs apresentam as mesmas A_G , W e condições de polarização (GIMENEZ, 2016).

$$I_{DS_DM} = \left[\sqrt{2(1 + \cos \alpha)} \right] \frac{L_{eff_CM}}{L_{eff_DM}} I_{DS_CM} \quad , \text{ para } 0^\circ \leq \alpha \leq 90^\circ \quad (16)$$



$$I_{DS_DM} \cong \left(\sqrt{2 + \cos \alpha} \right) \frac{L_{eff_CM}}{L_{eff_DM}} I_{DS_CM} \quad , \text{ para } 90^\circ \leq \alpha \leq 180^\circ \quad (17)$$

onde L_{eff_CM} é o comprimento efetivo de canal do CM equivalente.

Para a realização do estudo experimental foram manufacturados e considerados cinco pares de MOSFETs dos tipos Diamante e seus convencionais equivalentes, cujas dimensões são apresentadas na Tabela 3.

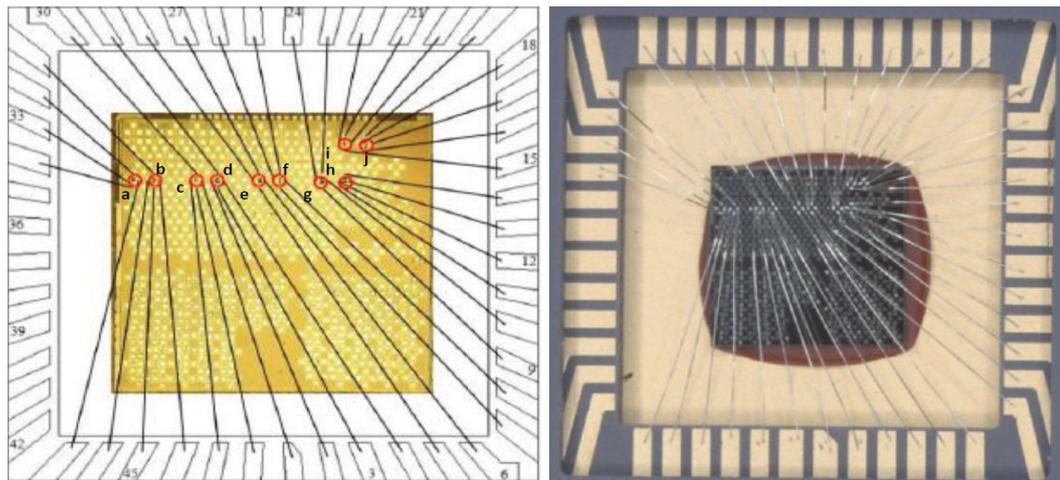
Tabela 3- Dimensões dos DMs e dos CMs equivalentes ($W=17 \mu\text{m}$ e $b=3 \mu\text{m}$ para os DMs).

α ($^\circ$)	DMs		CMs	
	B (μm)	L (μm)	W/L	A_G (μm^2)
36,9	54	28,5	0,596	484,5
53,1	37	20	0,85	340
90	20	11,5	1,48	195,5
126,9	11,5	7,25	2,34	119
144,1	8,5	5,75	2,96	93,5

Fonte: Autor

A Figura 20 ilustra o diagrama de ligações dos MOSFETs (a) e uma foto do CI protótipo (b) fabricados com tecnologia comercial *Bulk CMOS 350 nm* pela *On Semiconductors (AMI)* via *MOSIS* (MOSIS, 2012). Estes dispositivos foram encapsulados pela Divisão de Empacotamento Eletrônico, DEE do CTI Renato Archer, financiados pelo Projeto CITAR.

Figura 20- Diagrama de ligações elétrica dos DUTs (a) e uma foto do CI protótipo (b)



Fonte: Autor

Os encapsulamentos são do tipo cerâmico CERDIP de 48 pinos, com janela para acesso ao *chip*, de acordo com o mapa de identificação dos pinos que são apresentados na Tabela 4.

Tabela 4- Mapa de identificação dos pinos dos DUTs com encapsulamento do tipo CERDIP de 48 pinos.

NMOSFET	LEIAUTE TIPO	PINO NÚMERO			
		Dreno	Porta	Fonte	Substrato
a	CM equivalente ($36,9^\circ$)	33	32	43	34
b	DM ($\alpha = 36,9^\circ$)	44	31	46	45
c	CM equivalente ($53,1^\circ$)	47	30	01	48
d	DM ($\alpha = 53,1^\circ$)	02	29	04	03
e	CM equivalente (90°)	28	27	06	05
f	CM equivalente ($126,9^\circ$)	26	25	08	07
g	DM ($\alpha = 90^\circ$)	24	23	10	09
h	DM ($\alpha = 126,9^\circ$)	12	14	13	11
i	CM equivalente ($144,1^\circ$)	22	21	20	15
j	DM ($\alpha = 144,1^\circ$)	18	19	17	16

Fonte: Autor

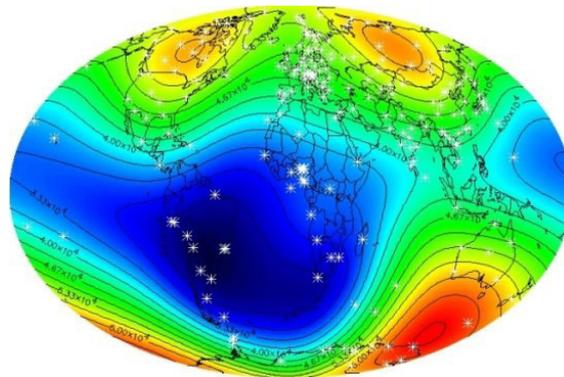
2.4 RADIAÇÕES IONIZANTES

No espaço, as radiações ionizantes são geradas a partir do vento solar, dos raios cósmicos solares (*Solar Cosmic Rays, SCR*), dos raios cósmicos galácticos (*Galactic Cosmic Rays, GCR*) e do cinturão de Van Allen (*Van Allen Belts*) (DODD, 1999).

O vento solar é um gás de prótons e elétrons que sopra radialmente partindo do Sol e as suas características são fortemente variáveis no tempo e no espaço, como por exemplo a sua velocidade de expansão pode variar de 300 a 1.000 Km/s e a sua densidade entre 0,1 e 30 partículas/cm³ (DODD, 1999).

O cinturão de Van Allen é o nome dado aos anéis de radiação existentes ao redor da Terra, produzido pelo vento solar ao entrar em contato com o campo magnético da Terra. A intensidade da energia destes anéis varia entre dezenas de KeV (1 elétron-volt é equivalente a $1,6 \cdot 10^{-19}$ joules) até centenas de MeV, e o anel inferior começa, aproximadamente a 500 Km da superfície da Terra. A parte mais escura vista na Figura 21, cobrindo parte do Brasil, parte do sul da América do Sul e parte do Atlântico Sul, representa a Anomalia do Atlântico Sul (*South Atlantic Anomaly, SAA*). A SAA corresponde à região, onde o cinturão de Van Allen mais se aproxima da superfície terrestre (DODD, 1999).

Figura 21- Anomalia do Atlântico Sul, SAA



Fonte: Autor “adaptado de” DODD, 1.999

Tal anomalia afeta, diretamente, os componentes eletrônicos dos veículos espaciais que transitam nessas órbitas. Um exemplo é o telescópio espacial *Hubble* que, ao transpor a anomalia, não realiza observações. Isso ocorre com outros diversos satélites que desligam, por segurança, os seus diversos subsistemas. Os satélites, ao orbitar por essa região, são bombardeados por prótons com níveis de energia superiores a 10 MeV à uma taxa de 3.000 acertos por cm² por segundo (DODD, 1999).

Essa radiação pode causar prejuízos em dados coletados, problemas operacionais nos sistemas eletrônicos, e o envelhecimento prematuro do computador de bordo e de outros componentes do veículo espacial (SCHRIMPF; VELAZCO, 2007).

Os raios cósmicos solares são produzidos por tempestades solares que se desenvolvem na magnetosfera solar e a sua intensidade pode variar desde 0,1 milhão de elétron-volts (0,1 MeV) até 10 MeV provocados por eventos solares que são mais prováveis de ocorrer durante a atividade máxima solar. As partículas emitidas durante a atividade solar podem ser freadas, mas são de difícil detecção devido à natureza helicoidal do vento solar (DODD, 1999).

Os raios cósmicos galácticos são constituídos por partículas extremamente penetrantes, dotadas de alta energia, que se deslocam a velocidades próximas à da luz no espaço sideral. São oriundas das galáxias e das estrelas, possuem fluxo constante e energias da ordem de 0,1 GeV e são de difícil proteção (blindagem) devido à sua alta energia (DODD, 1999).

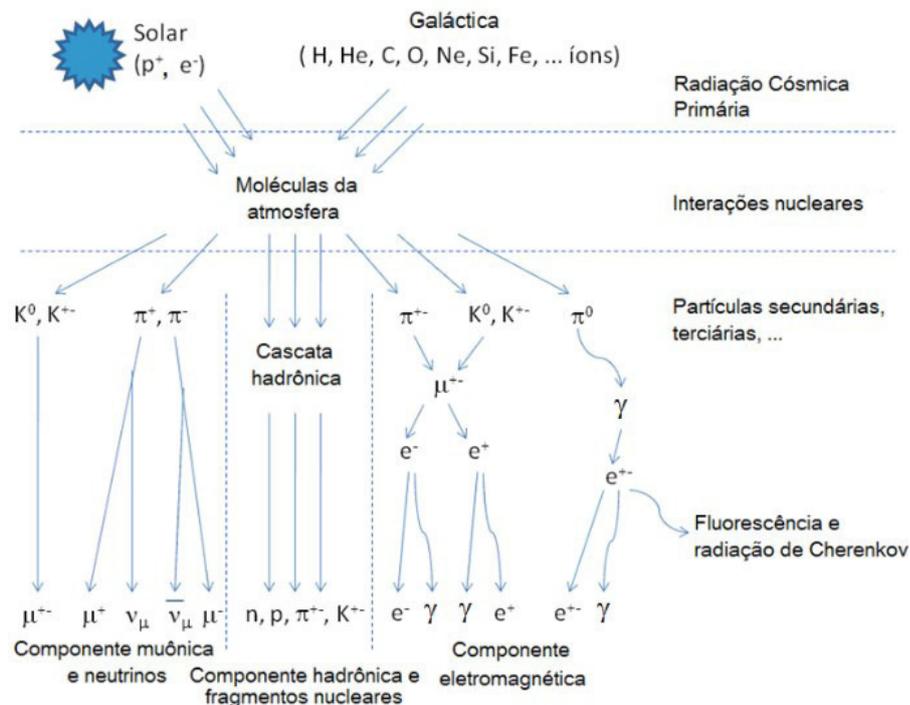
2.4.1 Fontes de radiações e sua interação com a matéria

O fluxo de radiação cósmica depende da altitude sobre a superfície terrestre, ou seja, quanto mais perto da terra, menor é a radiação. Quando ela atravessa a atmosfera terrestre, os raios cósmicos reagem com as partículas atmosféricas, gerando cascatas de partículas secundárias. Estas possuem energia suficiente para atravessar a atmosfera interagindo de novo com outras partículas e, assim, sucessivamente, até que algumas delas (menos de 1% do fluxo de partículas iniciais) alcançam a superfície terrestre (TYLKA, 1997).

Durante o seu ciclo máximo, as explosões solares são mais frequentes e liberam grandes quantidades de plasma, prótons, elétrons, núcleos de hélio e radiação eletromagnética, além de aumentar a intensidade dos raios UV (ultravioleta) e de raios-X (FEDERICO, 2011).

A Figura 22 ilustra o caminho da radiação cósmica através da atmosfera até a superfície terrestre. O espectro das partículas solares é composto de prótons, íons de energias, a partir de 1 MeV a 10 MeV, e de elétrons. Dentro do fluxo de radiação cósmica que consegue penetrar a atmosfera, os nêutrons produzidos através das interações de partículas α e prótons na atmosfera são os componentes mais significativos em termos de efeitos na eletrônica. São partículas sem carga que não geram, diretamente, a ionização de nenhum material, porém, devido à sua massa, geram íons de alta energia, os quais, por sua vez, podem provocar pulsos de corrente elétrica (DODD, 1999).

Figura 22- Radiação cósmica através da atmosfera até alcançar a superfície terrestre



Fonte: Autor “adaptado de” DODD, 1999

Essas partículas aprisionadas no campo magnético terrestre podem afetar a durabilidade de satélites dependendo da sua altitude, inclinação, e blindagem utilizada (CLAEYS; SIMOEN, 2002).

O campo magnético terrestre não é geograficamente simétrico: influências geológicas podem causar inclinação e deslocamento das linhas magnéticas. Por isso, a anomalia magnética do Atlântico Sul (SAA) é considerada a distorção magnética mais influente na Terra (HOLMES; ADAMS, 2002).

De acordo com Dressendorfer, Paul V. (1989), as grandezas físicas relacionadas às radiações são: a atividade da fonte, a energia, a dose, o fluxo, a fluência e a transferência linear de energia (*Linear Energy Transfer*, LET).

A unidade de atividade da fonte no Sistema Internacional de Unidades (SI) é o becquerel [Bq] que equivale ao número de transformação nuclear por unidade de tempo [$Bq \cdot s^{-1}$] (DRESSENDORFER; MA, 1989), (ALEXANDER, 1996), (HOLMES; ADAMS, 2002).

A unidade de energia no SI é o joule [J]. Em reações nucleares, a unidade mais utilizada é o elétron-volt ($1 \text{ eV} = 1,6 \cdot 10^{-19} \text{ J}$) (DRESSENDORFER; MA, 1989), (ALEXANDER, 1996), (HOLMES; ADAMS, 2002).

A dose absorvida de radiação (*radiation absorbed dose*, rad) é a energia absorvida pela matéria por unidade de massa (dE/dm) durante a exposição. Porém, a unidade [rad] é frequentemente utilizada na área espacial, sendo equivalente a: 1 Gy = 100 rad = 1 J/kg (DRESSENDORFER; MA, 1989), (HOLMES; ADAMS, 2002).

O fluxo de partículas é aqui definido como sendo o número de partículas (ou fótons) que passa por determinada área em um intervalo de tempo, e sua unidade é [partículas.cm⁻².s⁻¹] (DRESSENDORFER, 1989), (HOLMES; ADAMS, 2002).

A fluência é neste trabalho, definido como a integral do fluxo em relação ao tempo e a sua unidade é [partícula.cm⁻²] (DRESSENDORFER; MA, 1989), (HOLMES; ADAMS, 2002).

A transferência linear de energia, LET, também conhecido como *stopping power* é dado pela razão; $\left(\frac{dE}{dx}\right)$ que expressa a perda de energia (*dE*) por unidade de comprimento de uma partícula que penetra em uma determinada densidade de material (o alcance, *dx* da partícula no meio é a distância percorrida até perder a totalidade de sua energia cinética). A unidade de LET é [MeV.cm².mg⁻¹] (DRESSENDORFER; MA, 1989), (HOLMES; ADAMS, 2002).

Ao interagir com um material, as radiações podem provocar (SCHRIMPF; VELAZCO, 2007):

- a) excitação atômica ou molecular: elétrons são deslocados de seus orbitais de equilíbrio e, ao retornarem, emitem a energia excedente sob forma de luz ou raios-X;
- b) ionização: elétrons são removidos dos orbitais pelas radiações, sucedendo elétrons livres, íons positivos ou radicais livres quando ocorre quebra das suas ligações químicas;

As radiações eletromagnéticas ionizantes, devido ao seu caráter ondulatório, ausência de carga e massa de repouso, podem penetrar grandes espessuras em um material (FRIEDLANDER, 2000).

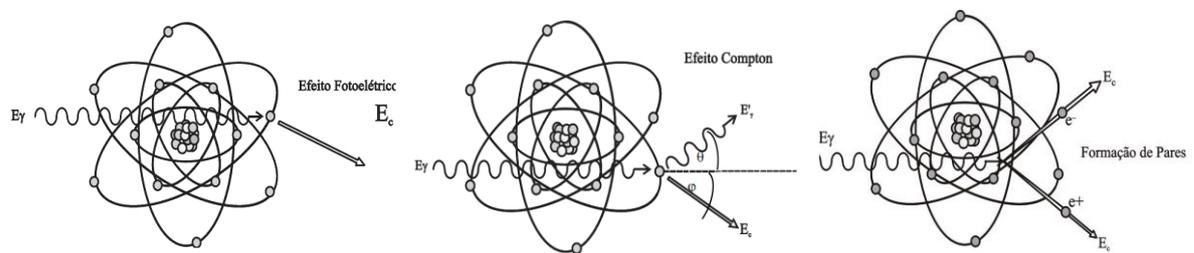
As fontes de radiações eletromagnéticas são de interesse para testar os efeitos da TID em dispositivos eletrônicos. Elas emitem fótons através de fontes de raios-X e raios-gama. Os fótons interagem com a matéria (o meio) através de mecanismos conforme está ilustrado na Figura 23. As principais interações dos fótons com a matéria são (TAUHATA, 2014):

- a) efeito fotoelétrico – transferência total da energia da radiação X ou gama a um único elétron, que é expelido com uma energia cinética bem definida e, a sua vacância é ocupada por outro elétron, provocando a emissão de um fóton de baixa energia (corresponde à diferença das energias dos orbitais envolvidos);
- b) efeito Compton – ocorre quando um fóton incidente no meio material transfere energia suficiente para que um elétron (na órbita mais externa do átomo) seja emitido para fora do átomo, assim gerando um outro fóton em outra direção e com uma menor energia. O

elétron ejetado perde energia devido as colisões (ionização do meio) e por emissão de radiação secundária e o fóton espalhado pode interagir novamente com o meio, da mesma forma que no efeito fotoelétrico;

- c) produção de pares – ocorre quando fótons de energia superior a 1,022 MeV passam perto ou colidem com os núcleos de elevado número atômico; ao interagir com o forte campo eletromagnético nuclear, a radiação desaparece e dá origem a um par elétron-pósitron, resultando, no meio do material, uma cascata de fótons, elétrons e pósitrons de menor energia.

Figura 23- Mecanismos de interações dos fótons com a matéria: efeito fotoelétrico, efeito Compton, e produção de pares

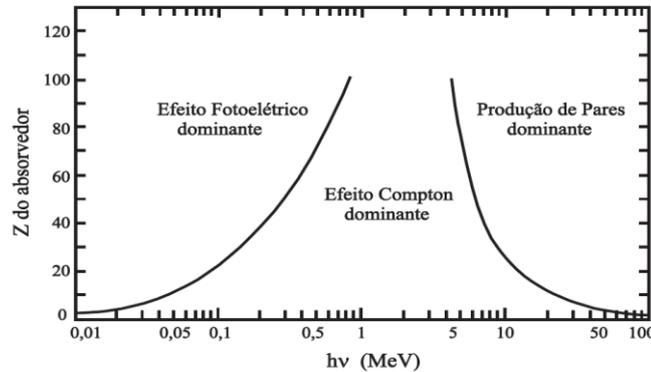


Fonte: Autor “adaptado de” SCHRIMPF; VELAZCO, 2007

As interações fotoelétricas predominam para todos os materiais em energias de fótons suficientemente baixas. Mas à medida que a energia cresce, o efeito fotoelétrico diminui mais rapidamente que o efeito Compton, e este último acaba predominando. Ao aumentar a energia do fóton, ainda que o efeito Compton decresça em termos absolutos, continua maior em relação ao efeito fotoelétrico (TAUHATA, 2014).

O gráfico da Figura 24 ilustra o número atômico do material absorvedor em função da energia do fóton, indicando qual é o efeito predominante para cada região do mesmo (SCHRIMPF; VELAZCO, 2007).

Figura 24- Número atômico do material absorvedor em função da energia do fóton, indicando o efeito predominante para cada região do gráfico



Fonte: Autor “adaptado de” SCHRIMPF; VELAZCO, 2007

Os tipos das radiações ionizantes que podem afetar o funcionamento dos circuitos eletrônicos são os seguintes (HOLMES; ADAMS, 2002):

- a) Radiação por próton: é a radiação mais abundante nos raios cósmicos (98 %) e corresponde a interação do núcleo de hidrogênio com a matéria. Com energia na faixa de MeV, ele é capaz de penetrar dezenas de micrometros no alumínio;
- b) Radiação por nêutron: ela possui a mesma massa que o próton, porém com carga nula. A ausência de sua carga dificulta a parada dessa partícula. A água é considerada uma blindagem eficiente contra a radiação por nêutrons;
- c) Radiação por partícula α : corresponde a interação do núcleo do átomo de hélio (dois prótons e dois nêutrons) com a matéria. Sua faixa de energia gira em torno de MeV. A partícula α apresenta forte interação com a matéria e no silício, podendo penetrar até 23 μm no silício (dependendo da energia);
- d) Radiação por partícula β : ela tem a mesma massa do elétron, e pode apresentar carga positiva (pósitron) ou negativa (elétron). A partícula β pode facilmente penetrar e defletir no material;
- e) Radiação por raios-X e raios-gama: são ondas eletromagnéticas com pequeno comprimento de onda. Os raios-X são obtidos na eletrosfera do átomo, usualmente por meio do choque entre partículas carregadas com uma superfície, enquanto que os raios-gama são originados durante as interações nucleares. Os raios-X e os gama interagem de forma similar com a matéria e possuem alto poder de penetração, causando ionização dos átomos do material.

2.4.2 Efeitos das radiações ionizantes nos MOSFETs

Abaixo são explicados em detalhes os efeitos das radiações ionizantes em MOSFETs levando-se em conta os efeitos da TID e do SEE.

2.4.2.1 Efeitos da TID

Os efeitos pela dose ionizante total (TID) em MOSFETs são decorrentes da energia (dose) depositada no dispositivo, após a sua exposição às radiações ionizantes. Estes efeitos acabam por provocar distúrbios na funcionalidade, nos parâmetros elétricos, e figuras de mérito dos MOSFETs. Os experimentos para testar a tolerância à TID são, conforme as normas internacionais (ESA-22900, STD-883), realizados por fontes de radiações ionizantes, tais como, ^{60}Co , raios-X e prótons (SCHWANK, 2013).

Os raios-X emitidos à baixa energia (10 keV) interagem no Silício (Si) por efeito fotoelétrico, enquanto que, para a alta energia dos raios-gama (1,25 MeV) da fonte de ^{60}Co há interação predominantemente por espalhamento Compton. Essa diferença entre estes mecanismos de interação com a matéria (Si) resulta, portanto, em diferentes números de pares elétron-lacuna (PELs) gerados por raios-X e gama, pelo aumento da TID (BUCHNER; LABEL, 2002).

As fontes com baixas taxas de dose são úteis para investigar os mecanismos físicos dos efeitos da radiação e simular a resposta à TID pelos CIs CMOS para ambiente espacial. Por outro lado, para caracterizar a TID em CIs CMOS para aplicação nuclear são indicadas, também as fontes de radiação com altas taxas de dose (BUCHNER; LABEL, 2002).

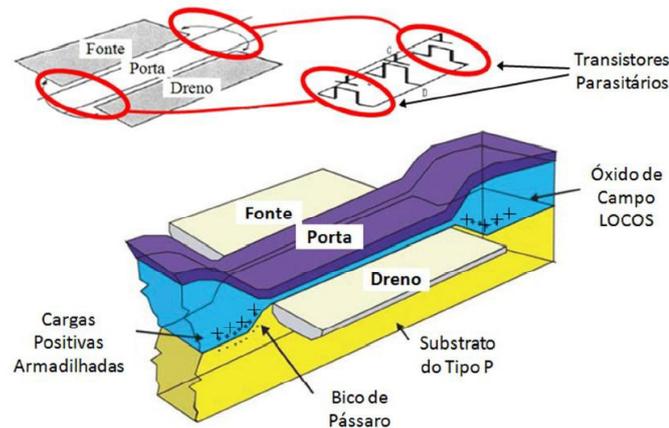
Os MOSFETs possuem duas regiões que podem ser sensíveis às radiações ionizantes: a camada de óxido de porta (SiO_2) na região de canal e a interface entre a porta e o óxido de porta (Si/SiO_2) (DENTAN, 2000), (BARNABY, 2006), (BARNABY, 2009).

Durante o processo da radiação cargas positivas são mais facilmente presas nas regiões chamadas de bico de pássaro, geradas na fabricação do óxido de campo (LOCOS) do MOSFET. (BARNABY, 2006).

As regiões de bico de pássaro, ilustradas pela Figura 25 (BARNABY, 2006), atuam como transistores parasitários, acumulando portadores de carga. A remoção ou redução dessas regiões no leiaute do MOSFET melhora a sua tolerância às radiações ionizantes. Pois, estas regiões são responsáveis pelo acúmulo de cargas nas extremidades do canal, podendo causar

corrente de fuga (I_{LEAK}) entre as regiões de dreno e fonte que, por sua vez, aumenta o consumo de energia elétrica na condição de funcionamento quando o dispositivo está desligado.

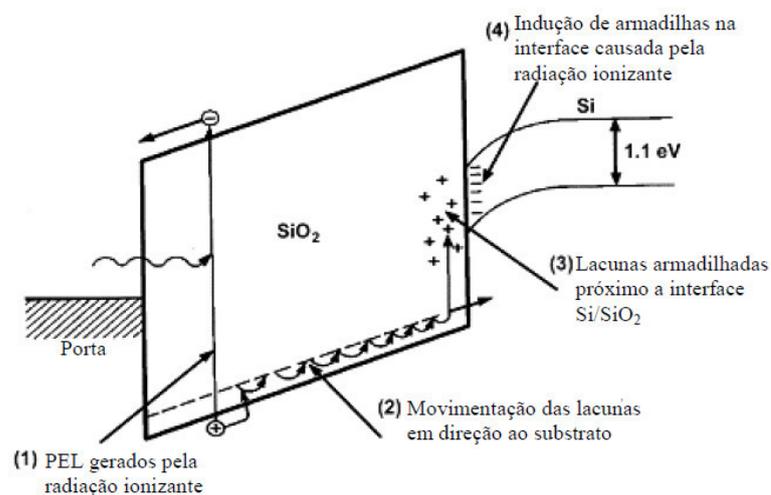
Figura 25- Desenho de uma estrutura MOSFET indicando as cargas aprisionadas nas regiões de bico de pássaro



Fonte: Autor “adaptado de” BARNABY, 2006

O mecanismo físico de criação dos pares elétrons-lacunas pela TID que ocorre no MOSFET estão ilustradas Figura 26 (BARNABY, 2006).

Figura 26- Mecanismo físico de criação dos pares elétrons-lacunas pela TID que ocorre no MOSFET

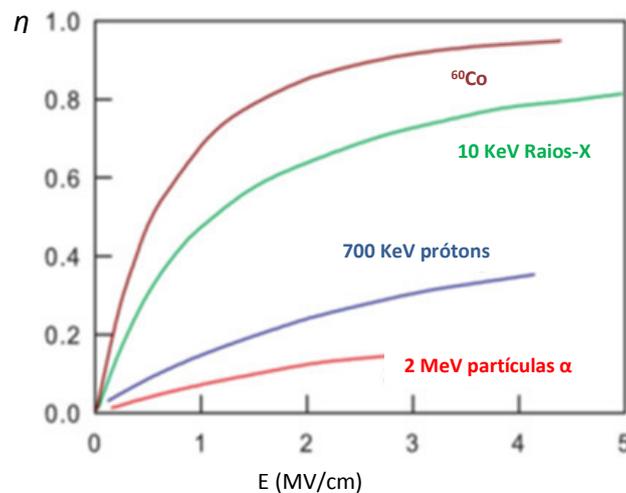


Fonte: Autor “adaptado de” BARNABY, 2006

A etapa (1): corresponde a ionização direta por meio de partículas ou ondas eletromagnéticas (ionização indireta). Os pares elétrons-lacunas (PELs) são gerados no óxido de porta durante o processo de irradiação. Como a tensão de porta é positiva, os elétrons são atraídos para esse terminal, enquanto que, as lacunas (mais lentas) se movem na direção do

substrato de menor potencial (Si). Os elétrons deixam o óxido de isolamento de porta (SiO_2) em um intervalo de tempo da ordem de pico-segundo (10^{-12}s). Nesse momento alguns elétrons se recombinam com poucas lacunas, conforme está ilustrado na Figura 27 para diferentes de fontes de radiações ionizantes utilizadas (raios-X, raios-gama, prótons e partículas alfa) à baixas energias. Pode-se observar que o rendimento (os PELs que escapam do processo de recombinação inicial dividido pelo número total de PELs gerados é o rendimento de carga fracionada) ou a fração dos portadores de cargas gerados por ionização, que não se recombinam inicialmente, sofrem a influência do campo elétrico resultante no óxido. Assim, para as quatro fontes referenciadas, à medida que o campo elétrico no óxido aumenta, a probabilidade de uma lacuna se recombinar com um elétron diminui e a fração de lacunas livres aumenta (BARNABY, 2006).

Figura 27- Fração das cargas (*charge yield*) que não se recombinam inicialmente em função do campo elétrico resultante no óxido para quatro tipos de fontes de radiação ionizante



Fonte: Autor “adaptado de” BARNABY, 2006

Durante a etapa (2) ocorre a lenta movimentação das lacunas no interior do óxido de porta em direção ao substrato (menor potencial elétrico), considerando-se que a sua mobilidade é menor que a dos elétrons (BARNABY, 2006).

Durante a etapa (3), as lacunas localizadas dentro do SiO_2 alcançam a proximidade da interface Si/ SiO_2 . Nessa etapa, a tensão de limiar do MOSFET cai em relação ao valor inicial (BARNABY, 2006).

Durante a etapa (4), as lacunas que não se recombinaram alcançam a região de interface Si/SiO₂ e são aprisionadas ao longo das armadilhas (imperfeições) nesta região (BARNABY, 2006).

Para as novas tecnologias de fabricação de CIs CMOS que empregam uma fina camada de óxido de porta, o aprisionamento das cargas nessa região é menor que na interface Si/SiO₂ (BARNABY, 2006).

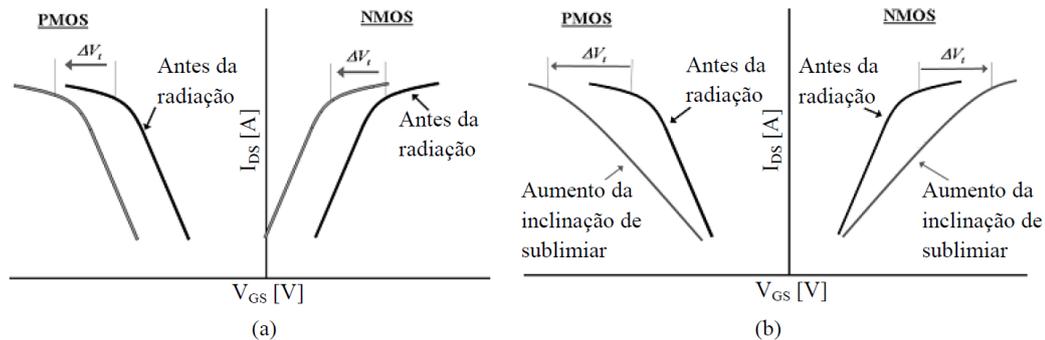
As variações dos parâmetros elétricos em MOSFETs em função das radiações ionizantes foram investigadas. Os principais parâmetros elétricos influenciados pela TID são:

- a) Influência das radiações ionizantes na V_{TH} : constitui um efeito importante, já que ela é a tensão de porta necessária para criar uma camada de inversão e ligar o MOSFET (SCHWANK, 2013).

O acúmulo de cargas positivas aprisionadas no óxido de isolamento (SiO₂) cria um campo elétrico vertical na superfície do substrato, atraindo elétrons para a interface Si/SiO₂ (BARNABY, 2006).

As cargas negativas atraídas reduzem a concentração líquida de cargas positivas próximas à superfície do substrato, na medida em que alteram o balanço entre os portadores de carga no silício dopado. O aumento da carga positiva, na superfície, do silício torna mais fácil atingir o limiar de inversão do substrato, e o efeito visível é a queda da tensão de limiar no NMOSFET, ilustrado na Figura 28(a). Por outro lado, quando as lacunas alcançam a região da interface, ocorre variação positiva da tensão de limiar Figura 28(b). Este efeito é contrário nos PMOSFET, onde a tensão é sempre mais negativa de forma a compensar a quantidade maior de portadores negativos no canal até alcançar a saturação das cargas armadilhadas no óxido de porta, ilustrado nas Figuras 28(a) e (b). Conforme a TID aumenta, maior é o armadilhamento de cargas na interface Si/SiO₂ provocando a elevação da sua tensão de limiar para o NMOSFET [Figura 28(b)] (LACOE, 2008).

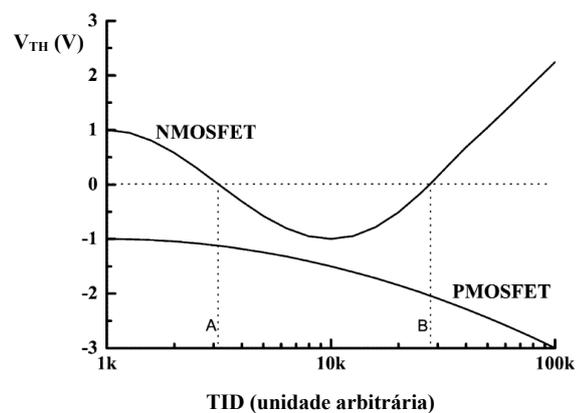
Figura 28- Deslocamentos da tensão de limiar devido à TID no MOSFET indicando as cargas armadilhadas no óxido de porta (a) e na interface Si/SiO₂ (b)



Fonte: Autor “adaptado de” LACOE, 2008

A Figura 29 ilustra as curvas típicas de V_{TH} em função da TID (unidade arbitrária) para o NMOSFET e o PMOSFET, respectivamente (FRANCO, 2006).

Figura 29- V_{TH} em função de uma TID arbitrária para um NMOSFET e um PMOSFET, respectivamente



Fonte: Autor “adaptado de” FRANCO, 2006

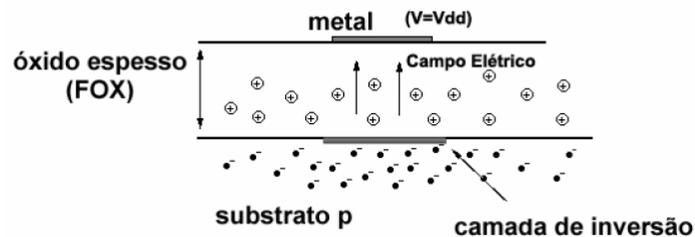
Analisando-se as V_{TH} em função da TID, para o NMOSFET à baixas doses (de 1 k até o ponto A) ocorre o acúmulo de cargas no óxido, diminuindo o V_{TH} , porque o tempo para formação de armadilhas na interface (Si/SiO₂) é mais longo. Conforme eleva-se a TID, no NMOSFET, as cargas armadilhadas no óxido de isolamento de porta (SiO₂) tendem a saturar (ponto 10 k entre A e B). No gráfico do NMOSFET, a partir de 10 k (ponto entre A e B) a tensão V_{TH} começa a subir, significando o começo da formação de armadilhas na interface (Si/SiO₂). A partir das altas doses (a partir do ponto B) ocorre o aumento do valor de V_{TH} com a TID, mostrando a predominância das

armadilhas na interface, que aumentará com a TID até atingir sua saturação das armadilhas de interface (FRANCO, 2006).

Nas regiões de óxido espesso, ilustrado na Figura 30, a inversão de cargas no substrato tende a iniciar sob as regiões sombreadas pelas trilhas condutoras. Estas, muitas vezes, carregam tensões positivas (caso das linhas de alimentação V_{DD}) e assim criam um campo elétrico vertical que, apesar de menor devido à distância envolvida para o substrato, se soma à contribuição das cargas aprisionadas no óxido, gerando um acúmulo de elétrons os quais podem efetivamente promover a inversão do substrato na região afetada (BARNABY, 2006).

A Figura 30 mostra a criação da camada de inversão sob o óxido espesso.

Figura 30- Camada de inversão criada sob o óxido espesso devido à radiação ionizante e a polarização



Fonte: Autor “adaptado de” BARNABY, 2006

Na Figura 30, V e V_{dd} correspondem às polarizações realizadas para a inversão do substrato. Com a evolução da microeletrônica, as tecnologias de fabricação atingiram escalas cada vez menores. Atualmente, os dispositivos MOSFETs são menos susceptíveis às radiações ionizantes acumulativas. A razão disso é que a espessura da camada de óxido de porta (t_{ox}) é reduzida com a diminuição da escala e o tipo de óxido depositado. Consequentemente, deve ter melhores características de isolamento (maior pureza do óxido), suportando maiores intensidades de campo elétrico. Tal melhoria evita os mecanismos de degradação pela radiação ionizante, como a criação de armadilhas (imperfeições) na interface, reduzindo a probabilidade de acúmulo de cargas e os valores totais que ele pode atingir por unidade de volume (BARNABY, 2006).

O deslocamento da tensão de limiar foi determinado pela integral da equação (18) (LACOE, 2008):

$$\Delta V_{ot,it} = \frac{-1}{C_{OX}t_{OX}} \int_0^{t_{OX}} \rho_{ot,it} \cdot x(x) dx \quad (18)$$

onde $(\Delta V_{ot,it})$ são as contribuições para o deslocamento da V_{TH} devido ao armadilhamento das cargas no óxido (ΔV_{ot}) e na interface Si/SiO₂ (ΔV_{it}), $(\rho_{ot,it})$ é densidade de carga adicional armadilhada no óxido e ou na interface, x é a coordenada linear que determina a t_{OX} espessura do óxido (onde o ponto $x=0$ é o final do óxido de porta) e C_{OX} é a capacitância do óxido. ΔV_{ot} é aquele que contribui com ΔV_{TH} devido às cargas armadilhadas no óxido de porta, sendo para os NMOSFETs e nos PMOSFETs sempre negativo (Figura 28a). ΔV_{it} é aquele que contribui com ΔV_{TH} devido às cargas armadilhadas na interface Si/SiO₂, sendo para os NMOSFETs sempre positivo e nos PMOSFETs negativo (Figura 28b).

Resolvendo a integral (18) vale afirmar que a ΔV_{TH} devido as contribuições pelo óxido e pela interface é dado pela equação (19) (OLDHAM; MCLEAN, 2003), (LACOE, 2008):

$$\Delta V_{TH} = \Delta V_{ot} + \Delta V_{it} \quad (19)$$

A expressão (20) explica a dependência de ΔV_{TH} com t_{OX} (LACOE, 2008):

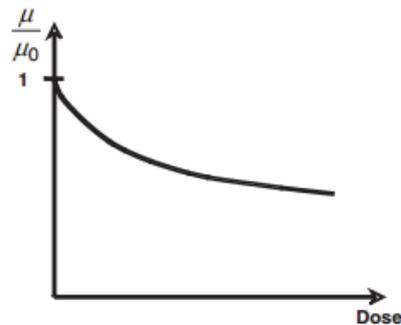
$$\Delta V_{TH} \propto \frac{\Delta Q_{ot} + \Delta Q_{it}}{C_{OX}} \propto t_{OX}^n \quad (20)$$

onde ΔQ_{ot} é a variação da quantidade de carga aprisionada no óxido e ΔQ_{it} é a variação da quantidade de carga aprisionada na interface, o expoente “n” pode ser igual a 1, 2 ou 3, depende da tecnologia e da polarização elétrica utilizada (HUGES; BENEDETTO, 2003).

b) Influência das radiações ionizantes na mobilidade (μ)

As cargas induzidas e aprisionadas nas imperfeições da interface Si/SiO₂ degradam a mobilidade dos portadores de carga minoritários no canal (para o substrato do tipo P) do NMOSFET, conforme a Figura 31. Devido a degradação da μ ocorre a redução na condutância do canal e da transcondutância do transistor, diminuindo o seu ganho de tensão intrínseco (SCHRIMPF; VELAZCO, 2007).

Figura 31- Degradação da mobilidade de um NMOSFET devido à TID



Fonte: Autor “adaptado de” SCHRIMPF; VELAZCO, 2007

Na Figura 31, μ_0 é a mobilidade do substrato de baixo campo elétrico, e conforme (SCHRIMPF; VELAZCO, 2007) vale a relação da equação (21):

$$\mu = \frac{\mu_0}{1 + \alpha_{it} \cdot \Delta N_{it}} \quad (21)$$

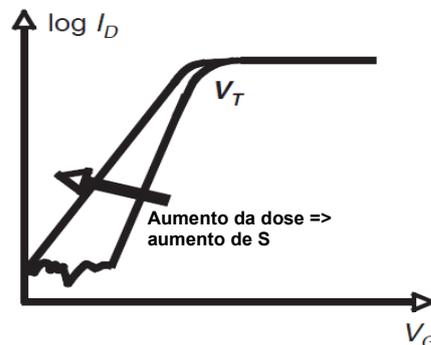
onde α_{it} é um parâmetro que quantifica a variação da densidade de cargas na interface e ΔN_{it} é a variação da densidade de cargas na interface por influência da TID, que causa um maior efeito na redução na mobilidade, e conseqüentemente um aumento no tempo de trânsito dos portadores minoritários do canal e, por conseguinte um aumento no tempo de transição dos sinais do CI CMOS digital, o que leva à redução da sua frequência de operação (SCHRIMPF; VELAZCO, 2007).

c) Influência das radiações ionizantes na inclinação de sublimiar (S)

A Figura 32 (SCHRIMPF; VELAZCO, 2007) mostra o gráfico do logaritmo da corrente de dreno (I_D) em função da tensão de porta (V_G) indicando o aumento da S em decorrência do efeito da TID, onde S é dada pela equação (22).

$$S = 1 / \left(\frac{\partial \log I_{DS}}{\partial V_{GS}} \right) \quad (22)$$

Figura 32- Logaritmo da I_D em função da V_G indicando o aumento da S em decorrência do efeito da TID



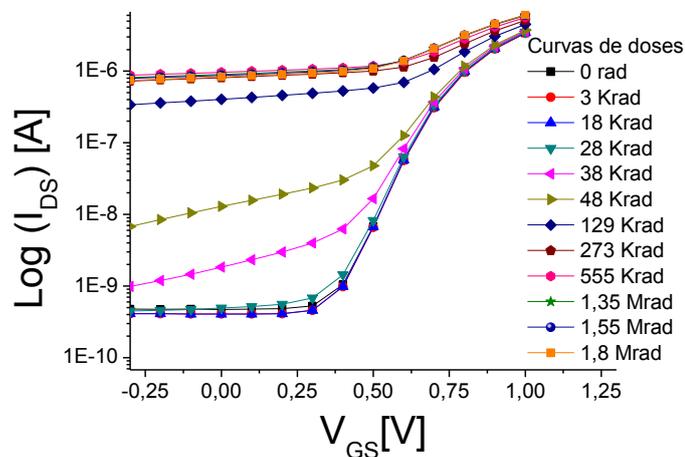
Fonte: Autor “adaptado de” SCHRIMPF; VELAZCO, 2007

O valor de S aumenta com a TID (SCHRIMPF; VELAZCO, 2007). O parâmetro S é expresso em milivolts por década, indicando quantos milivolts devem ser aplicados na tensão de porta para aumentar a corrente de dreno de uma década. Quanto menor o valor de S (para a tecnologia de CI CMOS Bulk é de 100 mV/dec), mais eficiente e rápido é a comutação de um transistor do estado desligado para o estado ligado (COLINGE, 2004).

d) Influência das radiações ionizantes na corrente entre dreno e fonte (I_{DS})

Conforme ilustrado na Figura 33, o aumento de I_{DS} se deve às cargas armadilhadas no óxido de isolamento, bem como surgimento de fuga de corrente (I_{LEAK}) devido a ativação dos transistores parasitários nas regiões de bico de pássaro (OLDHAM; MCLEAN, 2003), (SCHRIMPF; VELAZCO, 2007).

Figura 33- Gráfico de $\text{Log}(I_{DS})$ em função de V_{GS} mostrando o aumento de S e da corrente de sublimiar no NMOSFET devido à TID



Fonte: Autor

O aumento da corrente I_{DS} também ocorre para as tecnologias CIs CMOS modernas, aumentando a inclinação S do dispositivo, e provocando a formação armadilhas no dielétrico de porta que ocasionam a I_{LEAK} (*Radiation Induced Leakage Current, RILC*) (ACOVIC, 1992), (CESCHIA; PACCAGNELLA, 1998).

2.4.2.2 Efeito SEE

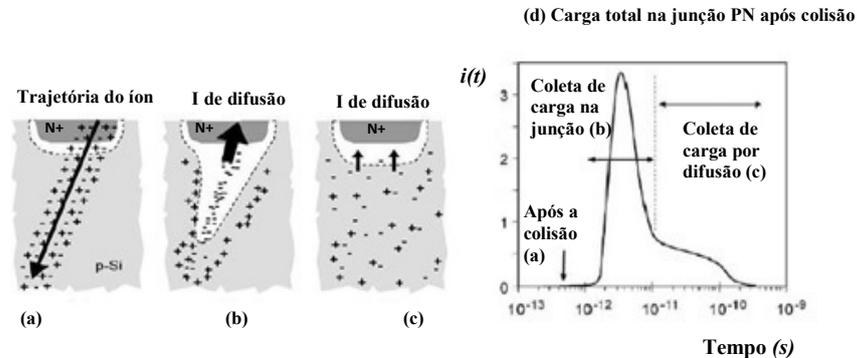
O efeito por evento único (*Single Event Effect, SEE*) é de natureza aleatória, podendo ser causado por uma única partícula ionizante com energia suficiente para gerar uma quantidade de pares elétron-lacuna (PELs), causando perturbações ou até mesmo a falha permanente nos sistemas eletrônicos em operação. Ele pode ser classificado como não destrutivo (transiente) e destrutivo (DODD, 1999).

Os experimentos para testar SEE são realizados de acordo com as normas internacionais (ESA-25100), com fontes de radiação de altas energias (100 MeV), através de aceleradores de partículas pesadas, de prótons, de elétrons e ainda por fontes de nêutrons para aplicações em aviônica (DODD, 1999).

Em resumo, quando uma partícula energética como um íon pesado, um elétron, um próton ou um fóton ionizante da radiação cósmica atravessa uma região sensível do MOSFET ao longo de sua trajetória cria-se um caminho de ionização. Logo, ocorrendo a produção de cargas livres no MOSFET, parte delas próximas a região ativa, onde existe um campo elétrico longitudinal são coletadas imediatamente, gerando um pulso (evento) espúrio de I_{DS} ou de V_{DS} no dispositivo (BAUMANN, 2005).

A Figura 34 (a-c) ilustra, a dinâmica da coleta dos PELs gerados durante a ocorrência SEE e o gráfico da corrente I_{DS} em função do tempo (d), provocado pela colisão de uma partícula com energia suficiente para provocar ionização direta em uma região sensível do MOSFET (BAUMANN, 2005).

Figura 34- Dinâmica da coleta dos PELs gerados durante a ocorrência do SEE na junção PN do MOSFET (a-c) e o gráfico da I_{DS} [$i(t)$] em função do tempo (d)



Fonte: Autor “adaptado de” BAUMANN, 2005

Na Figura 34(a), ilustra a ionização direta que foi produzida a partir de uma carga altamente energética penetrando no interior de uma junção PN reversamente polarizada (região sensível) do MOSFET, gerando PELs ao longo da sua trajetória (BAUMANN, 2005).

A Figura 34(b) apresenta a distribuição de cargas fora do equilíbrio, que resulta numa distorção temporária de cargas em forma de funil ao longo da trajetória do íon, promovendo um pulso de corrente ou de tensão elétricas na junção PN (I_{DS} de deriva) (BAUMANN, 2005).

Na Figura 34(c) é mostrado que o funil de cargas é desfeito, dessa forma a componente de I_{DS} de difusão domina o processo de coleta até que todo o excesso de cargas tenha sido coletado pelo campo elétrico. Essas cargas podem ser recombinadas ou difundidas para fora da área da junção PN. A carga depositada, a princípio ilustrada na Figura 34(a), pode gerar dois tipos falhas: a destrutiva que causa dano permanente ao sistema (*hard errors*, HE), ou aquela que causa uma falha transitória, chamada não destrutiva (*soft errors*, SE) (BAUMANN, 2005).

A carga crítica (Q_{cri}) é a mínima quantidade de carga depositada por uma partícula em um nó do CI, que é capaz de alterar o seu estado lógico (DODD; MASSENGILL, 2003). Ela pode ser calculada de acordo com a equação (23) (SCHWANK; SHANEYFELT, 2008):

$$Q_{cri} = \frac{1,6 \cdot 10^{-2} \cdot LET \cdot \rho}{E_P} \quad (23)$$

onde, E_P é a energia necessária para gerar um PEL igual a 3,6 eV para o silício ou 17 eV para o SiO_2 , LET é a transferência linear de energia da partícula [$MeV \cdot cm^2/mg$], ρ é a densidade do silício ($2,328 \text{ g/cm}^3$) ou óxido ($2,2 \text{ g/cm}^3$). Por exemplo, para um LET igual a $50 \text{ MeV} \cdot cm^2/mg$, a carga depositada por μm de silício é aproximadamente igual a 0,5 pC.

Os SEEs não destrutivos mais comuns são descritos a seguir (BAUMANN, 2005):

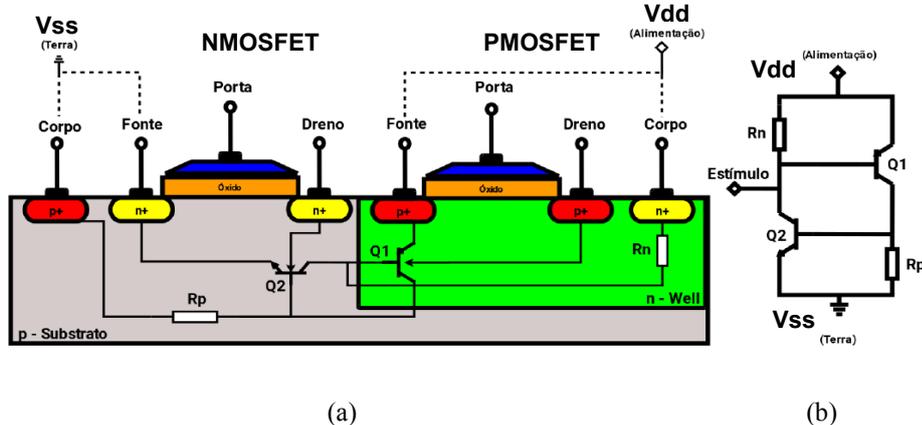
- a) *Single-Event Upset* (SEU): ocorre quando uma partícula atinge uma célula de memória, e a carga gerada é compatível àquela necessária para que o transistor mude de estado, assim provocando a troca do valor lógico armazenado. É uma falha transitória que inverte o valor original do *bit* afetado durante um ciclo de sincronismo (*clock*) da memória, que armazena o valor modificado pelo SEU até que se escreva algum novo valor. É também denominado de *bit-flip*;
- b) *Single-Event Transient* (SET): este é produzido quando uma partícula colide em um transistor pertencente à lógica combinacional, criando carga que origina um pulso de tensão, cuja largura é da ordem de 100 ps ($100 \cdot 10^{-12}$ s) (DODD, 1999). Em tecnologias nanométricas, o tempo da transição é comparável ao atraso de propagação da porta lógica (da ordem de ns). Desse modo, o erro pode se propagar através do circuito até sua saída, chegando a uma célula de memória e sendo armazenado. Assim um SET pode ocasionar vários *bit-flips*. Atualmente, tais efeitos transitórios apresentam cada vez de mais interesse, devido ao aumento das frequências de operação dos CIs CMOS digitais;
- c) *Single-Event Functional Interrupt* (SEFI): ocorre quando um SEE provoca a inversão do valor de um *bit*, ocasionando a interrupção do funcionamento do sistema, como por exemplo, quando um SEE afeta a memória de configuração de uma FPGA, a lógica de reset de um dispositivo, etc. O mecanismo de geração desse tipo de falha é o mesmo que o do SEU, porém, a falha do tipo SEFI, obrigatoriamente, gera um mal funcionamento do sistema, o qual só pode ser corrigido com a sua reinicialização;
- d) *Multiple-Cell Upset/Multiple-Bit Upset* (MCU/MBU): são múltiplas falhas transitórias produzidas como consequência de um único evento ou SEE. Devido ao aumento da densidade dos transistores em CIs CMOS, a probabilidade de uma única partícula promover diferentes falhas transitórias aumenta. Quando essa falha ocorre e se propaga por diferentes células dos circuitos lógicos é denominada MCU, se caso a falha causar inversão de *bits* de diferentes palavras alocadas numa memória, é chamada de MBU.

Os SEEs destrutivos mais comuns são descritos a seguir (BAUMANN, 2005):

- a) *Single Event Latch-up* (SEL): na tecnologia de CIs CMOS ele ocorre quando a carga gerada por uma partícula ionizante ativa o mecanismo de falha do efeito *latch-up*. O SEL pode se limitar a uma pequena região do circuito ou se propagar e afetar partes maiores. Para eliminar essas falhas, é necessário interromper a alimentação do CI.

O mecanismo do efeito latch-up é descrito a partir da estrutura de um inversor CMOS convencional, conforme está ilustrado na Figura 35(a) (RAZAVI, 2001).

Figura 35: Seção transversal do inversor CMOS (a) e os BJTs (Q1 e Q2) parasitas formando um SCR equivalente (b)



Fonte: Autor “adaptado de” RAZAVI, 2001

onde, V_{dd} é a tensão de alimentação do circuito do SCR equivalente e V_{ss} é a referência terra.

A Figura 35(a) ilustra um NMOSFET e um PMOSFET da estrutura do inversor CMOS. O inversor intrinsecamente apresenta um circuito elétrico parasitário equivalente ao de um dispositivo tiristor (*Silicon Controlled Rectifier*, SCR), formado por dois BJTs (Q1 e Q2) e as resistências R_n (devido ao substrato) e R_p (devido ao poço) que estão ilustrados na Figura 35(b). Em condições normais de polarização, o SCR parasitário permanece cortado, não interferindo no funcionamento do circuito. O efeito *latch-up* pode ocorrer quando a tensão de alimentação (V_{dd}) excede o seu valor máximo especificado, em resultado a um estímulo externo, ativando o SCR parasitário formando um caminho de baixa resistência (curto-circuito) entre V_{dd} e V_{ss} no circuito. E, ainda que removida a condição externa, o SCR parasitário se mantém conduzindo, assim, gerando danos permanentes ao CI (RAZAVI, 2001).

- b) *Single-Event Gate Rupture* (SEGR): ocorre principalmente nos CIs CMOS. Esse efeito degrada o óxido de porta, podendo curto-circuitar o terminal de porta com o canal.
- c) *Single-Event Burnout* (SEB): é causado pelo aparecimento de uma alta corrente elétrica instantânea, que promove a ruptura da junção PN.

Este trabalho de Tese foca seus resultados experimentais apenas nos efeitos da TID (por fontes de prótons e de raios-gama) e por SEE (promovido por fonte de íons pesados).

Existe também os danos decorrentes do deslocamento de átomos da rede cristalina provocadas pela TID (*Displacement Damage Dose*, DDD). Esse efeito gera colisões em cascata com a rede cristalina do semicondutor, que pode ser causado por elétrons, prótons, nêutrons ou íons pesados (BARNABY, 2006).

2.4.3 Metodologias para redução dos efeitos das radiações ionizantes nos CIs

Abaixo estão descritas algumas metodologias empregadas na obtenção de CIs CMOS endurecidos aos efeitos das radiações ionizantes (*hard rad*), através da aplicação de melhorias no processo de fabricação, sendo conhecidas como endurecimento às radiações ionizantes por processo (*Radiation Hardening By Process*, RHBP). Existem também as metodologias específicas para projetos de CIs CMOS robustos às radiações ionizantes conhecidas como endurecimento às radiações por projeto (*Radiation Hardening By Design*, RHBD) (HUGES; BENEDETTO, 2003), (NOWLIN, 2004), (FERLET, 2007).

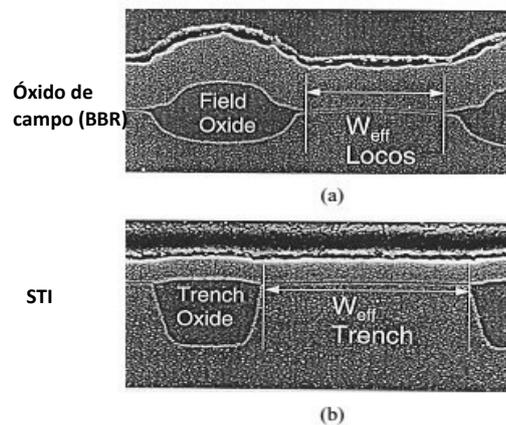
2.4.3.1 Robustez às radiações ionizantes do tipo RHBP

Os CIs CMOS são aqueles robustos aos efeitos das radiações ionizantes, obtidos a princípio através de melhorias do processo de fabricação, conhecidas como endurecimento às radiações ionizantes por processo (*Radiation Hardening By Process*, RHBP). Neste contexto, a evolução dos processos de fabricação de CIs CMOS estão relacionadas às modificações dos perfis de dopagem do dispositivo semicondutor e do seu substrato, otimização do processo de deposição para isolar as áreas ativas, e utilização de materiais específicos como, óxidos mais finos, de melhor qualidade, para minimizar efeitos parasitários do processo de fabricação (DAWES, 1976).

A primeira produção comercial de óxidos com espessuras menores que 10 nm ($10 \cdot 10^{-9}$ m) foi fabricada na década de 1990. Em termos de redução dos efeitos das radiações ionizantes em CIs CMOS, estudos demonstram que para uma escala com comprimento de canal (L) da ordem de 100 nm possuem espessuras do óxido de porta menores que 4 nm são, portanto, intrinsecamente, robustos à TID devido sua espessura reduzida (SHANEYFELT; DODD, 1998), (HUGES; BENEDETTO, 2003).

No final dos anos 90, a questão do endurecimento era tratada pela introdução das estruturas de isolamentos laterais de óxido de campo, que precisavam ser integradas em escalas geométricas ainda menores para atender aos requisitos da escala de integração. Foi quando se desenvolveu uma técnica de processo de fabricação, ilustrado na Figura 36, com abordagem de isolamento do tipo trincheira rasa (*Shallow Trench Isolation, STI*), que reduziu as imperfeições geradas devido ao processo de fabricação como regiões de bico de pássaro (HUGES; BENEDETTO, 2003).

Figura 36- Fotos das seções transversais do processo LOCOS (a) e o da isolação STI (b)



Fonte: Autor "adaptado de" HUGES; BENEDETTO, 2003

Na Figura 36 W_{eff} é a largura efetiva de canal do MOSFET.

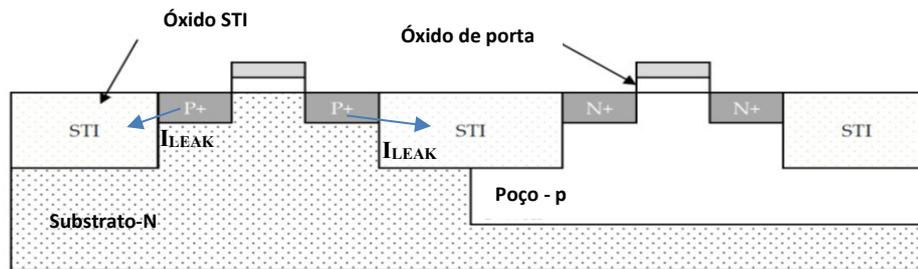
Nessa época as empresas Honeywell, Texas Instruments e NSC desenvolveram o processo STI, com ênfase na produção de memórias do tipo estática de acesso aleatório (*Static Random Access Memory, SRAM*) com capacidade de armazenamento de 1Mb (STURESSON, 2001).

A Companhia *United Microelectronics Corporation (UMC)* desenvolveu um processo "minimamente invasivo", ou seja, que fazia pouca alteração no processo de fabricação de CI CMOS digitais comercial, incorporando a isolação do tipo STI tolerante a uma TID de 1 Mrad (Si). Isso combinado com um óxido de porta inerentemente endurecido às radiações ionizantes com tecnologias sub-micrométricas (HUGES; BENEDETTO, 2003).

Mais tarde, versões com tecnologias com óxido de porta mais finas foram introduzidas comercialmente. Foram fabricadas em um período de cinco anos ou três gerações tecnológicas, memórias SRAMs tolerantes à TID superior a 1 Mrad (HUGES; BENEDETTO, 2003).

A Figura 37 ilustra um inversor CMOS, constituído por três estruturas STI. O STI é responsável por aprisionar uma grande quantidade de lacunas, que pode limitar sua utilização, em decorrência dos efeitos das radiações ionizantes, e conseqüentemente pode aumentar a corrente de fuga que aparece na interface entre o STI e a região p+ dopada. Uma solução é evitar contatos entre os dois transistores do inversor CMOS (HUGES; BENEDETTO, 2003).

Figura 37- Inversor CMOS contendo estruturas STI



Fonte: Autor “adaptado de” ESA HANDBOOK, 2016

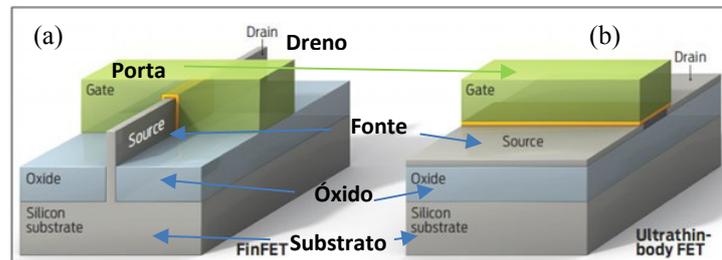
Estudos mostraram que uma espessura de óxido de porta menor que 5 nm, obtida em processos de fabricação de CIs CMOS de 250 nm e abaixo, é muito menos sensível aos efeitos pela TID do que nas tecnologias antigas (com espessuras de óxidos maiores) (FACCIO, 2015).

As tecnologias no estado da arte que têm espessuras de óxido de porta muito fino são menos sensíveis à TID (menor armadilhamento no SiO₂ de porta) e, por sua vez, as cargas armadilhadas na interface Si/SiO₂ são removidas por tunelamento (AGUIAR, 2014).

Para os MOSFETs com espessuras de óxido de porta finos de 4 até 5 nm, lacunas livres próximas da interface Si/SiO₂ podem sofrer recombinação com elétrons da região de substrato, através de recozimento por tunelamento (*tunnel annealing*) (ANELLI, 1999).

Outros tipos de tecnologias de MOSFETs como os ilustrados na Figura 38(a), que representa o FinFET (CHOI, 2002), e o da figura 38(b), que representa o FET Planar de Corpo Ultrafino (*UltraThin – Body FET, UTB*), em que ambos possuem óxidos de porta finos (da ordem de 4 nm) e conferem uma melhor tolerância à TID (DOYLE, 2003).

Figura 38- Vistas em perspectiva do FinFET (a) e do MOSFET Planar de Corpo Ultrafino (b) (processos CMOS de 22 nm)



Fonte: Autor “adaptado de” DOYLE, 2003

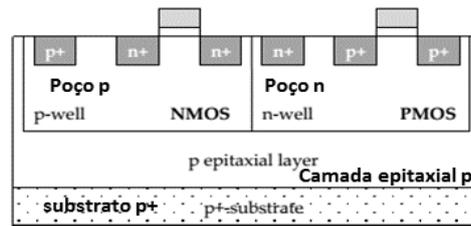
No entanto, uma parcela significativa dos CIs CMOS comerciais e os de aplicações específicas (*Application Specific Integrated Circuits*, ASICs) empregados nas áreas espaciais e médicas, continuam sendo projetados com tecnologias *Bulk* CMOS e ou *SOI* (*Silicon-On-Insulator*, SOI) CMOS, devido ao baixo custo em relação às tecnologias mais sofisticadas (HUGES; BENEDETTO, 2003), (SIMOEN, 2013).

No contexto evolutivo dos processos de fabricação de CIs CMOS, as camadas epitaxiais foram incluídas ao processo de fabricação, tanto dos BJTs quanto para os MOSFETs modernos, que por sua vez conseguiu reduzir os efeitos da TID nas junções PN parasitárias destes dispositivos (TANG, 2001).

A Figura 39 apresenta uma evolução do inversor Bulk CMOS convencional, que foi construído com um substrato com camada epitaxial. Esta técnica consiste em criar (crescer) uma película fina monocristalina sobre o substrato, funcionando como um cristal semente. A película depositada assume uma estrutura de entrelaçamento de orientação idêntica ao do substrato (ESA HANDBOOK, 2016).

O principal motivo relacionado ao endurecimento antirradiação ionizante é que as camadas epitaxiais diminuem a formação de caminhos parasitários, formados pelas junções PNPN, pois apresenta uma resistência mais baixa que a do substrato, e conseqüentemente reduzindo o risco de latch-up (SEL) (ESA HANDBOOK, 2016).

Figura 39- Seção transversal de um inversor CMOS endurecido via deposição da camada epitaxial



Fonte: Autor “adaptado de” ESA HANDBOOK, 2016

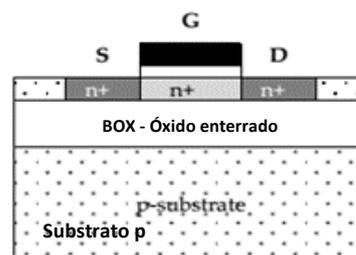
Cita-se, por exemplo, uma memória SRAM que usa uma camada epitaxial no substrato para atenuar o SEL (HUGES; BENEDETTO, 2003).

Também é possível prevenir o SEL empregando-se a tecnologia SOI para CIs CMOS associada a outras técnicas de projeto para aumentar a tolerância às radiações ionizantes, utilizando tipos de leiautes diferenciados para MOSFETs (DODD, 1999).

Nos MOSFETs convencionais, apenas a região ativa do silício é utilizada para o transporte de portadores de carga. A maior parte do silício, que representa 99 % do dispositivo, é usada como um suporte mecânico para as regiões ativas (HUGES; BENEDETTO, 2003).

Durante o processo de fabricação dos SOI MOSFETs, é construído uma camada de óxido enterrado (Buried Oxide, BOX) sobre uma camada de silício do substrato. A tecnologia SOI, ilustrada na Figura 40, é uma boa alternativa para a fabricação de semicondutores e CIs CMOS, pois previne contra os efeitos de latch-up e SEL (HUGES; BENEDETTO, 2003), (SIMOEN, 2013).

Figura 40- Seção transversal de um SOI NMOSFET



Fonte: Autor “adaptado de” ESA HANDBOOK, 2016

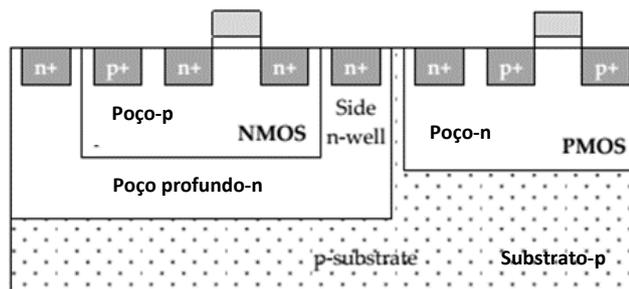
As vantagens dos SOI MOSFETs são como por exemplo simplificar as etapas de fabricação, melhorar a densidade de integração, reduzir as dimensões componentes parasitários intrinsecamente, proteger contra o latch-up nos CIs CMOS, etc. Uma vez que os poços (*well*) dos SOI MOSFETs são completamente isolados pelo óxido enterrado, o SCR parasitário não ocorre. Além disso, a ligação entre o BOX e o seu substrato (corpo) proporciona ao SOI

MOSFETs um caminho para as cargas ao ponto de aterramento. No entanto, na camada de óxido enterrado BOX existem defeitos (armadilhas) nas quais as cargas podem ficar aprisionadas, causando no SOI MOSFET alterações na tensão de limiar devido a TID (ESA HANDBOOK, 2016).

Os CIs CMOS digitais endurecidos ao SEE são concebidos através da redução dos nós críticos do circuito, onde há possibilidade do aprisionamento das cargas. Isso pode ser conseguido por introdução de camadas extras de dopagem, facilitando o escoamento de cargas pelo substrato (ESA HANDBOOK, 2016).

Uma das técnicas utilizadas para reduzir o SEU e a SEL em SRAMs é a utilização de estruturas com triplos poços, conforme ilustrado na Figura 41 (ESA HANDBOOK, 2016).

Figura 41- Seção transversal de um inversor CMOS com triplo poço com a implantação de um poço-n profundo (*deep n-well*) para isolar o poço-p (*p-well*) que forma o NMOSFET e o PMOSFET a partir do substrato do tipo p



Fonte: Autor “adaptado de” ESA HANDBOOK, 2016

O triplo poço é uma técnica de processo muito utilizada para reduzir os efeitos das radiações ionizantes por partículas alfa, eliminando os eventos transitórios nos CIs CMOS (*Soft Error Rates*, SER), como *latches* e SRAMs, respectivamente, de 90 nm e de 130 nm (ESA HANDBOOK, 2016).

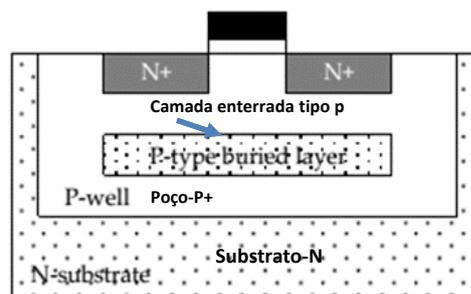
Um estudo mostrou que SERs provocados por partículas alfa e por nêutrons é reduzido em torno de 40 % em SRAMs, blocos digitais e *latches* que empregam a técnica de fabricação com triplo poço (*triple well*) (TOSAKA, 2004).

Existe uma tecnologia nomeada Silício sobre Safira (*Silicon On Sapphire*, SOS) que tem inerente tolerância às radiações ionizantes, além de ser resistente às descargas eletrostáticas (*Electro-Static Discharge*, ESD). É empregada, principalmente, nas aplicações aeroespaciais e militares, pois a safira é um excelente isolador elétrico, impedindo a fuga de corrente causada pelas radiações ionizantes entre dispositivos próximos (ESA HANDBOOK, 2016).

A tecnologia SOS é baseada numa camada de isolamento de safira para eliminar a capacitância parasitária de dreno, com a vantagem de ser fabricada utilizando as mesmas instalações daquelas que usam os *wafers* de silícios comerciais. Entretanto, a safira eleva o peso do substrato e a sua fabricação nessas instalações comerciais não é capaz de produzir *wafers* com diâmetros de 30 polegadas (ESA HANDBOOK, 2016).

Para prevenir o SEE nos CIs CMOS, conforme ilustrada na Figura 41, é utilizada uma camada enterrada do tipo p (*Buried Layers*). Essa camada deve ser inserida dentro de um poço dopado p+, localizado abaixo dos nós do circuito que são sensíveis às radiações ionizantes, formando nós de armazenamento de carga, visando recolher ou repelir o excesso de cargas depositadas por partículas em função das radiações ionizantes, protegendo os dispositivos na superfície.

Figura 42- Seção transversal de um NMOSFET com camada enterrada do tipo p

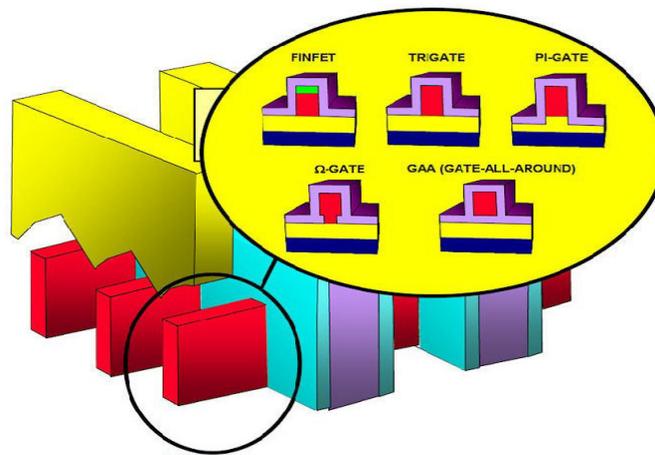


Fonte: adaptado de (ESA Handbook, 2016)

Os perfis de dopagem e a presença de camadas enterradas são opções para prevenir contra o SEL, pois limitam a corrente (pulso espúrio) necessária para desencadear o *latch-up* (ESA HANDBOOK, 2016).

A Intel Co. divulgou o seu processo de fabricação para produção em massa de transistores de efeito de campo tridimensionais (3-D) FETs visando o nó tecnológico de 22 nm. Ilustrados na Figura 43, os transistores multiportas de efeito de campo (*Multiple Gates FET*, MuGFET), os FinFETs (*Fin Field-Effect Transistor*) e os transistores de efeito de campo com tripa porta (*Triple-Gate FET*), e suas variantes são exemplos de MOSFETs promissores utilizando a tecnologia de CIs CMOS de 45 nm e abaixo, visando as aplicações que requerem maior tolerância as radiações ionizantes (TANG, 2001), (CHO, 2002), (DOYLE, 2003).

Figura 43- Estruturas FinFETs multiportas e suas variantes fabricadas com tecnologia de CIs CMOS sub-45 nm



Fonte: Autor

O controle do campo eletrostático no canal nestas estruturas é mais eficiente, além de serem capazes de reduzir os efeitos de canal curto e os componentes parasitários que promovem as correntes de fuga (ANELLI, 1999).

O uso de NMOSFETs com porta de oxinitrida foi considerada para melhorar a robustez às radiações ionizantes por prótons pela implantação de nitrogênio em silício antes da etapa de oxidação (DINIZ; DOI; SWART, 2001).

Utiliza-se, também o processo de recozimento acelerado por temperatura (*annealing*), que é uma forma de atenuar os efeitos da TID, no qual o MOSFET é colocado a uma temperatura de 100 °C. O *annealing* promove o movimento (vibração) das cargas armadilhadas no óxido, devido a TID, levando à recuperação dos danos por recombinação. A extensão da recuperação depende do tipo de dano sofrido, do período de recozimento, e da temperatura que deve ser controlada, pois o calor pode permitir a difusão de portadores e dopantes implantados no silício, alterando as junções PN e, portanto, as suas características elétricas. Nesse caso, fala-se em recozimento reverso (*reverse annealing*) em decorrência de dois tipos de danos por efeitos eletricamente contrários (ANELLI, 1999).

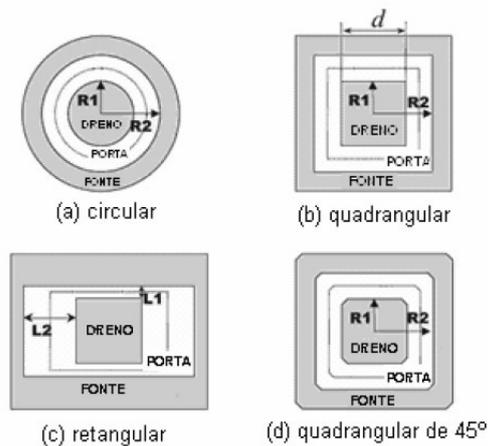
2.4.3.2 Robustez às radiações ionizantes do tipo RHBD

A seguir é dada uma visão geral de outras técnicas de projeto de CIs CMOS visando à robustez aos efeitos das radiações ionizantes (*Radiation Hardening By Design*, RHBD) assim como os da influência dos diferentes tipos de leiautes para MOSFETs (HUGES; BENEDETTO, 2003), (NOWLIN, 2004), (FERLET, 2007).

- São exemplos de estilos de leiautes para MOSFETs tolerantes as radiações ionizantes:
- a) O MOSFET com leiaute fechado ou concêntrico (*Enclosed Layout Transistor, ELT*) (NOWLIN; ALEXANDER, 2005), (ANELLI, 1999), (GIRALDO; PACCAGNELLA, 1999).

O leiaute convencional de um MOSFET é retangular, sendo desenhado com os seus terminais de corpo (*bulk*), de fonte (*source*), de dreno (*drain*) e de porta (*gate*), definido pelas dimensões W (largura de canal) e L (comprimento do canal). Diferentemente, o transistor do tipo ELT é desenhado com seus terminais de dreno ou de fonte completamente envoltos por polisilício. A Figura 44 ilustra vários tipos de ETLs (GIRALDO; PACCAGNELLA, 1999).

Figura 44- Diferentes tipos de ELTs



Fonte: Autor “adaptado de” GIRALDO; PACCAGNELLA, 1999

Existe uma grande variedade de formas de MOSFETs de geometria fechada, conforme ilustrados na Figura 44. Alguns podem ser circulares [Figura 44(a)], quadrangulares [Figura 44(b)], retangulares [Figura 44(c)] e quadrangulares com extremidades de 45° [Figura 44(d)] (NOWLIN; ALEXANDER, 2005), (GIRALDO; PACCAGNELLA, 1999).

O uso do ELT garante uma boa isolamento entre dreno e fonte, não havendo caminho para uma eventual corrente de fuga, motivada pelos MOSFETs parasitários das regiões de bico de pássaro. Assim a condução da I_{DS} entre os terminais de dreno e da fonte se dará somente através do controle da tensão aplicada à porta (GIRALDO; PACCAGNELLA, 1999).

No entanto, as regras de projeto para determinadas tecnologias mais modernas podem limitar seu uso, como as dificuldades ligadas às peculiaridades do próprio leiaute

do ELT. Às vezes sua modelagem torna-se complexa quando comparado a do retangular equivalente, resultando em altos valores da sua razão de aspecto (ou fator geométrico, W/L), assim ocupando uma área considerável. É comprovado que se utilizando o ELT para projetos de CI CMOS tem-se um acréscimo de área de até 3,5 vezes em relação a área ocupada de um convencional equivalente (FACCIO, 2015).

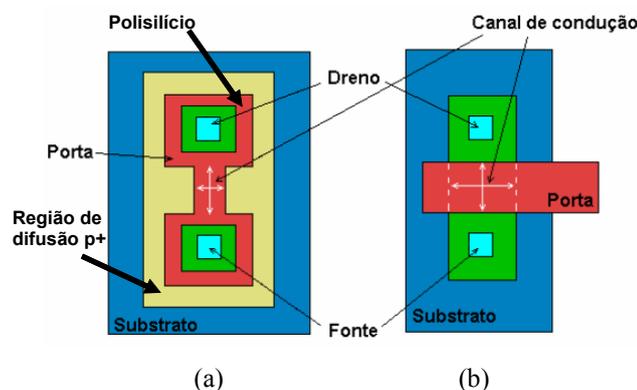
Outras desvantagens de sua utilização é a falta de bibliotecas comerciais disponíveis e a perda da densidade de integração dos CIs CMOS (GIRALDO; PACCAGNELLA, 1999).

Apesar disso, pode-se dizer que a utilização do ELT proporciona tolerância aos efeitos da radiação pela TID, uma vez que elimina as bordas nas junções, onde se formariam os transistores parasitários (regiões de bico de pássaro) (FACCIO, 2015).

b) Leiaute para MOSFET do tipo “osso de cachorro” (*Dogbone*) (MCLAIN, 2005).

A Figura 45 ilustra dois MOSFETs, sendo um do tipo “osso de cachorro” (*Dogbone*) [Figura 45(a)], que é responsável por reduzir os efeitos da TID, e o seu equivalente convencional [Figura 45(b)].

Figura 45- Exemplos de leiautes de MOSFETs do tipo *Dogbone* (a) e do tipo retangular (b)



Fonte: Autor “adaptado de” MCLAIN, 2005

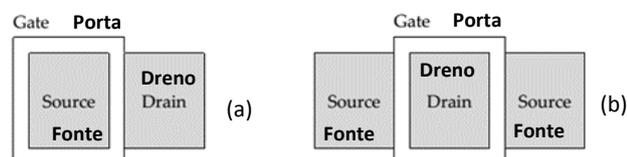
A Figura 45(a) ilustra o MOSFET do tipo *Dogbone* com seus terminais de dreno, da fonte e da porta completamente envolvidos pelo polisilício. Ele pode ser projetado com a mínima dimensão permitida pela tecnologia de fabricação de CIs CMOS. As regiões ao redor dos contatos de dreno e fonte recebem dopagem n^+ (igual ao retangular), enquanto que a área externa ao redor do MOSFET é envolta por uma região de difusão p^+ retangular, diferente daquela utilizada nos ELTs, pois o Dogbone possui uma estrutura mais compacta e simétrica. (MCLAIN, 2005).

Alguns problemas encontrados nos NMOSFETs convencionais e nos ELTs foram resolvidos utilizando-se o *Dogbone*, pois ele é capaz eliminação das regiões de bico de pássaro, já que a fronteira com a região de óxido espesso está distante fisicamente do canal de condução do MOSFET. Além disso, a dopagem do tipo p⁺, externa ao MOSFET, eleva a tensão de limiar (V_{TH}), de maneira que a inversão do substrato nessa região fica dificultada, inibindo a formação do caminho de condução entre MOSFETs adjacentes. Outra vantagem dos MOSFETs do tipo *Dogbone* é que o seu tamanho se aproxima de um convencional (retangular), e, portanto, não havendo acréscimo de área (MCLAIN, 2005). No entanto, sua desvantagem é possuir uma menor razão de aspecto (W/L), por consequência do menor canal de condução. A região de difusão do tipo p⁺ do *Dogbone* elimina a influência do óxido espesso na largura do dispositivo. Por outro lado, o implante do tipo p⁺ nessa região pode difundir-se sob o terminal de porta, alterando a largura efetiva do canal (L_{eff}) do MOSFET (MCLAIN, 2005).

c) Uso de anéis de guarda para proteção contra SEL

A Figura 46 ilustra outros tipos de leiautes para impedir o efeito latch-up, pois a inserção de contatos e anéis de guarda em torno do dreno ou da fonte do MOSFET elimina a I_{LEAK} induzida pelas radiações ionizantes entre as regiões dopadas de dreno e fonte. Os leiautes podem ser com anel de proteção circundando a fonte, ilustrado na Figura 45(a), ou ao dreno, conforme ilustrado na Figura 46(b). Ambos têm a vantagem de oferecer MOSFETs compactos, porém eles exigem muitas vezes violar as regras do projeto, além de não serem totalmente imunes aos efeitos da TID (NOWLIN; ALEXANDER, 2005).

Figura 46- Exemplos de leiautes de MOSFETs com porta retangular com anel de proteção envolvendo a fonte (a) e o dreno (b)



Fonte: Autor “adaptado de” ESA HANDBOOK, 2016

É de boa prática usar o NMOSFET projetado como ELT com anéis de guarda, ampliando a robustez aos efeitos da TID. São técnicas de mitigação que podem ser empregadas para todas tecnologias planares de fabricação de CIs CMOS, levando-se em

conta as mais modernas contendo óxido de porta fino e também agregando a vantagem de reduzir as armadilhas no óxido de porta (LABEL, COHN, 2005).

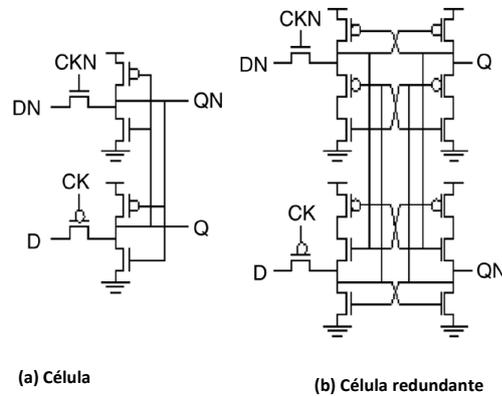
d) Projetos de CIs CMOS priorizando o uso de PMOSFETs em seus leiautes

Também é uma opção que pode conferir para aumentar a tolerância às radiações ionizantes. A razão é que o substrato dos PMOSFETs é dopado com material do tipo N e, portanto, não está sujeito ao acúmulo de cargas positivas na área de óxido espesso ao seu redor. Assim, apesar da V_{TH} ser reduzida (o seu módulo aumentar), no regime de inversão do PMOSFET não ocorre a ativação dos MOSFETs parasitários que possibilitem a fuga de corrente. Entretanto, o aumento do número de PMOSFETs inseridos nos CI CMOS não é usual e implica em algumas desvantagens tais como a elevação da área do leiaute em processos que utilizam pastilhas (chips) de substrato do tipo p, pois necessitam de uma região de dopagem do tipo n profundo (poço tipo n) ao seu redor, redução da velocidade de propagação dos níveis lógicos, etc. (HUGES; BENEDETTO, 2003).

e) Utilização de elementos de redundância nos CIs CMOS.

A Figura 47 apresenta uma célula padrão de um circuito lógico chamado *latch*, normalmente formado por seis MOSFETs com área total equivalente de $2 \mu\text{m}^2$ [Figura 47(a)] para uma dada tecnologia e uma correspondente célula redundante com a mesma função contendo quatorze MOSFETs, ocupando uma área de $38 \mu\text{m}^2$ [Figura 47(b)]. A área desse circuito é dezoito vezes maior que a célula padrão. Portanto, utilizar elementos redundantes nos CIs CMOS para mitigar os efeitos de SEE implica em aumentar significativamente a sua área total, e conseqüentemente num acréscimo indesejável do seu consumo de potência (LABEL, COHN, 2005).

Figura 47- Exemplos de *latches* digitais que utilizam uma célula padrão (a) e sua correspondente célula redundante (b)



Fonte: Autor “adaptado de” LABEL; COHN, 2005

onde: CK (*Clock*) é o sinal de entrada para sincronismo da célula digital (*latche*), D (*Data*) é o sinal de entrada de dado da célula digital (*latche*) e Q é o sinal de saída da célula digital (*latche*). O CKN é o sinal de entrada barrado (invertido) para sincronismo da célula digital, DN é o sinal de entrada de dado barrado (invertido) e QN é o sinal de saída invertida.

Conforme indicadas na Tabela 5 é comum aplicar as técnicas combinadas de prevenção e ou mitigação dos efeitos da radiação ionizante (ESA HANDBOOK, 2016).

Tabela 5- Técnicas utilizadas para a redução dos diferentes efeitos das radiações ionizantes em dispositivos semicondutores.

Técnica de Mitigação	Prevenção contra os Efeitos das Radiações Ionizantes em dispositivos semicondutores				
	TID	SEL	SET	SEU	MBU
ELT	X		X	X	
Contatos e anéis de guarda		X			X
Camada epitaxial		X			
SOI		X	X	X	
Camada enterrada		X	X	X	
Triplo poço		X		X	
STI	X				

Fonte: Autor

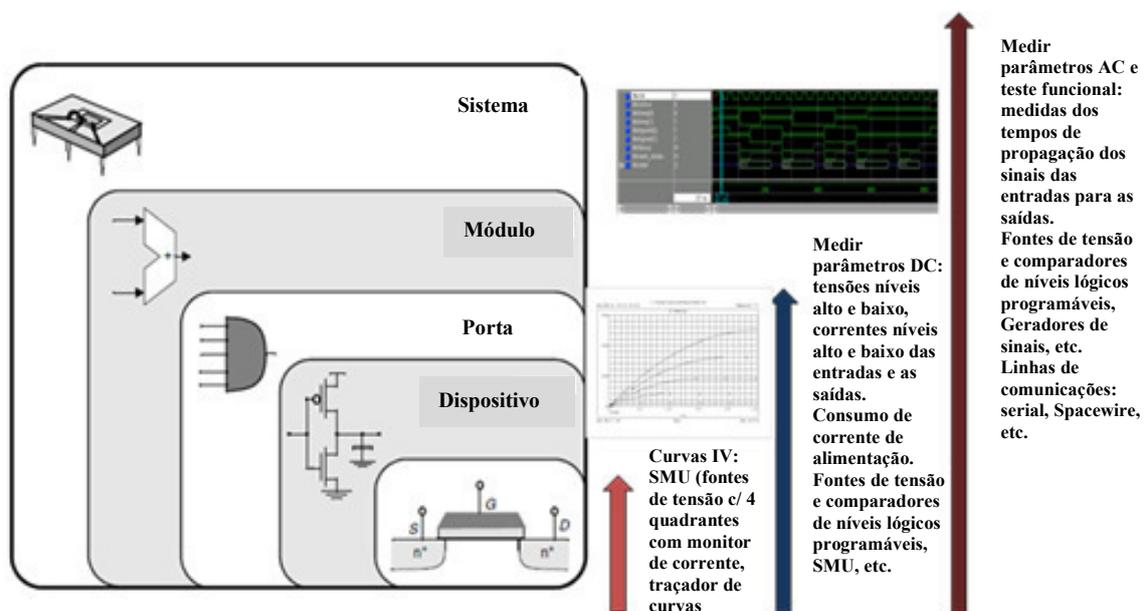
3 CRITÉRIOS PARA A ESCOLHA DA INSTRUMENTAÇÃO EMPREGADA PARA A CARACTERIZAÇÃO ELÉTRICA DE DISPOSITIVOS SEMICONDUTORES E CIs

Não é de hoje que os projetistas de CIs CMOS se preocupam com a testabilidade do componente em desenvolvimento, a qual requer que certas condições, conforme uma especificação, sejam aplicadas aos DUTs, a fim de verificar as suas funcionalidades e os seus parâmetros elétricos (MICHAEL; VISHWANI, 2002). As respostas medidas deverão ser próximas às que foram geradas na fase de projeto, através da utilização de um simulador (BUMS; ROBERTS,2001).

O principal objetivo do teste de um componente ou sistema eletrônico é assegurar que o dispositivo desempenhe corretamente todas as funções concebidas na fase de projeto, como especificado, considerando-se o pior caso para o ambiente de teste utilizado e, em alguns, o teste pode realimentar o projeto durante a fase de simulação (VERIGY, 2011).

Os critérios utilizados para especificar um sistema de teste são vistos em níveis de abstração, conforme ilustrado na Figura 51. Durante a fase de especificação de um sistema de teste, é necessário observar a complexidade do DUT. Isso indicará quais serão os instrumentos (aparatos) necessários para a realização dos testes, tais como o tipo e o número de fontes de tensão de alimentação, monitores de tensão e de corrente, comparadores, geradores de sinais, etc. (BUMS; ROBERTS, 2001), (VERIGY, 2011).

Figura 51- Níveis de detalhamento para especificar um sistema de teste



Em relação aos programas de teste (*test softwares*), é recomendado que os engenheiros de teste tenham experiência em programação para programar os equipamentos (VERIGY, 2011).

Na fase de especificação da instrumentação de medição (aparatos de teste) visando os testes elétricos dos CIs CMOS, deve-se seguir a norma MIL-STD-883. Essa norma define os instrumentos de medida a serem utilizados, porém ao especificar o sistema de medidas, o engenheiro de teste deve levar em consideração a vida útil do DUT, pois um sistema de teste muito específico, que é dedicado somente a um tipo de DUT, poderá se tornar obsoleto prematuramente (VERIGY, 2011).

Geralmente para realizar um teste elétrico de confiabilidade de um DUT, as seguintes considerações devem ser levadas em conta: as características elétricas e as funcionalidades dos DUT, o tipo de encapsulamento (definido pelo número de pinos e a aplicação final), a finalidade do teste, e o desenvolvimento de placas para interfaceamento dos DUTs com os aparatos de medida (*Device Interface Board*, DIB) (VERIGY, 2011).

No requisito de teste relacionado ao tipo de encapsulamento dos CIs CMOS, deve-se observar que durante os testes de SEE, utilizando-se aceleradores de partículas, assim como para TID com fontes de raios-X ou prótons, o encapsulamento deverá ter uma janela de acesso interno aos DUTs do CI, conforme especificado nas normas ESA-22900, ESA-25100.

Os testes elétricos são classificados em:

- a) Teste elétrico funcional: é aquele em que se verifica o estado lógico, o nível de tensão e os tempos de propagação dos sinais da saída em relação aos de entradas do DUT. Tratando-se dos CIs digitais, estes são verificados pela aplicação de padrões de teste que são sequências de níveis lógicos: zeros e uns. Esses padrões são conhecidos como vetores de teste aplicados às entradas do DUT e têm duração pré-definida, via programa computacional (*test software*) do sistema de testes. Desta forma, são medidas as saídas do DUT (nível de tensão e/ou tempo de atraso) correspondentes aos vetores de teste aplicados às suas entradas, conforme a especificação funcional do DUT, gerada a partir de simulação durante o seu projeto (MIL-STD-883), (BUMS; ROBERTS, 2001);
- b) Teste de caracterização elétrica de corrente contínua (DC): é aquele que mede os valores dos níveis de tensões e correntes de todos os terminais do DUT (curvas características de parâmetros elétricos) para atestar a conformidade do DUT com relação às suas especificações. Nesse caso, para se obter medidas com maior precisão utiliza-se uma fonte de tensão de quatro quadrantes (*Supply Measurement Unit*, SMU), dotada de um

monitor de corrente elétrica, quando em modo fonte de tensão, ou de um monitor de tensão elétrica, quando opera em modo de fonte de corrente (MIL-STD-883), (BUMS; ROBERTS, 2001);

- c) Teste de qualificação: é utilizado para fazer um estudo estatístico de conformidade com as especificações entre lotes de DUTs. Nele, deve-se utilizar ferramentas estatísticas para examinar e estudar as variações e desvios das medidas realizadas em relação às especificações. Na qualificação são realizados os ensaios ambientais de confiabilidade, como: variação rápida de temperatura, sequência climática, calor úmido prolongado, calor úmido com DUT polarizado, vida útil operacional (*burn-in*), armazenagem à alta temperatura, ciclagem térmica, sensibilidade à descarga eletrostática, sensibilidade à TID, sensibilidade ao SEE, etc. (BUMS; ROBERTS, 2001).

A maior parte dos ensaios para qualificação de dispositivos eletrônicos necessita de testes elétricos iniciais, intermediários e finais no decorrer de sua execução. Na fase de qualificação também podem ser gerados os limites de teste (*guard bands*) que serão mais tarde usados no programa de teste para a produção e/ou realimentar alterações na especificação do no projeto original (ARIGOSSI; BIZARRO, SEIXAS, 2002).

O sistema de teste PXI foi utilizado neste projeto de pesquisa pois são versáteis, reconfiguráveis, sendo que a escolha dos seus aparatos de medição para caracterização elétrica de dispositivos semicondutores e CIs e montagens de teste (*setups*) dependem do tipo de DUT (NICOLAS; ERIC, 2009), (MICHELA, 2011), (SEUNG-CHAN, 2012), (VASILY; ALEKSANDR, 2014), (SHVETSOV-SHILOVSKIY, 2015) (SEIXAS; GIMENEZ, 2017).

Os instrumentos do sistema de teste PXI são controlados via computador com barramento tipo *Peripheral Component Interconnect* (PCI) expandido de sete até quatorze instrumentos de teste. Suas principais características são (NI, 2017):

- a) Redução do tempo de desenvolvimento de programas de testes através do reuso das bibliotecas de programas, que são rotinas de testes compartilhadas;
- b) Redução do tempo de medição entre as etapas de radiações durante os experimentos, pois conforme as normas internacionais (ESA-22900, MIL-STD-883), o período entre as medições não deve exceder a duas horas;
- c) Redução do peso e tamanho dos equipamentos de medição e gabinetes (*racks*) de teste, facilitando sua proteção (blindagem) contra à radiação.

A Tabela 6 descreve a instrumentação de teste contida no sistema modular do PXI visando a realização de testes de caracterização elétrica de dispositivos eletrônicos e CIs CMOS sob influência das radiações ionizantes de TID e SEE (SEIXAS; GIMENEZ, 2017).

Tabela 6- Componentes do sistema de caracterização elétrica de dispositivos semicondutores e CIs (PXI).

Modelo do instrumento	Descrição Resumida	Unidades
PXIE-1062Q	Gabinete PXI (Chassis, 8-SLOT 3U)	01
NI PXIe-8135	PC compacto de controle (CORE I7-2.3 GHz)	01
NI PXI-4072 DMM	Multímetro digital (6 ½ dígitos)	01
NI PXIe-6259 DAQ	Placa multifuncional de aquisição de dados	01
NI PXI-4110 DC	Fonte de tensão DC programável (com tripla saída)	01
NI PXI-4130 SMU	Fonte SMU (<i>Supply Measurement Unit</i>) de potência de 4 quadrantes	03
NI PXI-4132 SMU	Fonte SMU de precisão de 4 quadrantes	01
NI PXI-5153 SCOPE	Placa digitalizadora ou osciloscópio digital	01
NI PXI-5406 FGEN	Gerador de funções arbitrárias	01
NI PXI-5652 RFGEN	Gerador de sinais de rádio frequência RF (6.6 GHz)	01
NI PXI-2532 SWITCH	Matriz para multiplexação de canais 512 pontos	01
NI PXI-7852R FPGA	VIRTEX-5 LX50 R Série multifuncional I/O	01

Fonte: Autor

A Figura 52 ilustra a diferença de tamanho entre dois diferentes sistemas de teste para caracterização elétrica de MOSFETs sob radiações ionizantes: uma instrumentação de bancada (a) [sistema que foi implementado no Laboratório de Projetos de Circuitos do Instituto Alberto Luiz Coimbra de Pós-Graduação e Pesquisa de Engenharia, da Universidade Federal do Rio de Janeiro (ROCHA, 2007)], e o outro é do tipo PXI (b) (SEIXAS; GIMENEZ, 2017).

Figura 52- Exemplos de um sistema de teste de bancada (a) e de um sistema PXI (b) utilizados nos testes de dispositivos sob radiação ionizante.



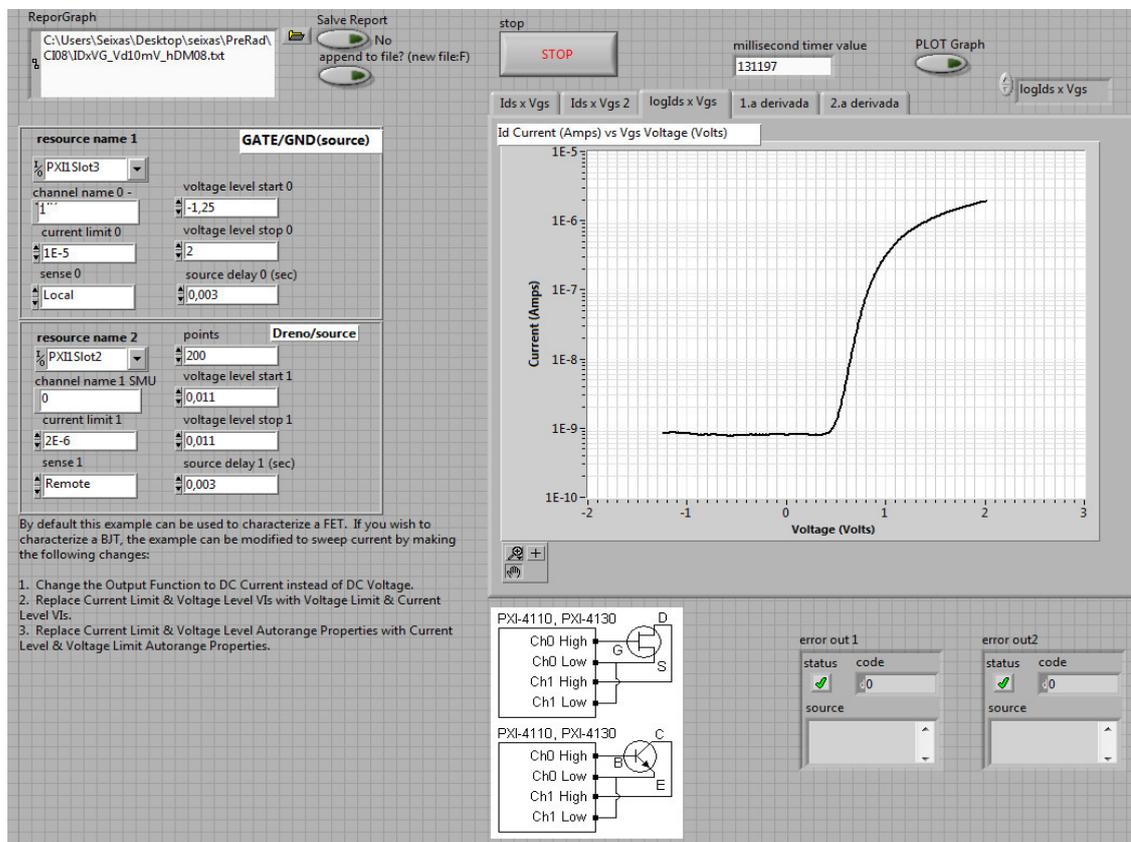
Fonte: Autor “adaptado de” ROCHA, 2007

As Figuras 53, 54 e 55 ilustram os painéis dos programas de testes desenvolvidos para a caracterização elétrica de MOSFETs, diodos, circuitos discretos ou CIs.

Os programas computacionais de teste para controle dos instrumentos modulares de medição do tipo SMU foram desenvolvidos com o *software* LABVIEW (VIs) (NI, 2017).

Esses programas computacionais foram utilizados visando a caracterização elétrica dos efeitos da TID nos DUTs localmente (*in situ*) (ESA-22900), porque eles são de configuração versátil para a aquisição de uma grande quantidade de dados que podem ser adquiridos de forma rápida e eficiente, e também sem necessidade de manusear as amostras durante o experimento (KALASHNIKOV; NIKIFOROW, 2014).

Figura 53- Painel frontal do programa computacional VI-1 desenvolvido para os testes de caracterização elétrica de dispositivos semicondutores

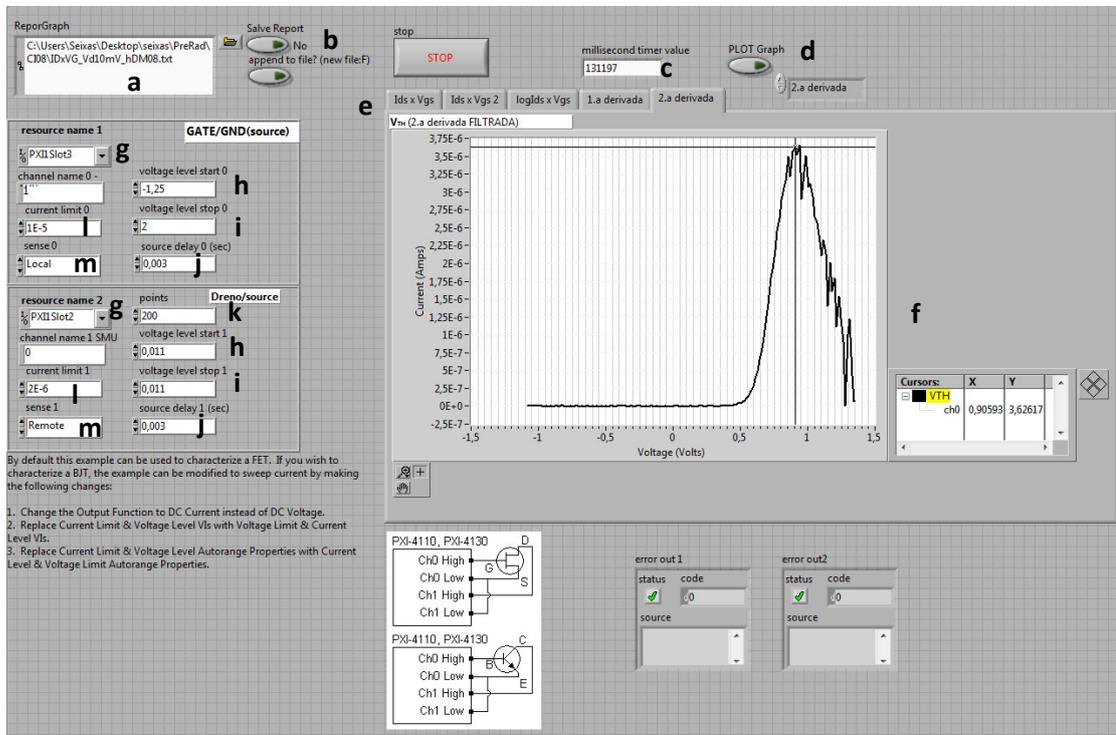


Fonte: Autor

O programa computacional de teste chamado VI-1 (*Virtual Instrument, VI*), indicado nas Figuras 53 e 54, respectivamente, tem por objetivo obter e traçar as curvas características $I - V$ (I_{DS} em função de V_{GS}) dos DUTs.

A Figura 54 ilustra o painel do programa VI-1 contendo as legendas das opções das configurações de testes.

Figura 54- Painel frontal do programa computacional VI-1 indicando seus controles e um exemplo de curva obtida a partir da derivada segunda de I_{DS} em função de V_{GS} de um MOSFET



Fonte: Autor

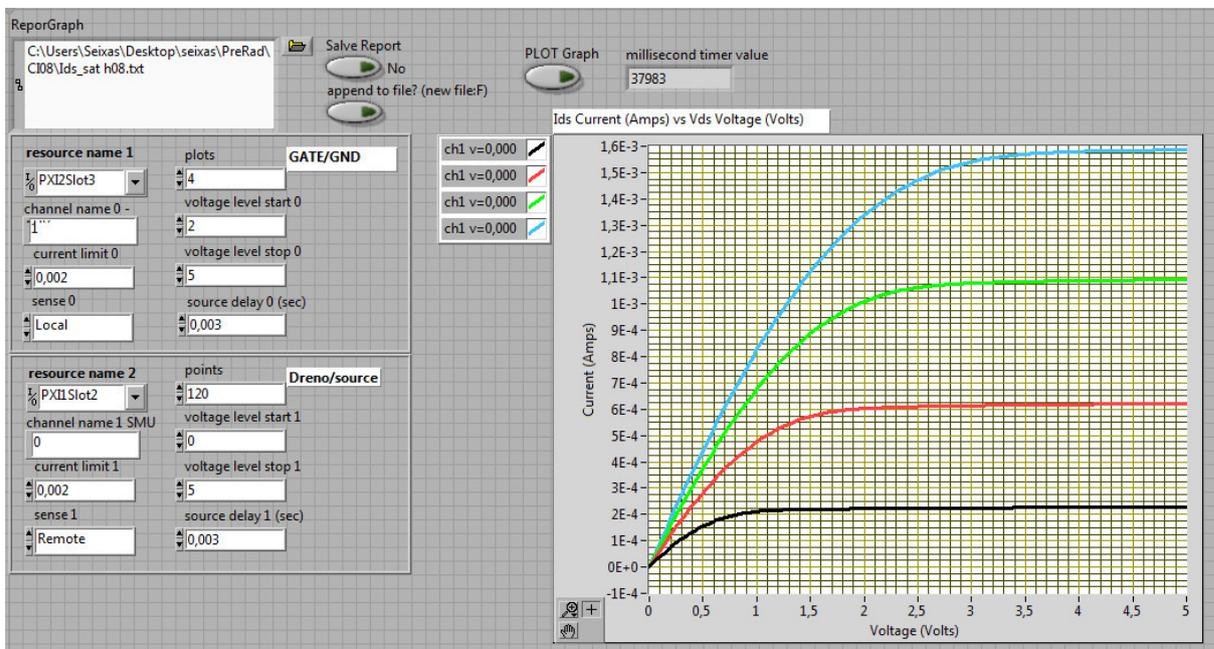
O painel frontal do programa de teste VI-1 (Figura 54) indica todos os controles das configurações das variáveis de entrada e saída para a execução da medida, conforme indicado abaixo:

- Programação do local (*path*) e o nome do arquivo de dados;
- Botões de controle para salvar os dados dos arquivos de saída;
- Indicador do tempo de execução do programa;
- Botão de controle para salvar o gráfico da curva obtida na paleta (aba) ativa;
- Controle a escolha de paleta ativa;
- Visualização dos diversos tipos de paletas: I_{DS} versus V_{GS} , $\log I_{DS}$ versus V_{GS} , a 1ª derivada de I_{DS} versus V_{GS} para a extração de g_{m_max} e a 2ª derivada de I_{DS} versus V_{GS} para extração de V_{TH} ;
- Endereçamento da posição (*Slot*) da SMU (*Slot2* SMU PXI – 4132 ou SMU PXI – 4130) e do seu canal (CH0 ou CH1) utilizado na configuração para execução da medição;
- Configurações dos valores iniciais de tensão a ser aplicada (V) para as diferentes SMUs;
- Configurações dos valores finais de tensão a ser aplicada (V) para as diferentes SMUs;

- j) Configuração do tempo de espera (*setup delay*) para estabilização do nível de tensão na saída da fonte (SMU);
- k) Configuração do número de pontos das medidas a serem realizadas (SMU);
- l) Configuração do limite de corrente (*compliance*) da SMU;
- m) Configuração do tipo medição: local (com dois fios) ou remota (com quatro fios), quando se utilizam os sinais (+) *Force* / (+) *Sense* e os (-) *Force* / (-) *Sense*.

A Figura 55 ilustra o painel frontal do programa de teste VI-2, que é utilizado para realizar medidas das curvas características de I_{DS} em função de V_{DS} dos MOSFETs.

Figura 55- Painel frontal do programa computacional VI-2 desenvolvido para os testes de caracterização elétrica de I_{DS} em função de V_{DS} para MOSFETs



Fonte: Autor

O programa de teste VI-2 (Figura 55) possui os seus controles de configuração idênticos aos do VI-1, exceto o controle da configuração do número de passos da sobretensão de porta (V_{GT}) desejado, de acordo com o número de curvas (*plots*) de I_{DS} em função de V_{DS} a serem realizadas.

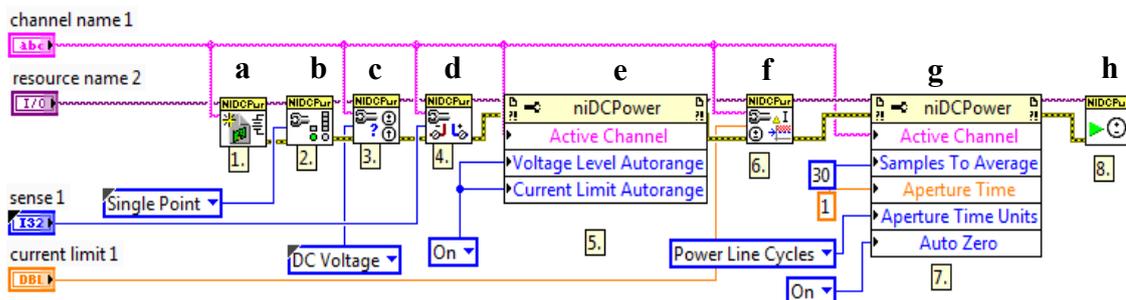
Os programas de teste VI-1 e VI-2, são também úteis para caracterizar eletricamente MOSFETs de quatro terminais, BJTs, diodos de junção PN, componentes passivos (R/C/L), amplificadores operacionais, CIs CMOS, TTL digitais e CIs mistos.

O sistema de teste PXI possui acesso à programação dos atributos internos do conversor A/D do monitor de corrente da fonte SMU de precisão (NI PXI-4132). Através da programação destes atributos se pode minimizar o tempo de medição I – V (SEIXAS; GIMENEZ, 2017).

As medidas das curvas características I versus V realizadas com o monitor de corrente da fonte de quatro quadrantes (SMU) são normalmente lentas, podendo comprometer a realização de um teste dos efeitos da TID de um DUT (VERIGY, 2011). No entanto, o tempo limite para realizar as medições intermediárias entre as etapas das radiações não deve exceder duas horas, conforme as normas ESA-22900 e MIL-STD-883E.

A Figura 56 ilustra o diagrama de blocos interno de programação dos painéis de teste dos programas computacionais VI-1 e VI-2. Através desse diagrama de blocos, pode-se minimizar o tempo de medição das correntes elétricas DC da SMU de precisão (PXI-4132), através da programação dos atributos internos do seu conversor A/D, sem perda considerável da precisão das medidas (SEIXAS; FINCO; GIMENEZ, 2017).

Figura 56- Diagrama de blocos dos programas computacionais V-I e V-I 2, respectivamente



Fonte: Autor

A descrição do diagrama de blocos dos programas computacionais V-I e V-I 2 da Figura 52, que corresponde à SMU de precisão do PXI-4132 (NI, 2017) estão indicados abaixo:

- Endereça o *slot* (local) do PXI, onde está instalada a placa de SMU para inicialização dos canais de saída desejados, como por exemplo: 0=CH0 e 1=CH1;
- Configura o modo de geração do sinal da placa da SMU que define a sobretensão de porta V_{GT} (rampa ou em passos);
- Configura o modo de funcionamento da SMU (tensão ou corrente);
- Configura o tipo de medição: local (com dois fios) ou remota (com quatro fios), quando se utilizam os sinais (+) Force / (+) Sense e os (-) Force / (-) Sense;
- Configura as faixas (ranges) de medida de tensão ou de corrente da SMU em modo automático;

- f) Configura o limite de corrente (*compliance*) da SMU;
- g) Configuram-se as propriedades do conversor A/D, por exemplo, o número de amostras que o deve realizar para o cálculo da média das medidas (*Samples to Average Property*) realizadas. Cabe aqui ressaltar que um número maior de amostras aumenta a resolução de medição, em contrapartida eleva o tempo da medida;
- h) Comando para salvar as configurações preliminares e iniciar o ciclo de medição.

As principais propriedades dos atributos internos de programação do conversor A/D (g) para as SMUs tipos PXI-4130 e PXI-4132 são:

- a) A propriedade da média das amostras (*Samples to Average*) serve para melhorar a imunidade a certos tipos de ruído, como da rede de alimentação elétrica (50Hz ou 60Hz) (NI. 2017). Ela pode ser configurada para uma faixa de valores de 10 (default) a 511 amostras, visando o cálculo da média dos valores medidos pela SMU do modelo PXI-4130. Para a SMU do modelo PXI-4132, os valores de configuração estão entre 10 (default) e 127 amostras;
- b) A propriedade do “zero automático” (*auto zero*) é um método utilizado para compensar o *off-set* interno do conversor A/D, que por sua vez aumenta a precisão da medição e aumenta o tempo da medida a ser realizada (NI. 2017);
- c) A propriedade que define o tempo de abertura (*Aperture Time*) é o período durante o qual o conversor A/D lê a tensão ou a corrente elétrica medida por uma SMU (NI. 2017). Ele pode ser especificado em segundos (s) ou em ciclos de linha de potência (*Power Line Cycles*, PLCs), influenciando na resolução da medida, na velocidade de medição, e na capacidade de rejeição das frequências de rede (filtro para 50 Hz e 60 Hz). É comum selecionar tempos de aberturas maiores para melhorar a resolução da medição, ou reduzir o tempo de abertura para aumentar a velocidade da medição.

4 RESULTADOS EXPERIMENTAIS

Este projeto de pesquisa avalia comparativamente diferentes DMs e seus respectivos CMs equivalentes [mesmas áreas de porta e razões de aspecto (W/L)], levando-se em conta diferentes fontes de radiações ionizantes (prótons com alta taxa de dose, raios-gama com baixa taxa de dose e íons pesados). Além do estudo dos efeitos das radiações ionizantes, este trabalho visa desenvolver um arcabouço (sistema de medidas, placas de teste e aplicativos) para a realização da caracterização elétrica dos efeitos das radiações ionizantes (TID e SEE) de dispositivos semicondutores que será descrito na Seção 3.

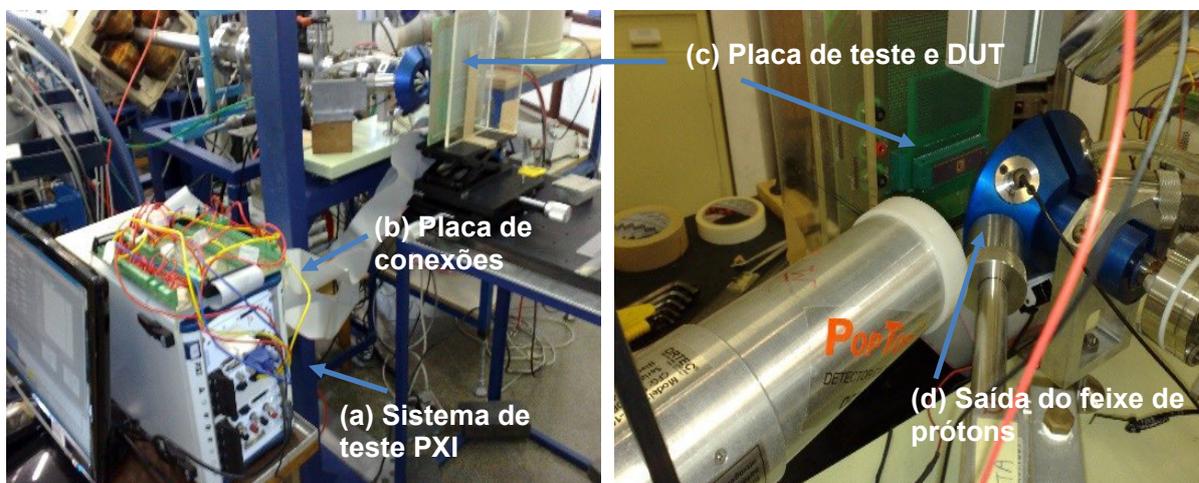
Durante a fabricação dos CIs CMOS, é comum realizar o teste dos *wafers* fabricados (bolachas contendo os CIs) com uma fonte de raios-X para monitorar antecipadamente a resposta paramétrica dos dispositivos sob teste (*Devices Under Test*, DUTs) sob a influência das radiações ionizantes, enquanto que o teste com fonte de ^{60}Co é empregado para os ensaios de confiabilidade e qualificação final dos CIs CMOS para avaliar a dureza aos efeitos da TID (SCHWANK, 2013).

As normas internacionais MIL-STD-883, ESA-22900, e ESA-25100 foram utilizadas para a realização dos experimentos. Nelas estão especificadas todas as condições (aparatos de medição, ambiente, etc.) para a realização dos testes dos DUTs submetidos às radiações ionizantes.

Os DUTs foram projetados na FEI e fabricados com a tecnologia comercial Bulk CMOS de 350 nm pela *On Semiconductor* (AMI), por meio da MOSIS (MOSIS, 2012).

O primeiro experimento com os DUTs foi realizado visando caracterizar os efeitos pela TID utilizando-se uma fonte de radiação por prótons do acelerador eletrostático do tipo Tandem de energia igual a 1,7 MeV (Figura 48). Esse experimento foi realizado em 2013 no Laboratório de Materiais e Feixes Iônicos (LAMFI) do Instituto de Física da Universidade de São Paulo (IFUSP). O objetivo do experimento foi de avaliar os DUTs quanto à sua tolerância à radiação ionizante por fonte de prótons (SEIXAS, 2017), pois no ambiente espacial, devido as erupções solares, grande parte das partículas emitidas são prótons (85-95 %), partículas alfa (14 %) e partículas pesadas (1 %) (SCHWANK, 2013). Além disso, utilizar o sistema de teste PXI para caracterização elétrica dos DUTs no local o experimento (teste *in situ*).

Figura 48- Fonte de radiação de prótons do acelerador eletrostático do tipo Tandem de energia igual a 1,7 MeV (LAMFI – IFUSP, 2013)

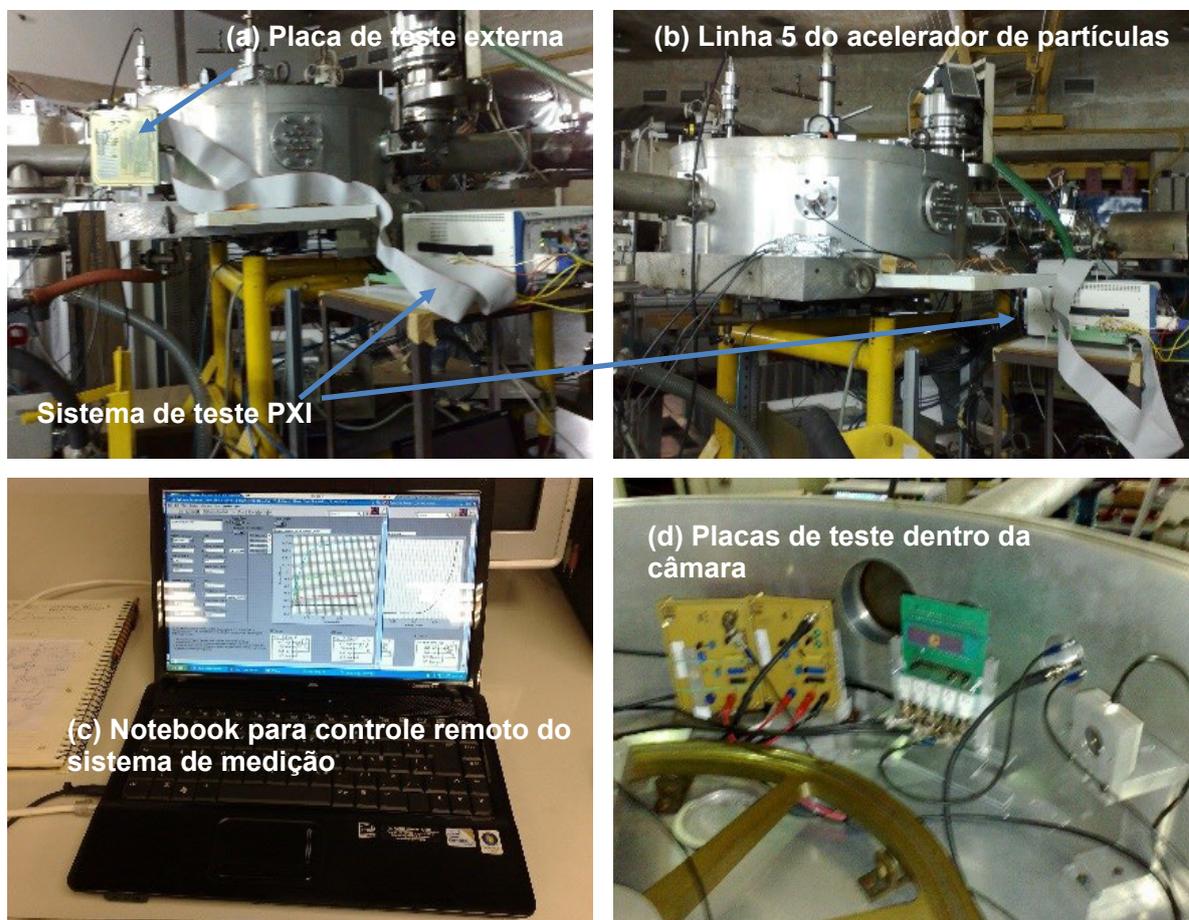


Fonte: Autor

Na Figura 48 estão ilustrados o acelerador de prótons, o sistema de teste do tipo PXI (a), a placa de conexões (b), o DUT na placa de teste (c) colocada frontalmente à saída do feixe do acelerador (d).

Na sequência, foi realizado no IFUSP um segundo experimento, conforme a Figura 49, utilizando-se o acelerador vertical do tipo PELLETRON [Figura 49(a) e (b)], as placas de teste e de conexões [Figura 49(a),(b) e (d)], o notebook para controle do sistema de testes PXI, remotamente da sala de controle do PELLETRON [Figura 49(c)], a câmara de vácuo contendo as placas de teste [Figura 49(d)], visando realizar o teste para caracterização do efeito de evento único (SEE) por feixe de íons pesados. Nesse experimento o objetivo foi realizar um teste de avaliação entre o DM ($\alpha = 90^\circ$) e o seu CM equivalente em área de porta e razão de aspecto W/L, concebidos com mesma tecnologia *Bulk* de CI CMOS de 350 nm da *ON Semiconductor* (via MOSIS).

Figura 49- Acelerador de partículas do tipo 8 UD PELLETRON com energias de até 70 MeV (PELLETRON/IFUSP) (a), as placas de teste (a, d), o notebook para controle do sistema de testes PXI (a-c), e a câmara de teste (d)



Fonte: Autor

O terceiro experimento realizado para verificação da tolerância dos DUTs devido aos efeitos da TID, usando-se uma fonte de ^{60}Co (raios-gama), conforme as normas internacionais de teste para avaliação e qualificação de dispositivos eletrônicos à aplicação espacial (MIL-STD-883), (ESA-22900).

O objetivo foi o de avaliar as respostas dos DUTs (tecnologia Bulk CMOS de 350 nm) à radiação gama com energia de 1,17 MeV até 1,32 MeV, à baixa taxa de dose em relação a norma ESA-22900 (1 krad/h), levando-se em consideração duas condições de polarização para os DUTs (*on-state* e *off-state*) durante as etapas de radiações.

A Figura 50 ilustra os aparatos utilizados para realizar o experimento [Figura 50(a)], a saída da fonte de ^{60}Co e a placa de teste utilizada para polarizar os DUTs [Figura 50(b)], e a sala de controle [Figura 50(c)] do Laboratório de Radiações Ionizantes (LRI) no Instituto de Estudos Avançados do Centro de Tecnologia da Aeronáutica (IEAv/DCTA).

Figura 50- Os aparatos utilizados para realizar o experimento (a), a saída da fonte de ^{60}Co e a placa de teste utilizada para polarizar os DUTs (b), e a sala de controle (c) do LRI no IEAv/DCTA



Fonte: Autor

4.1 ESTUDO COMPARATIVO EXPERIMENTAL DOS EFEITOS DA DOSE TOTAL IONIZANTE (TID) POR RAIOS-GAMA ENTRE OS MOSFETS IMPLEMENTADOS COMO OS ESTILOS DO TIPO DIAMANTE (DMs) E SEUS EQUIVALENTES CONVENCIONAIS (CMs)

Cronologicamente, foi o terceiro experimento de pesquisa a ser realizado e teve por objetivo estudar a TID da pré-irradiação até 1,814 Mrad (Si) por raios-gama (^{60}Co), para uma taxa de dose igual a 1 krad/h (considerada baixa taxa de dose conforme a ESA-22900), levando-se em consideração as características elétricas entre os DMs com leiaute de porta hexagonal e seus CMs equivalentes retangulares (SEIXAS; GIMENEZ, 2017).

Foram utilizados neste estudo experimental dezenove NMOSFETs, sendo nove DMs e dez CMs equivalentes. Os leiautes dos NMOSFETs foram projetados pelo grupo de pesquisa da FEI e fabricados pela *ON-Semiconductors* (AMI) com tecnologia comercial *Bulk CMOS* de CIs CMOS de 350 nm, via o programa educacional da MOSIS (MOSIS, 2012).

Realizou-se um estudo comparativo experimental entre os DUTs, considerando-se duas diferentes condições de polarização durante os procedimentos de radiações ionizantes com ^{60}Co . Os DUTs divididos em dois CIs foram irradiados ao mesmo tempo: o CI-5 com seus DUTs (05 DMs e 05 CMs equivalentes) polarizados na condição de estado ligado (*on-state conditions*: $V_{GS}=2,5\text{ V}$ e $V_{DS}=2,5\text{ V}$) e o CI-7 (04 DMs e 05 CMs equivalentes), na condição de estado desligado (*off-state conditions*: $V_{GS}=0\text{ V}$ e $V_{DS}=3,5\text{ V}$).

Os seguintes parâmetros e figuras de mérito foram estudados:

a) analógicos: tensão de limiar (V_{TH}), máxima transcondutância (g_{m_max}), inclinação de sublimiar (S), corrente de dreno de fuga (I_{LEAK}), corrente de dreno de saturação (I_{DS_SAT}), relação entre a transcondutância e a corrente de dreno (g_m/I_{DS}), ganho de tensão intrínseco do transistor (A_V), tensão Early (V_{EA}) e a frequência de ganho de tensão unitário (f_T);

b) digitais: corrente de dreno de estado ligado (I_{ON}), corrente de dreno de estado desligado (I_{OFF}), razão entre as correntes em estado ligado e desligado (I_{ON}/I_{OFF}), resistência série entre dreno e fonte em estado ligado (R_{DS_ON}).

Este experimento baseou-se em normas de aceitação internacional, tais como militar americana (MIL-STD-883E) e da Agência Espacial Europeia (ESA-22900). Tais normas estabelecem as fontes de ^{60}Co como uma das referências para ensaios de TID.

O experimento foi realizado no Laboratório de Radiações Ionizantes (LRI) do Instituto de Estudos Avançados (IEAv) que possui uma fonte de ^{60}Co , modelo Eldorado 78 (equipamento

de Teleterapia) da *Atomic Energy of Canada Limited* (AECL), este equipamento produz um campo de radiação na forma de um feixe colimado de gamas de 1,17 MeV e 1,32 MeV, conforme ESA-22900, com campo de radiação caracterizado por um eletrômetro de precisão com câmara de ionização tipo Farmer, rastreado ao Laboratório Nacional de Metrologia das Radiações Ionizantes (LNMRI) (GONÇALEZ, 2009).

A Tabela 7 apresenta as informações principais acerca dos DUTs, suas condições de polarização (ilustradas na Figura 57), tipo de leiaute utilizado e identificação de seus terminais.

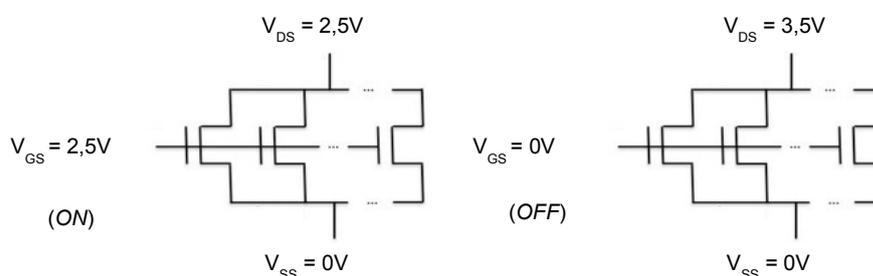
Tabela 7- Pinagem dos DUTs e suas condições de polarização durante experimento com ^{60}Co .

NMOSFET (DUT)	Leiaute TIPO	PINO DRENO	PINO PORTA	PINO FONTE	PINO CORPO	Condição de polarização durante irradiação ⁽¹⁾	
						CI5	CI7
a	CM 36,9°	33	32	43	34	(ON)	(OFF)
b	DM 36,9°	44	31	46	45	(ON)	(OFF)
c	CM 53,1°	47	30	1	48	(ON)	(OFF)
d	DM 53,1°	2	29	4	3	(ON)	(OFF)
e	CM 90°	28	27	6	5	(ON)	(OFF)
f	CM 126,9°	26	25	8	7	(ON)	(OFF)
g	DM 90°	24	23	10	9	(ON)	(OFF)
h	DM 126,9°	12	14	13	11	(ON)	(OFF)
i	CM 144,1°	22	21	20	15	(ON)	(OFF)
j	DM 144,1°	18	19	17	16	(ON)	Não testado

Fonte: Autor

Nota (1): São as condições de polarização para estado ligado (ON) e estado desligado (OFF).

Figura 57- Esquemas elétricos de ligações para polarização dos DUTs durante os procedimentos experimentais



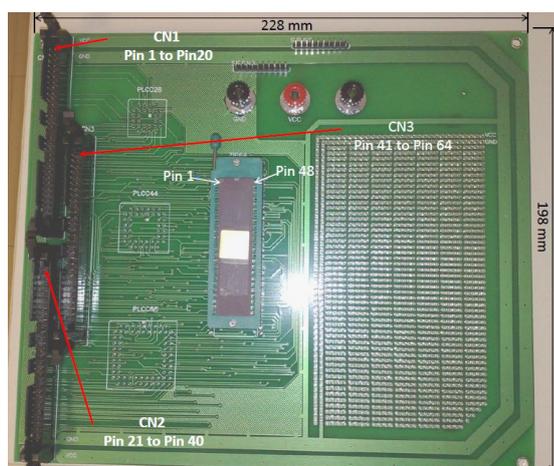
Fonte: Autor

A Figura 58 ilustra a placa de teste utilizada para polarização elétrica dos DUTs, durante a irradiação por raios-gama. Ela pode acomodar até três CIs de 48 pinos, empacotados em

cápsulas do tipo cerâmico de 48 pinos (*Ceramic Dual Inline Package, CERDIP*) e, opcionalmente, em *plastic leaded chip carrier, PLCC* de 28, 44 e 68 pinos.

Foram utilizados dois instrumentos modulares modelos PXI-4130, configurados como fontes de tensão elétrica DC, para polarizar e monitorar as correntes elétricas nos DUTs durante os procedimentos de radiação. Elas são parte do sistema de teste modelo NI PXIe-1062Q, conforme ilustrado Figura 52(b) e descritos na Tabela 6.

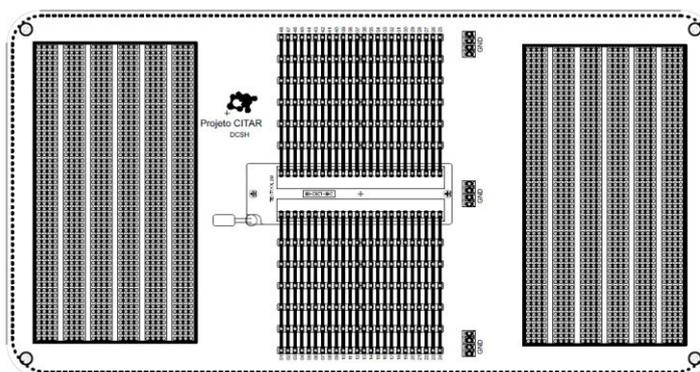
Figura 58- Placa de teste utilizada durante os experimentos relacionados aos efeitos da TID nos DUTs



Fonte: Autor

Para medição das curvas características dos DUTs, antes do procedimento de irradiação e nos intervalos entre doses, empregaram-se os seguintes aparatos: dois módulos de fontes DC do tipo SMU, equivalentes ao modelo Keithley K4200 com uma caixa antirruído (modelo LR:8028) para abrigar a placa de teste (interligada às SMUs via cabos triaxiais) ilustrada no desenho da Figura 59.

Figura 59- Vista superior da placa utilizada para caracterização elétrica dos DUTs, no interior da caixa antirruído Keithley LR:8028



Fonte: Autor

Na Tabela 8 estão descritas as principais informações sobre o experimento dos efeitos da TID nos DUTs, empregando-se uma fonte de ^{60}Co .

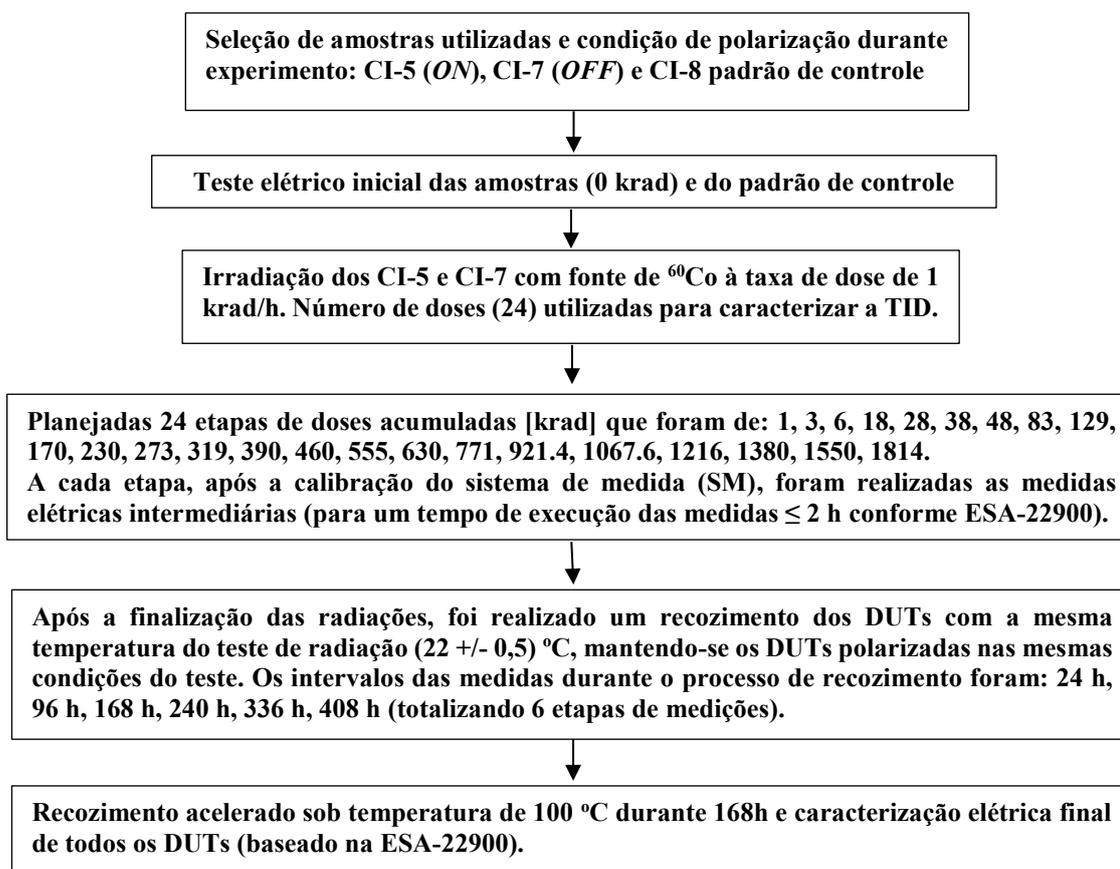
Tabela 8- Principais informações sobre o experimento dos efeitos da TID nos DUTs utilizando-se a fonte de ^{60}Co .

Tipo de fonte de radiação (LRI – IEAv)	^{60}Co (irradiador gama com energia de 1,17 até 1,32 MeV, atividade de 14,8 GBq)
Taxa de dose	1 krad/h
Temperatura do ensaio	(22+/-0,5) °C
Condições de polarização dos DUTs durante o experimento	$V_{GS}=V_{DS}=2,5\text{V}$ (ON) e $V_{GS}=0\text{V}$, $V_{DS}=3\text{V}$ (OFF)

Fonte: Autor

O fluxograma do experimento com a fonte de ^{60}Co para o estudo dos efeitos do TID nos DUTs é descrito abaixo (Figura 60).

Figura 60- Fluxograma do experimento com a fonte de ^{60}Co para o estudo dos efeitos da TID nos DUTs



Fonte: Autor

A metodologia utilizada para a análise dos resultados experimentais dos DUTs, submetidos à irradiação por fonte de ^{60}Co à baixa taxa em relação a ESA-22900, com doses até 1.814 Mrad (Si) foi a seguinte:

- estudo das medidas dos MOSFETs do padrão de controle (CI-8) para verificar a estabilidade dos parâmetros extraídos e estimar a precisão (o desvio-padrão, DP experimental) do valor de cada parâmetro medido. O controle foi medido, conjuntamente com os DUTs, antes e nos intervalos após cada dose de radiação;
- a incerteza da medida de cada parâmetro medido foi calculada a partir do desvio-padrão (DP) das séries de medidas (25) para cada MOSFETs do padrão de controle. Admitindo-se que os valores medidos para os parâmetros do padrão de controle são constantes no tempo à temperatura ambiente controlada de $22\pm 0,5$ °C. A incerteza experimental corresponde ao DP de cada série de medidas;
- análise de todas as medidas dos DUTs irradiados nas condições de estado ligado e de estado desligado, a partir do valor na dose zero. Fazer os gráficos das variações para os parâmetros estudados em função da TID;
- após a última dose de radiação (1.814 Mrad) dos DUTs, foram realizados os gráficos de ΔV_{TH} dos DUTs em função do tempo (entre as TIDs, *annealing* natural e acelerado) na condição de operação *on-state* e *off-state* (ESA-22900).

A Tabela 9 apresenta a configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função de V_{GS} ($V_{\text{DS}}=50$ mV) para extração dos parâmetros V_{TH} e S.

Tabela 9- Configuração das SMUs (*SMU1* e *SMU2*) para medição da curva I_{DS} em função de V_{GS} ($V_{\text{DS}}=50$ mV) para extração dos parâmetros V_{TH} e S.

Teste nome	<i>vt#I@I</i>		
Modo	<i>Varredura</i>		
Data e hora	<i>06/14/2016 15:46:58</i>		
Terminal do DUT	Fonte	Dreno	Porta
Aparato (instrumento)	<i>GNDU</i>	<i>SMU1</i>	<i>SMU2</i>
Pino	<i>N/A</i>	<i>DrainV</i>	<i>GateV</i>
Tensão aplicada	Comum (Ref.)	Alimentação (V)	Varredura (V)
Nível de tensão inicial (V)	<i>0</i>	<i>0,05</i>	<i>0</i>
Nível de tensão final (V)	<i>N/A</i>	<i>0,05</i>	<i>2</i>
Passo (V)	<i>N/A</i>	<i>N/A</i>	<i>0.008</i>
no. de pontos	<i>N/A</i>	<i>0</i>	<i>251</i>
Corrente elétrica de proteção (A)	<i>N/A</i>	<i>0,1</i>	<i>0,1</i>
Medição de corrente (I)	<i>N/A</i>	Medida	Não utilizada
Medição de tensão (V)	<i>N/A</i>	Programada	Programada
Faixa de medição (I)	<i>N/A</i>	Auto	Auto
Faixa de medição (V)	<i>N/A</i>	Fixo	Auto

Fonte: Autor

A Tabela 10 apresenta as tensões de limiar dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

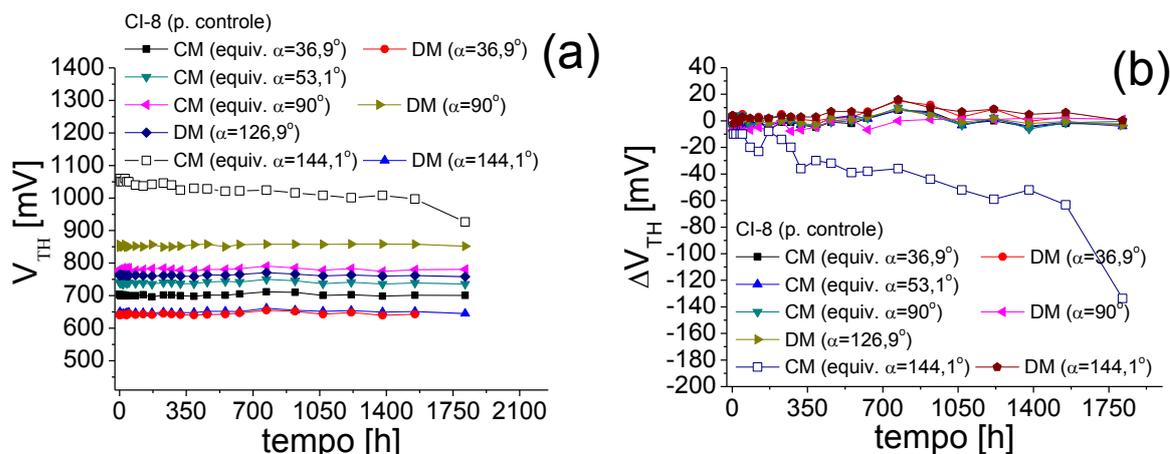
Tabela 10- As tensões de limiar dos dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

CI8 (Padrão)	N med.	V_{TH} médio [mV]	DP [mV]	V_{TH} mínimo [mV]	V_{TH} mediana [mV]	V_{TH} máximo [mV]	Incerteza [%]
a (CM36,9°)	25	701	2,1	696	701	705	0,3
b (DM36,9°)	25	642,2	1,9	639,7	642	647	0,3
c (CM53,1°)	25	739,1	2,4	735	739	744	0,3
e (CM90°)	25	780,6	3,3	774,9	781	785	0,4
g (DM90°)	25	853,5	3,7	849	851,8	858,7	0,4
h (DM126,9°)	25	762,1	2,1	758,4	762	765	0,3
i (CM144,1°)	25	1027,4	28,6	926,3	1030	1060	2,8
j (DM144,1°)	25	648	2,7	643	648	652	0,4

Fonte: Autor

Verifica-se que as medidas do V_{TH} dos MOSFETs padrão de controle não irradiado variam muito pouco, exceto o MOSFET “i” considerado padrão falho (CM equivalente ao $\alpha=144,1^\circ$), que apresentou um DP muito alto e, portanto, esse valor foi desconsiderado do cálculo da incerteza média do sistema de medida, que resulta no valor 0,34%, considerando-se uma temperatura ambiente controlada de 23°C. Os gráficos da Figura 61 apresentam as medidas dos valores das V_{TH} [Figura 61(a)] e das ΔV_{TH} [Figura 61(b)] dos MOSFETs do padrão controle do CI-8.

Figura 61- V_{TH} (a) e ΔV_{TH} (b) em função do tempo dos MOSFETs do padrão de controle

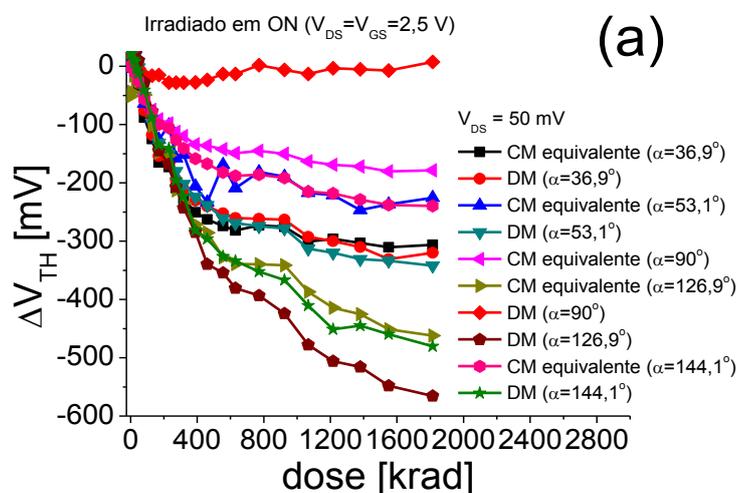


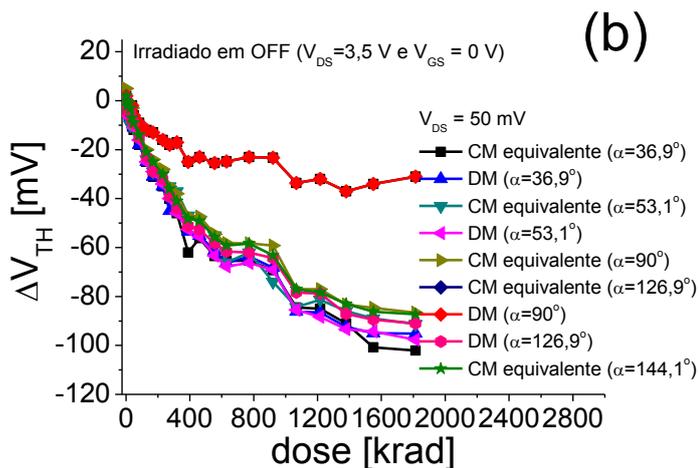
Fonte: Autor

Verifica-se que os valores obtidos das V_{TH} dos MOSFETs estudados estão dentro da faixa de especificação do processo de fabricação de CIs CMOS de 350 nm da *ON Semiconductor* (AMI) ($0,41\text{ V} \leq V_{TH} \leq 1,11\text{ V}$ e seu valor típico é de $0,76\text{V}$) e suas ΔV_{TH} são muito pequenas, com exceção do MOSFET padrão de controle “i”, que é considerado como um MOSFET padrão de controle falho (problemas no processo de fabricação, encapsulamento ou mesmo manuseio).

Os gráficos da Figura 62 apresentam as ΔV_{TH} dos DUTs do CI-5 [Figura 62(a)] e CI-7 [Figura 62(b)], considerando-se que eles estão polarizados em condição de estado ligado (*ON*: $V_{GS}=V_{DS}=2,5\text{V}$) e desligado (*OFF*: $V_{GS}=0\text{V}$ e $V_{DS}=3,5\text{V}$), respectivamente, durante os procedimentos das irradiações [($22,0 \pm 0,5$) °C].

Figura 62- ΔV_{TH} em função da TID do CI-5 (a) e do CI-7 (b)

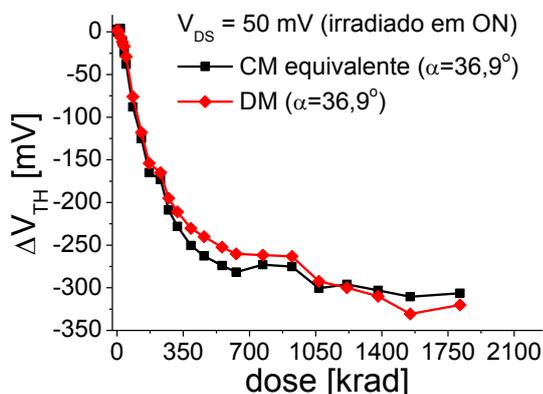




Fonte: Autor

Analisando-se as medidas dos DUTs do CI-5 [Figura 62(a)] na condição de polarização do estado ligado (*ON*) durante o procedimento das radiações ionizantes, a variação máxima observada das ΔV_{TH} dos DUTs foi de -550 mV, enquanto as dos DUTs do CI-7 [Figura 62(b)], que operaram na condição de estado desligado (*OFF*) foi de aproximadamente -100 mV. Isso indica que a influência da TID no comportamento dos DUTs na condição de operação de estado ligado (*ON*) é mais significativa que aquela observada na condição de estado ligado desligado (*OFF*). Isso pode ser justificado em decorrência dos efeitos das componentes de campo elétrico vertical (devido a polarização de porta) e do campo elétrico longitudinal (devido a polarização de dreno) (HUGHES; BENEDETTO, 2003), (SCHWANK, 2013). Além disso, observa-se para as duas condições de polarização durante os procedimentos das radiações ionizantes que o DM ($\alpha=90^\circ$) sempre apresentou uma menor variação de ΔV_{TH} , que será explicado em detalhes a seguir. A Figura 63 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs do CI-5 (*ON*) do DM ($\alpha = 36,9^\circ$) e do CM equivalente (mesmas A_G e W/L).

Figura 63- ΔV_{TH} em função da TID (*ON*) do DM ($\alpha = 36,9^\circ$) e do CM equivalente (CI-5)

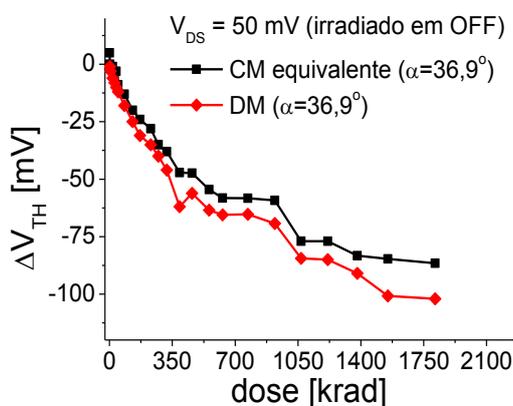


Fonte: Autor

Analisando-se o gráfico na Figura 63, observa-se que as variações ΔV_{TH} em função da TID para o DM ($\alpha = 36,9^\circ$) e o seu CM equivalente foram praticamente iguais (diferenças menores que 5% entre eles). E, portanto, podemos concluir que o DM ($\alpha = 36,9^\circ$) apresenta praticamente o mesmo comportamento sob a influência da TID que o CM equivalente.

A Figura 64 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs do CI-7 (*OFF*) do DM ($\alpha = 36,9^\circ$) e do CM equivalente (mesmas A_G e W/L).

Figura 64- ΔV_{TH} em função da TID (*ON*) do DM ($\alpha = 36,9^\circ$) e do CM equivalente (CI-7)

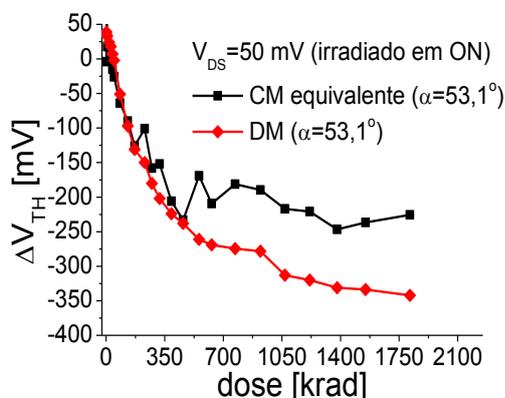


Fonte: Autor

No gráfico da Figura 64 observou-se que o DM ($\alpha = 36,9^\circ$) a partir de 129 krad começou a variar mais em relação ao seu CM equivalente para a condição de polarização em estado desligado (*OFF*). Para uma TID de 1,8 Mrad, a diferença entre esses valores foi de 15%. Isso é devido ao maior campo elétrico resultante na direção longitudinal (LCE e PAMDLE) presentes no DM ($\alpha = 36,9^\circ$), embora exista o efeito DEPAMBRE nos DMs, propiciando assim uma maior influência da TID nesse dispositivo.

A Figura 65 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs do CI-5 (*ON*) do DM ($\alpha = 53,1^\circ$) e do CM equivalente (mesmas A_G e W/L).

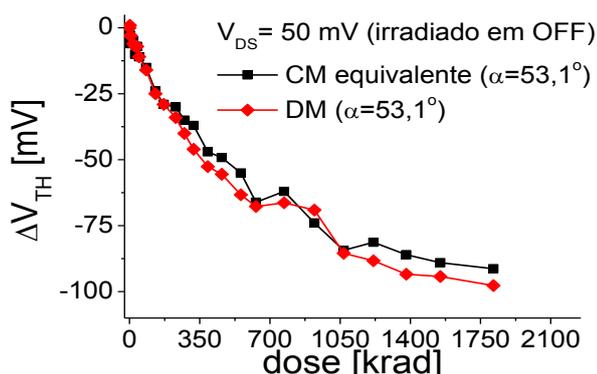
Figura 65- ΔV_{TH} em função da TID (*ON*) do DM ($\alpha = 53,1^\circ$) e do CM equivalente (CI-5)



Fonte: Autor

Observa-se através da Figura 65, que a partir da TID de 555 krad, o DM ($\alpha = 53,1^\circ$) apresentou uma variação maior (em torno de 19 %) que a do seu CM equivalente, devido ao maior LEF (efeitos LCE e PAMDLE) e, conseqüentemente aumentando os efeitos da TID no DM ($\alpha = 53,1^\circ$). Além disso os perímetros das junções metalúrgicas entre a fonte e o canal e entre o canal e o dreno são maiores no DM em relação ao seu CM equivalente, portanto maior a probabilidade de ocorrerem armadilhamentos, embora o DEPAMBBRE atue também nesse dispositivo. A Figura 66 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs do CI-7 (*OFF*) do DM ($\alpha = 53,1^\circ$) e do CM equivalente (mesmas A_G e W/L).

Figura 66- ΔV_{TH} em função da TID (*OFF*) do DM ($\alpha = 53,1^\circ$) e do CM equivalente (CI-7)



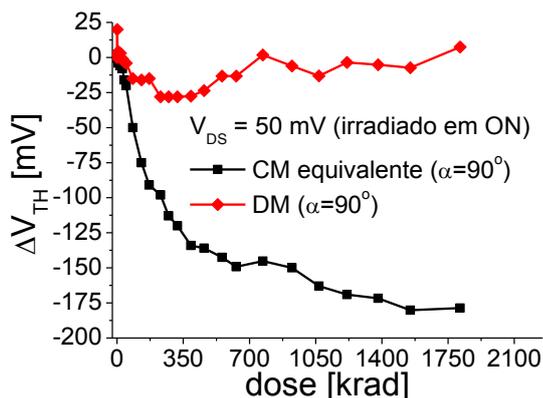
Fonte: Autor

Analisando o gráfico para o CI-7 (*OFF*), na Figura 66, observa-se que as variações ΔV_{TH} em função da TID para o DM ($\alpha = 53,1^\circ$) e do seu CM equivalente, foram menores que 5 %, devido o maior comprimento do perímetro entre as junções fonte/canal e canal/dreno. Portanto, ambos MOSFETs apresentam praticamente o mesmo comportamento sob a influência da TID.

Além disso, nota-se que a medida que o ângulo α aumenta, o LEF reduz e, conseqüentemente o DM tende a se tornar mais tolerante à TID que o seu CM equivalente.

A Figura 67 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs do CI-5 (*ON*) do DM ($\alpha = 90^\circ$) e do CM equivalente (mesmas A_G e W/L).

Figura 67- ΔV_{TH} em função da TID (*ON*) do DM ($\alpha = 90^\circ$) e do CM equivalente (CI-5)

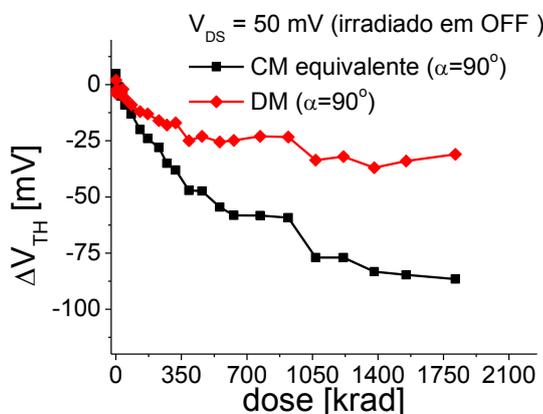


Fonte: Autor

Analisando-se o gráfico da ΔV_{TH} em função da TID (Figura 67), o DUT DM ($\alpha = 90^\circ$) variou menos (-150 %) que seu CM equivalente durante a TID de 1,8 Mrad. Isso é devido ao efeito DEPAMBRE mais evidente para o DM ($\alpha=90^\circ$) que, apesar do seu maior LEF (LCE e PAMDLE), mostrou-se muito mais tolerante a TID do que seu CM equivalente.

A Figura 68 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs do CI-7 (*OFF*) do DM ($\alpha = 90^\circ$) e do CM equivalente (mesmas A_G e W/L).

Figura 68- ΔV_{TH} em função da TID (*OFF*) do DM ($\alpha = 90^\circ$) e do CM equivalente (CI-7)

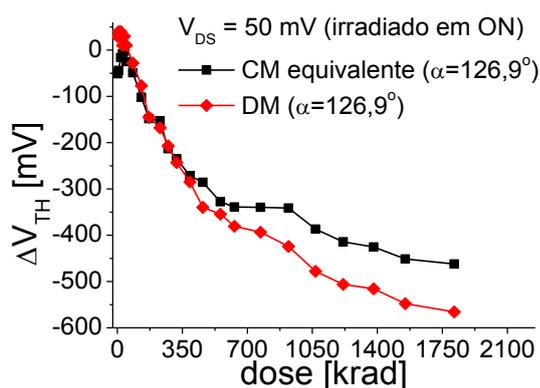


Fonte: Autor

Observa-se no gráfico da ΔV_{TH} em função da TID (Figura 68), que o DUT DM ($\alpha = 90^\circ$) varia menos (-50 %) em relação ao seu CM equivalente para uma TID de 1,8 Mrad. Porque o efeito DEPAMBBRE se destaca no DM ($\alpha = 90^\circ$), também no CI-7 (*OFF*).

A Figura 69 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs DM ($\alpha = 126,9^\circ$) e o seu CM equivalente do CI-5 (*ON*).

Figura 69- V_{TH} e ΔV_{TH} em função da TID do DM ($\alpha = 126,9^\circ$) e do CM equivalente (CI-5)



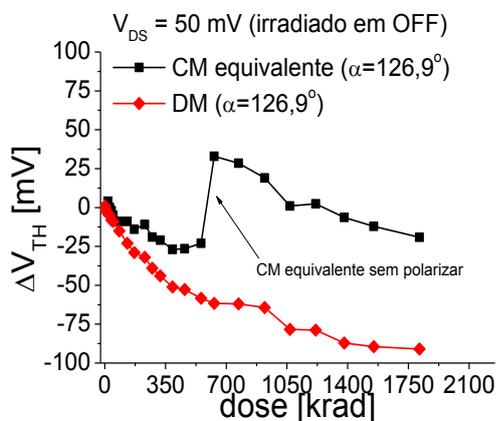
Fonte: Autor

Analisando-se o gráfico da Figura 69, observa-se que o DUT DM ($\alpha = 126,9^\circ$) a partir de 390 krad varia mais em relação ao seu CM equivalente, chegando até 20 % menor para a TID igual a 1,8 Mrad. Pois, conforme o ângulo do DM ($\alpha > 90^\circ$) se aproxima de 180° , o efeito DEPAMBBRE é reduzido e, ainda são consideráveis os efeitos LCE e PAMDLE. Estes causam um maior LEF no DM ($\alpha = 126,9^\circ$), propiciando os efeitos da TID.

Além disso, foi observado que a partir da TID de 1 krad o CM equivalente ($\alpha = 126,9^\circ$) apresentou uma elevada corrente de porta (da ordem de $1 \mu A$) que, conseqüentemente baixou seu valor de V_{TH} para um menor que o mínimo especificado para a sua tecnologia.

A Figura 70 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs DM ($\alpha = 126,9^\circ$) e o seu CM equivalente do CI-7 (*OFF*).

Figura 70- ΔV_{TH} em função da TID (*ON*) do DM ($\alpha = 126,9^\circ$) e do CM equivalente (CI-7)

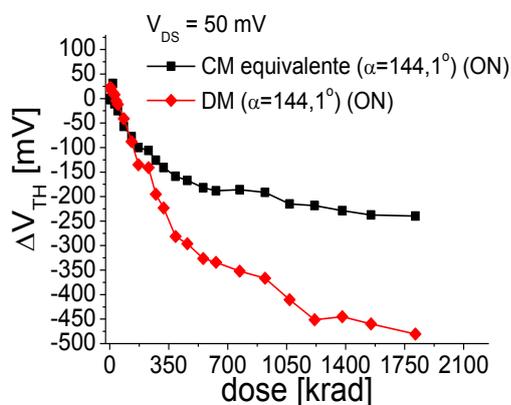


Fonte: Autor

Analisando o gráfico da Figura 70, nota-se que o DUT DM ($\alpha = 126,9^\circ$) obteve, maior variação (-23 %) em 555 Mrad se comparado ao seu CM equivalente. Pois, conforme o ângulo do DM ($\alpha > 90^\circ$) se aproxima de 180° , o efeito DEPAMBBRE diminui, sendo que os efeitos LCE e PAMDLE são consideráveis, portanto fazendo com que o DM ($\alpha = 126,9^\circ$) varie mais com a TID. Observado que o CM equivalente ($\alpha = 126,9^\circ$) ficou 75 h sem polarização, durante o intervalo entre 555 Mrad e 630 Mrad da TID, resultando numa descontinuidade na sua curva.

A Figura 71 ilustra o gráfico da ΔV_{TH} em função da TID para os DUTs DM ($\alpha = 144,1^\circ$) e o seu CM equivalente do CI-5 (*ON*).

Figura 71- ΔV_{TH} em função da TID (*ON*) do DM ($\alpha = 144,1^\circ$) e dos CMs equivalentes (CI-5)



Fonte: Autor

Na Figura 71, observa-se no gráfico que o DUT DM ($\alpha = 144,1^\circ$) variou mais (-240 %) em relação ao seu CM equivalente. Porque quando o ângulo α se aproxima de 180° , o efeito DEPAMBBRE tende a diminuir. Além disso, na TID igual a 1,55 Mrad o DM ($\alpha = 144,1^\circ$) falhou, porque o seu V_{TH} medido foi menor que o mínimo especificado.

Analisando-se de forma geral os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a V_{TH} , considerando-se uma fonte de raios-gama (^{60}Co) à baixa taxa de dose (1 krad/h) (ESA-22900), que o número de cargas aprisionadas no óxido de isolamento de porta ($t_{OX}=14$ nm) superou aquele observado ao da interface SiO_2/Si , porque a ΔV_{TH} foi negativa, com exceção do DM ($\alpha=90^\circ$). Além disso, as ΔV_{TH} dos DUTs do CI-5 (*ON*) foram maiores que aquelas observadas nos DUTs do CI-7 (*OFF*), pois o campo elétrico resultante (vertical e o longitudinal) da condição de estado ligado (*ON*) é maior que a da condição de estado desligado (*OFF*) para a tecnologia utilizada (SCHWANK, 2013).

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que o estilo de leiaute hexagonal (Diamante com um $\alpha=90^\circ$) é a forma geométrica de porta mais tolerante às radiações ionizantes e, portanto, é a mais indicada para as aplicações espaciais e médicas de CIs CMOS.

A Tabela 11 apresenta as inclinações de sublimiar dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 11- Características das inclinações de sublimiar para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

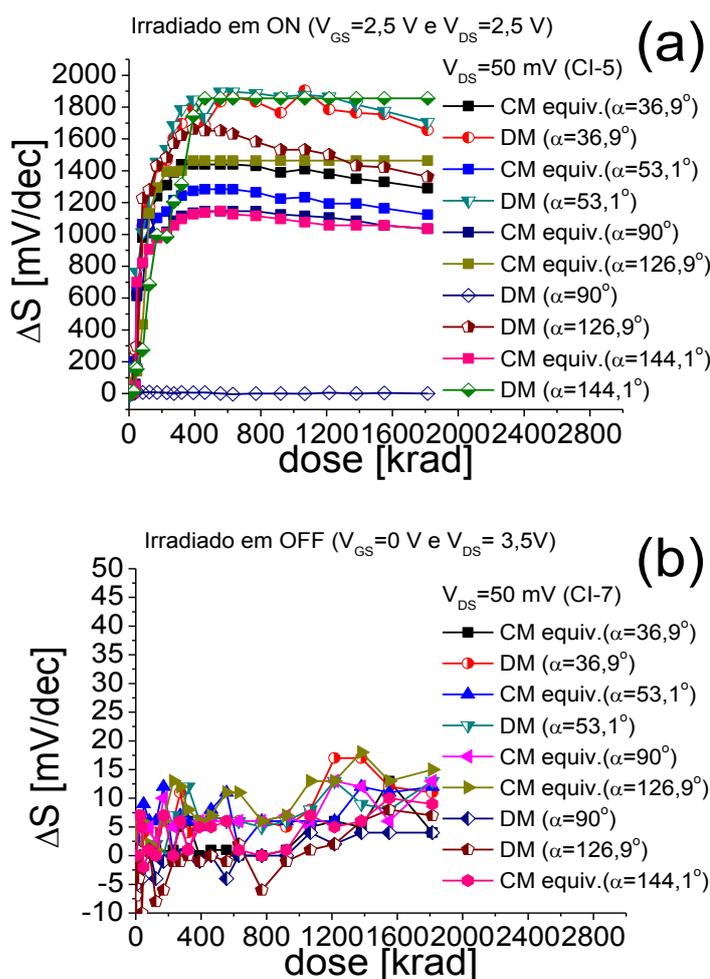
CI8 (Padrão)	N med.	S médio [mV/dec]	DP [mV/dec]	S mínimo [mV/dec]	S mediana [mV/dec]	S máximo [mV/dec]	Incerteza [%]
a (CM36,9°)	25	87	3	80	88	88	3,5
b (DM36,9°)	25	102	3,5	96	104	104	3,4
c (CM53,1°)	25	94	3,5	88	96	96	3,5
e (CM90°)	25	98	3,5	96	96	104	3,6
g (DM90°)	25	118	3,3	112	120	120	3
h (DM126,9°)	25	86	3,5	80	88	88	4
j (DM144,1°)	25	90	3,7	88	88	96	4

Fonte: Autor

Verifica-se que as medidas da S dos MOSFETs padrão de controle não variam muito, excluindo o MOSFET “i” (CM equivalente ao $\alpha=144,1^\circ$), o cálculo da incerteza média do sistema de medida resultou no valor 3,5%, considerando-se uma temperatura ambiente controlada de 23°C .

Os gráficos da Figura 72 apresentam as ΔS dos DUTs do CI-5 [Figura 72(a)] e CI-7 [Figura 72(b)].

Figura 72- ΔS em função da TID do CI-5 (a) e do CI-7 (b)



Fonte: Autor

Analisando-se as medidas dos DUTs do CI-5 [Figura 72(a)], polarizados na condição de estado ligado (*ON-state*), as ΔS foram significativas com o aumento da TID. Salvo o DM ($\alpha = 90^\circ$), constatou-se que os DUTs do CI5 falharam e, as suas curvas ΔS saturaram a partir da TID de 390 krad, devido à elevação abrupta da corrente de fuga no dreno (I_{LEAK}). Isso, devido à ativação dos transistores parasitários presentes nas regiões de bico de pássaro (SCHRIMPF; VELAZCO, 2007), (SCHWANK, 2013).

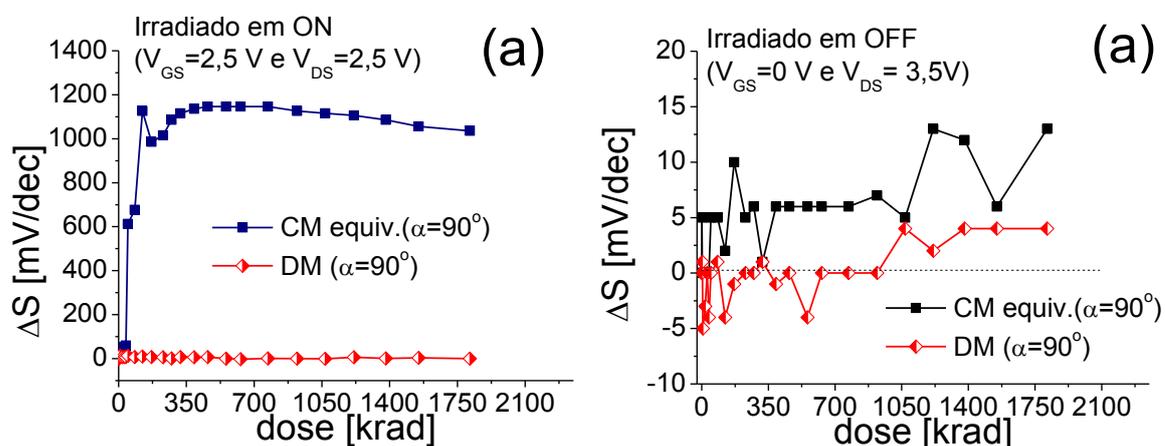
Analisando-se as medidas dos DUTs do CI-7 [Figura 72(b)], polarizados na condição de estado desligado (*OFF-state*), verifica-se que a ΔS do CI-7 (*OFF*) ficaram entre o intervalo de - 10 mV/dec a 18 mV/dec. e, portanto, devido ao baixo campo elétrico resultante (vertical e longitudinal) aplicado aos DUTs, o efeito da TID não foi acentuado.

Sabe-se que os efeitos LCE e PAMDLE intrínsecos ao DM melhora o seu desempenho elétrico em relação ao seu CM equivalente (GIMENEZ, 2010), (GIMENEZ; DAVINI, 2014), (GIMENEZ, 2016). Porém, nos DMs com ângulos α menores que 90° , há aumento do LEF devido aos efeitos LCE e PAMDLE combinados, isso acaba propiciando os efeitos da TID. Também, para α tendendo a 180° , o efeito DEPAMBBRE é diminuído, favorecendo os efeitos da TID. Isso explica, porque os DUTs DM ($\alpha=126,9^\circ$) e DM ($\alpha=144,1^\circ$) saturaram antes dos seus CMs equivalentes do CI-5 (*ON*) [Figura 72(a)].

Diferentemente, o DM ($\alpha = 90^\circ$) sob radiação ionizante, possui um melhor compromisso entre seus efeitos LCE, PAMDLE e DEPAMBBRE. Isso confere ao DM ($\alpha = 90^\circ$) maior tolerância aos efeitos da TID em relação aos outros DUTs do CI-5 (*ON*) e do CI-7 (*OFF*).

Na Figura 73(a-b) ΔS em função da TID, destacando os DMs ($\alpha=90^\circ$) e os seus CMs equivalentes para o CI-5 (*ON*) e o CI-7 (*OFF*).

Figura 73- ΔS em função da TID dos DMs ($\alpha=90^\circ$) e dos CMs equivalentes para o CI-5 (a) e o CI-7 (b)



Fonte: Autor

No estudo da ΔS em função da TID observa-se que os DMs ($\alpha = 90^\circ$) [Figura 73(a-b)], independentemente das condições de polarizações utilizadas durante a radiação, resultaram em uma maior tolerância ao efeito da TID, devido ao DEPAMBBRE.

A Tabela 12 apresenta a configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função de V_{GS} para extração dos seguintes parâmetros: I_{LEAK} ($V_{GS}=-0,3$ V), I_{OFF} ($V_{GS}=0$ V) e I_{ON} ($V_{GS}=3,5$ V).

Tabela 12- Configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função de V_{GS} ($V_{DS}=100$ mV) para extração de I_{LEAK} ($V_{GS}=-0,3$ V), I_{OFF} (0 V) e I_{ON} (3,5V).

Teste nome	ig#1@1		
Modo	Varredura		
Data	06/14/2016 15:43:07		
Terminal do DUT	Fonte	Dreno	Porta
Instrumento	<i>GNDU</i>	<i>SMU1</i>	<i>SMU2</i>
Pino	N/A	<i>DrainV</i>	<i>GateV</i>
Tensão aplicada	Comum (ref.)	Polarização (V)	Varredura (V)
Nível de tensão de partida (V)	0	0,1	-0,3
Nível de tensão de chegada (V)	N/A	0,1	3,5
Passo de tensão (V)	N/A	N/A	0,1
no. de pontos	N/A	0	14
Corrente elétrica de proteção (A)	N/A	0,1	0,1
Medição de corrente (I)	N/A	Medida	Medida
Medição de tensão (V)	N/A	N/A	Programada
Faixa de medição (I)	N/A	Auto	Auto
Faixa de medição (V)	N/A	Fixa	Auto

Fonte: Autor

A Tabela 13 apresenta as correntes de fuga entre dreno e fonte dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 13- Características das correntes de fuga entre dreno e fonte (I_{LEAK}) para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

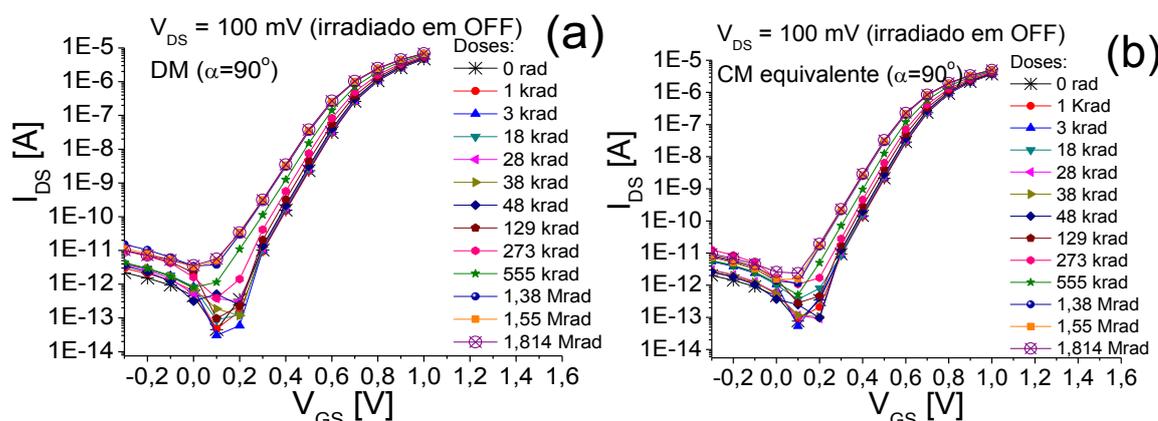
CI8 (padrão)	N med.	I_{LEAK} [A] médio	DP [A]	I_{LEAK} [A] mínimo	I_{LEAK} [A] mediana [A]	I_{LEAK} [A] máximo	Incerteza [%]
a (CM36,9°)	25	1,58E-12	3,26E-13	9,52E-13	1,53E-12	2,38E-12	21
b (DM36,9°)	25	1,30E-12	3,04E-13	8,02E-13	1,25E-12	1,96E-12	23
c (CM53,1°)	25	1,37E-12	3,54E-13	9,25E-13	1,34E-12	2,62E-12	25
e (CM90°)	25	1,46E-12	3,45E-13	8,29E-13	1,37E-12	2,71E-12	24
g (DM90°)	25	1,48E-12	3,37E-13	1,08E-12	1,37E-12	2,52E-12	23
h DM126,9°)	25	1,55E-12	3,11E-13	8,63E-13	1,53E-12	2,20E-12	20
j (CM144,1°)	25	1,46E-12	3,67E-13	8,36E-13	1,38E-12	2,29E-12	25

Fonte: Autor

Para as I_{LEAK} obteve-se uma incerteza média igual a 23%, levando-se em consideração a menor faixa da escala de medição (da ordem de 1 pA) do sistema de medida que está próximo ao do valor dessa grandeza elétrica.

A Figura 74 ilustra os gráficos das curvas do Log (I_{DS}) em função de V_{GS} em função da TID, destacando-se I_{LEAK} (para $V_{GS} = -0,3$ V) dos DUTs DM ($\alpha = 90^\circ$) [Figura 74(a)] e o seu CM equivalente [Figura 74(b)] no CI-7 (*OFF*).

Figura 74- Log (I_{DS}) em função de V_{GS} em função da TID (*OFF*) do DM ($\alpha=90^\circ$) (a) e do CM equivalente (b)

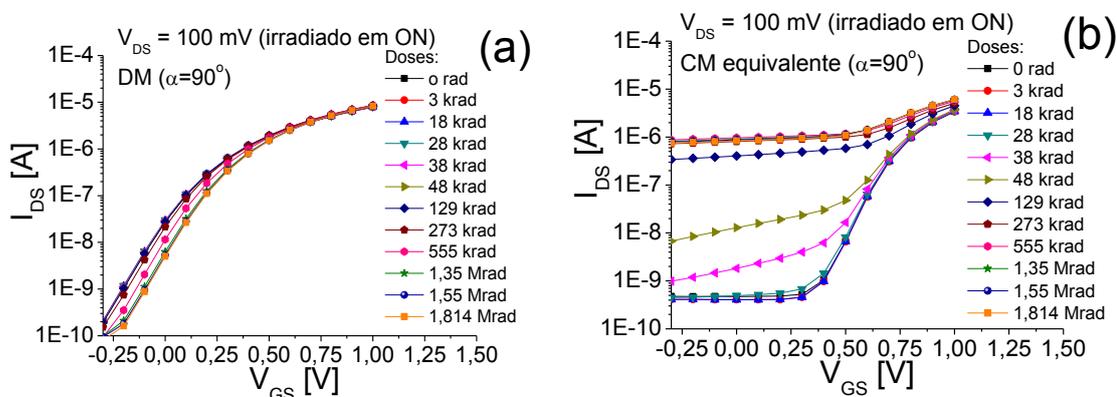


Fonte: Autor

Analisando-se os gráficos observa-se que os DUTs do CI-7 DM ($\alpha = 90^\circ$) [Figura 74(a)] e o seu CM equivalente [Figura 74(b)], polarizados em condição de estado desligado durante a TID apresentaram resultados semelhantes para a I_{LEAK} ($V_{GS} = -300$ mV), ocorrendo um acréscimo para os DUTs de uma década (dez vezes) na escala logarítmica de I_{DS} .

A Figura 75 ilustra os gráficos das curvas do Log (I_{DS}) em função de V_{GS} em função da TID, destacando-se I_{LEAK} (para $V_{GS} = -0,3$ V) dos DUTs DM ($\alpha = 90^\circ$) [Figura 75(a)] e o seu CM equivalente [Figura 75(b)] no CI-5 (*ON*).

Figura 75- Log (I_{DS}) em função de V_{GS} em função da TID (ON) do DM ($\alpha=90^\circ$) (a) e do CM equivalente (b)



Fonte: Autor

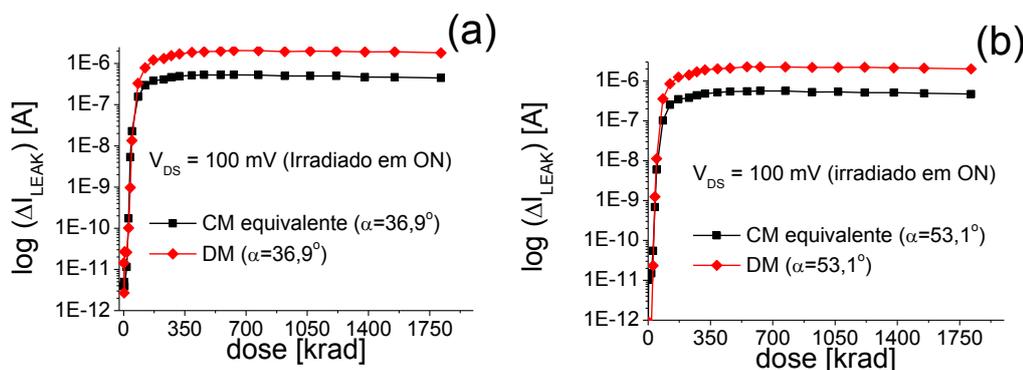
Observando-se o gráfico para o CI-5 [Figura 75(a)] irradiado na condição de estado ligado ($ON-state$), o DUT DM ($\alpha = 90^\circ$) obteve uma pequena variação da sua I_{LEAK} inferior a 1/2 década (cinco vezes), enquanto o seu CM equivalente apontou um aumento da I_{LEAK} , aproximadamente de 3,5 décadas (35 vezes) na escala logarítmica de I_{DS} .

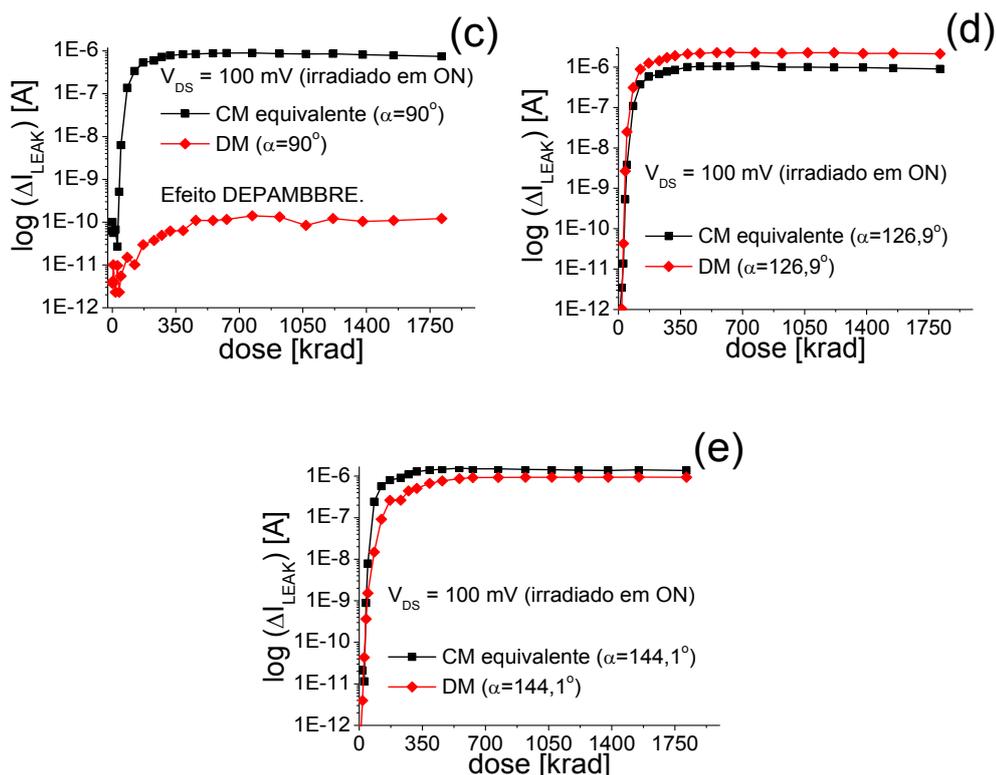
Explica-se, pois o efeito DEPAMBBRE intrínseco ao DUT DM ($\alpha = 90^\circ$) desvia as linhas do LEF das regiões de bico de pássaro, mantendo os transistores parasitários destas regiões desativados, pois são os responsáveis pelo aumento da I_{LEAK} quando o MOSFET está desligado ou reversamente polarizado ($V_{GS} = -0,3$ V).

Nos MOSFETs o aumento da I_{LEAK} resulta em aumento da S , isso poderá motivar a degradação do seu dielétrico de porta óxido devido ao armadilhamento das cargas no óxido (*Radiation Induced Leakage Current, RILC*) (CESCHIA, M.; PACCAGNELLA, A., 1998).

A Figura 76(a-e) mostra os gráficos das ΔI_{LEAK} na escala logarítmica [$\log(\Delta I_{LEAK})$] em função da TID dos DUTs do CI-5 ($ON-state$).

Figura 76- Log (ΔI_{LEAK}) em função da TID (ON) para os DUTs (CI-5)





Fonte: Autor

Analisando os gráficos da Figura 76, todos os DUTs saturaram a variação ΔI_{LEAK} a partir da dose de 390 krad, com exceção do DUT DM ($\alpha = 90^\circ$) que aumentou apenas em uma década durante a TID até 1,8 Mrad. Portanto, isso ocorreu devido ao efeito DEPAMBBRE Diamante que evita a ativação dos transistores parasitários nas regiões de bico de pássaro (GIMENEZ; DAVINI, 2014), (GIMENEZ, 2016).

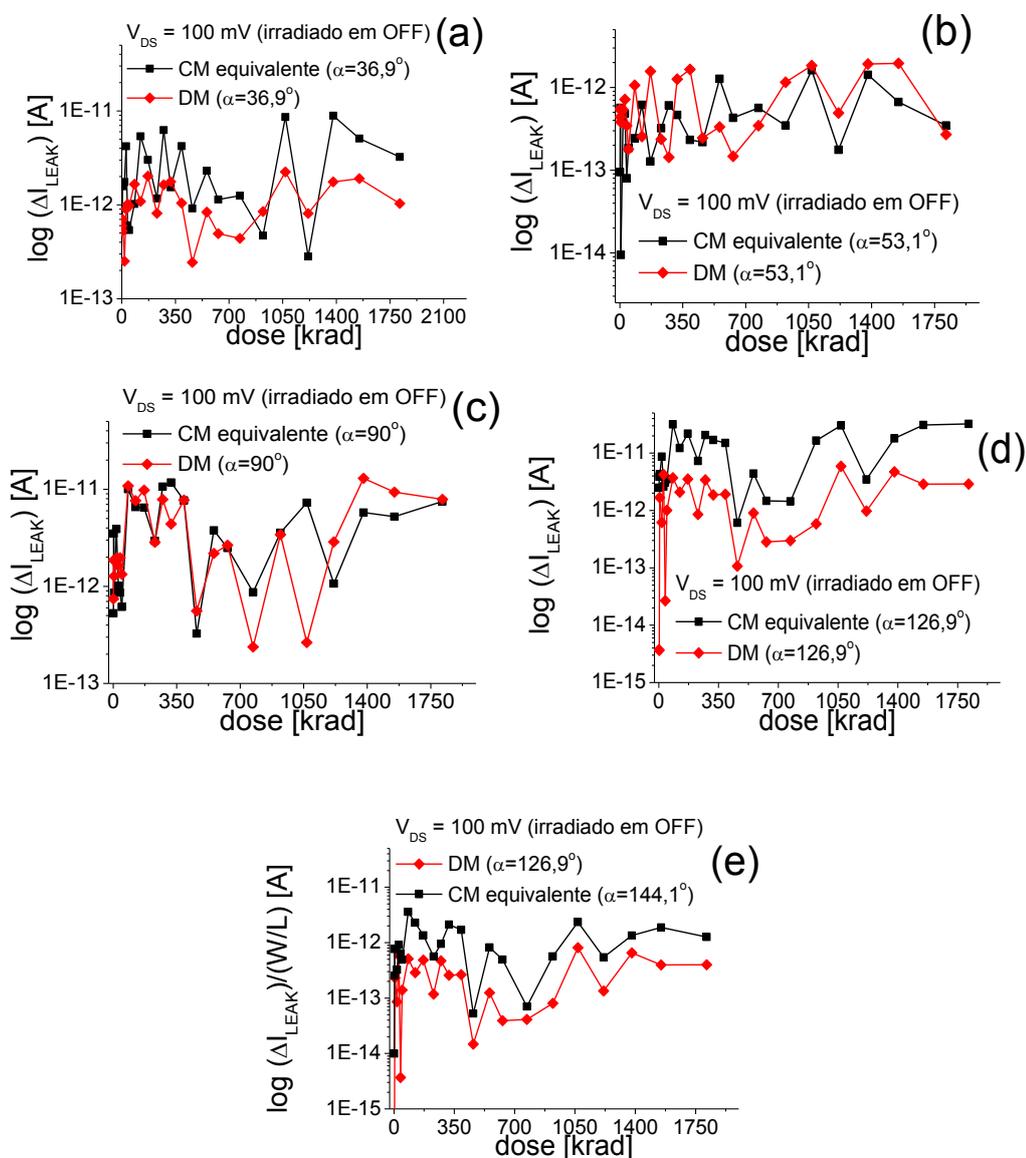
O desempenho dos DMs é melhor em relação aos CMs equivalentes devido os efeitos LCE e PAMDLE intrínsecos aos DMs (GIMENEZ, 2010). No entanto, para ângulos α de porta hexagonal menores que 90° [Figura 76(a-b)] como o DM ($\alpha = 36,9^\circ$) e o DM ($\alpha = 53,1^\circ$), devido ao aumento do LEF (LCE e PAMDLE), isso implica em maior influência dos efeitos da TID. Assim, ocorrendo uma maior ΔI_{LEAK} no DM ($\alpha = 36,9^\circ$) e no DM ($\alpha = 53,1^\circ$) em relação aos seus CMs equivalentes [Figura 76(a-b)]. Além disso nos DMs, conforme menor for o ângulo α maior é o comprimento do perímetro entre as junções metalúrgicas de dreno/canal e fonte/canal, isso aumenta a possibilidade de armadilhas nessas interfaces.

Por outro lado, para ângulos de porta hexagonal α maiores que 90° até 180° [Figura 76(d-e)], os efeitos LCE, PAMDLE e DEPAMBBRE tendem a reduzir. Então, devido a diminuição do DEPAMBBRE o DUT DM ($\alpha = 126,9^\circ$) obteve uma ΔI_{LEAK} pouco maior que seu CM equivalente [Figura 76(d)]. E o DM ($\alpha = 144,1^\circ$) variou pouco menos (-4 %) que o seu CM equivalente [Figura 76(e)].

Observa-se no gráfico [Figura 76(c)] que o DM ($\alpha = 90^\circ$), apesar dos LCE e PAMDLE, que atribuem uma maior influência no surgimento dos efeitos da TID, o DM ($\alpha = 90^\circ$) devido ao efeito DEPAMBBRE melhor que os outros DMs com ($\alpha < 90^\circ$ ou $\alpha > 90^\circ$). Portanto, o DM ($\alpha = 90^\circ$) é um bom compromisso entre desempenho elétrico devido aos efeitos LCE e PAMDLE e a tolerância à radiação ionizante, em razão do efeito DEPAMBBRE, considerando-se a menor ΔI_{LEAK} obtida, em relação aos outros DUTs (Figura 76).

A Figura 77(a-e) mostra os gráficos das ΔI_{LEAK} na escala logarítmica [$\log(\Delta I_{LEAK})$] em função da TID dos DUTs do CI-7 (*OFF-state*).

Figura 77: $\log(\Delta I_{LEAK})$ em função da TID (*OFF*) para os DUTs (CI-7)



Fonte: Autor

Verifica-se na Figura 77(a-e), que as variações entre os DMs e os CMs são menores, devido à condição de polarização (*OFF-state*) utilizada durante a TID. Nesse caso, como a V_{GS} igual a zero volts não há formação do canal, não ocorrendo as linhas campos elétricos longitudinais (LEF) maiores dos DMs. Portanto, os efeitos LCE e PAMDLE permanecem inativos, não propiciando uma maior formação de PELs devido a TID.

Analisando-se de forma geral os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a ΔI_{LEAK} , nos DUTs do CI-5 (*ON*) foram maiores que aquelas observadas nos DUTs do CI-7 (*OFF*), pois o campo elétrico resultante (vertical e o longitudinal) da condição de estado ligado (*ON*) é maior que a da condição *OFF* para a tecnologia utilizada (SCHWANK, 2013).

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que o estilo de leiaute hexagonal (Diamante com um $\alpha=90^\circ$) é a forma geométrica de porta mais tolerante às radiações ionizantes e, portanto, é a mais indicada para as aplicações espaciais e médicas de CIs CMOS.

A Tabela 14 apresenta as correntes entre dreno e fonte na condição de estado desligado dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 14- Características das correntes entre dreno e fonte em estado desligado (I_{OFF}) para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

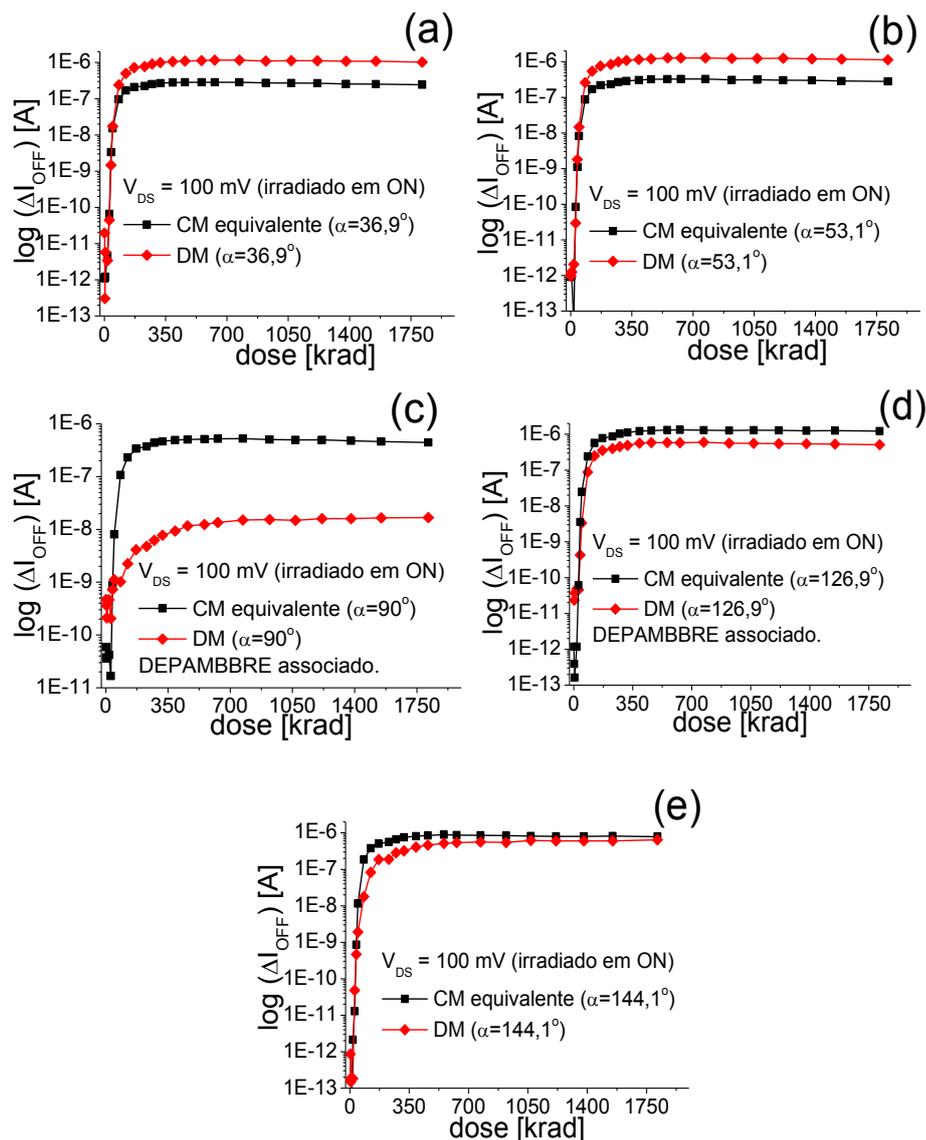
CI8 (padrão)	N med.	I_{OFF} médio [A]	DP [A]	I_{OFF} mínimo [A]	I_{OFF} mediana [A]	I_{OFF} máximo [A]	Incerteza [%]
a (CM36,9°)	25	1,35E-12	2,88E-13	7,85E-13	1,36E-12	2,09E-12	21
b (DM36,9°)	25	4,71E-12	1,06E-12	1,94E-12	4,73E-12	6,54E-12	22
c (CM53,1°)	25	1,36E-12	2,93E-13	8,41E-13	1,33E-12	1,97E-12	22
e (CM90°)	25	1,35E-12	2,90E-13	7,21E-13	1,44E-12	1,80E-12	22
g (DM90°)	25	1,32E-12	2,92E-13	6,16E-13	1,31E-12	2,17E-12	22
h DM126,9°)	25	1,40E-12	2,92E-13	7,76E-13	1,42E-12	2,12E-12	21
j (CM144,1°)	25	1,39E-12	3,12E-13	7,26E-13	1,42E-12	1,94E-12	23

Fonte: Autor

A incerteza média do sistema de medidas calculada para o I_{OFF} foi igual a 22,5 %. Isso, devido a menor escala do sistema de medição (da ordem de 1 pA) que se aproxima do valor da grandeza elétrica medida (I_{OFF}).

A Figura 78(a-e) mostra os gráficos das ΔI_{OFF} na escala logarítmica [$\text{Log}(\Delta I_{OFF})$] em função da TID dos DUTs do CI-5 (*ON-state*).

Figura 78- $\text{Log}(\Delta I_{OFF})$ em função da TID (*ON*) para os DUTs (CI-5)



Fonte: Autor

Analisando os gráficos da Figura 78, nota-se que os DUTs saturaram as suas curvas $\text{Log}(\Delta I_{OFF})$ em função da TID, elevando o valor da ΔI_{OFF} ($V_{GS}=0V$) de 3,5 até 5,5 décadas para uma TID igual a 273 krad. Exceto o DM ($\alpha = 90^\circ$) que obteve a menor elevação da ΔI_{OFF} [Figura

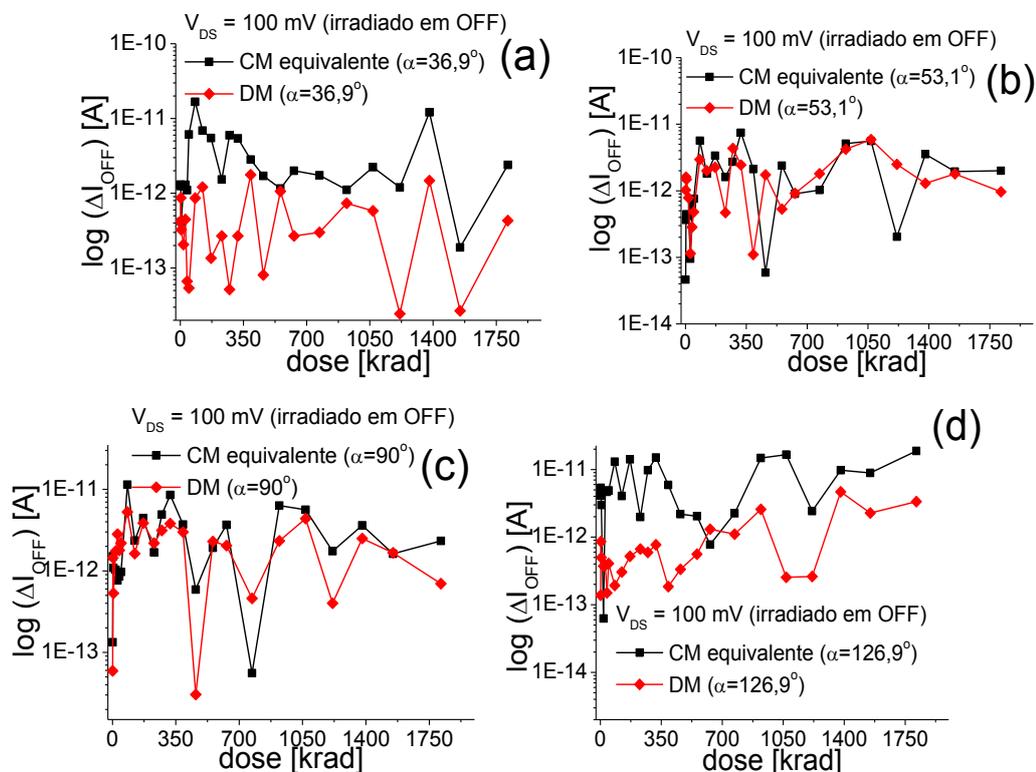
77(c)]. Isso se deve ao efeito DEPAMBBRE que evita a ativação dos transistores parasitários nas regiões de bico de pássaro (GIMENEZ; DAVINI, 2014), (GIMENEZ, 2016).

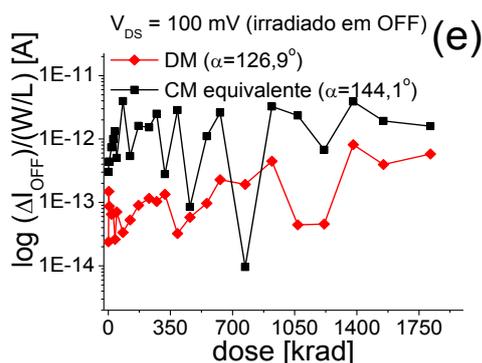
No entanto, para ângulos α de porta hexagonal menores que 90° [Figura 78(a-b)] os DMs ($\alpha = 36,9^\circ$) e ($\alpha = 53,1^\circ$), neles ocorre o aumento do LEF (efeitos LCE e PAMDLE), assim propiciando os efeitos da TID. Além disso nos DMs, conforme menor for o ângulo α maior é o comprimento do perímetro entre as junções metalúrgicas de dreno/canal e fonte/canal, isso aumenta a possibilidade de armadilhas nessas interfaces.

Para os DMs com ângulos α de porta hexagonal maiores que 90° [Figura 78(d-e)] como nos DMs ($\alpha = 126,9^\circ$) e ($\alpha = 144,1^\circ$) sofrem menor influência dos efeitos da TID, pois o seu LEF é menos intenso que nos DMs ($\alpha < 90^\circ$). Para os DMs ($\alpha = 126,9^\circ$) e ($\alpha = 144,1^\circ$) a ΔI_{OFF} foi menor em relação aos seus CMs equivalentes [Figura 78(d-e)], graças ao efeito DEPAMBBRE.

A Figura 79(a-e) ilustra os gráficos das ΔI_{OFF} na escala logarítmica [$\text{Log}(\Delta I_{OFF})$] em função da TID dos DUTs do CI-7 (*OFF-state*).

Figura 79- Log ΔI_{OFF} em função da TID (*OFF*) para os DUTs (CI-7)





Fonte: Autor

Na Figura 79(a-e) observa-se nos gráficos que devido à condição de polarização (*OFF-state*) durante a TID, as ΔI_{OFF} foram baixas, pois o campo elétrico resultante (vertical e longitudinal) aplicado é menor (SCHWANK, 2013). Portanto, os efeitos LCE e PAMDLE apresentam-se fracos nos DMs, não enfatizando os efeitos da TID. Ainda assim, devido à existência do efeito DEPAMBBRE, os dispositivos DMs ($\alpha=36,9^\circ$, $\alpha=53,1^\circ$, $\alpha=90^\circ$, $\alpha=126,9^\circ$ e $\alpha=144,1^\circ$) obtiveram menores variações que os seus CMs equivalentes [Figura 79(a-e)].

Analisando-se de forma geral os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a ΔI_{OFF} , nos DUTs do CI-5 (*ON*) foram maiores que aquelas observadas nos DUTs do CI-7 (*OFF*), pois o campo elétrico resultante (vertical e o longitudinal) da condição de estado ligado (*ON*) é maior que a da condição *OFF* para a tecnologia utilizada (SCHWANK, 2013).

Importante, também é que a corrente de estado desligado I_{OFF} ($V_{GS}=0$ V) seja a menor possível, a fim de minimizar a energia elétrica estática, aquela que um CI consome mesmo quando se encontra no modo de espera. Sabe-se que, sob radiação ionizante, normalmente o MOSFET tem sua corrente em estado desligado I_{OFF} aumentada devido à TID (LACOE, 2008).

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que o estilo de leiaute hexagonal (Diamante com um $\alpha=90^\circ$) é a forma geométrica de porta mais tolerante à TID.

A Tabela 15 apresenta a configuração das SMUs (SMU1 e SMU2) para medição da curva g_m em função de V_{GS} para extração da máxima transcondutância g_{m_max} ($V_{DS}=200$ mV).

Tabela 15- Configuração das SMUs (SMU1 e SMU2) para medição da curva g_m em função de V_{GS} para extração da máxima transcondutância g_{m_max} ($V_{DS}=200$ mV).

Teste nome	<i>gm#1@1</i>		
Modo	Varredura		
Data	06/14/2016 15:43:43		
Terminal do DUT	Fonte	Dreno	Porta
Instrumento	<i>GNDU</i>	<i>SMU1</i>	<i>SMU2</i>
Pino	N/A	<i>DrainV</i>	<i>GateV</i>
Tensão aplicada	Comum (Ref.)	Polarização (V)	Varredura (V)
Nível de tensão de partida (V)	0	0,2	0
Nível de tensão de chegada (V)	N/A	0,2	2
Passo de tensão (V)	N/A	N/A	0,008
no. de pontos	N/A	0	251
Corrente elétrica de proteção (A)	N/A	0,1	0,1
Medição de corrente (I)	N/A	Medida	No
Medição de tensão (V)	N/A	Programada	Programada
Faixa de medição (I)	N/A	Auto	Autolimitado=1uA
Faixa de medição (V)	N/A	Fixo	Auto

Fonte: Autor

A Tabela 16 apresenta as máximas transcondutâncias g_{m_max} ($V_{DS}=200$ mV) dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

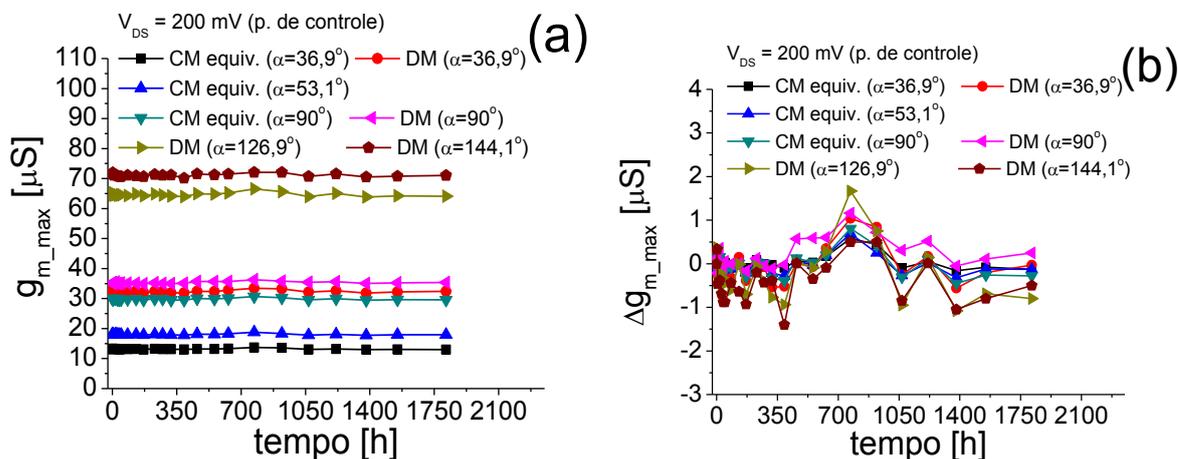
Tabela 16- Características das máximas transcondutâncias g_{m_max} ($V_{DS}=200$ mV) para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

CI8 (padrão)	N med.	g_{m_max} médio [uS]	DP [uS]	g_{m_max} mínimo [uS]	g_{m_max} mediana [uS]	g_{m_max} máximo [uS]	Incerteza [%]
a (CM36,9°)	25	13,2	0,15	12,97	13,16	13,71	1,1
b (DM36,9°)	25	32,4	0,38	31,85	32,34	33,45	1,1
c (CM53,1°)	25	18,0	0,21	17,75	18,02	18,76	1,1
e (CM90°)	25	29,8	0,27	29,42	29,85	30,68	0,9
g (DM90°)	25	35,3	0,33	34,9	35,2	36,27	0,9
h (DM126,9°)	24	64,6	0,59	63,82	64,5	66,57	0,9
j (CM144,1°)	25	71,2	0,70	70,16	71,17	72,06	1,0

Fonte: Autor

A incerteza média do sistema de medição calculada foi de, aproximadamente 1,0 %. Os gráficos da Figura 80 apresentam as medidas dos valores das g_{m_max} [Figura 80(a)] e das Δg_{m_max} [Figura 80(b)] dos MOSFETs do padrão controle do CI-8.

Figura 80- g_{m_max} e Δg_{m_max} em função do tempo dos MOSFETs do padrão de controle

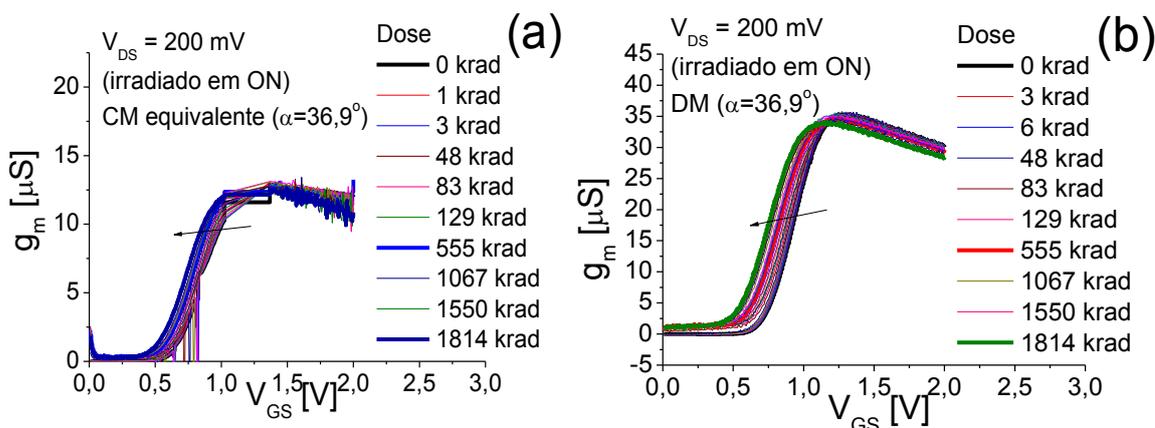


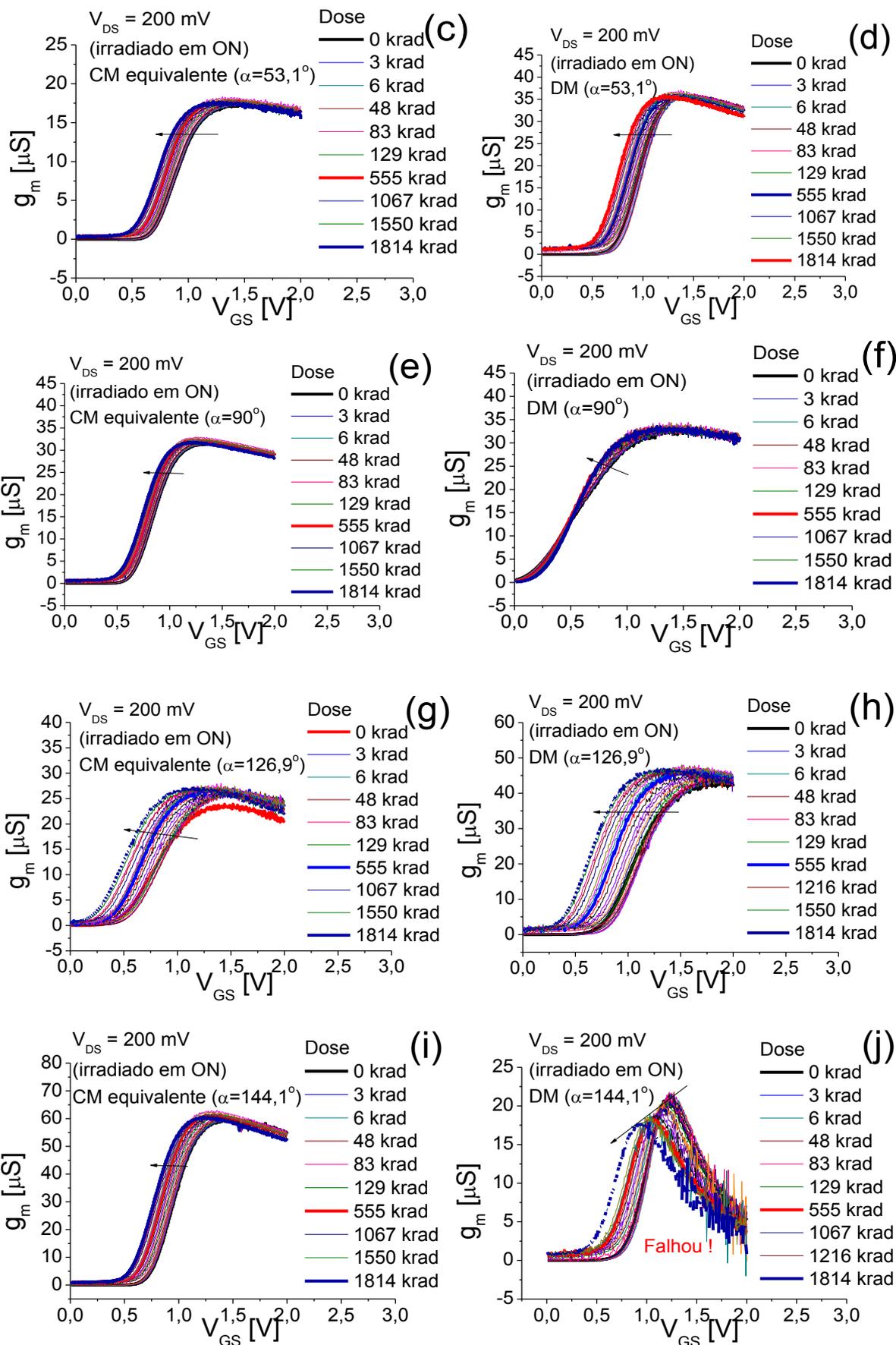
Fonte: Autor

Analisando-se o gráfico [(Figura 80(a)] observa-se que os valores dos g_{m_max} medidos a partir do padrão de controle são praticamente constantes no tempo, sendo que as suas Δg_{m_max} são muito baixas (menor que 1 %).

A Figura 81 mostram os gráficos de g_m em função de V_{GS} em função da TID dos DUTs no CI-5 irradiado na condição de estado ligado (*ON-state*).

Figura 81- g_m em função de V_{GS} ($V_{DS}=200$ mV) em função da TID (*ON*) de todos os DUTs (CI-5)





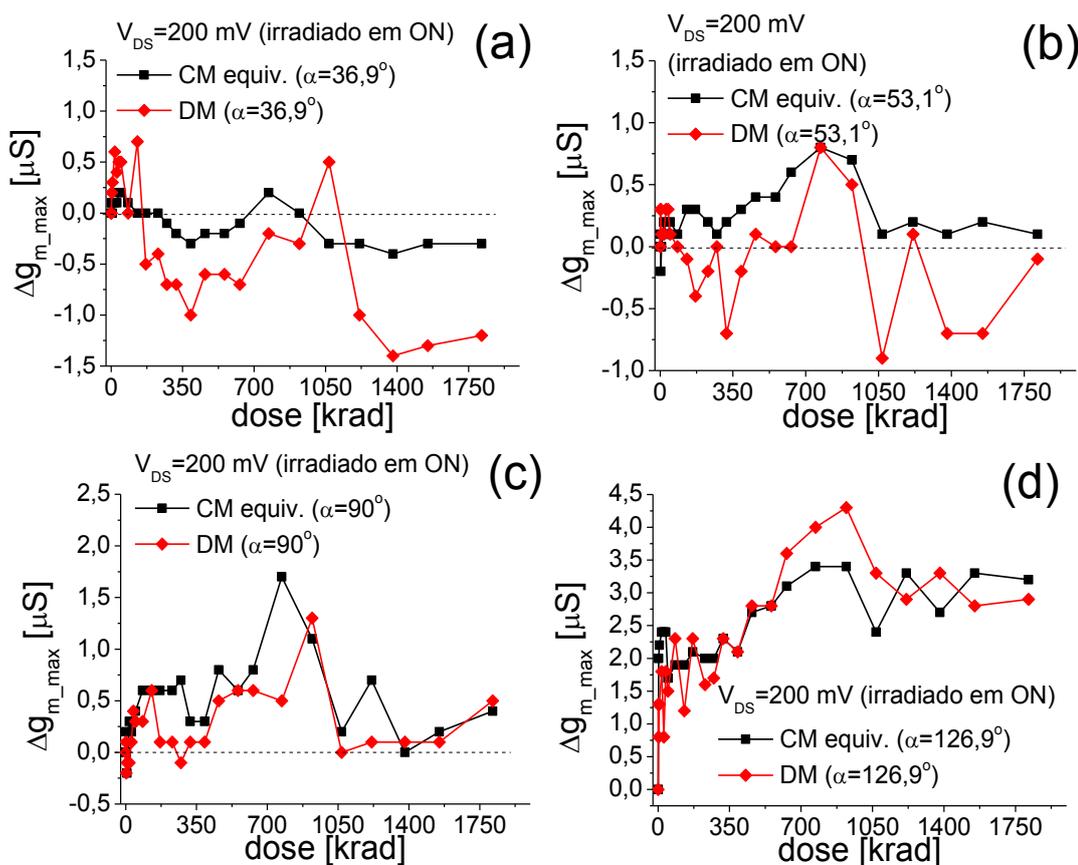
Na Figura 81(a-h) examinando-se os gráficos verifica-se que as g_{m_max} dos DUTs DMs são maiores do que nos seus CMs equivalentes, fato devido aos efeitos LCE e PAMDLE (GIMENEZ, 2010). Exceto o DUT DM ($\alpha=144,1^\circ$), revelando queda do valor g_{m_max} , pois falhou porque o seu V_{TH} medido foi menor que o mínimo especificado (devido a falha durante o processo de fabricação, encapsulamento e/ou manuseio).

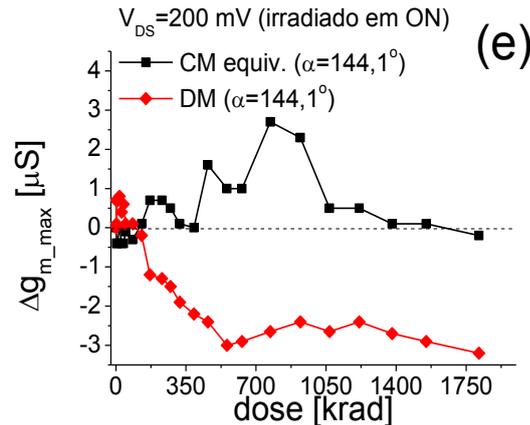
Todos os DUTs obtiveram baixas Δg_{m_max} , durante o intervalo de radiação até 1,8 Mrad. As curvas g_m em função de V_{GS} apresentaram deslocamentos para a esquerda, assim como para as curvas de V_{TH} devido às cargas armadilhadas no óxido de isolamento de porta (SiO_2) (LACOE, 2008).

Nota-se que o DM ($\alpha=90^\circ$) obteve menor deslocamento nas suas curvas g_m em função de V_{GS} , graças ao seu efeito DEPAMBBRE, sendo menos influenciado pelos efeitos da TID.

A Figura 82(a-e) ilustra os gráficos da Δg_{m_max} em função da TID para os DUTs do CI-5 (ON).

Figura 82- Δg_m em função da TID (ON) para todos os DUTs (CI-5)





Fonte: Autor

Analisando-se o gráfico [Figura 82(a)] para o DM ($\alpha=36,9^\circ$) ocorreu uma maior variação (-1 %) em relação ao seu equivalente CM para uma TID de 1,38 Mrad, motivado pelo maior LEF (efeitos LCE e PAMDLE), influenciando no aumento dos efeitos da TID.

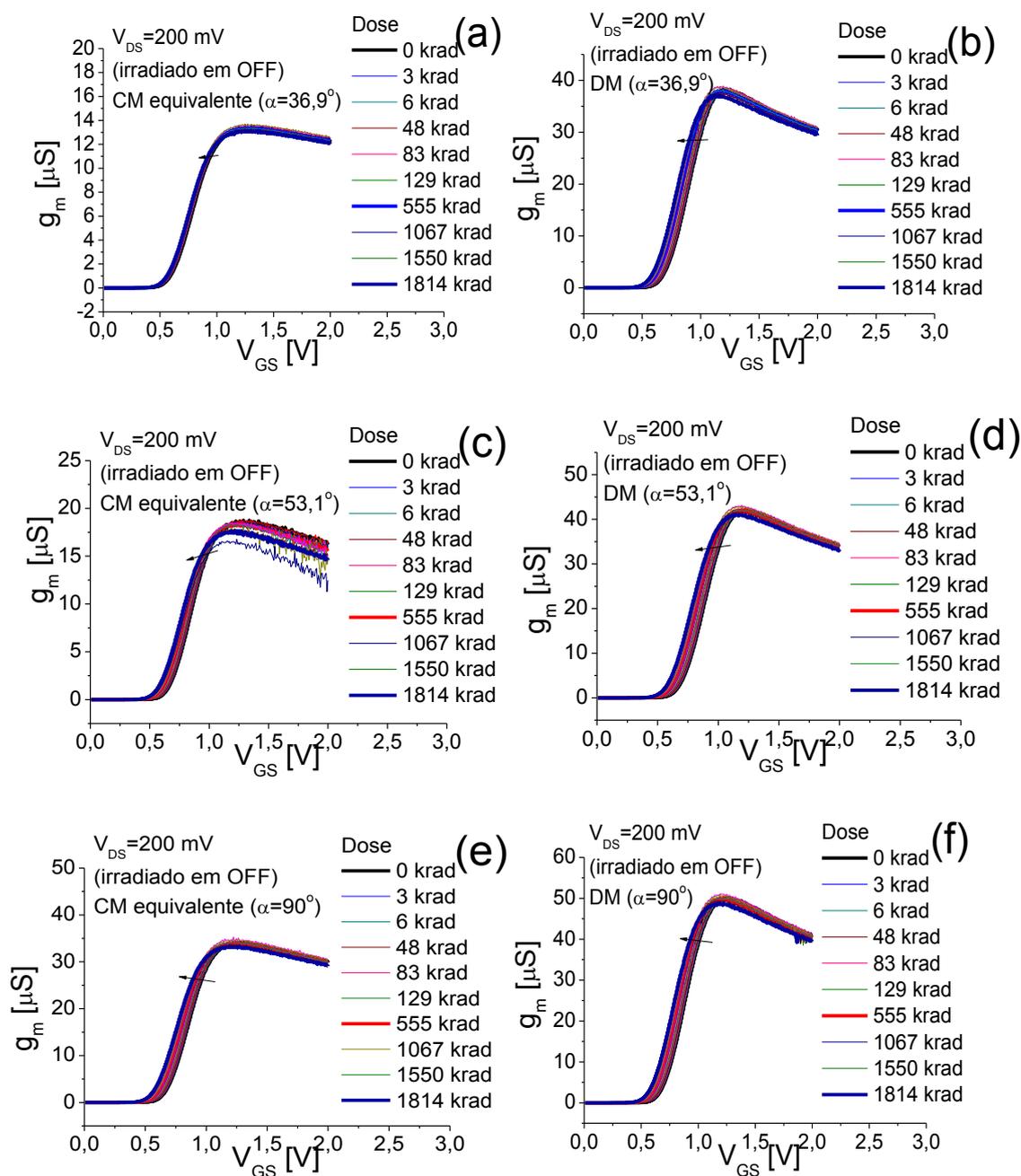
O DM ($\alpha=53,1^\circ$) [Figura 82(b)] apontou maior variação (-1 %) que o seu equivalente CM para dose de 1,067 Mrad, também motivado pelo maior LEF (efeitos LCE e PAMDLE), influenciando no aumento dos efeitos da TID.

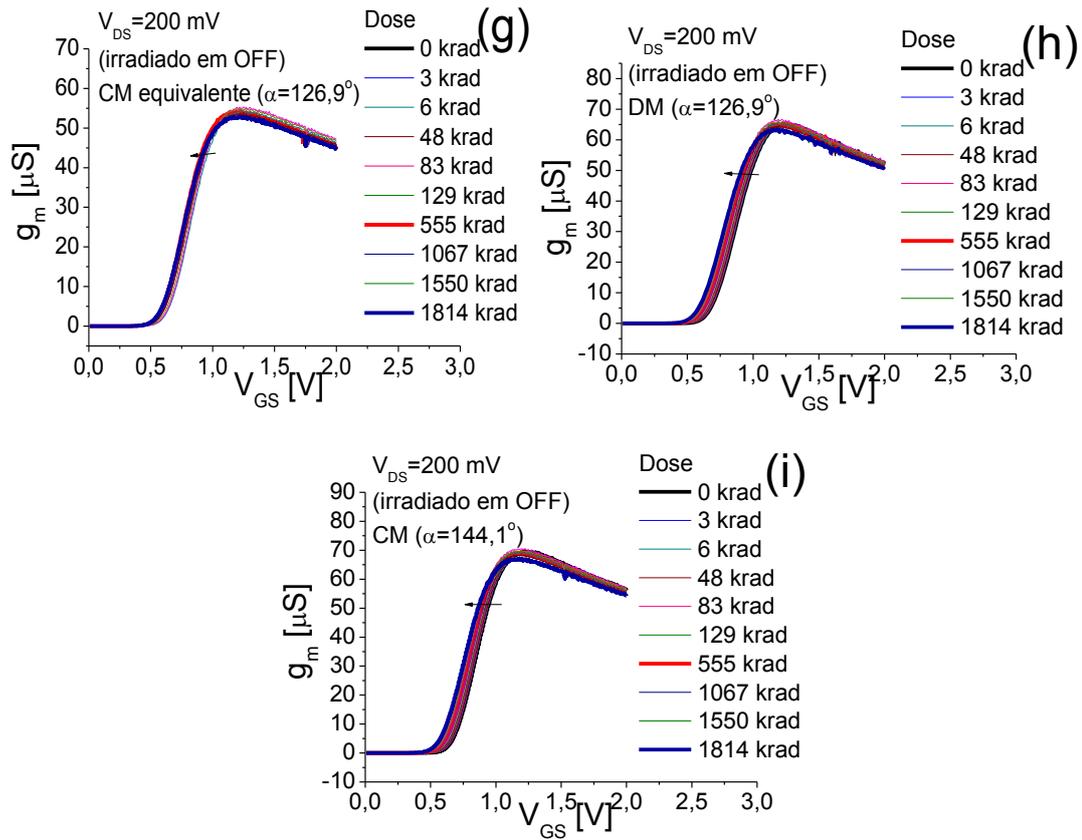
O DM ($\alpha=90^\circ$) [Figura 82(c)] obteve uma menor Δg_m permanecendo mais próxima do zero [μS] que o seu equivalente CM ao longo da TID, graças ao efeito DEPAMBBRE.

O DM ($\alpha=126,9^\circ$) e seu equivalente CM [Figura 81(d)] indicaram as maiores variações positivas em relação aos outros, devido a sua maior relação W/L em consequência maior I_{DS} . Porém o DUT equivalente CM ($\alpha=126,9^\circ$) [Figura 82(d)], obteve uma corrente de porta elevada ao longo da TID, sendo considerado falho (com V_{TH} menor que o valor mínimo especificado para a sua tecnologia de fabricação). Nota-se também, através do gráfico [Figura 82(e)] que o DM ($\alpha=144,1^\circ$) falhou, devido a falha de processo de fabricação, de encapsulamento e/ou manuseio.

A Figura 83(a-i) mostram os gráficos de g_m em função de V_{GS} em função da TID dos DUTs no CI-7 irradiado na condição de estado ligado (*OFF-state*).

Figura 83- g_m em função de V_{GS} ($V_{DS}=200$ mV) em função da TID (*OFF*) de todos os DUTs (CI-7)



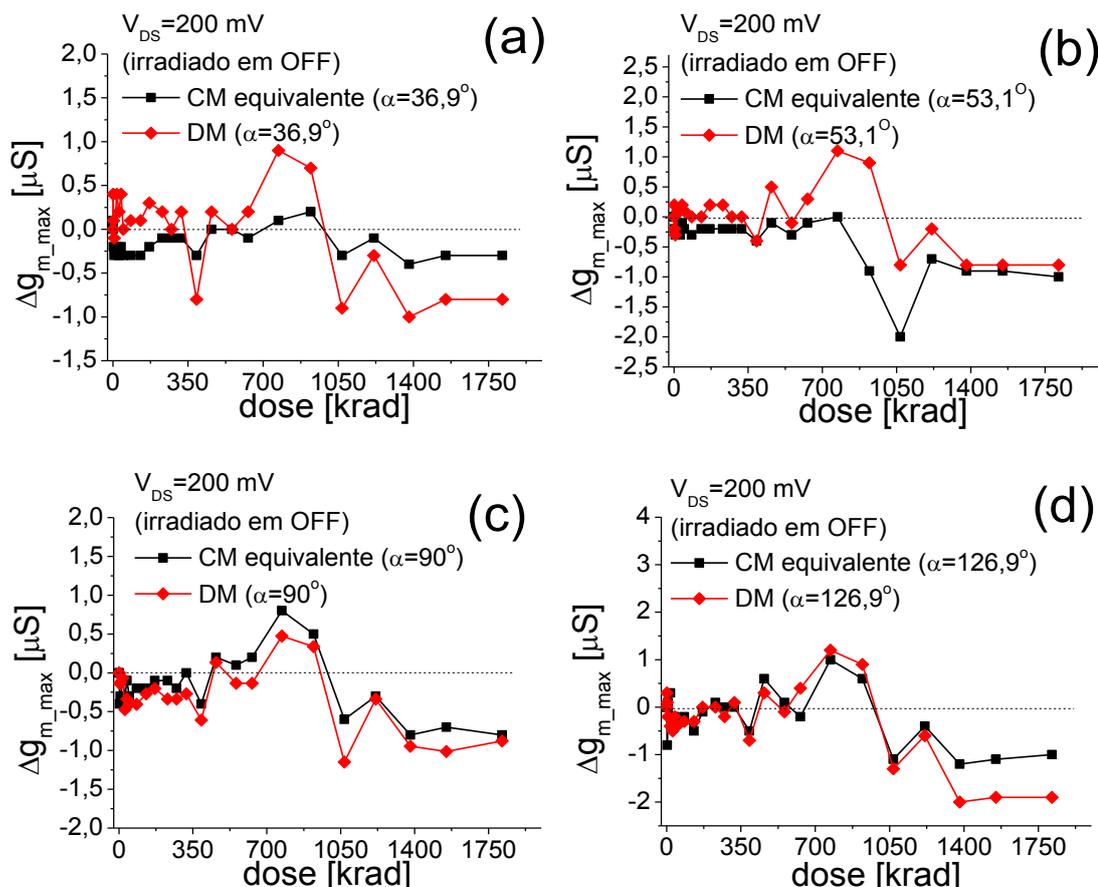


Fonte: Autor

Na Figura 83(a-h) examinando-se os gráficos verifica-se que as g_{m_max} dos DUTs DMs são maiores do que nos seus CMs equivalentes, fato devido aos efeitos LCE e PAMDLE (GIMENEZ, 2010). Observa-se também, que os DUTs do CI-7 (irradiado em *OFF-state*) obtiveram as suas curvas de g_m em função de V_{GS} menos deslocadas em relação aos DUTs do CI-5 (*ON-state*) durante o processo da TID, isso se deve à condição de polarização utilizada durante a TI (SCHWANK, 2013).

A Figura 84(a-e) ilustra os gráficos da Δg_{m_max} em função da TID para os DUTs do CI-7 (*OFF*).

Figura 84- Δg_m em função da TID (*OFF*) para todos os DUTs (CI-7)



Fonte: Autor

Analisando-se o gráfico da Figura 84(a), nota-se que o DM ($\alpha=36,9^\circ$) variou pouco, mais (0,2%) em relação ao seu CM equivalente, devido o maior LEF dos DMs com menores ângulos α (efeitos LCE e PAMDLE), influenciando no aumento dos efeitos da TID.

No gráfico Figura 84(b) observado que o DM ($\alpha=53,1^\circ$) apresentou menor variação que o seu CM equivalente. Entretanto, o DM ($\alpha=53,1^\circ$) apresentou uma elevação da sua corrente de porta (da ordem de $1\mu A$) durante a TID.

No gráfico Figura 84(c) observado para o DM ($\alpha=90^\circ$) foi medida uma Δg_m , aproximadamente (-0,6 % para a TID igual a 1.067 Krad) igual ao seu CM equivalente.

Verifica-se [Figura 84(c)] que DM ($\alpha=126,9^\circ$) variou pouco mais em relação ao seu CM equivalente. Explica-se, pois no DM, quando o ângulo α for maior que 90° , tendendo a 180° , o seu efeito DEPAMBBRE intrínseco diminui.

Analisando-se de forma geral os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a Δg_{m_max} , nos DUTs do CI-5 (*ON*) foram pouco maiores que aquelas observadas nos DUTs do CI-7 (*OFF*), pois o campo elétrico resultante (vertical e o longitudinal) da

condição de estado ligado (*ON*) é maior que a da condição *OFF* para a tecnologia utilizada (SCHWANK, 2013).

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que o estilo de leiaute hexagonal (Diamante com um $\alpha=90^\circ$) é a forma geométrica de porta mais tolerante às radiações gama.

A Tabela 17 apresenta a configuração das SMUs (SMU1 e SMU2) para medição da curva de I_{DS} em função V_{DS} .

Tabela 17- Configuração das SMUs (SMU1 e SMU2) para medição da curva de saturação de I_{DS} em função V_{DS} para extração dos parâmetros I_{DS_SAT} (para $V_{DS} \geq V_{GS} - V_{TH}$), R_{DS_ON} ($V_{GT} = 500$ mV) e V_{EA} ($V_{GT} = 1,5$ V).

Teste nome	vds-id#1@1		
Modo	Varredura		
Data	06/14/2016 15:44:43		
Terminal do DUT	Fonte	Dreno	Porta
Instrumento	GNDU	SMU1	SMU2
Pino	N/A	DrainV	GateV
Tensão aplicada	Comum (Ref.)	Varredura (V)	Passo (V)
Nível de tensão de partida (V)	0	0	0,5
Nível de tensão de chegada (V)	N/A	3	3
Passo de tensão (V)	N/A	0,075	0,5
no. de pontos	N/A	41	6
Corrente elétrica de proteção (A)	N/A	0,1	0,1
Medição de corrente (I)	N/A	Medida	N/A
Medição de tensão (V)	N/A	Programada	Programada
Faixa de medição (I)	N/A	Auto	Auto
Faixa de medição (V)	N/A	Auto	Auto

Fonte: Autor

A Tabela 18 apresenta as correntes entre dreno e a fonte com os MOSFETs padrão operando na região de saturação para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 18- Características das correntes de saturação entre dreno e fonte I_{DS_SAT} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

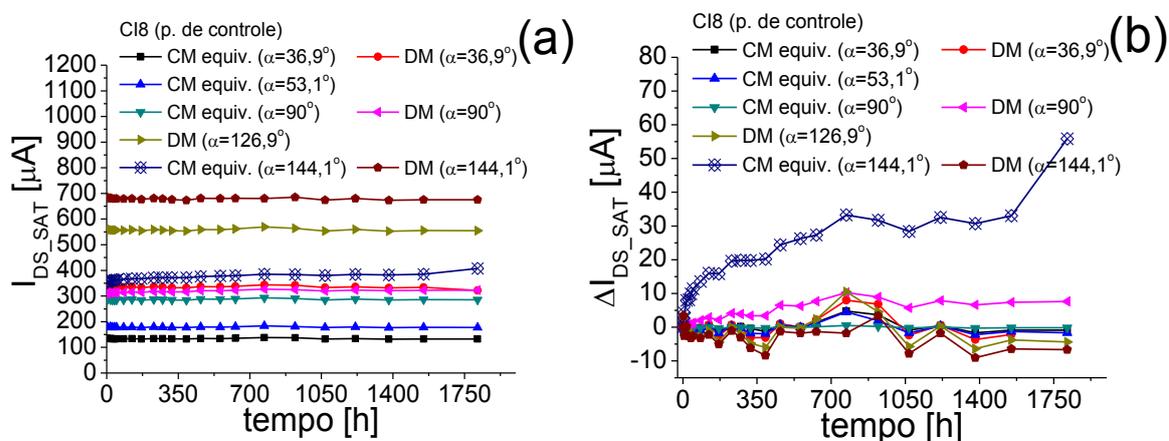
CI8 (Padrão)	N med.	I_{DS_SAT} médio [A]	DP [A]	I_{DS_SAT} mín. [A]	I_{DS_SAT} mediana [A]	I_{DS_SAT} máx. [A]	Incerteza [%]
a (CM36,9°)	25	1,34E-04	1,5E-06	1,32E-04	1,34E-04	1,38E-04	1
b (DM36,9°)	25	3,35E-04	3,9E-06	3,22E-04	3,35E-04	3,44E-04	1
c (CM53,1°)	25	1,79E-04	1,5E-06	1,77E-04	1,79E-04	1,84E-04	0,8
e (CM90°)	25	2,87E-04	2,2E-06	2,84E-04	2,86E-04	2,93E-04	0,8
g (DM90°)	25	3,21E-04	3,8E-06	3,13E-04	3,22E-04	3,27E-04	1
h (DM126,9°)	25	5,58E-04	3,7E-06	5,53E-04	5,57E-04	5,70E-04	0,7
i (CM144,1°)	25	3,74E-04	1,4E-05	3,52E-04	3,72E-04	4,09E-04	3,8
j (DM144,1°)	21	6,79E-04	3,4E-06	6,73E-04	6,79E-04	6,85E-04	0,7

Fonte: Autor

Extraí-se da Tabela 18 a incerteza média do sistema de medição (0,9 %), no seu cálculo foi desconsiderado o CM equivalente ($\alpha=144,1^\circ$) padrão falho.

Na Figura 85, os gráficos apresentam as I_{DS_SAT} em função do tempo [Figura 84(a)] e as suas ΔI_{DS_SAT} em função do tempo [Figura 84(b)] do padrão de controle (na região de saturação: $V_{DS} \geq V_{GS} - V_{TH}$).

Figura 85- I_{DS_SAT} (a) e de ΔI_{DS_SAT} (b) em função do tempo do padrão de controle

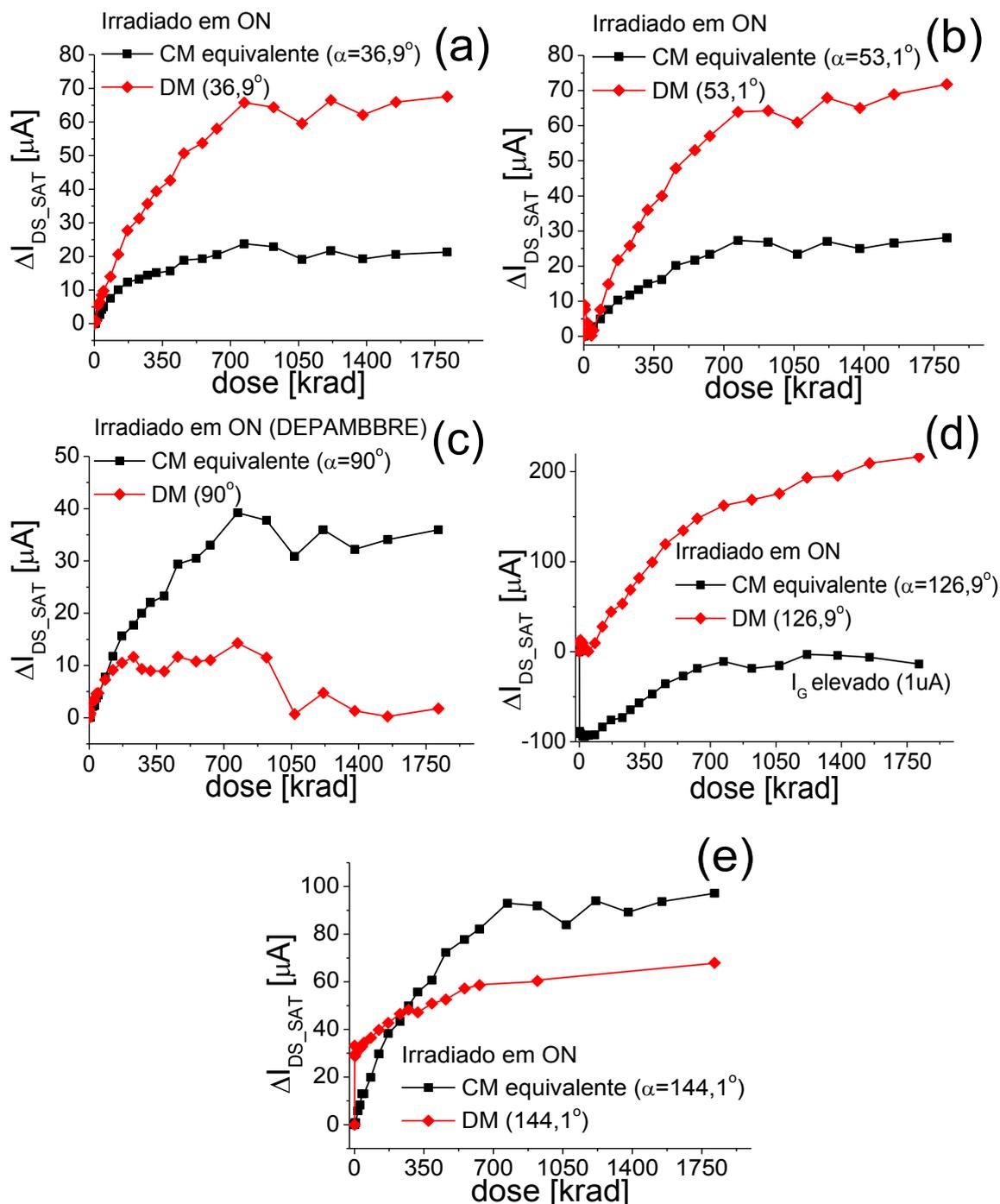


Fonte: Autor

Observa-se no gráfico [Figura 85(a)] que o valor da I_{DS_SAT} é constante no tempo para os MOSFETs do padrão de controle (CI-8), exceto para o CM equivalente ($\alpha=144,1^\circ$) padrão falho que varia no tempo [Figura 85(b)].

Na Figura 86(a-e), estão os gráficos das variações ΔI_{DS_SAT} em função da dose (condição de saturação: $V_{DS} \geq V_{GS} - V_{TH}$) para os DUTs do CI-5 (*ON-state*).

Figura 86- ΔI_{DS_SAT} em função da TID (*ON*) para todos os DUTs (CI-5)



Nos gráficos para o DM ($\alpha=36,9^\circ$) [Figura 86(a)] e DM ($\alpha=53,1^\circ$) [Figura 86(b)] as suas ΔI_{DS_SAT} subiram em, aproximadamente 44 % a mais que nos seus CMs equivalentes. Os DMs devido ao maior LEF (efeitos LCE e PAMDLE) em relação aos dos CMs equivalentes, sofrem maior influência do efeito da TID.

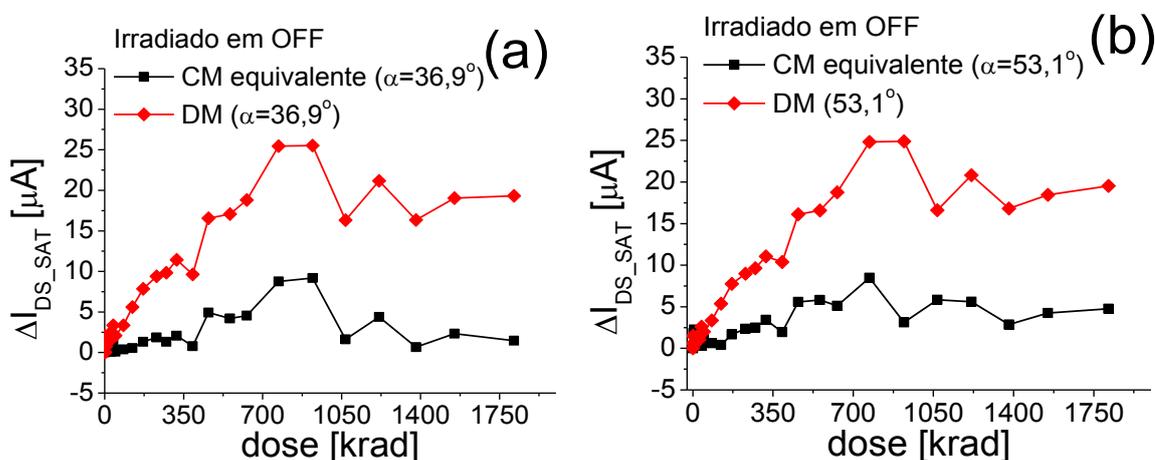
Observando-se o gráfico [Figura 86(c)] o DM ($\alpha=90^\circ$) mostrou-se superior ao seu CM equivalente, obtendo uma ΔI_{DS_SAT} menor (25 %). Isso graças ao efeito DEPAMBBRE do DM ($\alpha=90^\circ$) que em conjunto com os efeitos LCE e PAMDLE apresenta uma melhor tolerância à TID.

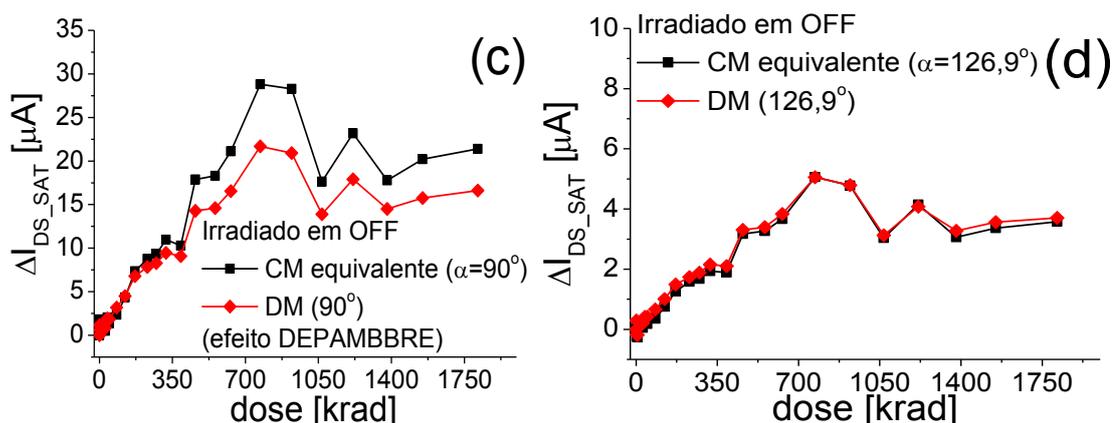
Observado no gráfico [Figura 86(d)] que o DM ($\alpha=126,9^\circ$) obteve uma maior ΔI_{DS_SAT} , porém o seu CM equivalente falhou na TID (123 krad) ocorrendo a queda da sua I_{DS_SAT} , em consequência do aumento da sua I_{GS} .

Observado no gráfico [Figura 86(e)] que o DM ($\alpha=144,1^\circ$) variou mais que o seu CM equivalente até a TID igual a 273 krad, a partir daí o seu CM equivalente variou mais (29 % para 1,8 Mrad).

Na Figura 87(a-d), estão os gráficos das variações ΔI_{DS_SAT} em função da dose (condição de saturação: $V_{DS} \geq V_{GS} - V_{TH}$) para os DUTs do CI-7 (*OFF-state*).

Figura 87- ΔI_{DS_SAT} em função da TID (*OFF*) para todos os DUTs (CI-7)





Fonte: Autor

Nos gráficos para o DM ($\alpha=36,9^\circ$) [Figura 87(a)] e DM ($\alpha=53,1^\circ$) [Figura 87(b)] as suas ΔI_{DS_SAT} subiram em, aproximadamente 25 % a mais que nos seus CMs equivalentes. Os DMs devido ao maior LEF (efeitos LCE e PAMDLE) em relação aos dos CMs equivalentes, sofrem maior influência do efeito da TID.

Observando-se o gráfico [Figura 87(c)] do DUT DM ($\alpha=90^\circ$), nota-se que a partir de 555 krad, foi melhor que o seu CM equivalente, obtendo uma variação ΔI_{DS_SAT} menor (9 %), em razão do efeito DEPAMBBRE do DM ($\alpha=90^\circ$).

O DUT DM ($\alpha=126,9^\circ$) obteve aproximadamente a mesma ΔI_{DS_SAT} que o seu CM equivalente durante a TID.

Analisando-se de forma geral os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a ΔI_{DS_SAT} , nos DUTs do CI-5 (*ON*) foram maiores que aquelas observadas nos DUTs do CI-7 (*OFF*), pois o campo elétrico resultante (vertical e o longitudinal) da condição de estado ligado (*ON*) é maior que a da condição *OFF* para a tecnologia utilizada (SCHWANK, 2013).

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que o estilo de leiaute hexagonal (Diamante com um $\alpha=90^\circ$) é a forma geométrica de porta mais tolerante aos efeitos da TID.

A Tabela 19 apresenta as resistências série em estado ligado dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

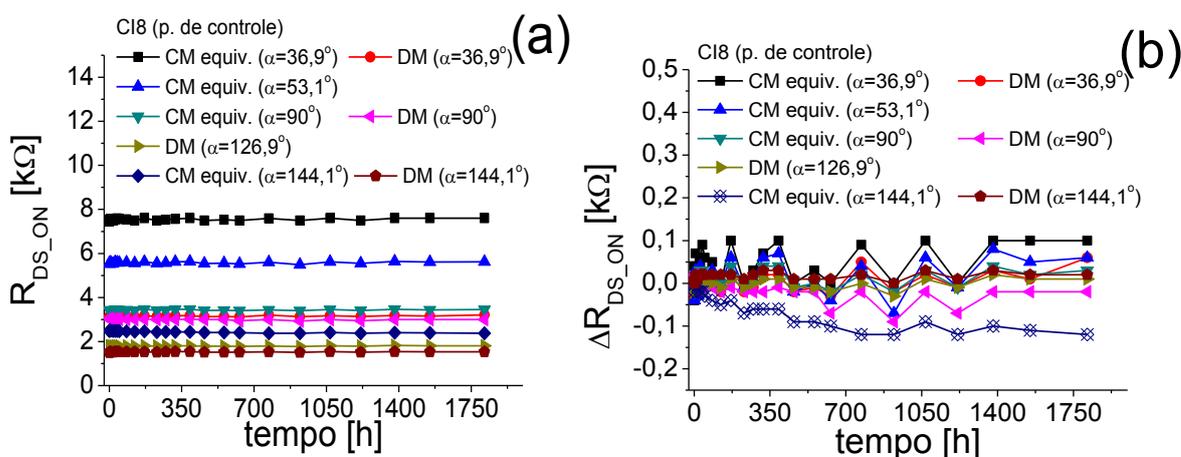
Tabela 19- Características das resistências série em estado ligado R_{DS_ON} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

CI8 (Padrão)	N med.	R_{DS_ON} médio [k Ω]	DP [k Ω]	R_{DS_ON} mín. [k Ω]	R_{DS_ON} mediana [k Ω]	R_{DS_ON} máx. [k Ω]	Incerteza [%]
a (CM36,9°)	25	7,55	4,5E-02	7,46	7,55	7,6	0,7
b (DM36,9°)	25	3,15	2,3E-02	3,12	3,15	3,21	0,7
c (CM53,1°)	25	5,58	3,9E-02	5,49	5,58	5,64	0,7
e (CM90°)	25	3,43	2,0E-02	3,40	3,43	3,46	0,6
g (DM90°)	25	3,0	2,4E-02	2,93	3,00	3,04	0,8
h(DM126,9°)	25	1,80	1,2E-02	1,77	1,80	1,82	0,7
i (CM144,1°)	25	2,44	4,2E-02	2,38	2,44	2,50	1,7
j (DM144,1°)	25	1,53	9,1E-03	1,51	1,53	1,54	0,6

Fonte: Autor

Observa-se na Tabela 19 que a incerteza média do sistema de medição para esse parâmetro foi igual a 0,7 %, desconsiderando o CM equivalente ($\alpha=144,1^\circ$) que está falho. Na Figura 88, os gráficos apresentam as R_{DS_ON} em função do tempo [Figura 88(a)] e as suas ΔR_{DS_ON} em função do tempo [Figura 88(b)] do padrão de controle.

Figura 88- R_{DS_ON} (a) e ΔR_{DS_ON} (b) em função do tempo do padrão de controle

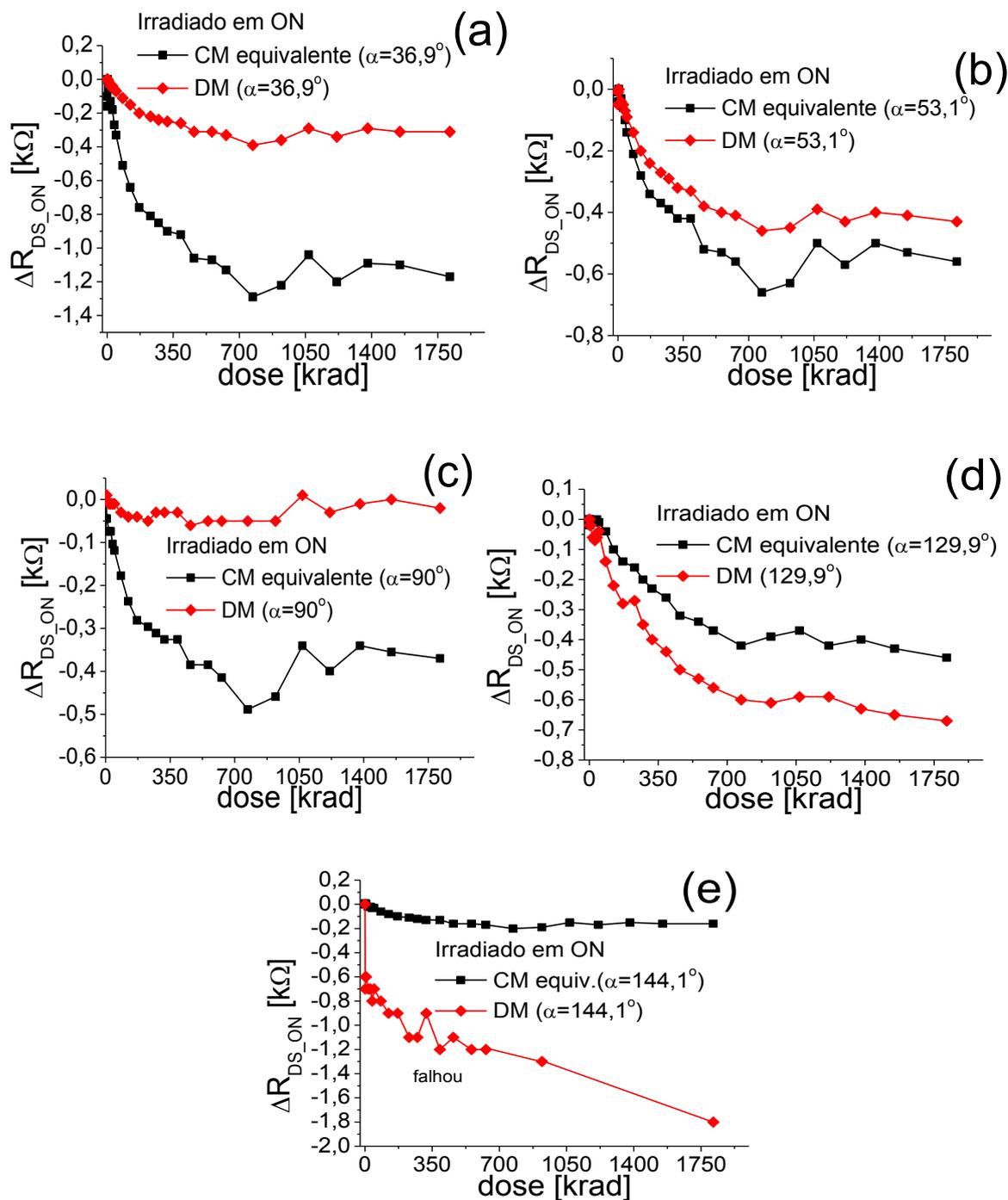


Fonte: Autor

Observa-se no gráfico [Figura 88(a)] que o valor da R_{DS_ON} é constante no tempo para os MOSFETs do padrão de controle (CI-8), exceto para o CM equivalente ($\alpha=144,1^\circ$) padrão falho que varia no tempo [Figura 88(b)].

A Figura 89 apresenta os gráficos da ΔR_{DS_ON} em função da TID para os DUTs do CI-5 (*ON-state*).

Figura 89- ΔR_{DS_ON} em função da TID (*ON*) para todos os DUTs (CI-5)



Analisando-se os gráficos da Figura 89(a-b), o DM ($\alpha=36,9^\circ$) e o DM ($\alpha=53,1^\circ$) variaram menos que os seus CMs equivalentes em 90 % e 20 %, respectivamente. Nesse caso, devido ao maior LEF (efeitos LCE e PAMDLE) intrínsecos à estrutura dos DMs, os quais ampliam a velocidade média de deriva dos portadores móveis na região do canal, aumentando a sua I_{DS} e, assim reduzindo a ΔR_{DS_ON} .

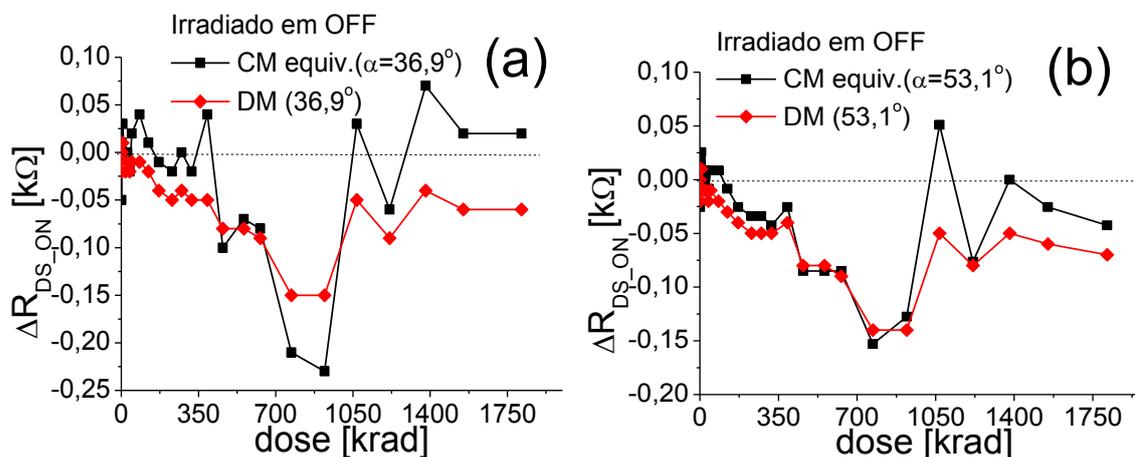
No gráfico [Figura 89(c)] do DM ($\alpha=90^\circ$) observa-se uma redução da ΔR_{DS_ON} em, aproximadamente, 45 % em relação ao seu CM equivalente. Devido ao efeito DEPAMBBRE que limita o aumento da ΔI_{DS} , justificando uma menor diminuição da ΔR_{DS_ON} .

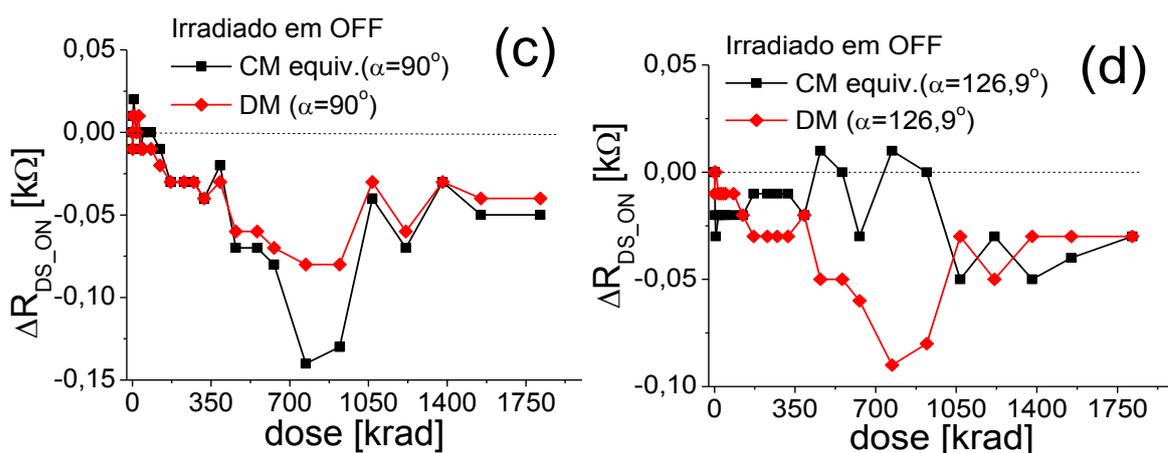
Observando-se o gráfico do DUT DM ($\alpha=126,9^\circ$) [Figura 89(d)] variou mais que o seu CM equivalente em, aproximadamente, 20 % em relação ao seu CM equivalente. Explica-se, pois nos DMs com ângulos α maiores que 90° , tendendo a 180° , o efeito DEPAMBBRE é diminuído.

Observa-se que o DM ($\alpha=144,1$) [Figura 89(e)] falhou, seu R_{DS_ON} é muito alto (da ordem de 11,5 K Ω), maior que a do padrão de controle. Além disso, esse DUT apresentou um gráfico da sua g_m em função de V_{GS} anormal.

A Figura 90 ilustra os gráficos da ΔR_{DS_ON} em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 90- ΔR_{DS_ON} em função da TID (*OFF*) para todos os DUTs (CI-7)





Fonte: Autor

Nos gráficos na Figura 90, observa-se que as variações para os DUTs do CI-7 foram menores em relação aos DUTs do CI-5, devido a um menor campo elétrico resultante (vertical e longitudinal) aplicado durante a TID.

Observando-se o gráfico [Figura 90(a)] do DM ($\alpha=36,9^\circ$) sua ΔR_{DS_ON} variou pouco mais (5 %) em relação ao seu CM equivalentes para a TID igual a 1,8 Mrad.

Observando-se o gráfico [Figura 90(b)] do DM ($\alpha=53,1^\circ$) sua ΔR_{DS_ON} variou pouco mais (2,5 %) em relação ao seu CM equivalentes para a TID igual a 1,8 Mrad.

Observando-se o gráfico [Figura 90(c)] do DM ($\alpha=90^\circ$) sua ΔR_{DS_ON} variou menos (-7 %) em relação ao seu CM equivalentes para a TID igual a 771 krad. Devido ao efeito DEPAMBBRE que limitando o aumento da I_{LEAK} , responsável pela diminuição de R_{DS_ON} .

Observando-se o gráfico [Figura 90(d)] do DM ($\alpha=126,9^\circ$) sua ΔR_{DS_ON} variou mais (10 %) que o seu CM equivalente para a TID igual a 771 krad. Pois, para os DMs com ângulos α maiores que 90° , tendendo a 180° , o efeito DEPAMBBRE é diminuído.

Analisando-se de forma geral os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a ΔR_{DS_ON} , nos DUTs do CI-5 (ON) foram maiores que aquelas observadas nos DUTs do CI-7 (OFF), pois o campo elétrico resultante (vertical e o longitudinal) da condição de estado ligado (ON) é maior que a da condição OFF para a tecnologia utilizada (SCHWANK, 2013).

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que o estilo de leiaute hexagonal (Diamante com um $\alpha=90^\circ$) é a forma geométrica de porta mais tolerante aos efeitos da TID.

A Tabela 20 apresenta as das tensões Early dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 20- Características das tensões Early V_{EA} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

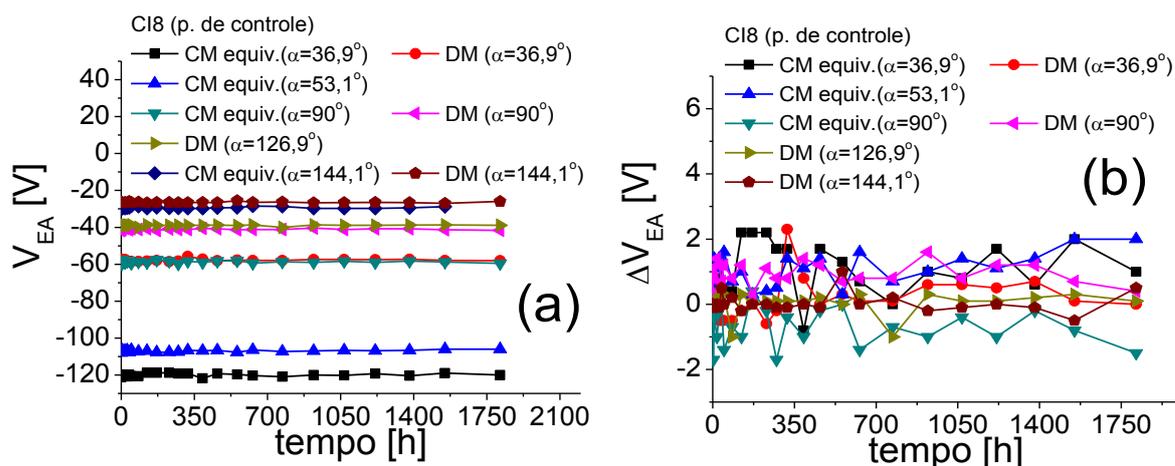
CI8 (Padrão)	N med.	V_{EA} média [V ⁻¹]	DP [V ⁻¹]	V_{EA} mínima [V ⁻¹]	V_{EA} mediana [V ⁻¹]	V_{EA} máxima [V ⁻¹]	Incerteza [%]
a (CM36,9°)	25	-120,0	0,82	-121,8	-120	-118,8	0,7
b (DM36,9°)	25	-57,8	0,61	-58,6	-57,9	-55,7	1,0
c (CM53,1°)	25	-106,9	0,75	-108	-106,9	-106	0,7
e (CM90°)	25	-58,7	0,61	-59,7	-58,7	-57,6	1,0
g (DM90°)	25	-41,1	0,34	-41,7	-41,2	-40,4	0,8
h (DM126,9°)	25	-39,0	0,33	-40	-38,9	-38,7	0,9
j (DM144,1°)	25	-26,5	0,29	-27	-26,5	-25,5	1,0

Fonte: Autor

Observa-se na Tabela 19 que a incerteza média do sistema de medição para esse parâmetro foi igual a, aproximadamente 1 %, desconsiderando o transistor CM equivalente ($\alpha=144,1^\circ$) que está falho.

Na Figura 91, os gráficos apresentam as V_{EA} em função do tempo [Figura 91(a)] e as suas ΔV_{EA} em função do tempo [Figura 91(b)] do padrão de controle.

Figura 91- V_{EA} (a) e ΔV_{EA} (b) em função do tempo do padrão de controle

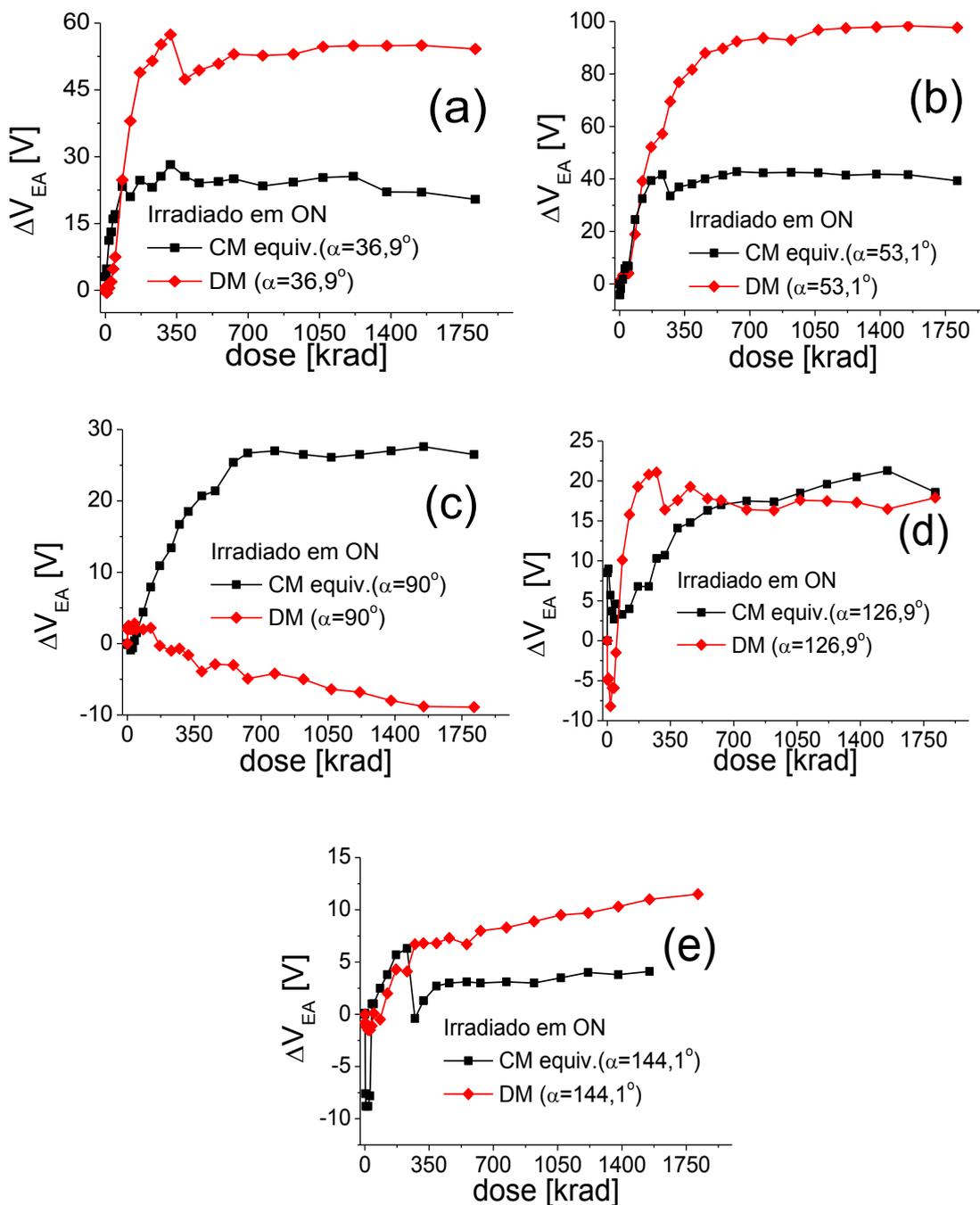


Fonte: Autor

Observa-se no gráfico (Figura 91) que o valor da V_{EA} se mantém estável no tempo para os MOSFETs do padrão de controle (CI-8).

A Figura 92 ilustra os gráficos da ΔV_{EA} em função da TID para os DUTs do CI-5 (*ON-state*).

Figura 92- ΔV_{EA} em função da TID (*ON*) para todos os DUTs (CI-5)



Fonte: Autor

Observa-se no gráfico [Figura 92(a)] do DM ($\alpha=36,9^\circ$) que a sua ΔV_{EA} foi superior (34 %) em relação ao seu CM equivalente para uma TID de 1,8 Mrad. Da mesma forma, observa-se no gráfico [Figura 92(b)] do DM ($\alpha=53,1^\circ$) que a sua ΔV_{EA} foi maior (56 %) em relação ao

seu CM equivalente para uma TID de 1,8 Mrad. Explica-se, porque o LEF (efeitos LCE e PAMDLE) é maior nos DMs com α menor que 90° que, conseqüentemente influenciam em maiores efeitos da TID.

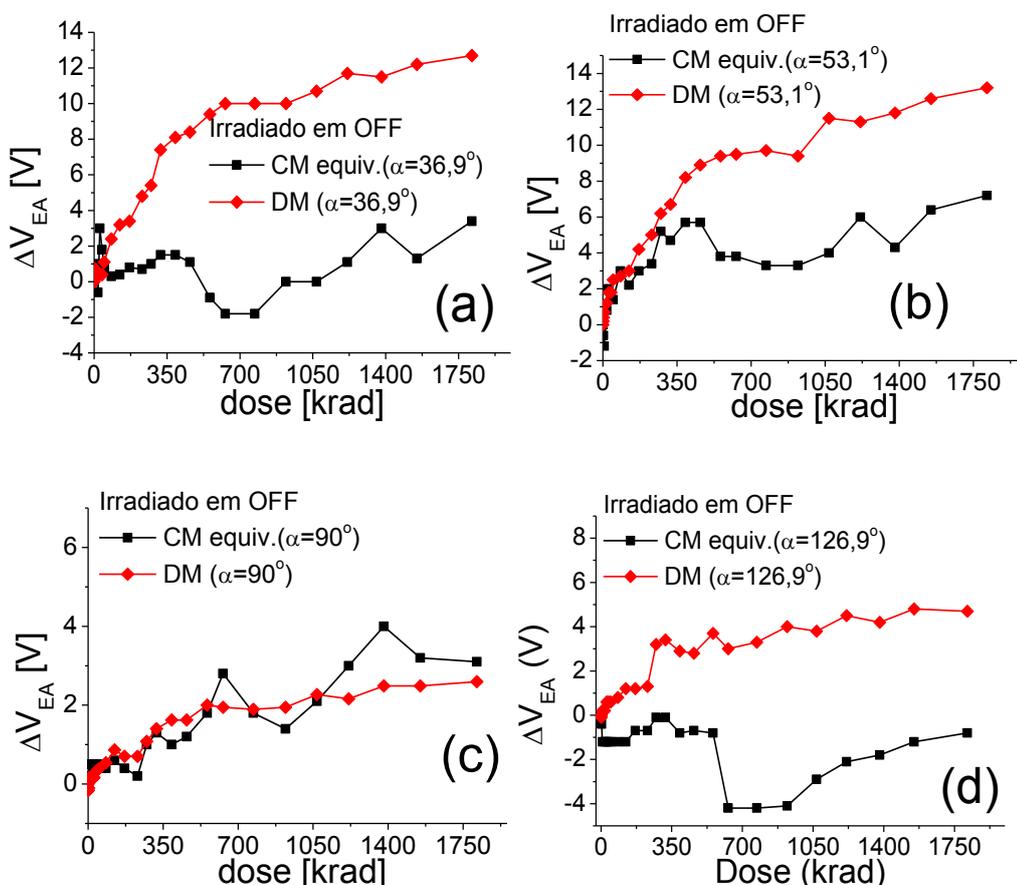
O gráfico do DUT DM ($\alpha=90^\circ$) [Figura 92(c)] mostrou que a sua ΔV_{EA} foi menor em 17 %, aproximadamente, em relação ao seu CM equivalente. Graças ao efeito DEPAMBBRE do DM ($\alpha=90^\circ$).

O gráfico do DUT DM ($\alpha=126,9^\circ$) [Figura 92(d)] mostrou uma ΔV_{EA} maior a que do seu CM equivalente ($83 \text{ krad} \leq \text{TID} \leq 630 \text{ krad}$). Porém, devido ao aumento da I_{GS} o CM equivalente ($\alpha=126,9^\circ$) falhou.

O gráfico do DUT DM ($\alpha=144,1^\circ$) [Figura 92(e)] mostrou uma ΔV_{EA} maior (7 %) que do seu CM equivalente a partir da TID igual a 273 krad. Explica-se, pois nos dispositivos DM com α maior que 90° , tendendo a 180° , o efeito DEPAMBBRE é menor.

A Figura 93 ilustra os gráficos da ΔV_{EA} em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 93- ΔV_{EA} em função da TID (*OFF*) para todos os DUTs (CI-7)



Observa-se no gráfico [Figura 93(a)] do DM ($\alpha=36,9^\circ$) que a sua ΔV_{EA} foi maior (9 %), em relação aos seus CMs equivalentes para a TID de 1,8 Mrad.

Observa-se no gráfico [Figura 93(b)] do DM ($\alpha=51,1^\circ$) que a sua ΔV_{EA} foi maior (6 %), em relação aos seus CMs equivalentes para a TID de 1,8 Mrad. Explica-se, porque o LEF (efeitos LCE e PAMDLE) é maior nos DMs com α menor que 90° que, conseqüentemente influenciam em maiores efeitos da TID.

O DM ($\alpha=90^\circ$) obteve no seu gráfico [Figura 93(c)] uma ΔV_{EA} pouco menor (0,5 %) que a do seu CM equivalente Graças ao efeito DEPAMBBRE do DM ($\alpha=90^\circ$), que limita a I_{LEAK} , proporcionando uma menor ΔI_{DS_SAT} .

O DUT DM ($\alpha=126,9^\circ$) obteve no seu gráfico [Figura 93(d)] uma ΔV_{EA} maior (6 %) em relação ao seu CM equivalente para uma TID igual a 1,8 Mrad. Pois nos dispositivos DM com α maior que 90° , tendendo a 180° , o efeito DEPAMBBRE é mais fraco.

Analisando-se os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a ΔV_{EA} , devido a TID ocorre um acréscimo da I_{DS_SAT} , devido à predominância das cargas armadilhadas nas imperfeições do óxido de porta SiO_2 (BARNABY, 2006) (VELAZCO, 2007).

A tensão Early depende do comprimento efetivo do canal (L_{eff}), pois, ao aumentar V_{DS} , a região de depleção da junção dreno/canal aumenta, deslocando o ponto de pinçamento (*pinch-off*) para dentro do canal (SEDRA; SMITH, 2011). Assim, ocorre a diminuição do comprimento do canal de porta L , ampliando a I_{DS_SAT} . Então, se durante a radiação I_{DS_SAT} sobe, a tensão Early tende a subir também, aumentando a inclinação da curva de I_{DS} em função de V_{DS} , para um determinado V_{GT} .

A Tabela 21 apresenta a configuração das SMUs (SMU1 e SMU2) para medição da curva de I_{DS} em função V_{GS} ($V_{DS}=2,5V$).

Tabela 21- Configuração das SMUs (SMU1 e SMU2) para medição da curva I_{DS} em função V_{GS} para extração da relação g_m/I_{DS} ($V_{DS} = 2,5V$).

Teste nome	vgs-id#1@1		
Modo	Varredura		
Data	06/14/2016 15:44:58		
Terminal do DUT	Fonte	Dreno	Porta
Instrumento	<i>GNDU</i>	<i>SMU1</i>	<i>SMU2</i>
Pino	N/A	<i>DrainV</i>	<i>GateV</i>
Tensão aplicada	Comum (ref.)	Passo (V)	Varredura (V)
Nível de tensão de partida (V)	0	0,5	-1,5
Nível de tensão de chegada (V)	N/A	3	3,5
Passo de tensão (V)	N/A	0,5	0,1
no. de pontos	N/A	6	51
Corrente elétrica de proteção (A)	N/A	0,1	0,1
Medição de corrente (I)	N/A	Medida	N/A
Medição de tensão (V)	N/A	Programada	Programada
Faixa de medição (I)	N/A	Limite Auto=100pA	Auto
Faixa de medição (V)	N/A	Auto	Auto

Fonte: Autor

A Tabela 22 apresenta as figuras de mérito g_m/I_{DS} dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 22- Características das figuras de mérito da relação g_m/I_{DS} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

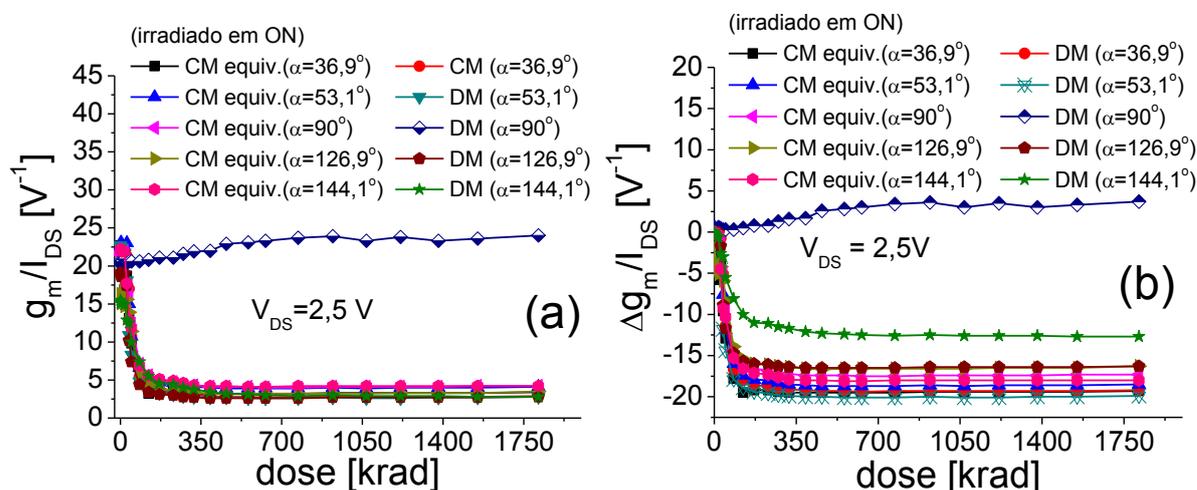
CI8 (Padrão)	N med.	g_m/I_{DS} médio [V^{-1}]	DP [V^{-1}]	g_m/I_{DS} mín. [V^{-1}]	g_m/I_{DS} mediana [V^{-1}]	g_m/I_{DS} máx. [V^{-1}]	Incerteza [%]
a (CM36,9°)	25	23,5	0,23	23	23,4	23,8	1,0
b (DM36,9°)	25	21,1	0,22	20,7	21,1	21,7	1,0
c (CM53,1°)	25	21,7	0,2	21,2	21,7	22	0,9
e (CM90°)	25	20,5	0,23	20	20,6	20,9	1,1
g (DM90°)	25	19,4	0,2	19,2	19,4	20	1,0
h (DM126,9°)	25	23,5	0,25	23	23,5	23,8	1,0
j (DM144,1°)	25	22,7	0,22	22,2	22,8	22,9	0,9

Fonte: Autor

Observa-se na Tabela 22 que a incerteza média do sistema de medida é igual a 1 %, aproximadamente.

A Figura 94 ilustra os gráficos da g_m/I_{DS} e da $\Delta(g_m/I_{DS})$ em função da TID para os DUTs do CI-5 (*ON-state*).

Figura 94- g_m/I_{DS} (a) e $\Delta(g_m/I_{DS})$ (b) em função da TID (*ON*) para todos os DUTs (CI-5)



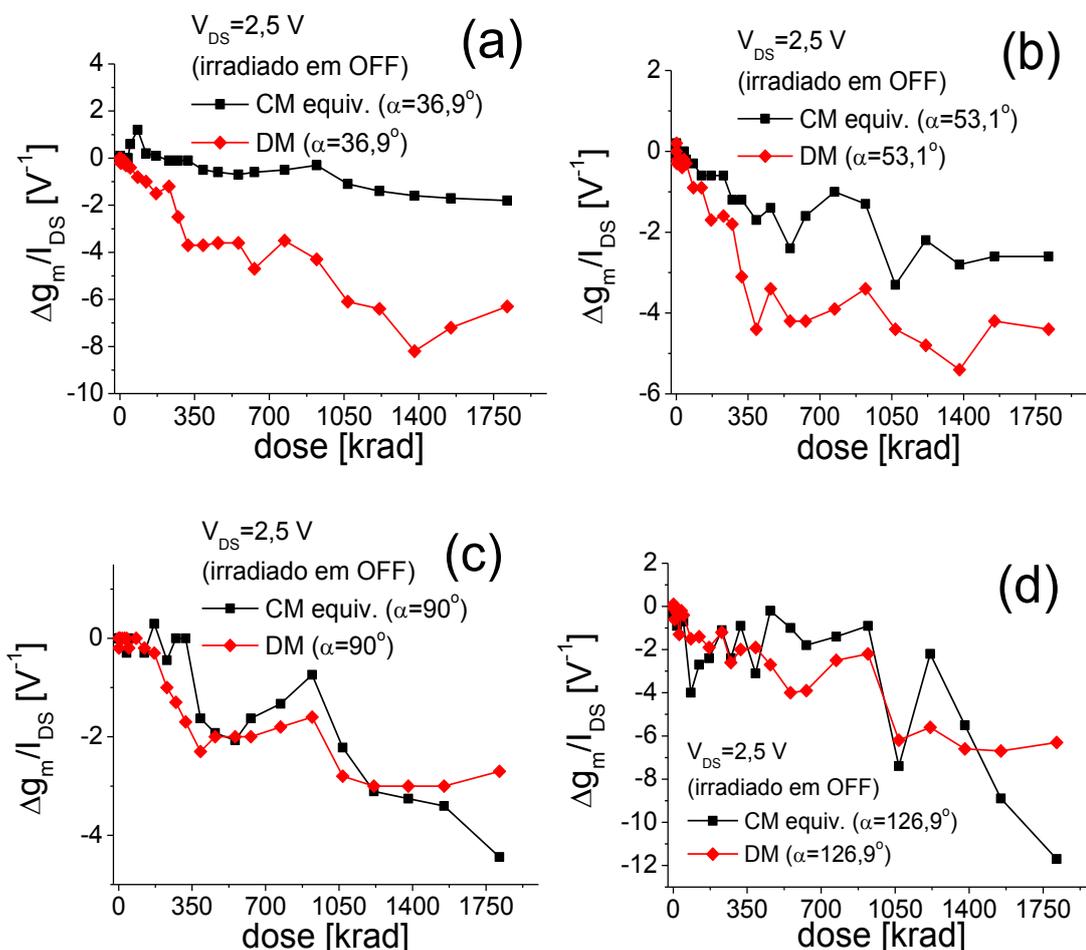
Fonte: Autor

Analisando-se o gráfico [Figura 94(a)] todos os DUTs do CI-5 (*ON*) a partir de 230 krad falharam, sofreram queda abrupta das suas razões de aspecto g_m/I_{DS} , resultando na saturação negativa das suas curvas $\Delta(g_m/I_{DS})$ em função da TID, salvo o DM ($\alpha=90^\circ$).

É na região de inversão fraca, onde se encontra o maior valor para g_m/I_{DS} . No entanto, devido ao aumento da TID, há aumento da corrente I_{DS} , principalmente como consequência do surgimento da I_{LEAK} , criada através das armadilhadas no óxido de porta e nas regiões de bico de pássaro. A I_{LEAK} se sobrepõe à I_{DS} de sublimar (na inversão fraca), achatando a curva g_m/I_{DS} e reduzindo o seu valor máximo. Portanto, conclui-se que, graças ao efeito DEPAMBRE o DUT DM ($\alpha=90^\circ$) superou os demais durante a TID de até 1,8 Mrad.

A Figura 95 ilustra os gráficos da $\Delta(g_m/I_{DS})$ em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 95- $\Delta g_m/I_{DS}$ em função da TID (*OFF*) para todos os DUTs (CI-7)



Fonte: Autor

Observa-se no gráfico [Figura 95(a)] que o DM ($\alpha=36,9^\circ$) obteve maior $\Delta(g_m/I_{DS})$ (-6,6 % para 1,38Mrad) em relação ao seu CM equivalente.

Observa-se no gráfico [Figura 95(b)] que o DM ($\alpha=53,1^\circ$) obteve maior $\Delta(g_m/I_{DS})$ (-2,6 % para 1,38Mrad) em relação ao seu CM equivalente. Explica-se, porque o LEF (efeitos LCE e PAMDLE) é maior nos DMs com α menor que 90° que, consequentemente influenciam em maiores efeitos da TID, como a elevação da I_{DS} de sublimiar.

Observa-se no gráfico [Figura 95(c)] que o DUT DM ($\alpha=90^\circ$), obteve uma menor $\Delta(g_m/I_{DS})$ (-1,74 % para 1,8Mrad) em relação ao seu CM equivalente. Isso se deve ao efeito DEPAMBBRE, que limita a elevação da I_{DS} de sublimiar.

Observa-se no gráfico [Figura 95(d)] que o DM ($\alpha=126,9^\circ$) obteve uma $\Delta g_m/I_{DS}$ menor (-5,4 % para 1,8Mrad) em relação ao seu CM equivalente. Isso, graças ao efeito DEPAMBBRE que limita a I_{LEAK} .

Analisando-se os resultados sobre o estudo da influência da TID (até 1,8 Mrad) sobre a $\Delta(g_m/I_{DS})$ observa-se nos gráficos que os DUTs do CI-7 são menores, pois as suas curvas não saturaram, isso devido a condição de polarização aplicada durante a TID. Com o aumento da TID, ocorre acréscimo de I_{DS} , devido ao surgimento da I_{LEAK} (cargas armadilhadas nas regiões de bico de pássaro). A I_{LEAK} se sobrepõe à I_{DS} de sublimiar (regime de inversão fraca), achatando a curva g_m/I_{DS} e reduzindo o seu valor máximo.

A Tabela 23 apresenta as I_{ON} dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 23- Características das correntes em condição de estado ligado I_{ON} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

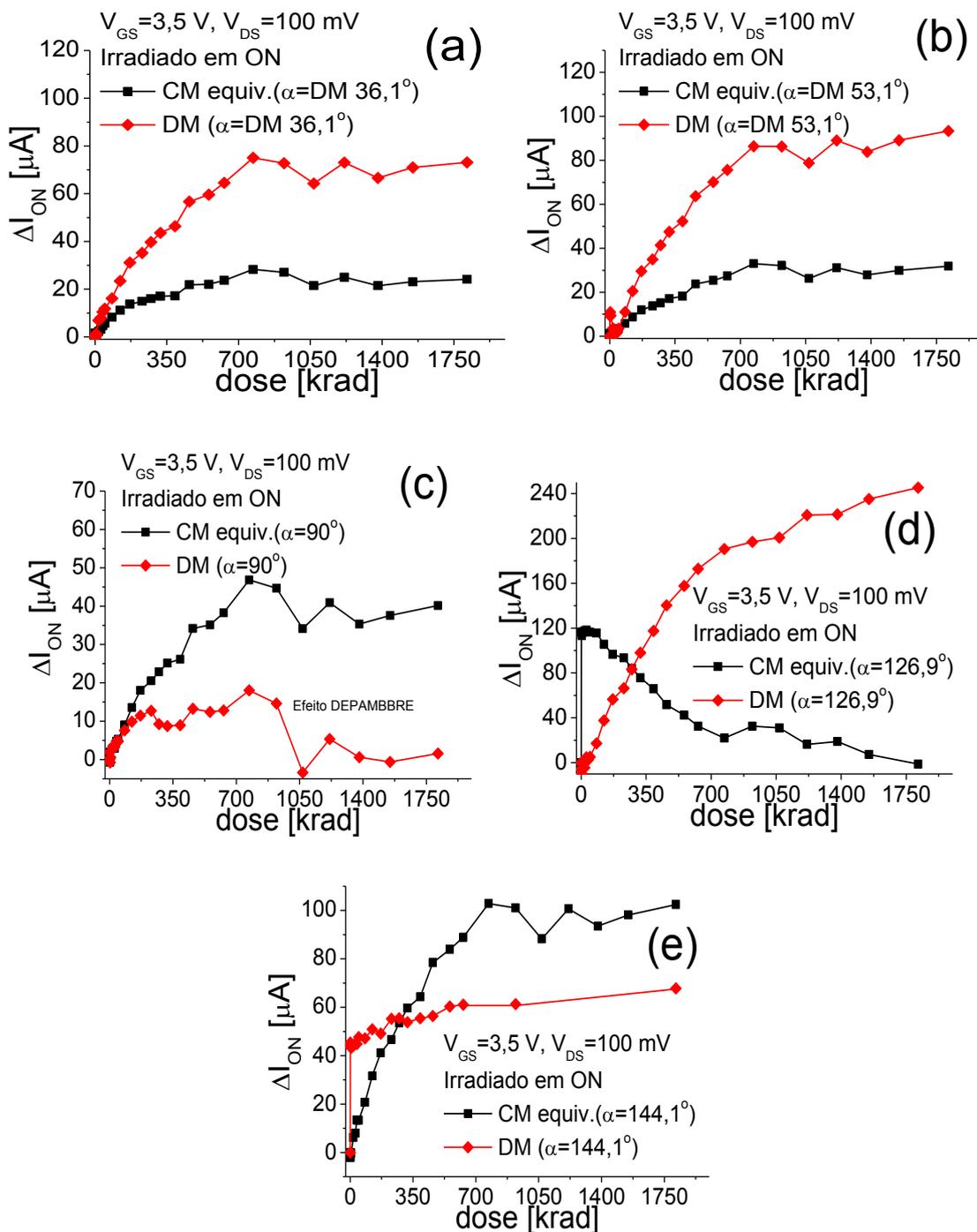
CI8 (Padrão)	N med.	I_{ON} médio [A]	DP [A]	I_{ON} mínimo [A]	I_{ON} mediana [A]	I_{ON} máximo [A]	Incerteza [%]
a (CM36,9°)	25	1,94E-04	2,2E-06	1,91E-04	1,94E-04	2,01E-04	1,1
b (DM36,9°)	25	4,70E-04	5E-06	4,55E-04	4,70E-04	4,82E-04	1,0
c (CM53,1°)	25	2,60E-04	2,2E-06	2,57E-04	2,60E-04	2,67E-04	0,9
e (CM90°)	25	4,15E-04	3,2E-06	4,11E-04	4,15E-04	4,25E-04	0,8
g (DM90°)	25	4,72E-4	4,76E-6	4,64E-04	4,74E-04	4,79E-04	1,0
h(DM126,9°)	25	7,68E-04	5E-06	7,61E-04	7,67E-04	7,84E-04	0,7
j (DM144,1°)	25	8,14E-04	4,3E-06	8,07E-04	8,15E-04	8,23E-04	0,7

Fonte: Autor

Observa-se na Tabela 23 que a incerteza média do sistema de medida foi de 0,9 %, desconsiderado o transistor CM (equivalente $\alpha=144,1^\circ$) falho.

A Figura 96 ilustra os gráficos da ΔI_{ON} em função da TID para os DUTs do CI-5 (*ON-state*).

Figura 96- ΔI_{ON} em função da TID (ON) para todos os DUTs (CI-5)



Fonte: Autor

Observa-se no gráfico [Figura 96(a)] para o DM ($\alpha=36,9^\circ$) que a sua ΔI_{ON} subiu mais (50 %) em relação ao seu CMs equivalente devido a TID de 1,8 Mrad.

Observa-se no gráfico [Figura 96(b)] para o DM ($\alpha=53,1^\circ$) que a sua ΔI_{ON} subiu mais (60 %) em relação ao seu CMs equivalente devido a TID de 1,8 Mrad. Os DMs com ângulos α

menores que 90° possuem um elevado LEF (efeitos LCE e PAMDLE), isso influencia mais os efeitos da TID.

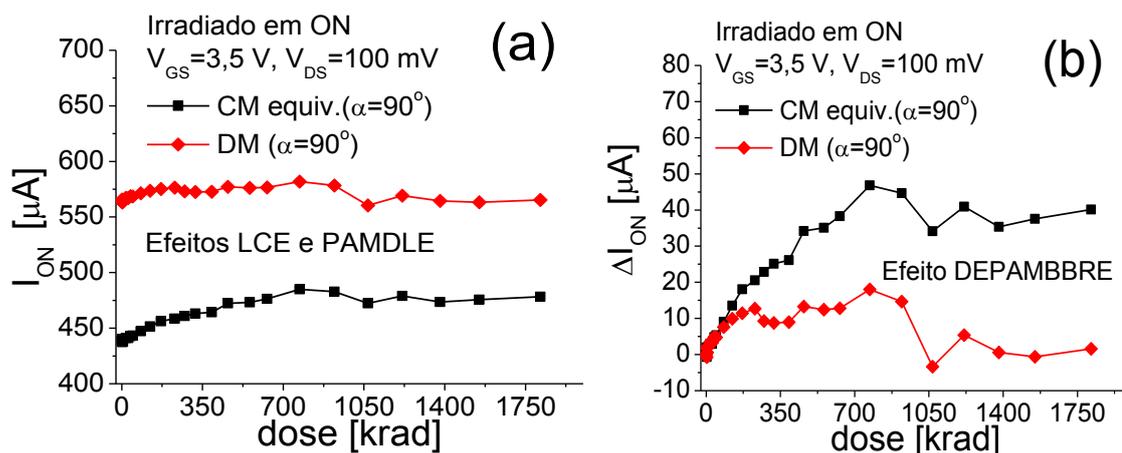
Observa-se no gráfico [Figura 96(c)] que o DM ($\alpha=90^\circ$) foi superior ao seu CM equivalente, obtendo uma ΔI_{ON} menor em, 20 % aproximadamente. Devido ao DEPAMBBRE.

Observa-se no gráfico [Figura 96(d)] que o DM ($\alpha=126,9^\circ$) obteve uma ΔI_{ON} maior, porém seu CM equivalente falhou a partir da TID igual a 123 krad, devido ao aumento da sua I_{GS} .

Observa-se no gráfico [Figura 96(e)] que o DM ($\alpha=144,1^\circ$) obteve uma ΔI_{ON} menor (-34 % até 1,8 Mrad) em relação ao seu CM equivalente. Influenciado pelo DEPAMBBRE.

A Figura 97 ilustra os gráficos da I_{ON} em função da TID evidenciando os efeitos LCE, PAMDLE e o DEPAMBBRE associados ao DM ($\alpha=90^\circ$) em relação ao seu CM equivalente.

Figura 97- I_{ON} (a) e ΔI_{ON} (b) em função da TID (ON) para todos os DUTs (CI-5)

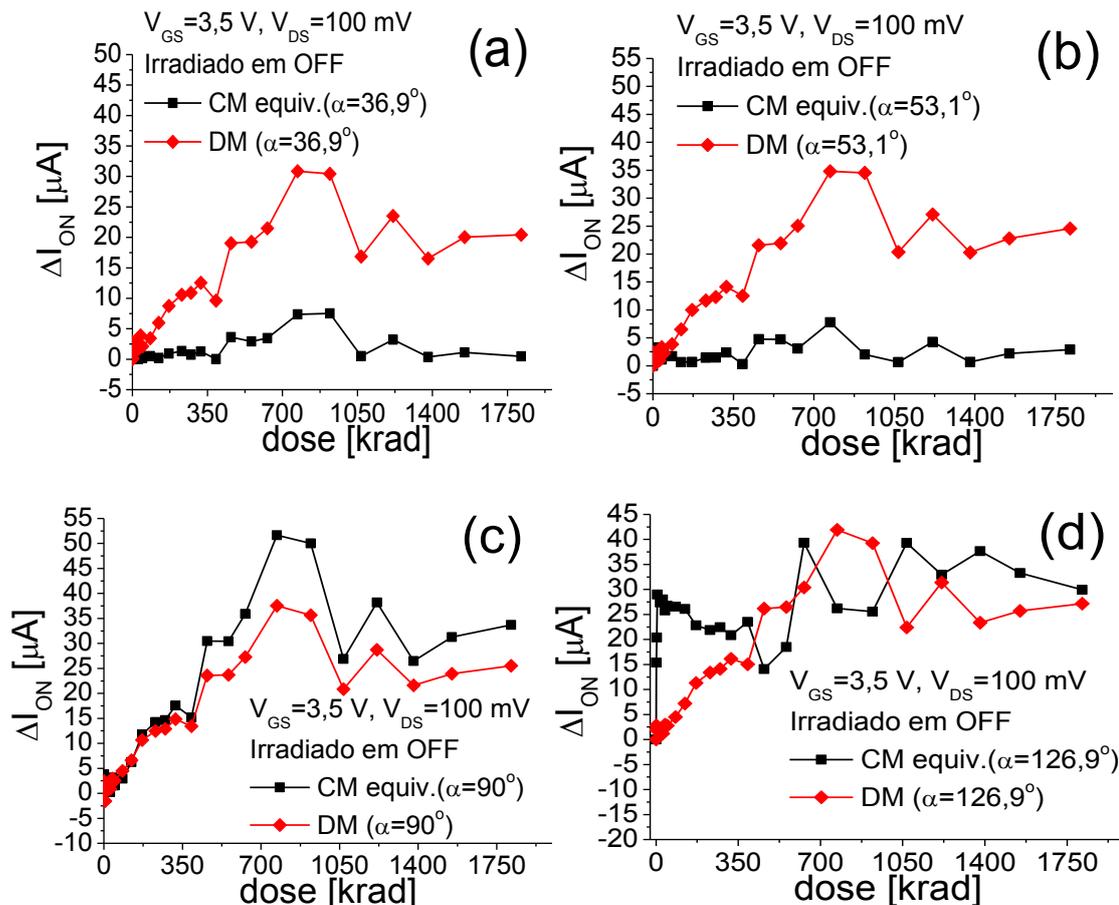


Fonte: Autor

Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que se trata da forma geométrica de porta mais tolerante às radiações ionizantes e, portanto, é a mais indicada para as aplicações espaciais e médicas de CIs CMOS.

A Figura 98 ilustra os gráficos da ΔI_{ON} em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 98- ΔI_{ON} em função da TID (*OFF*) para todos os DUTs (CI-7)



Fonte: Autor

Observa-se no gráfico [Figura 98(a)] para o DM ($\alpha=36,9^\circ$) que a sua ΔI_{ON} subiu mais (26 %) em relação ao seu CMs equivalente devido a TID de 1,8 Mrad.

Observa-se no gráfico [Figura 98(b)] para o DM ($\alpha=53,1^\circ$) que a sua ΔI_{ON} subiu mais (24 %) em relação ao seu CMs equivalente devido a TID de 1,8 Mrad.

Resultado do maior LEF (efeitos LCE e PAMBLE) nos DMs com ângulos α menores que 90° , enfatizando os efeitos da TID. Nos DMs, esses resultados estão associados aos seus maiores perímetros nas suas junções metalúrgicas entre as regiões de dreno-fonte-canal, além da maior amplitude do LEF, em relação aos observados para os CMs equivalentes.

Observa-se no gráfico [Figura 97(c)] para o DM ($\alpha=90^\circ$) que a partir de 170 krad, variou menos (-8 %) em relação ao seu CM equivalente. Devido ao efeito DEPAMBBRE mais eficiente para o DM ($\alpha=90^\circ$).

Observa-se no gráfico [Figura 98(d)] para o DUT DM ($\alpha=126,9^\circ$) apresentou variação pouco menor que o seu CM equivalente a partir de 1,067 Mrad. Isso ocorreu devido ao efeito DEPAMBBRE.

A Tabela 24 apresenta as razões de aspecto I_{ON}/I_{OFF} dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 24- Características das razões de aspecto I_{ON}/I_{OFF} para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

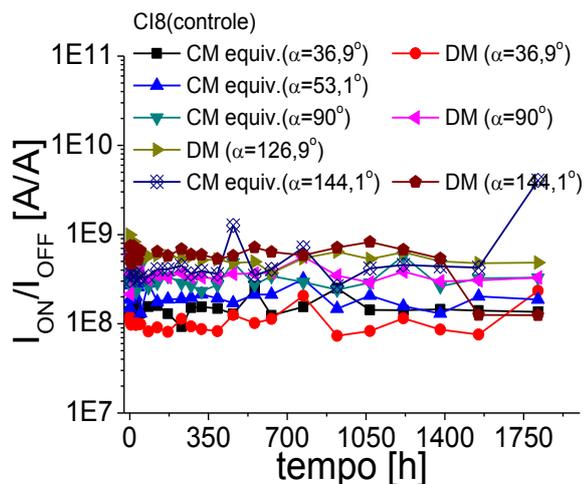
CI8 (Padrão)	N med.	I_{ON}/I_{OFF} médio	DP	I_{ON}/I_{OFF} mínimo	I_{ON}/I_{OFF} mediana	I_{ON}/I_{OFF} máximo	Incerteza [%]
a (CM36,9°)	25	1,5E+08	4E+07	9,3E+07	1,4E+08	2,5E+08	26
b (DM36,9°)	25	1,1E+08	3,7E+07	7,4E+07	9,9E+07	2,4E+08	35
c (CM53,1°)	25	2E+08	4,5E+07	1,3E+08	1,9E+08	3,2E+08	23
e (CM90°)	25	3,3E+08	8,7E+07	2,3E+08	2,9E+08	5,8E+08	27
g (DM90°)	25	3,8E+08	1,1E+08	2,1E+08	3,6E+08	7,5E+08	28
h (DM126,9°)	25	5,7E+08	1,3E+08	3,6E+08	5,4E+08	9,9E+08	23
i (CM144,1°)	25	5,2E+08	5,8E+08	2,6E+08	4,1E+08	3,3E+09	111
j (DM144,1°)	25	6,1E+08	2,0E+08	4,7E+08	6,4E+08	1,3E+09	33

Fonte: Autor

A Tabela 24 mostra que a incerteza média calculada para o sistema de medida foi de 28 %, desconsiderando o dispositivo CM (equivalente $\alpha=144,1^\circ$) que falhou.

A Figura 99 ilustra o gráfico da I_{ON}/I_{OFF} em função do tempo para o padrão de controle.

Figura 99- Razão de aspecto (I_{ON}/I_{OFF}) em função do tempo do padrão

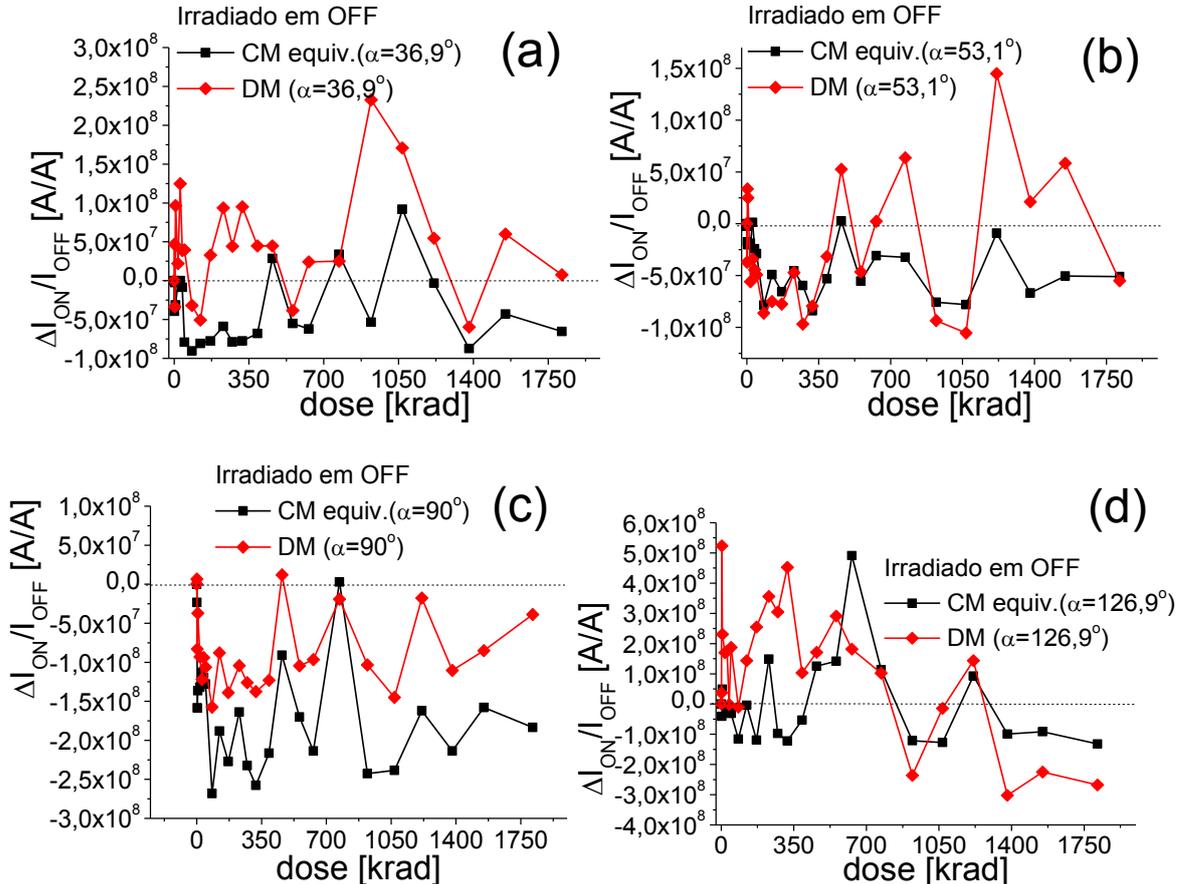


Fonte: Autor

Observa-se no gráfico (Figura 98) que as medidas estão compreendidas entre os limites de 1.10^8 até 1.10^9 , indicando boa estabilidade do sistema de medida.

A Figura 100 ilustra os gráficos da $\Delta(I_{ON}/I_{OFF})$ em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 100- $\Delta(I_{ON}/I_{OFF})$ em função da TID (*OFF*) para todos os DUTs (CI-7)



Fonte: Autor

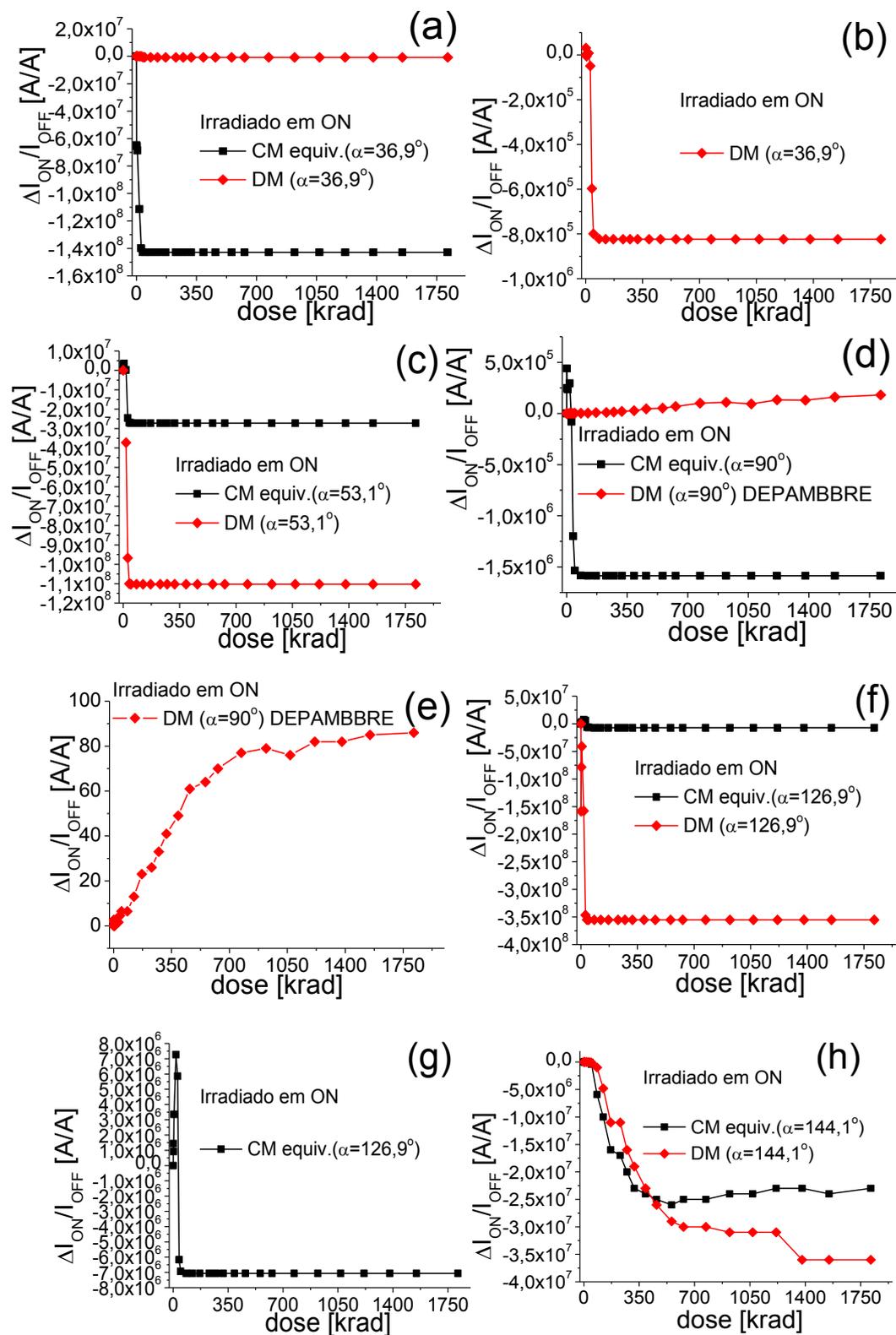
Observando os gráficos da Figura 100 nota-se um aumento nas $\Delta(I_{ON}/I_{OFF})$ para os DMs em relação aos seus equivalentes CMs, exceto para o DUT DM ($\alpha=90^\circ$) e no seu CM equivalente.

Os gráficos [(Figuras 100(a),(b),(d))] dos DMs ($\alpha=36.9^\circ$, $\alpha=53.1^\circ$ e $\alpha=126.9^\circ$) obtiveram $\Delta I_{ON}/I_{OFF}$ positivos, devido a elevação de I_{ON} nesses DMs proporcionada pelos efeitos LCE e PAMDLE. Isso compensou a sua ΔI_{OFF} elevada, resultando em $\Delta(I_{ON}/I_{OFF})$ maiores (positivas) em relação aos seus respectivos equivalentes CMs.

DM ($\alpha=90^\circ$) foi superior, verificou-se um menor decréscimo de $\Delta(I_{ON}/I_{OFF})$, em relação ao seu CM equivalente. Devido ao DEPAMBBRE, que limitou os aumentos de I_{ON} e de I_{OFF} , além disso os demais DUTs obtiveram uma queda da sua $\Delta(I_{ON}/I_{OFF})$ de forma assintótica (na

condição ON). A Figura 101 ilustra os gráficos $\Delta(I_{ON}/I_{OFF})$ em função da TID para os DUTs do CI-5 (ON-state).

Figura 101- $\Delta(I_{ON}/I_{OFF})$ em função da TID (ON) para todos os DUTs (CI-5)



Fonte: Autor

Analisando-se os gráficos da Figura 100 e da Figura 101, respectivamente, do CI-5 (irradiado na condição *ON*) e do CI-7 (irradiado na condição *OFF*) evidencia-se a ocorrência de maiores variações para o CI-5 em relação ao CI-7, devido as suas polarizações (SCHWANK, 2013).

Verificou-se que para o CI-5 ocorreu queda da razão I_{ON}/I_{OFF} [$\Delta(I_{ON}/I_{OFF})$] de todos os DUTs, exceto no DM ($\alpha=90^\circ$) [Figura 101(d-e)].

O DM ($\alpha=90^\circ$) obteve a melhor resposta durante a TID, pois a sua $\Delta(I_{ON}/I_{OFF})$ melhorou devido ao efeito DEPAMBBRE que limita a I_{LEAK} mantendo baixa a sua I_{OFF} , adicionalmente, os efeitos LCE e PAMDLE atribuem ao DM ($\alpha=90^\circ$) uma maior corrente I_{ON} que o seu CM equivalente.

Para os outros DUTs as suas curvas de $\Delta I_{ON}/I_{OFF}$ em função da dose sofreram uma queda assintótica, saturando a partir de 48 krad. Devido, principalmente, ao aumento de I_{OFF} que maximizou a queda da I_{ON}/I_{OFF} . Apesar do aumento da sua I_{ON} devido à condição de polarização utilizada durante a TID.

Analisando-se os resultados obtidos do estudo da $\Delta(I_{ON}/I_{OFF})$ devido a TID foi; a razão I_{ON}/I_{OFF} é obtida a partir da I_{ON} e da I_{OFF} , as quais afetam diretamente a tolerância às radiações ionizantes de um CI CMOS digital.

Por exemplo, altos valores de I_{ON}/I_{OFF} elevam consideravelmente a margem de ruído, implicando em um consumo otimizado de energia, ao contrário, uma I_{ON}/I_{OFF} pequena significa mais suscetibilidade aos ruídos de potência (WOLPERT; AMPADU, 2012).

Ou seja, quanto maior a razão I_{ON}/I_{OFF} , melhor é o desempenho em alta frequência do MOSFET, implicando em maiores velocidades de processamento para os CIs CMOS digitais.

A Tabela 25 apresenta os ganhos de tensão intrínseco dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 25- Características dos ganhos de tensão intrínseco do MOSFET A_V para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

CI8 (Padrão)	N med.	A_V méd. [1]	DP [1]	A_V mín. [1]	A_V mediana [1]	A_V máx. [1]	Incerteza [%]
a (CM36,9°)	25	2816	47	2769,2	2815,9	2863	1,7
b (DM36,9°)	25	1222	26	1196,4	1221,9	1247,8	2,0
c (CM53,1°)	25	2319,3	38	2281,4	2319,3	2357,5	1,6
e (CM90°)	25	1203,8	28	1176,3	1203,7	1231,5	2,0
g (DM90°)	25	797,5	15	783,14	797,5	812,1	1,9
h (DM126,9°)	25	914,4	18	896,9	914,4	932,2	2,0
j (DM144,1°)	25	600,5	12	588,2	600,5	612,9	2,0

Fonte: Autor

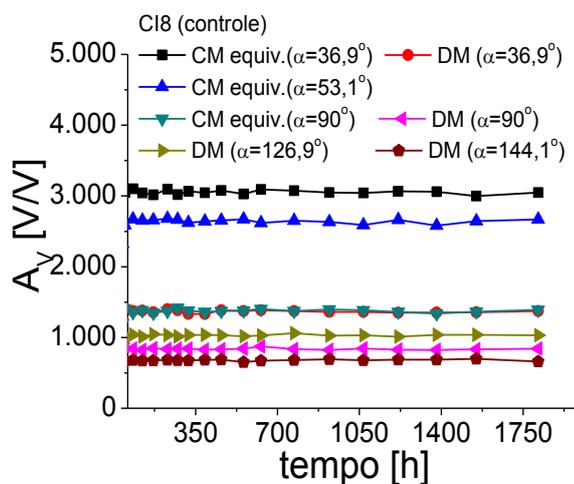
Observações:

- 1) O cálculo da incerteza média do sistema de medida para o parâmetro A_V foi de 2,0 %.
- 2) O ganho de tensão intrínseco dos dispositivos foi calculado conforme a equação (7):

$$A_V = \frac{g_m}{I_{DS}} \cdot V_{EA} \quad (7)$$

A Figura 102 ilustra o gráfico de A_V em função do tempo o padrão de controle.

Figura 102- A_V em função do tempo do padrão de controle

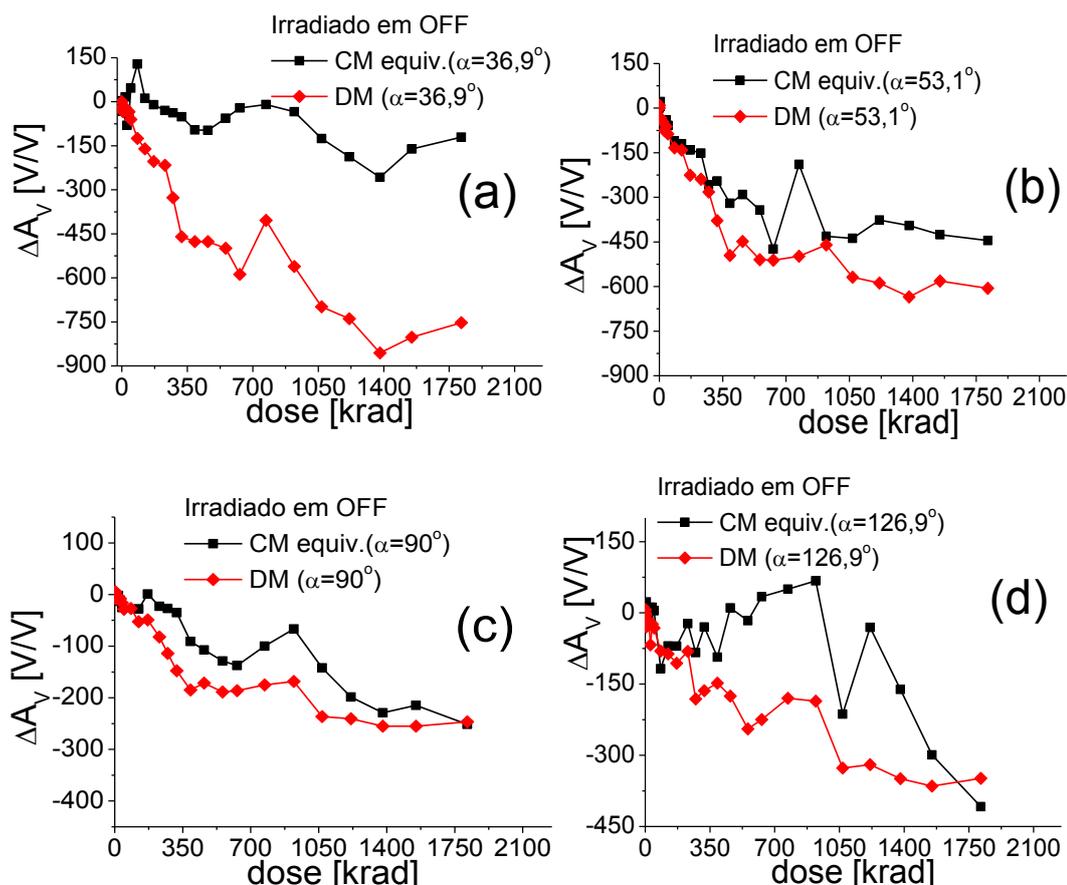


Fonte: Autor

O gráfico de A_V em função do tempo o padrão de controle (Figura 102) indica que o sistema de medida está estável. Considerando que os MOSFETs estão operando em modo de saturação e em regime de inversão fraca, o V_{EA} foi calculado para uma V_{GT} igual a 1,5 V, e da g_m/I_{DS} (V_{DS} igual a 2,5 V).

A Figura 103 ilustra os gráficos da ΔA_V em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 103- ΔA_V em função da TID (*OFF*) para todos os DUTs (CI-7)



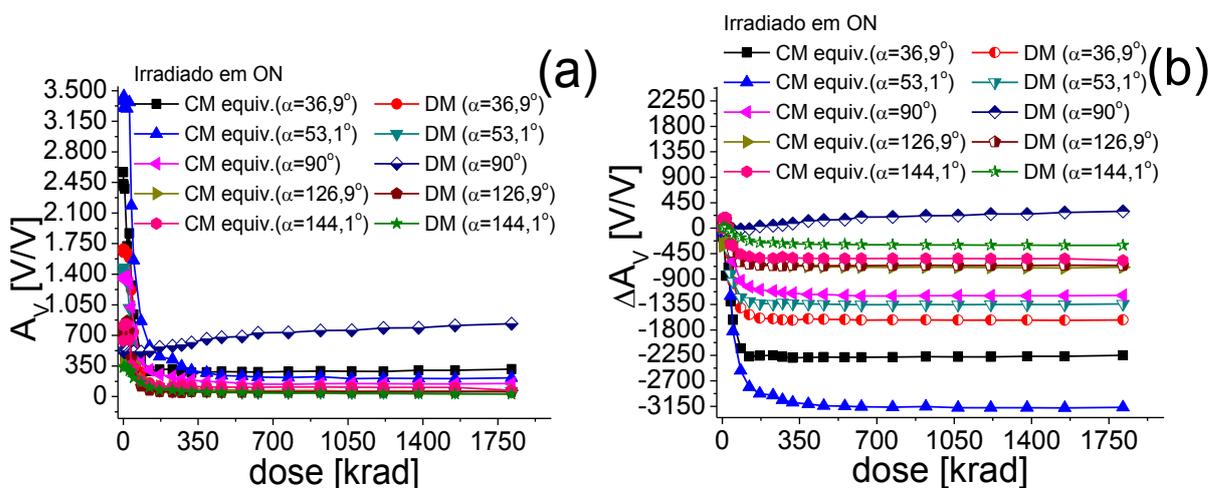
Fonte: Autor

Nos gráficos da Figura 103 verifica-se que o A_V diminui à medida que a TID aumenta para todos os DUTs do CI-7 (*OFF*). Isso acontece devido à dependência direta do A_V com a razão g_m/I_{DS} e V_{EA} que diminuiram com a TID. Foram observadas maiores quedas do A_V para os DMs que nos seus CMs equivalentes, em decorrência da queda abrupta de suas g_m/I_{DS} com a TID, relacionados ao aumento do LEF proporcionado pelos DMs (efeitos LCE e PAMDLE potencializados para $\alpha < 90^\circ$), influenciando na elevação da I_{LEAK} durante a TID. Resultando que a I_{LEAK} se sobrepõe à corrente de dreno (sublimiar) em regime de inversão fraca, achatando a curva da g_m/I_{DS} , reduzindo o seu valor máximo.

No entanto, apesar do efeito DEPAMBBRE atuar, o DUT DM ($\alpha=90^\circ$) obteve maior queda negativa do ΔA_V em relação ao seu CM equivalente, ficando iguais para a TID de 1,8 Mrad. Devido a uma piora da sua tensão Early que é diretamente proporcional ao ganho de tensão intrínseco A_V do DUT DM ($\alpha=90^\circ$).

A Figura 104 ilustra os gráficos de A_V [Figura 104(a)] e ΔA_V [Figura 104(b)] em função da TID para os DUTs do CI-5 (*ON-state*).

Figura 104- A_V (a) e ΔA_V (b) em função da TID (*ON*) para todos os DUTs (CI-5)



Fonte: Autor

Analisando-se o gráfico da Figura 104(a), nota-se uma queda abrupta do A_V a partir das primeiras doses (TID = 1 krad) para todos os DUTs, alcançando a saturação da curva para a TID de 230 krad, isso ocorreu devido ao aumento da I_{LEAK} .

Exceto o DM ($\alpha=90^\circ$) que se mostrou com baixa ΔA_V desde o começo da TID e, destaca-se que a partir da TID igual a 555 krad o seu ΔA_V se elevou devido seus efeitos intrínsecos nele combinados. Em decorrência da combinação dos efeitos LCE, PAMDLE, e DEPAMBBRE que ocorrem no DM ($\alpha=90^\circ$), verifica-se que se trata da forma geométrica de porta mais tolerante às radiações ionizantes e, portanto, é a mais indicada para as aplicações espaciais e médicas de CIs CMOS.

A Tabela 26 apresenta das frequências de ganho de tensão unitário dos dispositivos padrão para o cálculo da incerteza do sistema de medidas utilizado no experimento.

Tabela 26- Características das frequências de ganho de tensão unitário f_T para os dispositivos padrão para o cálculo da incerteza do sistema de medida durante o experimento até 1,8 Mrad.

CI8 (Padrão)	N med.	f_T médio [Hz]	DP [Hz]	f_T mínimo [Hz]	f_T mediana [Hz]	f_T máximo [Hz]	Incerteza [%]
a (CM36,9°)	25	209696	2651	206430	209455	218208	1,2
b (DM36,9°)	25	514945	6094	506923	514722	532389	1,2
c (CM53,1°)	25	287067	3272	282508	286805	298583	1,1
e (CM90°)	25	474779	4364	468247	475091	488302	1,0
g (DM90°)	25	561827	5357	555467	560242	577272	1,0
h (DM126,9°)	25	1029010	9580	1,02E+06	1,03E+06	1,06E+06	0,9
j (DM144,1°)	25	1132540	9374	1,12E+06	1,13E+06	1,15E+06	0,9

Fonte: Autor

Observações:

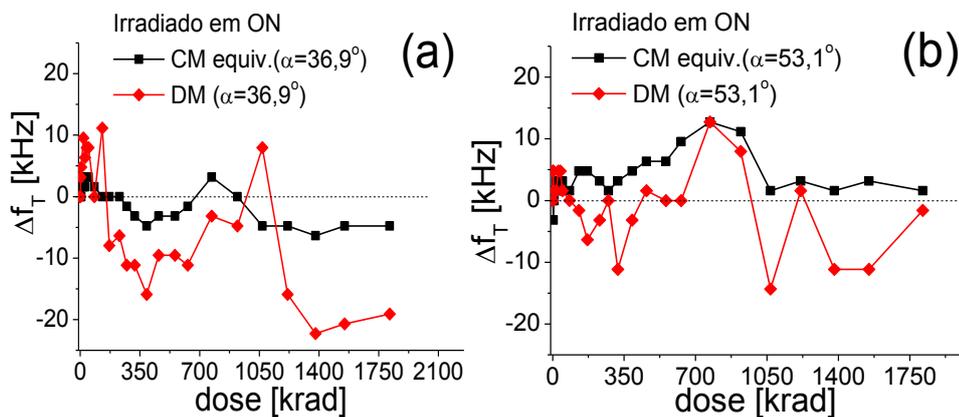
- 1) A incerteza média do sistema de medição calculada a foi de 0,9 %.
- 2) A frequência de ganho de tensão unitário (f_T) dos dispositivos foi calculada através da equação (8):

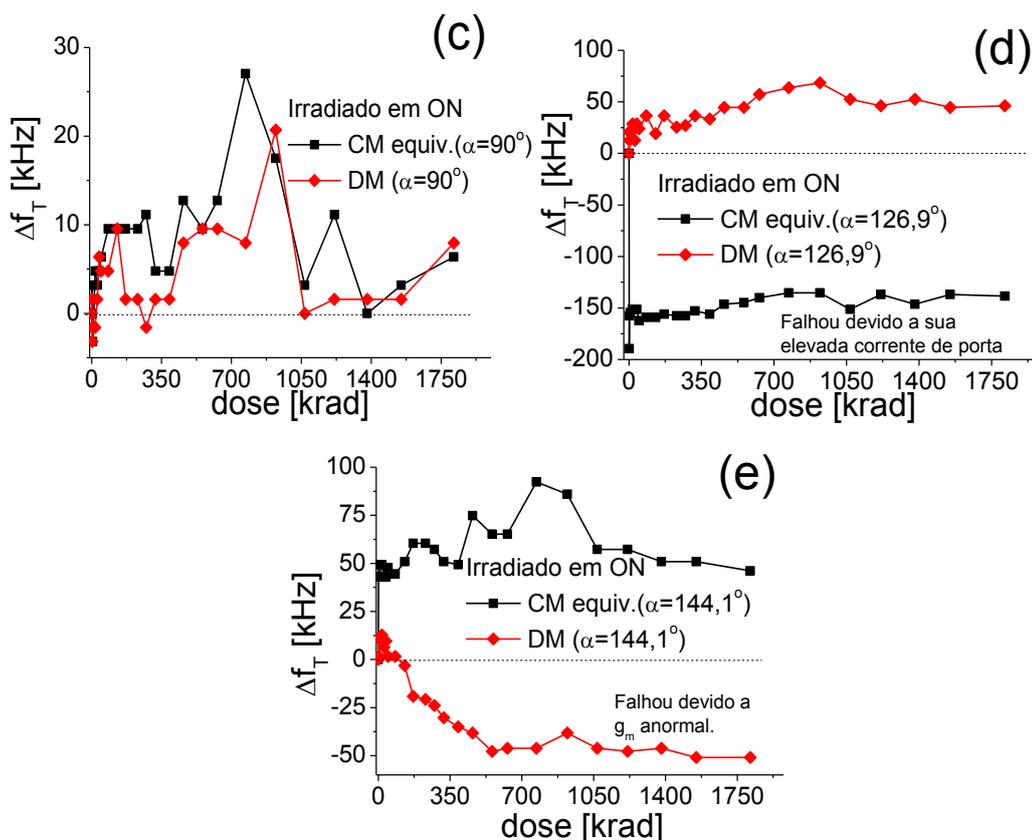
$$f_T = \frac{g_m}{2\pi \cdot C_L} \text{ [Hz]} \quad (8)$$

Conforme a equação (8) a frequência de ganho de tensão unitário é diretamente proporcional à máxima transcondutância do MOSFET.

A Figura 105 ilustra os gráficos da Δf_T em função da TID para os DUTs do CI-5 (*ON-state*).

Figura 105- Δf_T em função da TID (*ON*) para todos os DUTs (CI-5)





Fonte: Autor

Observa-se no gráfico [Figura 105(a)] que o DM ($\alpha=36,9^\circ$) sofreu maior variação Δf_T (-16 %) em relação ao seu equivalente CM para uma TID de 1,38 Mrad. Devido ao maior LEF (LCE e PAMDLE) que influencia na elevação dos efeitos da TID.

Observa-se no gráfico [Figura 105(b)] que o DUT DM ($\alpha=53,1^\circ$) apresentou maior variação Δf_T (-15 %) em relação ao seu equivalente CM para uma TID igual a 1 Mrad. Também, devido ao maior LEF (LCE e PAMDLE) que influencia na elevação dos efeitos da TID.

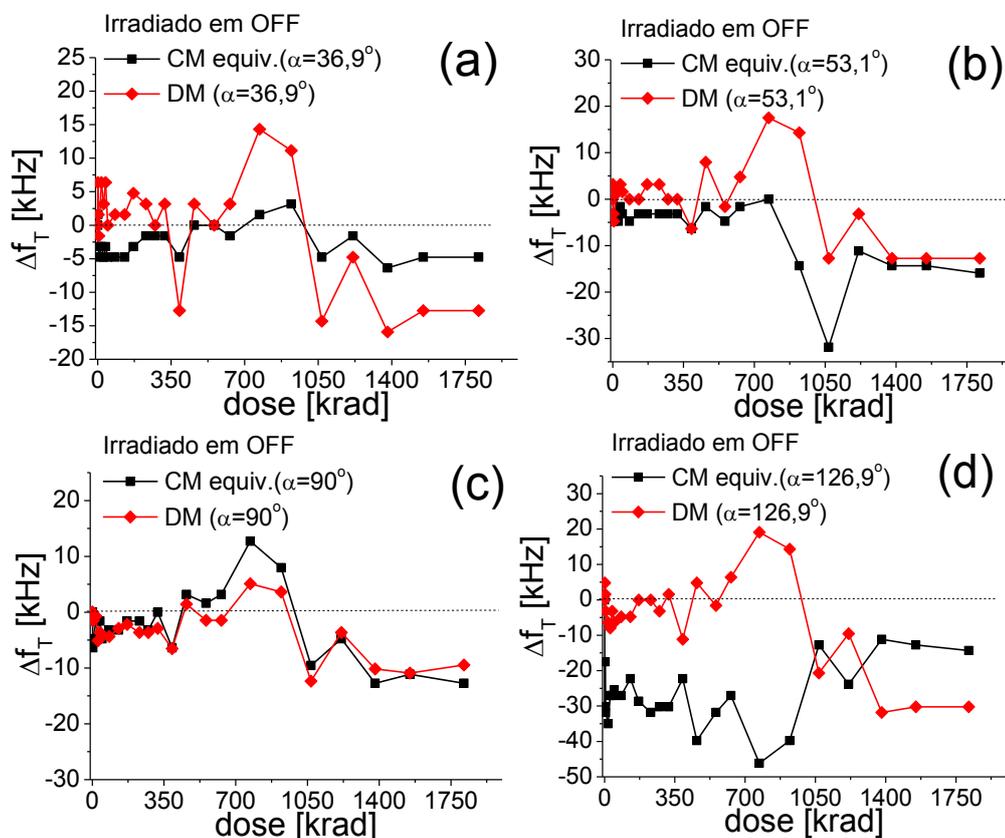
Observa-se no gráfico [Figura 105(c)] que o DUT DM ($\alpha=90^\circ$) obteve menor variação Δf_T que o seu equivalente CM ao longo de todo o intervalo da TID, devido ao DEPAMBBRE.

Observa-se no gráfico [Figura 105(d)] que o DUT DM ($\alpha=126,9^\circ$) mostrou o melhor resultado comparado ao seu CM equivalente ($\alpha=126,9^\circ$) que falhou durante o teste (elevado I_{GS} e queda do seu V_{TH}).

Observa-se no gráfico [Figura 105(e)] que o DUT DM ($\alpha=144,1^\circ$) falhou no teste, porque, indicou uma curva de g_m em função de V_{GS} anormal, derrubando sua corrente I_{DS} durante a radiação, ocasionado por sua alta resistência série entre dreno e fonte em estado ligado R_{DS_ON} em relação ao do padrão de controle (devido a falha de fabricação, de encapsulamento e/ou manuseio).

A Figura 106 ilustra os gráficos da Δf_T em função da TID para os DUTs do CI-7 (*OFF-state*).

Figura 106- Δf_T em função da TID (*OFF*) para todos os DUTs (CI-7)



Fonte: Autor

Observa-se no gráfico [Figura 106(a)] que o DM ($\alpha=36,9^\circ$), a partir da TID igual a 1 Mrad, apresentou uma Δf_T maior (- 10 %) em relação ao seu CM equivalente. Devido ao maior LEF (LCE e PAMDLE) que influencia na elevação dos efeitos da TID.

Observa-se no gráfico [Figura 106(b)] que o DUT DM ($\alpha = 53,1^\circ$) mostrou uma menor Δf_T (20 % para uma TID igual a 1 Mrad) em relação ao seu equivalente CM que falhou (I_{GS} da ordem de $1\mu A$).

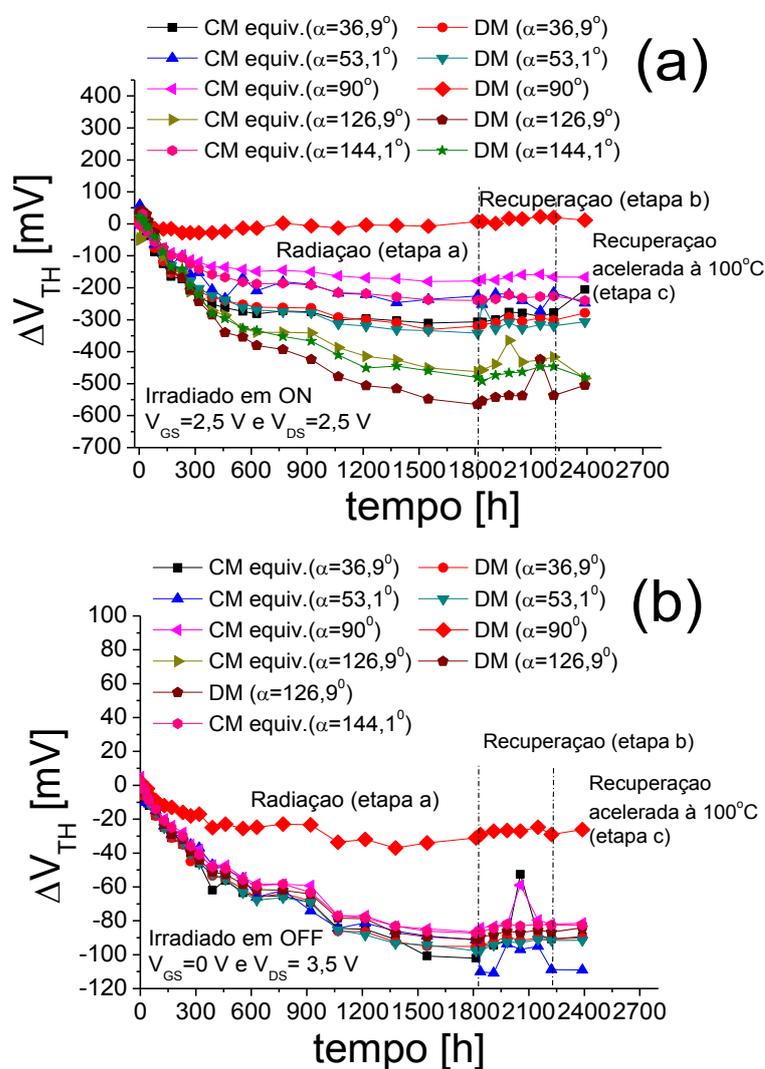
Observa-se no gráfico [Figura 106(c)] que o DM ($\alpha = 90^\circ$) apresentou uma Δf_T , aproximadamente, igual em ao seu CM equivalente.

Observa-se no gráfico [Figura 106(d)] que o DM ($\alpha = 126,9^\circ$) foi melhor se comparado ao seu CM equivalente, até 1 Mrad, onde variou -20 % em relação ao seu CM equivalente. Isso ocorre porque, nos dispositivos DMs ($\alpha > 90^\circ$), conforme o ângulo α aumenta tendendo a 180° , os efeitos LCE, PAMDLE e DEPAMBBRE intrínsecos aos DMs são diminuídos.

A Figura 107 ilustra os gráficos da ΔV_{TH} medido para os DUTs em função das seguintes etapas do experimento (totalizando 2.390 h):

- etapa de radiação por raios-gama até uma TID igual a 1,814 Mrad;
- etapa de recuperação com os DUTs pós-radiação (etapa a);
- etapa de recuperação acelerada dos DUTs mantidos durante 168 h à temperatura de 100° C.

Figura 107- ΔV_{TH} em função do tempo para os DUTs do CI-5 (a) e do CI-7 (b), desde a pré-radiação até a realização do *annealing* acelerado à temperatura de 100°C



Fonte: Autor

Analisando-se os gráficos ilustrados na Figura 107 que durante o processo da TID (até 1,8 Mrad), observa-se que as V_{TH} foram sendo reduzidas ao longo do tempo (1.814 h) com a TID e depois se estabilizando, indicando uma tendência à saturação das cargas aprisionadas no

óxido de isolamento de porta ($t_{OX}=14$ nm), predominantes em relação àquelas aprisionadas na interface óxido/silício (Si/SiO₂) (FRANCO, 2006), (SCHWANK, 2013).

Ocorreram ΔV_{TH} maiores para os DUTs do CI-5 (*ON-state*) [Figura 107(a)] do que aqueles observados no CI-7 (*OFF-state*) [Figura 107(a)], devido as condições de polarização (campo elétrico vertical e longitudinal) aplicadas durante os procedimentos de radiações, considerando a tecnologia *Bulk* de CI CMOS utilizada (SCHWANK, 2013).

Observando-se a Figura 107 durante a recuperação (*annealing* a partir de 1.814 h), as curvas indicam um começo de recuperação dos valores de V_{TH} que está relacionado ao mecanismo de recombinação dos PELs livres, criados durante o procedimento da TID. Após o período de *annealing* de 408 h com os DUTs devidamente polarizados nas mesmas condições da etapa de radiação (TID), partir desse primeiro recozimento de 408 h à temperatura ambiente, foi iniciada a recuperação acelerada (recozimento durante 168 h à temperatura de 100° C), e pode-se observar que os valores de V_{TH} não voltaram aos seus valores iniciais de pré-irradiação, devido as cargas criadas pela TID que ficaram alocadas nas chamadas posições profundas da rede cristalina do óxido de porta (HUGHES, 2003).

Além disso analisando-se a Figura 107, podemos notar que a recuperação do V_{TH} do DM ($\alpha = 90^\circ$) é mais acentuada, porém essas cargas prezadas podem permanecer armadilhadas por um tempo que varia de horas a anos, dependendo da temperatura e dos campos elétricos envolvidos (HUGHES, 2003) e, portanto, esse estilo de leiaute para PMOSFETs pode ser uma alternativa para aplicações como sensores (que dependem das características elétricas como linearidade e reprodutibilidade) na área de dosimetria para as radiações ionizantes.

Faz parte avaliar, num estudo futuro sobre o *annealing*, a resposta dos DUTs ao recozimento pós-TID (a longo prazo).

Pode-se concluir que o estilo de leiaute do DM ($\alpha = 90^\circ$) obteve as menores variações obtidas durante o processo de radiação (TID), portanto menos afetados em relação aos outros DUTs, indicando uma maior tolerância à radiação ionizante por fonte de raios-gama à baixa taxa de dose, recomendada às aplicações aeroespaciais (SCHWANK, 2013).

A Tabela 27 (CI-5) e a Tabela 28 (CI-7) a seguir apresentam os resultados gerais dos parâmetros medidos durante o procedimento de radiação até 1,8 Mrad (Si) (SEIXAS; GIMENEZ, 2017).

Tabela 27 - Variações dos principais parâmetros elétricos e figuras de mérito dos diferentes DUTs estudados do CI-5 polarizados na condição de estado ligado (*ON state*) durante a radiação – gama até 1,8 Mrad.

APar (D)	DUT a	DUT b	DUT c	DUT d	DUT e	DUT g	DUT f	DUT h	DUT i	DUT j
	(CM 36,9°)	(DM 36,9°)	(CM 53,1°)	(DM 53,1°)	(CM 90°)	(DM 90°)	(CM 126,9°)	(DM 126,9°)	(CM 144,19°)	(DM 144,19°)
ΔV_{TH}	-26 %	-41 %	-30 %	-40 %	-23,6 %	1,5 %	-70,8 %	-56 %	-28 %	-55,5 %
Δg_m	-3,3 %	-4 %	-2,3 %	-2,5 %	-0,6 %	-0,6 %	13,3 %	10 %	-0,6 %	-15 %
ΔI_{LEAK}	50 vezes	52 vezes	60 vezes	67 vezes	50 vezes	10 vezes	60 vezes	62 vezes	50 vezes	50 vezes
AS	1.410 %	1.900 %	1.280 %	1.890 %	1.140 %	10 %	1.460 %	1.160 %	1.147 %	1.855 %
ΔI_{DS_SAT}	23,8 %	67,5 %	28%	71,8 %	39 %	14,3 %	94,4 %	216 %	97 %	67,9 %
$\Delta g_m/I_{DS}$	-450 %	-567 %	-658 %	-710 %	-412 %	19 %	-500 %	-578 %	-429 %	-450 %
ΔV_{EA}	22 %	244 %	161 %	225 %	79 %	-20 %	93 %	89 %	16,5 %	104,7 %
ΔA_v	-2.250 %	-1.624 %	-3.170 %	-1.340 %	-1.191 %	298 %	-658 %	-658 %	-571 %	-305 %
Δf_r	-3,4 %	-4,2 %	-1,2 %	-2,6 %	-0,6 %	-0,6 %	-32,5%	6,4 %	4,9 %	-18 %
ΔR_{DS_ON}	-16 %	-12,3 %	-11,4 %	-15 %	-15 %	-2,2 %	-18,8 %	-32,2 %	-9,6 %	-18,6 %
ΔI_{OFF}	50 vezes	55 vezes	55 vezes	60 vezes	50 vezes	20 vezes	60 vezes	43 vezes	65 vezes	60 vezes
ΔI_{ON}	24 %	73 %	32 %	93,4%	47 %	18 %	120 %	220 %	102 %	67,8 %
$\Delta I_{ON}/I_{OFF}$	-142.10 ⁶ %	-0,8.10 ⁶ %	-27.10 ⁶ %	-110.10 ⁶ %	-1,6.10 ⁶ %	86 %	-7.10 ⁶ %	-355.10 ⁶ %	-26.10 ⁶ %	-36.10 ⁶ %

Fonte: Autor

Tabela 28- Variações dos principais parâmetros elétricos e figuras de mérito dos diferentes DUTs estudados do CI-7 polarizados na condição de estado desligado (*OFF state*) durante a radiação – gama até 1,8 Mrad.

APar (D)	DUT a	DUT b	DUT c	DUT d	DUT e	DUT g	DUT f	DUT h	DUT i
	(CM 36,9°)	(DM 36,9°)	(CM 53,1°)	(DM 53,1°)	(CM 90°)	(DM 90°)	(CM 126,9°)	(DM 126,9°)	(CM 144,1°)
ΔV_{TH}	-11,5 %	-14,9 %	-12,2 %	-12,5 %	-11,5 %	-4,5 %	-4,7 %	-11,7 %	-9 %
Δg_m	-3 %	-2,6 %	-11 %	-2 %	-2,4 %	-2,3 %	-2 %	-3 %	-2,9 %
ΔI_{LEAK}	10 vezes	10 vezes	15 vezes	10 vezes	10 vezes	10 vezes	10 vezes	15 vezes	15 vezes
AS	11,5 %	12,6 %	12 %	8 %	13 %	4 %	18 %	8 %	10 %
ΔI_{DS_SAT}	9 %	25,5 %	8,5 %	24,8 %	34 %	32 %	36,6 %	36,6 %	37,5 %
$\Delta g_m/I_{DS}$	-7,2 %	-30,8 %	-10,7 %	-19,8 %	-16,3 %	-11 %	-86,6 %	-31 %	-9,8 %
ΔV_{EA}	2,7 %	17,2 %	7,4 %	22,7 %	7,3 %	10,5 %	10,5 %	13,2 %	7 %
ΔA_v	-257 %	-855 %	-445 %	-606 %	-251 %	-255 %	-408 %	-349 %	-127 %
Δf_t	-3 %	-2,2 %	-5,7 %	-2 %	-2,4 %	-2,6 %	-5,3 %	4,9 %	10,6 %
ΔR_{DS_ON}	-3,2 %	-5,2 %	-3,4 %	-5,4 %	-4,7 %	-3,6 %	-2,5 %	-5,4 %	-4,5 %
ΔI_{OFF}	20 vezes	20 vezes	20 vezes	20 vezes	20 vezes	20 vezes	20 vezes	20 vezes	20 vezes
ΔI_{ON}	7,5 %	30,8 %	7,8 %	34,8 %	41,3 %	37,5 %	39,3 %	41,9 %	41,5 %
$\Delta I_{ON}/I_{OFF}$	-87,5 %	-59,7 %	-78 %	-105 %	-268,3 %	-157,5 %	-131,8 %	-302 %	-275 %

Fonte: Autor

Legenda para as Tabelas 27 e 28:

- a) ΔV_{TH} variação da tensão de limiar [V] em função da TID [rad];
- b) Δg_{m_max} variação da transcondutância máxima [S] em função da TID [rad];
- c) ΔI_{LEAK} variação da corrente de fuga (*Leakage*) [A] em função da TID [rad];
- d) ΔS variação da inclinação de sublimiar [mV/década] em função da TID [rad];
- e) ΔI_{DS_SAT} variação da corrente entre dreno e fonte na região de saturação [A] em função da TID [rad];
- f) $\Delta g_m/I_{DS}$ variação da razão de aspecto entre transcondutância e corrente entre dreno e fonte [1/V] em função da TID [rad];
- g) ΔV_{EA} variação da tensão Early [V] em função da TID [rad];
- h) ΔA_V variação do ganho intrínseco do MOSFET [V/V] em função da TID [rad];
- i) Δf_T variação da frequência de ganho unitário [Hz] em função da TID [rad];
- j) ΔR_{DS_ON} variação da resistência série entre dreno e fonte em condição de estado ligado [Ω] em função da TID [rad];
- k) ΔI_{OFF} variação da corrente entre dreno e fonte em condição de estado desligado [A] em função da TID [rad];
- l) ΔI_{ON} variação da corrente entre dreno e fonte em condição de estado ligado [A] em função da TID [rad];
- m) $\Delta I_{ON}/I_{OFF}$ variação da razão de aspecto entre as correntes dreno e fonte em estados ligado e desligado em função da TID [rad].

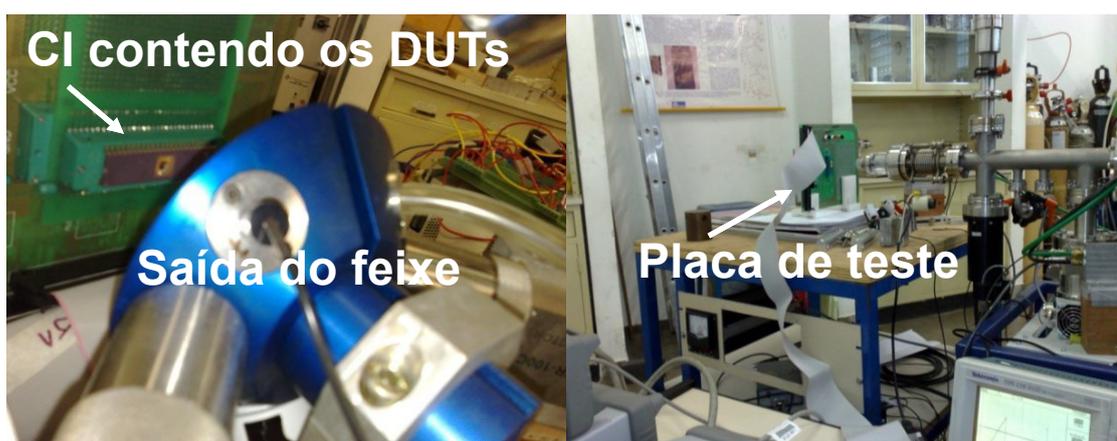
4.2 ESTUDO COMPARATIVO EXPERIMENTAL DOS EFEITOS DA DOSE TOTAL IONIZANTE (TID) POR PRÓTONS ENTRE OS MOSFETS IMPLEMENTADOS COMO OS ESTILOS DO TIPO DIAMANTE (DMs) E SEUS EQUIVALENTES CONVENCIONAIS (CMs)

Cronologicamente, foi o primeiro estudo de caso, nele foram utilizados seis DUTs (três DMs e três CMs) com três diferentes leiautes para os DMs ($\alpha = 36,9^\circ, 90^\circ$ e $144,1^\circ$) em relação aos seus CMs equivalentes em áreas de porta (A_G) e razões geométricas (W/L), fabricados com tecnologias comerciais de baixo custo *Bulk* CMOS 350 nm (MOSIS, 2017).

O objetivo do experimento foi de avaliar os DUTs quanto à sua tolerância à radiação por fonte de prótons (SEIXAS, 2017), pois no ambiente espacial, devido as erupções solares, grande parte das partículas emitidas são prótons (85-95 %), partículas alfa (14 %) e partículas pesadas (1 %) (SCHWANK, 2013). Além disso, utilizar o sistema de teste PXI para caracterização elétrica dos DUTs no local o experimento (teste *in situ*).

Os DUTs foram expostos à radiação por prótons através de um acelerador eletrostático do tipo Tandem, de energia igual a 1,7 MeV, no Instituto de Física da Universidade de São Paulo (IFUSP-LAMFI). A Figura 108 ilustra, os DUTs posicionados perpendicularmente em relação à direção do feixe de prótons, alinhado com o auxílio de ponteiros laser e uma câmera de vídeo.

Figura 108- Foto do CI contendo os DUTs acomodado na placa de teste em frente à saída do feixe de prótons



Fonte: Autor

Para efeito do estudo das variações elétricas paramétricas dos DMs em relação aos seus CMs equivalentes, foram medidos os parâmetros elétricos analógicos como a tensão de limiar (V_{TH}), a corrente entre o dreno e a fonte (I_{DS_SAT}) e a tensão Early (V_{EA}). Além desses, foram

verificados alguns parâmetros digitais como a corrente entre o dreno e a fonte na condição de estado ligado (I_{ON}) e a resistência série entre dreno e fonte em estado ligado (R_{DS_ON}). As suas variações serviram como indicadores de sensibilidade às radiações ionizantes por prótons.

Entretanto, não foram analisadas as correntes de fuga entre o dreno e a fonte e a corrente em estado desligado, devido à falta de precisão inferior a 1 nA do instrumento de medição tipo SMU PXI-4132 utilizado neste experimento. Posteriormente, essa dificuldade foi contornada para os experimentos seguintes através da utilização de uma SMU modelo Keithley K2636B, com precisão de 1 pA adquirida pela FEI.

As principais características da fonte de prótons utilizada no procedimento de radiação são: feixe com energia igual a 1,3 MeV, corrente do feixe igual a 1 nA e a taxa de dose do fluxo produzido igual a 15 Mrad por minuto (250 Krad/s), calculada conforme descrito em HALPERIN; PEREZ, 2008.

As fontes de altas taxas de dose são usadas para verificar a resposta do DUT para as aplicações na área nuclear, como reatores (BUCHNER; LABEL, 2002). Essas taxas, também, são úteis nos estudos dos efeitos transitórios e/ou combinados aos permanentes das radiações ionizantes nos DUTs (BUCHNER; LABEL, 2002).

A intensidade do feixe de prótons foi monitorada por um detector de barreira de superfície de silício. A distância entre o DUT e a janela do feixe de prótons foi fixada em 5 cm. Nessa distância, o feixe abrange uma área de cerca de 1 cm², enquanto a área do *chip* é, aproximadamente de 1 mm². Assim, foi irradiada toda a área do *chip* com um feixe homogêneo.

Os DUTs foram irradiados, simultaneamente, garantindo a mesma dose total acumulada, uma vez que foram fabricados num único CI conectado ao soquete de teste. Os DUTs foram expostos durante as etapas de doses seguintes:

- a) 1^a. dose de 121 Mrad (8 minutos de exposição);
- b) 2^a. dose de 250 Mrad (16,5 minutos de exposição);
- c) 3^a. dose de 370 Mrad (8 minutos de exposição);
- d) 4^a. dose de 500 Mrad (8,5 minutos de exposição).

A incerteza estimada para os valores das doses é de cerca de 10 %, devido à perda de energia do feixe no ar e da variação na intensidade do feixe. Portanto, nessa condição, é possível supor que todos os MOSFETs foram medidos no mesmo estado transitório.

As medidas elétricas foram realizadas, antes e durante os intervalos entre as etapas de radiação até o final, após 500 Mrad acumulados. A incerteza do sistema de medida PXI-4132

foi menor que 0,85 %, calculada a partir da média do parâmetro de V_{TH} medido antes da radiação, durante três dias diferentes por meio de três NMOSFETs padrões (CD4007).

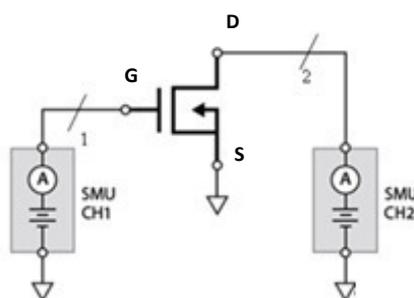
Durante o processo de irradiação os DUTs foram eletricamente polarizados nas seguintes condições: $V_{DS} = 50$ mV e $V_{GS} = 800$ mV. As medidas das curvas características foram realizadas no local do experimento, através das SMUs do sistema de teste do tipo PXI, considerando-se um tempo de medição entre as etapas de doses de radiações não superior a duas horas (ESA-22900), (MIL-STD-883), (SEIXAS; GIMENEZ, 2017).

Usando o sistema de teste PXI foram executadas as medidas das curvas características como I_{DS} em função de V_{GS} para condição de $V_{DS} = 100$ mV, e a curva de I_{DS} em função de V_{DS} na condição de: $V_{DS} \geq V_{TH} - V_{GT}$, para um passo da sobre tensão de porta (V_{GT}) igual a 400 mV.

A Figura 109 ilustra o esquema elétrico para alimentação e caracterização elétricas dos DUTs utilizando-se a seguinte instrumentação:

- uma placa PXI -4132 (*Precision SMU CH2*) com seu canal de saída (CH2) ligado ao dreno para medir a I_{DS} e polarizar a V_{DS} para os DUTs;
- uma placa PXI-4130 (*SMU CH1*) com canal de saída ligado à porta que foi utilizado para variar o valor da V_{GS} quando for medir a curva I_{DS} em função de V_{GS} , ou para variar o valor da V_{DS} quando for medir a I_{DS} em função de V_{DS} ;
- duas placas de teste (Figura 109) foram empregadas para fazer a interface de ligação (via cabos flexíveis, *flat-cables*) entre os instrumentos do sistema PXI e o DUT.

Figura 109- Esquema elétrico para caracterização elétrica dos DUTs

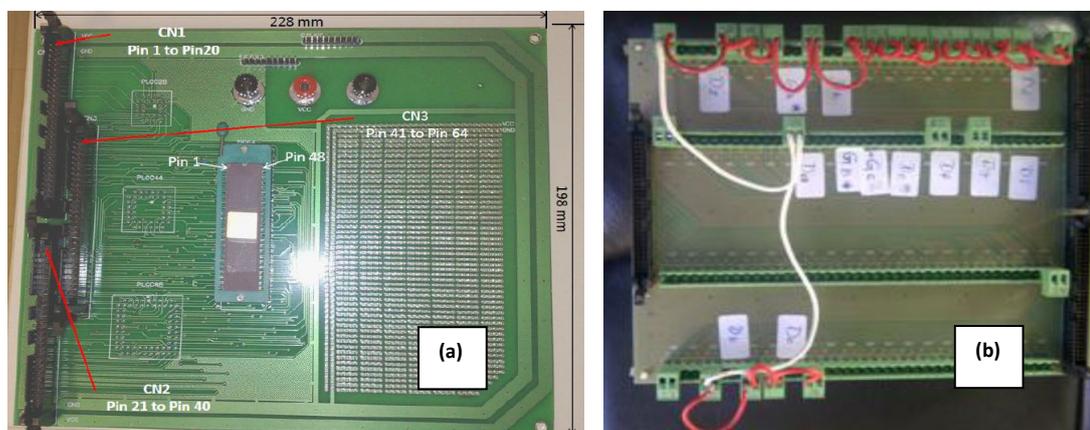


Fonte: Autor “adaptado de” MIL-STD-750

Ilustrada a placa de teste na Figura 110(a) para acomodar o DUT e a placa de conexão Figura 110(b) para ligação elétrica entre a instrumentação de teste e os DUTs. A placa de teste [Figura 110(a)] possui capacidade de polarizar e medir DUTs com 16, 24, 32, 48 e 68 terminais, admitindo os seguintes tipos de encapsulamentos: PDIP (*Plastic Dual-line Integrated Package*), CERDIP (*Ceramic DIP*) e PLCC (*Plastic Leaded Chip Carrier*). Tais placas são para

múltiplos propósitos e, também são utilizadas para realizar testes em câmaras climáticas e de raios-X.

Figura 110- Placa de teste (a) interligada ao sistema de teste PXI através da placa de conexões (b)



Fonte: Autor

O estudo para análise quantitativa e qualitativa do desempenho dos MOSFETs quanto à tolerância à radiação ionizante por prótons foi baseado nos desvios medidos, a partir de 0 rad foram estão apresentados na Tabela 29 para quatro parâmetros elétricos analógicos e na Tabela 30 para dois parâmetros digitais.

As condições para medição dos parâmetros elétricos estudados neste experimento foram:

- a) para extração da V_{TH} e a I_{ON} a partir das curvas da I_{DS} em função de V_{GS} na condição de polarização de: V_{DS} igual a 100 mV, onde V_{GS} varia no intervalo de $0 \text{ V} \leq V_{GS} \leq 1,95 \text{ V}$;
- b) para extração da V_{EA} , a I_{DS_SAT} (na condição de saturação $V_{DS} \geq V_{GS} - V_{TH}$) e a R_{DS_ON} (na região linear, $V_{DS} \leq V_{GS} - V_{TH}$) a partir das curvas de I_{DS} em função de V_{DS} com passo de V_{GT} igual a 400 mV, onde V_{DS} varia no intervalo de $0 \text{ V} \leq V_{DS} \leq 1,6 \text{ V}$.

A Tabela 29 indica os parâmetros elétricos analógicos medidos e as suas variações em função da TID.

Tabela 29- Parâmetros analógicos dos DUTs em função da TID até 500 Mrad (prótons).

Procedimento de irradiação	V_{TH} [V]	ΔV_{TH}	V_{TH} [V]	ΔV_{TH}
Dose [Mrad]	DM ($\alpha=144,1^\circ$)		CM equivalente	
0	0,826	0	0,826	0
121	0,660	-20,1%	0,610	-26,2%
250	0,980	18,6%	0,980	18,6%
375	0,930	12,6%	1,000	21,1%
500	0,910	10,2%	0,950	15,0%
	DM ($\alpha=90^\circ$)		CM equivalente	
0	0,765	0	0,765	0
121	0,76	-0,7%	0,58	-24,2%
250	0,888	16,1%	0,888	16,1%
375	0,888	16,1%	0,900	17,6%
500	0,857	12,0%	0,920	20,3%
	DM ($\alpha=36,9^\circ$)		CM equivalente	
0	0,765	0	0,765	0
121	0,670	-12,4%	0,770	0,7%
250	0,858	12,2%	0,856	11,9%
375	0,857	12,0%	0,827	8,10%
500	0,796	4,1%	0,796	4,1%
Procedimento de irradiação	I_{DS_SAT} [A]	ΔI_{DS_SAT}	I_{DS_SAT} [A]	ΔI_{DS_SAT}
Dose [Mrad]	DM ($\alpha=144,1^\circ$)		CM equivalente	
0	108,5E-6	0	112,5E-6	0
250	124,6E-6	14,8%	116,3E-6	3,4%
375	111,7E-6	2,9%	104,6E-6	-7,0%
500	108,5E-6	0%	101,0E-6	-10,2%
	DM ($\alpha=90^\circ$)		CM equivalente	
0	71,8E-6	0	50,5E-6	0
250	87,7E-6	22%	61,4E-6	22%
375	83,1E-6	15,7%	59,1E-6	17%
500	81,1E-6	12,9%	58,5E-6	15,8%
	DM ($\alpha=36,9^\circ$)		CM equivalente	
0	53,0E-6	0	19,6E-6	0
250	57,7E-6	8,7%	21,0E-6	7%
375	63,4E-6	19,6%	22,3E-6	13,8%
500	66,2E-6	24,9%	23,0E-6	17,3%
Procedimento de irradiação	V_{EA} [V]	ΔV_{EA}	V_{EA} [V]	ΔV_{EA}
Dose [Mrad]	DM ($\alpha=144,1^\circ$)		CM equivalente	
0	-24,2	0	-22,2	0
250	-19,2	20,6%	-21,6	2,7%
375	-19,7	18,6%	-21,7	2,3%
500	-16,8	30,6%	-18,4	17%
	DM ($\alpha=90^\circ$)		CM equivalente	
0	-32,3	0	-39,9	0
250	-26,8	-17,0%	-31,0	-22,3%
375	-27,5	-14,8%	-31,8	-20,3%
500	-27,5	-14,8%	-33,9	-15,0%
	DM ($\alpha=36,9^\circ$)		CM equivalente	
0	-47,2	0	-73	0
250	-40,9	-13,3%	-70,7	-3,15%
375	-30,9	-34,5%	-58,0	20,5%
500	-25,5	-46,0%	-58,5	19,8%

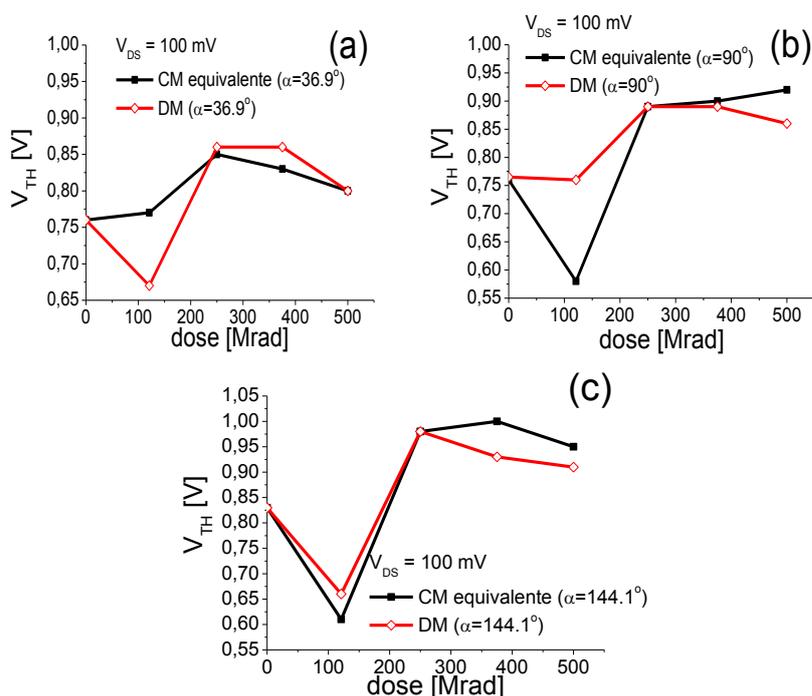
Fonte: Autor

Dando continuidade a um estudo anterior (ALATI, 2012), o DUT irradiado com uma única dose igual a 121 Mrad, após um tempo de recuperação a longo prazo, foi mais uma vez irradiado, mantendo-se o intervalo, aproximadamente, 121 Mrad entre as radiações com as seguintes doses: 250 Mrad, 375 Mrad e 500 Mrad. Foi importante aproveitar o valor do parâmetro V_{TH} para a primeira dose de 121 Mrad, pois a fonte de prótons utilizada com uma taxa de dose igual a 250 krad/s, alta se comparada à da norma ESA-22900 (36 krad/h). Isso fez

com que ocorresse, logo na primeira dose, a saturação prematura das cargas armadilhadas no óxido de porta (SiO_2) (SCHWANK, 2013).

A Figura 111 ilustra os gráficos da V_{TH} em função da TID (doses: 121 Mrad, 250 Mrad, 375 Mrad e 500 Mrad) dos DMs ($\alpha = 36,9^\circ$, 90° e $144,1^\circ$) em relação aos seus CMs equivalentes. Levando-se em consideração que todos DUTs possuem as mesmas áreas de porta e razões geométricas.

Figura 111- V_{TH} em função da TID para os DMs [$\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c)] e dos CMs equivalentes

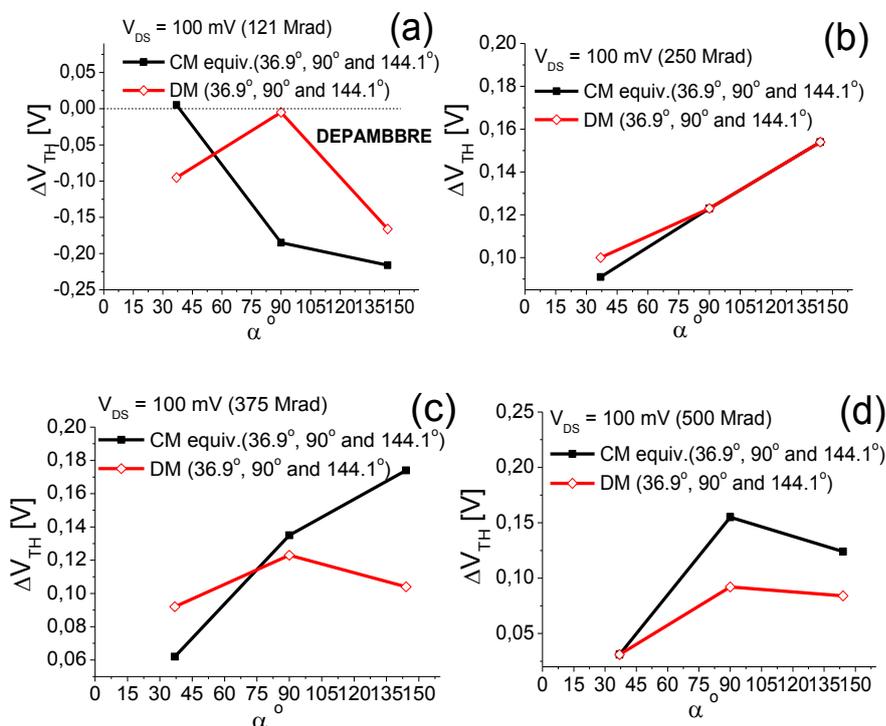


Fonte: Autor

Observando-se os gráficos (Figura 111) pode-se concluir que o estilo de leiaute do DM ($\alpha = 90^\circ$) obteve as menores variações obtidas durante o processo de radiação (TID), portanto menos afetados em relação aos outros DUTs, devido ao DEPAMBBRE que limita a corrente de fuga entre dreno e a fonte (I_{DS} de sublimiar) nas regiões de bico de pássaro, tendendo a uma maior tolerância à radiação ionizante por prótons, recomendada às aplicações nucleares (BUCHNER; LABEL, 2002).

A Figura 112 ilustra os gráficos de V_{TH} dos DMs em função dos seus ângulos ($\alpha = 36,9^\circ$, 90° e $144,1^\circ$) em relação aos seus CMs equivalentes para cada etapa da TID por prótons (121 Mrad, 250 Mrad, 375 Mrad e 500 Mrad).

Figura 112- ΔV_{TH} em função do ângulo α , parametrizada em função da TID dos DMs e dos CMs equivalentes



Fonte: Autor

Analisando-se os gráficos (Figura 112) observa-se que as medidas a partir da dose acumulada de 121 Mrad, observa-se que o DM ($\alpha = 36,9^\circ$) revelou maior variação, indicando menor tolerância à radiação ionizante por prótons, porque, o DM ($\alpha = 36,9^\circ$) tem um campo elétrico longitudinal (LEF), devido à presença dos efeitos LCE e PAMDLE, superior ao seu CM equivalente (GIMENEZ, 2010), (GIMENEZ, 2016). Isso significa maior propensão à ocorrência dos efeitos da TID, já que há dependência do campo elétrico no MOSFET com a geração de estados de carga no óxido e na interface, que significa o aumento (ΔV_{ox} e ΔV_{it}) dos efeitos da TID (SCHWANK; SHANEYFELT, 2008). Considerando a especificação dos parâmetros elétricos do fabricante *ON-Semiconductor (AMI)* a tensão de limiar, tipicamente $V_{TH} = 0,76V$ nenhum DUT falhou devido a uma medida fora dos limites ($0,41 V \leq V_{TH} \leq 1,11V$) especificados para V_{TH} pelo fabricante. Verifica-se, ainda que quanto às medidas das ΔV_{TH} que todos os DUTs apresentaram pequenas variações devido à condição de polarização utilizada (SCHWANK, 2013).

Ilustrada na Figura 112(b) as variações ΔV_{TH} para dose de 250 Mrad foram bastante semelhantes entre os três ângulos α dos DMs e relação aos seus CMs equivalentes. Para as doses seguintes de 375 Mrad e de 500 Mrad, o DM ($\alpha = 90^\circ$) demonstrou-se com uma tendência de melhor tolerância, tendo variado muito menos do que o seu CM equivalente [Figura 112(c,d)].

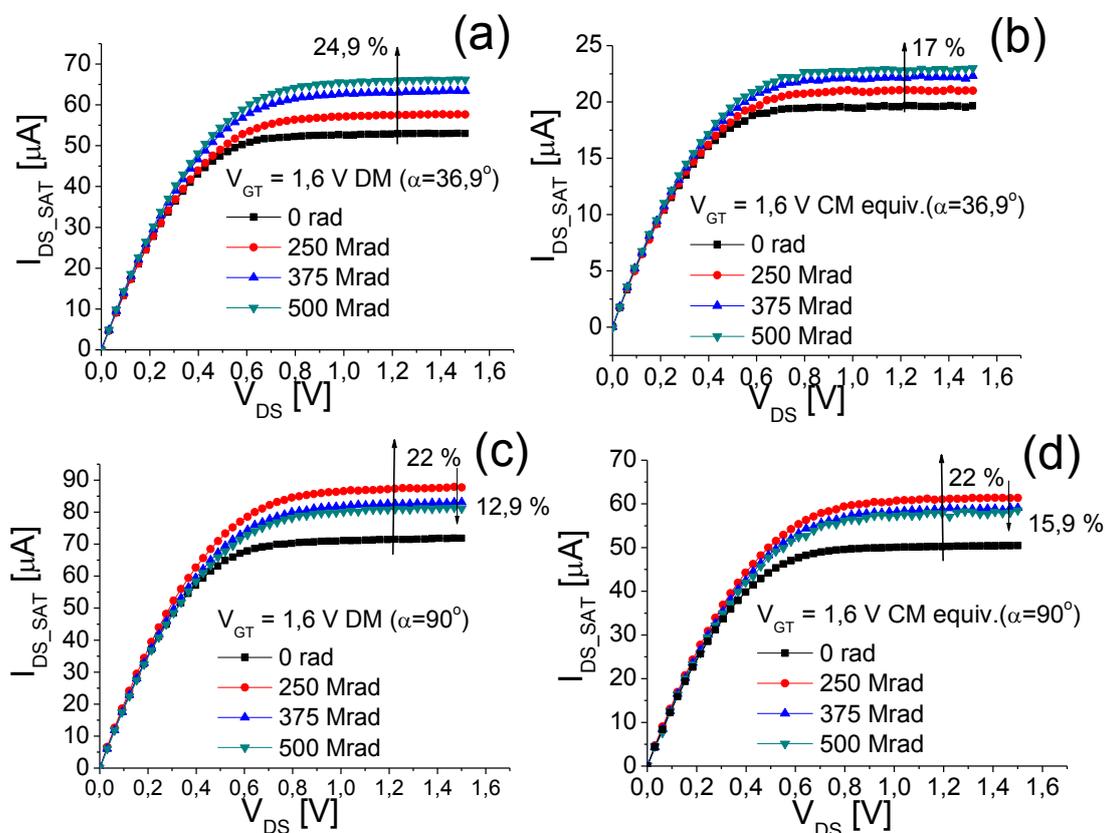
Isso, pois devido ao efeito DEPAMBBRE presente nos DMs [Figura 112(a, c, d)] que desativa os transistores parasitários das regiões de bico de pássaro, limitando a ocorrência da I_{LEAK} entre dreno e a fonte em relação ao CM equivalente (GIMENEZ, 2010), (GIMENEZ, 2016).

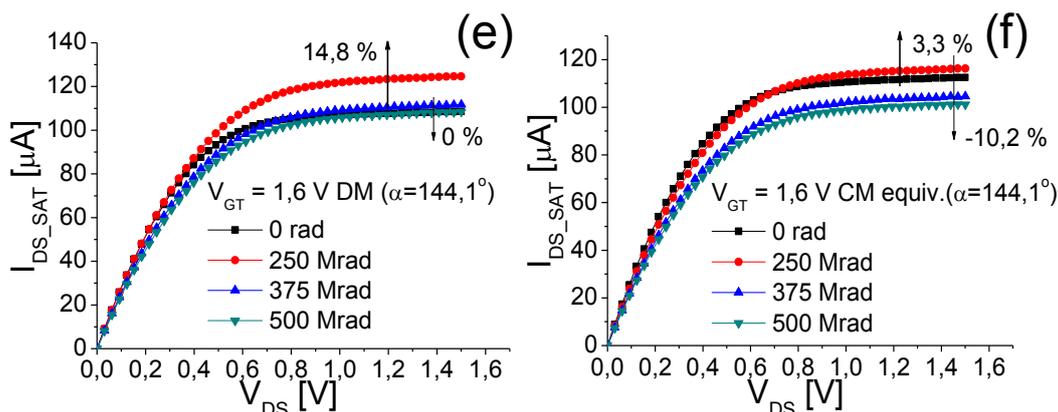
Observado nos gráficos (Figura 112) que o DM ($\alpha = 144,1^\circ$) variou pouco menos que o seu equivalente CM, pois o seu ângulo ($\alpha = 144,1^\circ$) se aproxima do retangular equivalente (180°), dessa forma os seus efeitos intrínsecos (LCE, PAMDLE e DEPAMBBRE) são menos acentuados.

Nota-se que a variação medida para o DM ($\alpha = 90^\circ$), o ΔV_{TH} igual a 92 mV foi menor que o seu CM equivalente que obteve um ΔV_{TH} igual a 155 mV para a TID de 500 Mrad [Figura 112(a,c,d)]. Logo, o DM ($\alpha = 90^\circ$) foi 68,5 % mais tolerante que o seu CM equivalente.

A Figura 113 ilustra os gráficos da I_{DS_SAT} em função das doses (250 Mrad, 375 Mrad e 500 Mrad) dos DMs ($\alpha=36,9^\circ$, $\alpha=90^\circ$, $\alpha=144,1^\circ$) em relação aos seus CMs equivalentes.

Figura 113- I_{DS_SAT} em função de V_{DS} , parametrizada em função da TID dos DMs com ângulo α igual a $36,9^\circ$ (a) e (b); 90° (c) e (d), $144,1^\circ$ (e) e (f), respectivamente, em comparação aos CMs equivalentes





Fonte: Autor

Analisando os gráficos de I_{DS_SAT} em função da dose [Figura 113 (a-b)], do leiaute DM ($\alpha=36,9^\circ$) em relação ao seu CM equivalente, nota-se que o DM ($\alpha=36,9^\circ$) indica maior variação que o CM para todas as doses. Explica-se, porque o DM ($\alpha = 36,9^\circ$) possui maior LEF (efeitos LCE e PAMDLE) do que seu CM equivalente (GIMENEZ, 2010), isso influencia no aumento dos efeitos da TID (SCHWANK, 2013).

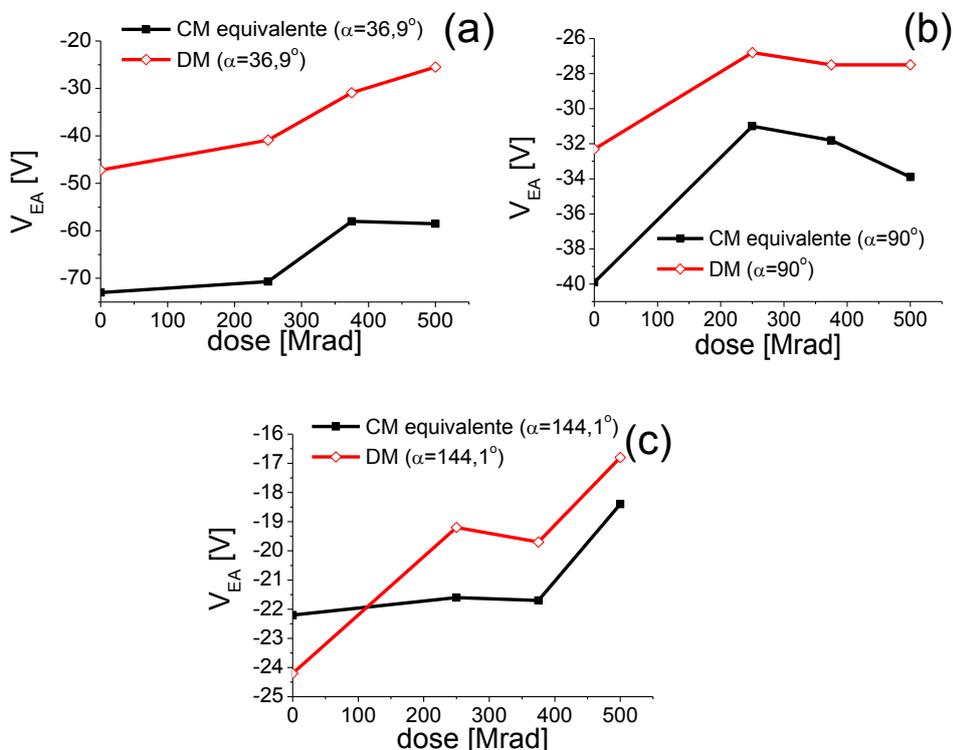
Nos gráficos [Figura 113 (c-d)] observa-se que o DM ($\alpha = 90^\circ$) variou para dose de 250 Mrad (22 %) igual ao seu CM equivalente.

Nos gráficos [Figura 113 (c-d)] observa-se para as doses de 375 Mrad e de 500 Mrad que a I_{DS_SAT} do DM ($\alpha = 90^\circ$) foi (3 %) menor que a o seu CM equivalente, indicando uma tendência de maior tolerância, graças ao DEPAMBRE intrínseco ao DM ($\alpha = 90^\circ$).

Nos gráficos [Figuras 113 (e-f)] observa-se que o DM ($\alpha = 144,1^\circ$) variou mais que o seu CM equivalente apenas para a dose de 250 Mrad, nas doses seguintes, eles responderam igualmente [Figura 113 (e)]. No gráfico [Figuras 112 (f)] observa-se que o CM equivalente ($\alpha = 144,1^\circ$) baixou (-10,2 %) de seu valor anterior à radiação, indicando presença das cargas armadilhadas na interface Si/SiO₂ e/ou um início de recombinação (*annealing*).

A Figura 114 ilustra os gráficos de V_{EA} em função das doses 250 Mrad, 375 Mrad e 500 Mrad para os DMs com os ângulos $\alpha = 36,9^\circ$, 90° e $144,1^\circ$, respectivamente, em relação aos seus CMs equivalentes.

Figura 114- V_{EA} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes

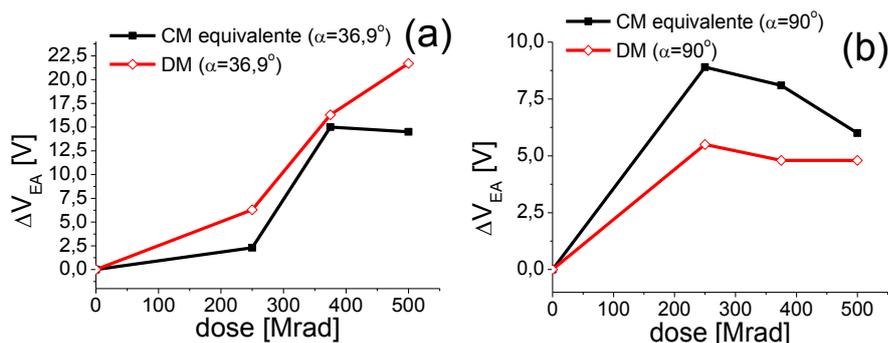


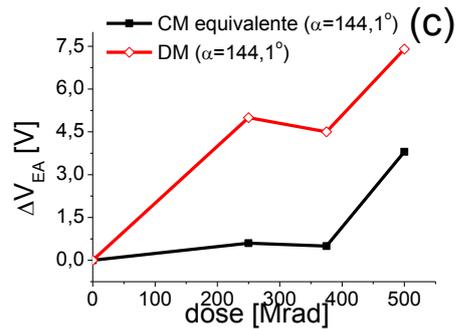
Fonte: Autor

Analisando-se os gráficos da Figura 114 da V_{EA} em função da TID para os DMs ($\alpha = 36,9^\circ$, 90° e $144,1^\circ$) em relação aos seus CMs equivalentes. Nota-se que apenas o DM ($\alpha = 90^\circ$) aumentou menos que os demais, devido ao efeito DEPAMBRE que limitou a I_{LEAK} entre o dreno e a fonte em decorrência da ativação dos transistores parasitários nas regiões de bico de pássaro.

A Figura 115 ilustra os gráficos da ΔV_{EA} em função da TID para os DMs ($\alpha = 36,9^\circ$, 90° e $144,1^\circ$) em relação aos seus CMs equivalentes.

Figura 115- ΔV_{EA} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes





Fonte: Autor

Examinando-se os gráficos ilustrados [Figura 115(a)] das ΔV_{EA} em função da TID, nota-se que o DM ($\alpha = 36,9^\circ$) variou mais que o seu CM equivalente, devido ao seu LEF maior (efeitos LCE e PAMDLE), influenciando mais nos efeitos da TID.

Observa-se no gráfico [Figura 115(b)] que o DM ($\alpha = 90^\circ$) variou menos que o seu CM equivalente, apontando para uma maior tolerância à radiação, devido ao seu DEPAMBRRE.

No gráfico [Figura 115(c)] para o DM ($\alpha = 144,1^\circ$) foi observada uma maior variação em relação ao seu CM equivalente, porque esses leiautes possuem menor área de porta ($A = 93,5 \mu\text{m}^2$) para uma maior razão geométrica ($W/L \approx 3$), portanto as suas I_{DS} são maiores. Somando-se a isso, o DM ($\alpha = 144,1^\circ$) possui um perímetro maior das suas regiões das junções metalúrgicas (dreno-canal-fonte) em relação as do seu CM equivalente, portando maiores são as possibilidades para surgimento da I_{LEAK} . Este problema pode ser minimizado pelo uso de anéis de guarda envolvendo o dreno para melhorar a sua isolamento.

A Tabela 30 mostra alguns dos parâmetros digitais medidos e as suas variações em função da TID.

Tabela 30- Parâmetros digitais dos DUTs em função da TID até 500 Mrad (prótons).

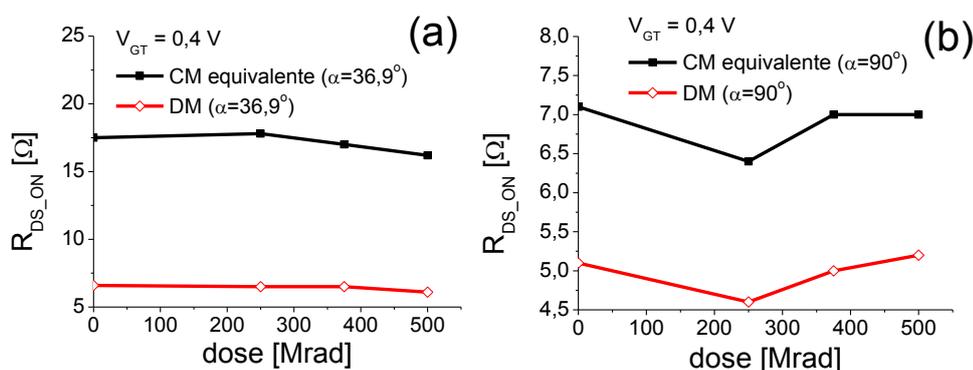
Procedimento De irradiação	R_{DS_ON} [k Ω]	ΔR_{DS_ON}	R_{DS_ON} [k Ω]	ΔR_{DS_ON}
Dose [Mrad]	DM ($\alpha=144,1^\circ$)		CM equivalente	
0	3,4	0	3,4	0
250	3,4	0,0%	3,7	8,8%
375	3,7	8,8%	4,0	17,6%
500	3,8	11,8%	4,2	23,5%
Dose [Mrad]	DM ($\alpha=90^\circ$)		CM equivalente	
0	5,1	0	7,1	0
250	4,6	-9,8%	6,4	-9,9%
375	5,0	-1,9%	7,0	-1,4%
500	5,2	1,9%	7,0	-1,4%
Dose [Mrad]	DM ($\alpha=36,9^\circ$)		CM equivalente	
0	6,6	0	17,5	0
250	6,5	-1,5%	17,8	1,7%
375	6,5	-1,5%	17,0	-2,9%
500	6,1	-7,5%	16,2	-7,4%
Procedimento De irradiação	I_{ON} [A]	ΔI_{ON}	I_{ON} [A]	ΔI_{ON}
Dose [Mrad]	DM ($\alpha=144,1^\circ$)		CM equivalente	
0	227,36E-6	0	208,45E-6	0
250	224,71E-6	-1,2%	208,48E-6	0,01%
375	200,46E-6	-11,8%	191,72E-6	-8,03%
500	200,46E-6	-11,8%	187,22E-6	-10,2%
Dose [Mrad]	DM ($\alpha=90^\circ$)		CM equivalente	
0	138,03E-6	0	93,655E-6	0
250	156,20E-6	13%	98,117E-6	5%
375	149,40E-6	8,2%	106,82E-6	14%
500	147,10E-6	6,6%	105,20E-6	12,3%
Dose [Mrad]	DM ($\alpha=36,9^\circ$)		CM equivalente	
0	102,82E-6	0	38,10E-6	0
250	108E-6	5%	39,54E-6	3,8%
375	115,28E-6	12%	41,14E-6	8%
500	119,32E-6	16%	42,30E-6	11%

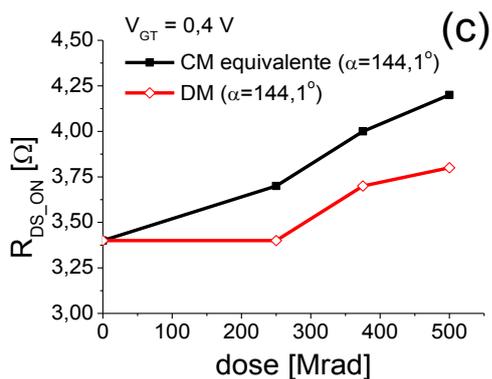
Fonte: Autor

A resistência série entre dreno e a fonte em estado ligado (R_{DS_ON}) é um parâmetro importante para os CIs digitais, conforme tratado no Capítulo 2. Seu valor é calculado a partir da região linear (tríodo) na curva da I_{DS} em função da V_{DS} .

A Figura 116 ilustra os gráficos dos R_{DS_ON} em função da dose para os DUTs DMs ($\alpha=36,9^\circ$, $\alpha=90^\circ$, $\alpha=144,1^\circ$), em relação aos seus equivalentes CMs.

Figura 116- R_{DS_ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes



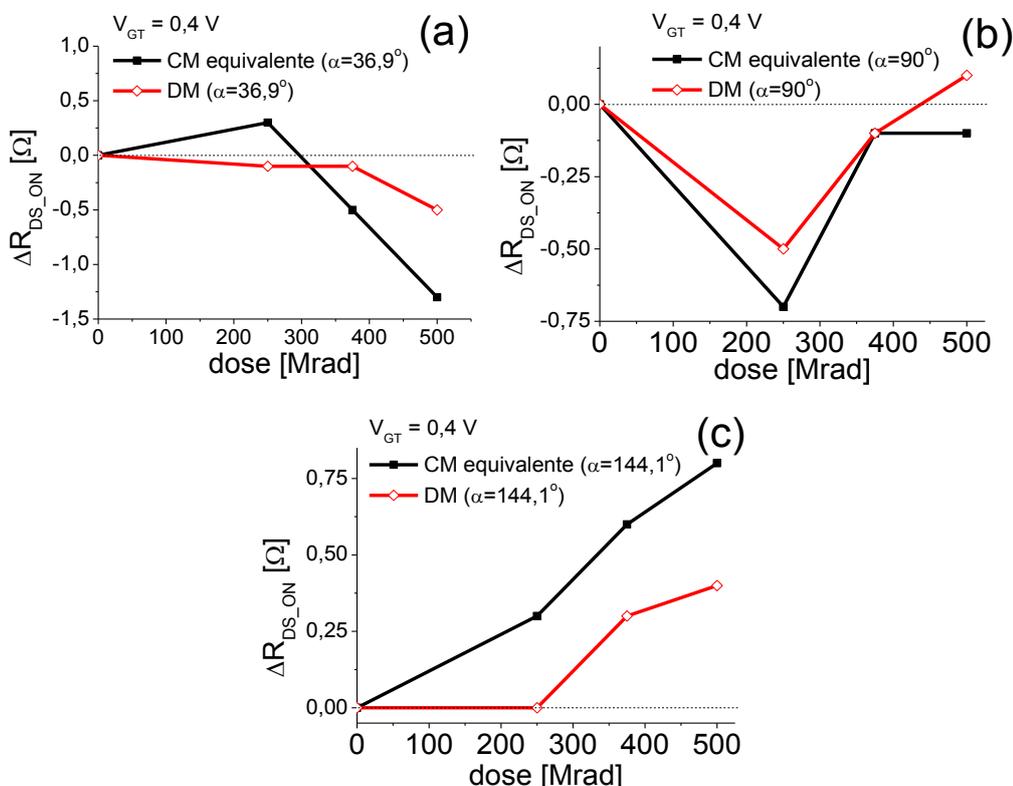


Fonte: Autor

Analisando-se os gráficos [Figuras 116(a,b)] observa-se nos DMs α iguais a $36,9^\circ$, 90° menores quedas da R_{DS_ON} em relação aos seus CMs equivalentes. E no gráfico da Figura 115(c) para α iguais a $144,1^\circ$ ocorreu elevação das R_{DS_ON} indicando um maior armadilhamento na interface Si/SiO₂.

A Figura 117 ilustra os gráficos das ΔR_{DS_ON} em função da TID para os DMs ($\alpha=36,9^\circ$, $\alpha=90^\circ$, $\alpha=144,1^\circ$) em relação aos seus CMs equivalentes.

Figura 117- ΔR_{DS_ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes



Fonte: Autor

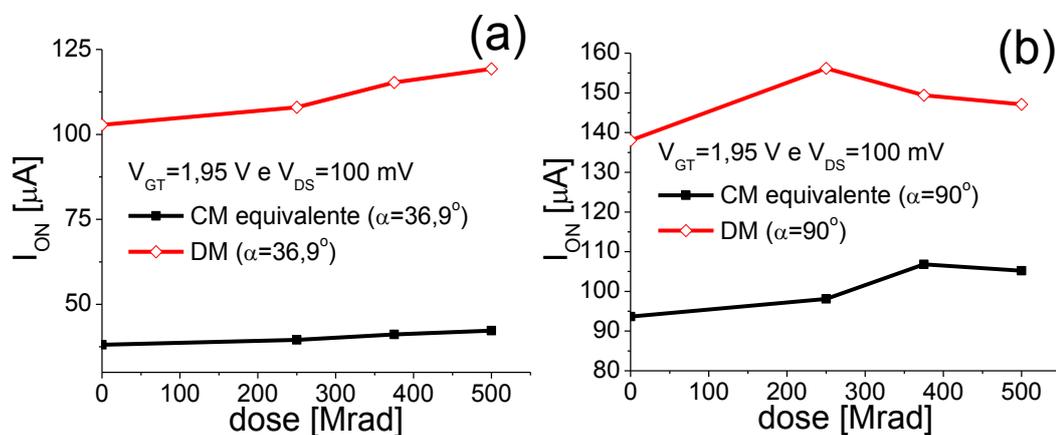
Analisando-se o gráfico [Figuras 117(a)] observa-se que o DM ($\alpha = 36,9^\circ$) variou negativamente menos (-8 %) que o seu CM equivalente para uma TID de 500 Mrad. Nesse caso, houve predominância das cargas armadilhadas no óxido em relação às aprisionadas na interface. Porém o seu equivalente CM ($\alpha=36,9^\circ$) para a dose de 273 Mrad obteve variação positiva, indicando predominância das referidas cargas armadilhadas na interface (SiO_2/Si).

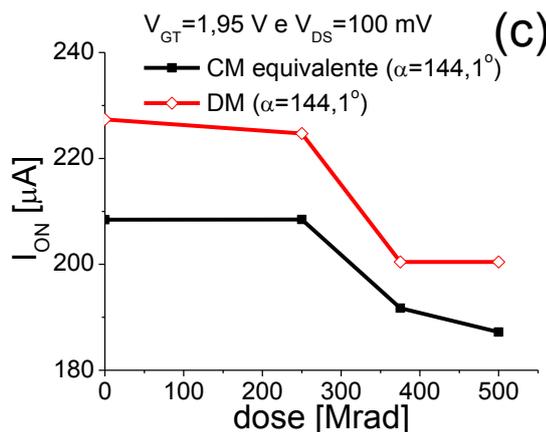
Observa-se no gráfico [Figuras 117(b)] que o DUT DM ($\alpha = 90^\circ$) variou menos (-2 %) que o seu CM equivalente para a dose de 273 Mrad, porém ambos apresentaram, nas doses seguintes as $\Delta R_{\text{DS_ON}}$ iguais. Para uma dose de 500 Mrad o DM ($\alpha = 90^\circ$) variou positivamente indicando predominância das cargas armadilhadas na interface (SiO_2/Si) em relação ao CM equivalente que obteve um maior aprisionamento de cargas no óxido de porta (SiO_2).

Observa-se no gráfico [Figuras 117(c)] que o DUT ($\alpha=144,1^\circ$) variou menos (-40 % para 500 Mrad) que o seu CM equivalente. A partir da TID de 273 Mrad o DUT ($\alpha=144,1^\circ$) teve a sua $\Delta R_{\text{DS_ON}}$ subindo, assim como a do seu CM equivalente em razão do armadilhamento na interface (SiO_2/Si).

A Figura 118 ilustra os gráficos da I_{ON} em função da TID (250 Mrad, 375 Mrad e 500 Mrad) para os DMs ($\alpha = 36,9^\circ$, 90° e $144,1^\circ$) em relação aos seus CMs equivalentes.

Figura 118- I_{ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes



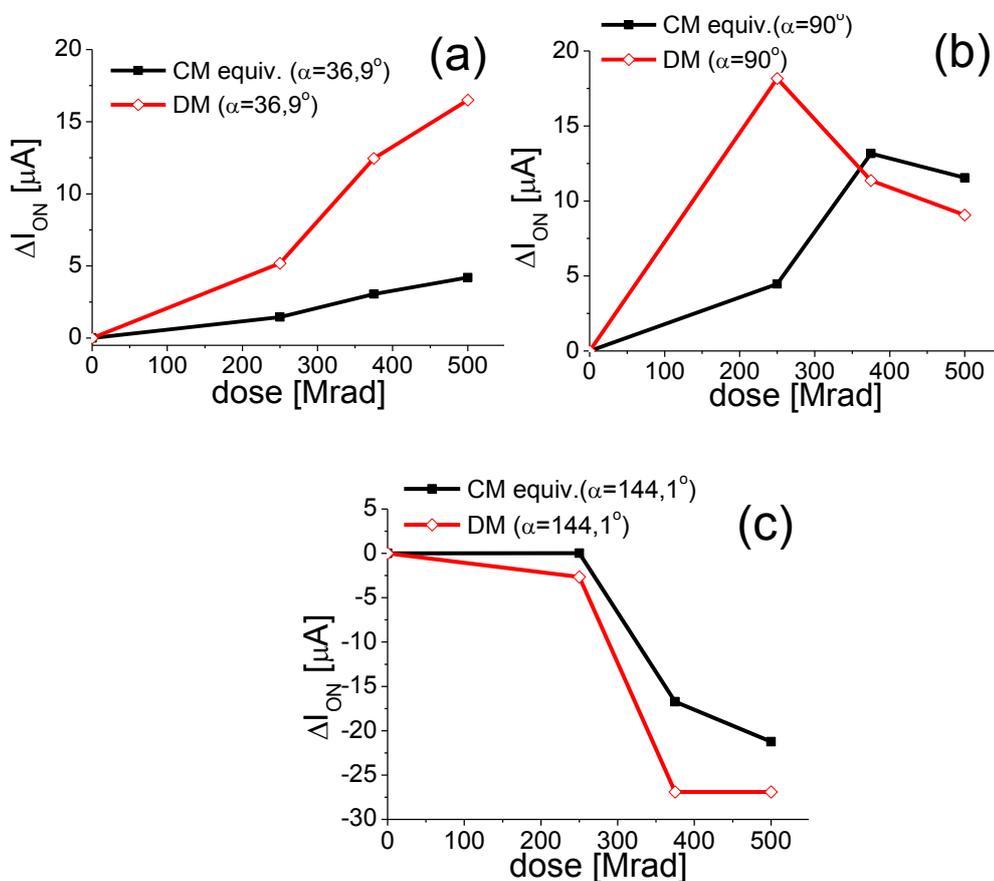


Fonte: Autor

Observa-se nos gráficos (Figura 118) que os DMs ($\alpha = 36,9^\circ$, 90° e $144,1^\circ$) têm maiores valores da I_{ON} , pois isso é devido ao seu maior LEF em relação ao seu CM equivalente. Nesse caso, influenciando em maiores variações em função dos efeitos da TID.

A Figura 119 ilustra os gráficos da ΔI_{ON} em função da TID (250 Mrad, 375 Mrad e 500 Mrad) para os DMs ($36,9^\circ$, 90° e $144,1^\circ$) em relação aos seus CMs equivalentes.

Figura 119- ΔI_{ON} em função da TID para os DMs com ângulos $\alpha = 36,9^\circ$ (a), 90° (b) e $144,1^\circ$ (c), respectivamente, e dos CMs equivalentes



Fonte: Autor

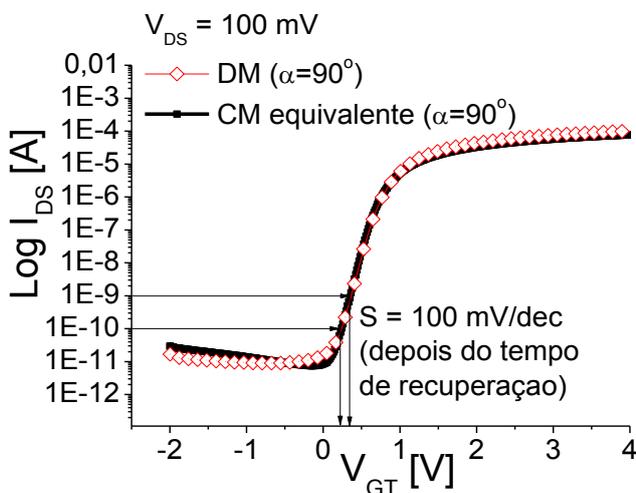
Analisando-se o gráfico da ΔI_{ON} em função da TID na Figura 119(a) em que o DM ($\alpha = 36,9^\circ$) variou mais do que o seu CM equivalente, explica-se que em DMs com ângulos de porta hexagonal α menor que 90° implica em um maior LEF (efeitos LCE e PAMDLE) influenciam mais os efeitos da TID.

Enquanto que se observa no gráfico da Figura 119(c) para o DM ($\alpha = 144,1^\circ$) com ângulo α maior que 90° , tendendo a 180° , este dispositivo tem o seu efeito DEPAMBBRE mais fraco, isso pode influenciar num aumento do efeito da TID. Além disso, no gráfico [Figuras 119(c)] que o DM ($\alpha = 144,1^\circ$) obteve maior ΔI_{ON} negativa (-10 %) em relação ao seu CM equivalente, apontando uma predominância das cargas armadilhadas na interface Si/SiO₂.

Observa-se no gráfico [Figuras 119(b)] que o DM ($\alpha=90^\circ$) obteve uma maior ΔI_{ON} que seu CM equivalente, somente para a primeira dose de 250 Mrad. O DM ($\alpha = 90^\circ$) melhorou nas doses seguintes obtendo uma ΔI_{ON} menor (-2 %) em relação ao CM equivalente, graças ao DEPAMBRRE. Evidenciando uma tendência de melhor tolerância aos efeitos da radiação ionizante do DM ($\alpha = 90^\circ$) em relação ao seu CM equivalente.

Pode-se concluir que o estilo de leiaute do DM ($\alpha = 90^\circ$) obteve as menores variações obtidas durante o processo de radiação ionizante (TID), portanto menos afetados em relação aos outros DUTs, indicando uma tendência a maior tolerância à radiação ionizante, nesse caso, com fonte de prótons à alta taxa de dose, recomendada às aplicações nucleares (SCHWANK, 2013). A Figura 120 ilustra o gráfico da I_{DS} em função da V_{GT} do DM ($\alpha=90^\circ$) e do seu CM equivalente após um período longo de recuperação sem polarização à temperatura ambiente.

Figura 120- Log (I_{DS}) em função de V_{GS} do DM ($\alpha = 90^\circ$) e do seu CM equivalente após o *annealing* natural



Fonte: Autor

Observa-se no gráfico (Figura 120) para os DUTs após radiação por prótons que o DM ($\alpha = 90^\circ$) e o seu CM equivalente, depois de aproximadamente trinta dias de recuperação natural à temperatura ambiente (25 °C) e sem polarização elétrica resultaram em curvas próximas. Indicando que a condição de polarização utilizada ($V_{DS}=50$ mV e $V_{GS}=800$ mV) durante o procedimento de radiação não geraram danos permanentes aos DUTs.

A Tabela 31 mostra os resultados gerais dos parâmetros estudados para os DMs em relação aos seus CMs equivalentes (SEIXAS, 2017).

Tabela 31- Resultados gerais comparativos entre os parâmetros estudados dos DMs e dos CMs equivalentes, após uma TID de 500 Mrad (prótons).

PARÂMETROS ELÉTRICOS	DMs de α igual a:			CMs equivalentes ao DM de α igual a:		
	$36,9^\circ$	90°	$144,1^\circ$	$36,9^\circ$	90°	$144,1^\circ$
V_{TH}	-	+	+	+	-	-
I_{DS_SAT}	-	+	+	+	-	-
V_{EA}	-	+	-	+	-	+
R_{ON}	X	X	+	-	-	-
I_{ON}	-	+	-	+	-	+

Fonte: Autor

Legenda: (+) significa melhor desempenho; (-) significa pior desempenho; significa desempenho igual (X).

4.3 ESTUDO COMPARATIVO EXPERIMENTAL DOS EFEITOS DOS EVENTOS ÚNICOS (SEE) POR ÍONS PESADOS ENTRE O MOSFET IMPLEMENTADO COM O ESTILO DE LEIAUTE TIPO DM ($\alpha=90^\circ$) E SEU CONVENCIONAL EQUIVALENTE (CM)

Na seção 2 foi visto que o efeito por evento único, conhecido como SEE (*Single Event Effect*), ocorre quando uma carga, por exemplo, um íon de alta energia, é depositada diretamente em uma região ativa do dispositivo semicondutor, causando um transitório de corrente $i(t)$ ou $v(t)$ que podem perturbar o seu funcionamento (*soft error*) e ou mesmo provocar uma falha permanente (*hard error*).

Os objetivos deste experimento foram:

- a) estudar o comportamento entre dois MOSFETs com diferentes leiautes, o DM ($\alpha=90^\circ$) em relação ao seu CM equivalente para verificação das suas sensibilidades ao SEE;
- b) testar o sistema de teste tipo PXI para caracterização elétrica dos SEEs (contagem e aquisição) (SEIXAS, 2017).

Os DUTs utilizados foram fabricados pela *ON Semiconductors (AMI)* com a tecnologia *Bulk* para CIs CMOS de 350 nm e apresentam as mesmas áreas de porta e razões geométricas. Encapsulados em um mesmo CI, um DM ($\alpha=90^\circ$) e o seu CM equivalente, cujos seus sinais para polarização e medição elétricas entre os DUTs e o sistema teste, passaram através de um flange, especialmente desenvolvido para a câmara de teste.

O método utilizado para caracterização do SEE é descrito conforme a norma *ESA-25100 SEE Test Method*. Para realizar o teste, é necessário um feixe de íons pesados com energia suficiente para criar uma alta densidade de portadores de carga dentro da estrutura do dispositivo sensível (SCHWANK, 2013). Além disso, o feixe deve ter diferentes valores de quantidade de energia linear transferida LET, ao percorrer o DUT, portanto diferentes íons com diferentes massas atômicas (z).

A origem da radiação usada no teste foi uma fonte de íons, uma aparelhagem que obtém íons negativos para formar o feixe a partir de diversos materiais (com diferentes z). Empregando-se um eletroímã, um determinado tipo de íon negativo é selecionado, levando em conta sua carga, massa e energia, e, posteriormente, será direcionado, via uma tubulação na vertical, para o acelerador de partículas PELLETRON (IFUSP). Então, os íons são acelerados por uma diferença de potencial de até 8 MV (MEDINA, 2014), (AGUIAR, 2014).

Na saída do acelerador, surge um feixe de íons de alta energia que segue por uma tubulação vertical até chegar a outro eletroímã que escolhe íons com energias específicas, conduzindo o feixe resultante para a câmara de espalhamento da canalização a zero grau, onde acontecem os testes de irradiação (MEDINA, 2014), (AGUIAR, 2014).

Todo o sistema é mantido com pressão a nível muito baixo para que não haja perda de energia do feixe de íons que, desde a fonte, percorre uma distância de 50 metros até a câmara. Uma placa de teste, conforme ilustrado nas Figuras 121 e 122, possui um soquete que acomoda o DUT no interior da câmara de vácuo, um compartimento feito de aço inoxidável, onde o feixe de íons atinge o DUT, simulando a radiação cósmica (MEDINA, 2014).

Por meio de um flange são feitas as ligações elétricas entre a placa de teste (DUTs) e o sistema de aquisição de dados PXI, no qual os SEEs são medidos e registrados.

A seguir, são estabelecidos os requisitos para a execução do experimento de irradiação com íons pesados (ESA-25100).

- a) O dispositivo precisa ser desencapsulado ou possuir janela para acesso ao *chip* a fim de se evitar a perda de energia do íon incidente no encapsulamento.

Em geral, a irradiação deve ser feita em câmara de vácuo para impedir a degradação de energia do íon no ar e na janela de extração do feixe.

- b) É necessário cuidado com a dissipação de calor no dispositivo, quer pela incidência do feixe, quer pelo aquecimento em dispositivos de potência pela impossibilidade de refrigeração por convecção do ar (observado que o dispositivo está em vácuo).
- c) O fluxo deve estar compreendido na faixa de 10^2 e 10^5 íons. $cm^{-2}.s^{-1}$, para garantir que o dispositivo não seja atingido por mais de um íon durante um ciclo de aquisição de dados, evitando o efeito de empilhamento de pulsos de SEE, com a consequente degradação (saturação) do sistema de detecção e contagem de SEEs. Muitas vezes não é possível utilizar o feixe direto do acelerador sobre o dispositivo e, nesse caso, recorre-se a espalhadores ou difusores.
- d) A fluência total de íons, isto é, o fluxo acumulado no tempo deve estar compreendido entre 10^7 e 10^8 íons. cm^{-2} no DUT, para garantir que não produza o efeito pela dose total ionizante (TID), gerando resultados errôneos na detecção e contagem dos SEEs, de forma que a estatística pode ficar prejudicada.

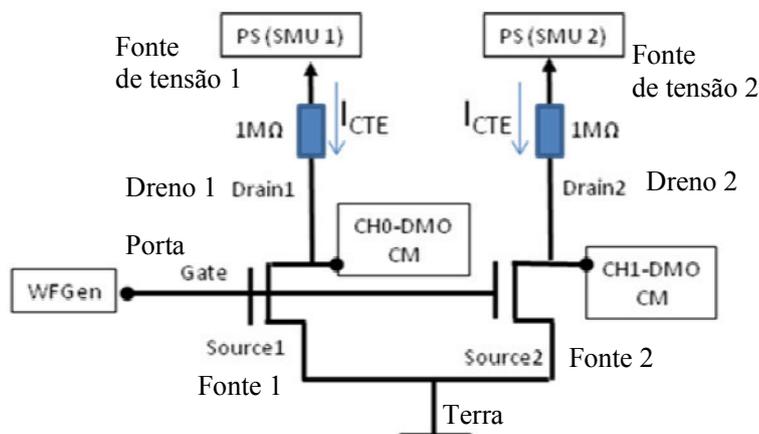
Durante a aplicação do feixe de partículas, as saídas dos DUTs foram monitoradas, conforme o diagrama de teste ilustrado na Figura 121 (FERLET, 2006). O DM ($\alpha = 90^\circ$) e para o seu CM equivalente, foram medidos através de dois canais sincronizados de saída de uma

placa digitalizadora para aquisição de sinais modelo tipo PXI -5153 (NI, 2017). Essa foi programada para que no mesmo período de aquisição fossem registrados todos os SEEs ocorridos nos dois DUTs.

Sabe-se que os SEEs são sinais aleatórios, tipicamente rápidos, alguns com largura de pulso da ordem de ns (10^{-9} s) e amplitude de sinal de tensão de alguns mV, dependendo da tecnologia do dispositivo (DODD; MASSENGILL, 2003). Portanto, é requisito de teste, um sistema de aquisição para a medida do SEE com as características seguintes: dois canais de entrada analógicos, impedância de entrada de 50Ω casada, via cabos coaxiais de 50Ω conectado aos DUTs (Figura 121), frequência mínima para medição 500 MHz, taxa de aquisição mínima de 2 GS/s, memória de aquisição de dados com capacidade de mínima de 8MB por canal de entrada, sensibilidade mínima de 5 mV dos gatilhos (*trigger*) para detecção do SEE, simultâneos por canal de entrada do sinal.

Após cada aquisição do SEE, é necessário que o sistema de aquisição possa retornar ao modo de espera (*trigger* automático) para a aquisição dos SEEs subsequentes. A Figura 121 ilustra o diagrama elétrico do teste.

Figura 121- Esquema elétrico para caracterização elétrica simultânea de SEE para dois diferentes MOSFETs



Fonte: Autor “adaptado de” FERLET, 2006

Conforme diagrama (Figura 121) foram usados os seguintes aparatos:

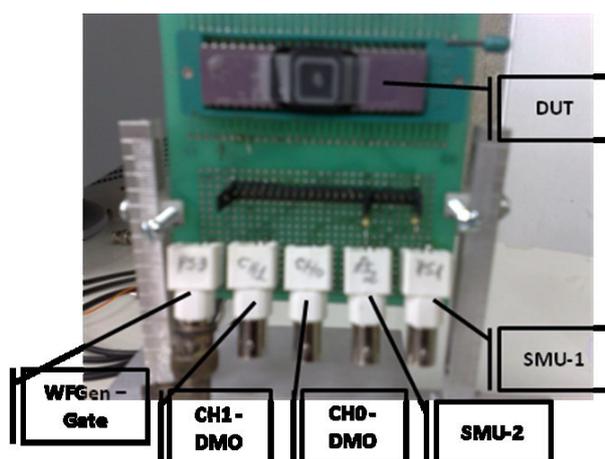
- uma placa geradora arbitrária de funções tipo PXI-5406 (WGen) utilizada para aplicar diferentes níveis de tensão às portas (V_{GS}) para os DUTs durante o teste, colocando os MOSFETs para operar como chaves digitais. A cada sessão de radiação, os DUTs foram testados como chaves digitais, nas seguintes condições de estado: aberto (*off-state*) para

$V_{GS} = 0$ V, fechado (*on-state*) para $V_{GS} = V_{DS}$ e com a porta desconectada (*floating gate*) do sinal de saída do gerador (WFGGen);

- b) uma placa digitalizadora modelo PXI -5153 com os seus canais de entradas de aquisição (CH0 e CH1) para medir, simultaneamente os SEEs nos DUTs;
- c) duas fontes de quatro quadrantes do tipo SMU (SMU1 e SMU2) foram utilizadas para alimentação elétrica (*Power Supply, PS*) dos DUTs, fixando-se uma I_{DS} constante aplicado aos MOSFETs.

Os MOSFETs foram polarizados independentemente (SMU1 e SMU2), com uma tensão limitada pela mesma corrente constante I_{DS} . A Figura 122 ilustra a placa de teste utilizada durante o experimento, acomodada no interior de câmara de vácuo (linha 5 do PELLETRON – IFUSP), onde os DUTs foram bombardeados pelo feixe de íons pesados.

Figura 122- Foto da placa de teste usada para caracterização elétrica de SEEs dos DUTs



Fonte: Autor

Devido às normas de segurança de operação de instalações nucleares e radioativas, o teste foi realizado através do controle remoto do sistema de teste PXI, via rede, para acessar os instrumentos de medição.

Empregou-se uma configuração experimental desenvolvida especialmente no IFUSP para produzir feixes de íons pesados em vácuo de baixa intensidade, atingindo baixos fluxos de partículas, na faixa de 10^2 até 10^5 [partículas.cm².s⁻¹], tal como recomendado pela Agência Espacial Europeia (ESA) (MEDINA, 2014). Foi utilizada uma montagem tradicional de espalhamento Rutherford (HUGHES; BENEDETTO, 2003), de modo que, no centro da câmara, havia alvos de ouro com várias espessuras.

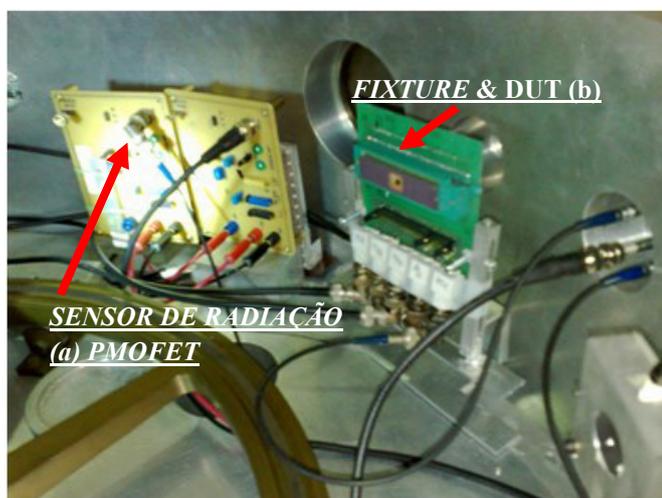
Os feixes foram produzidos através do acelerador modelo 8 UD PELLETRON (IFUSP), com energias de até 70 MeV disponíveis para os íons mais pesados (MEDINA, 2014).

A Figura 123 ilustra os DUTs e as placas de teste dentro da câmara de vácuo (SEIXAS, 2015). Nela foram colocados dois diferentes experimentos, um à esquerda, a placa amarela com um dispositivo sensor PMOSFET comercial, que também serviu para calibração de cada feixe de partículas conforme sua seção de choque (SILVEIRA, 2015).

Durante a exposição ao feixe de partículas ionizantes, o número de eventos (SEEs) contados dividido pela fluência do feixe (no. de partículas/cm²) é a seção de choque (SATOSHI, 2010) aplicada ao DUT para a verificação da sua sensibilidade ao SEE por tipo de feixe de partículas e energias usadas. A seção de choque de saturação é o valor representativo de que eventos ocorrem em toda a área sensível do dispositivo.

A Figura 123 ilustra detalhadamente as placas de teste utilizadas no interior da câmara de vácuo na linha 5 do acelerador de partículas pesadas PELLETRON.

Figura 123- Foto das placas de teste do sensor de radiação (a) e dos DUTs (b) utilizados no interior da câmara de vácuo do PELLETRON

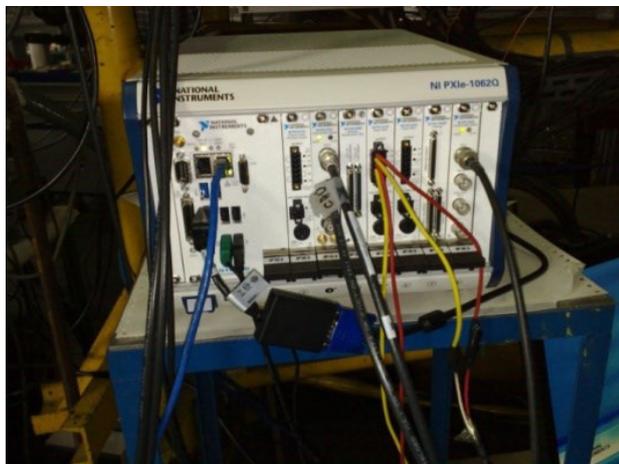


Fonte: Autor “adaptado de” SEIXAS, 2015

Os valores de LET efetivo na camada sensível do dispositivo estão sujeitos à influência da camada de passivação existente no DUT. A incerteza quanto à uniformidade do feixe é igual a 10 %, conforme as normas técnicas (ESA-25100), (MIL-STD-883), e o fluxo de partículas é baixo permitindo a ocorrência dos eventos únicos (HUGHES; BENEDETTO, 2003) (FERLET, 2006) (SATOSHI, 2010).

A Figura 124 ilustra o sistema de teste PXI utilizado para polarização elétrica e aquisição dos SEEs, simultaneamente para os dois DUTs, o DM ($\alpha = 90^\circ$) e o seu CM equivalente.

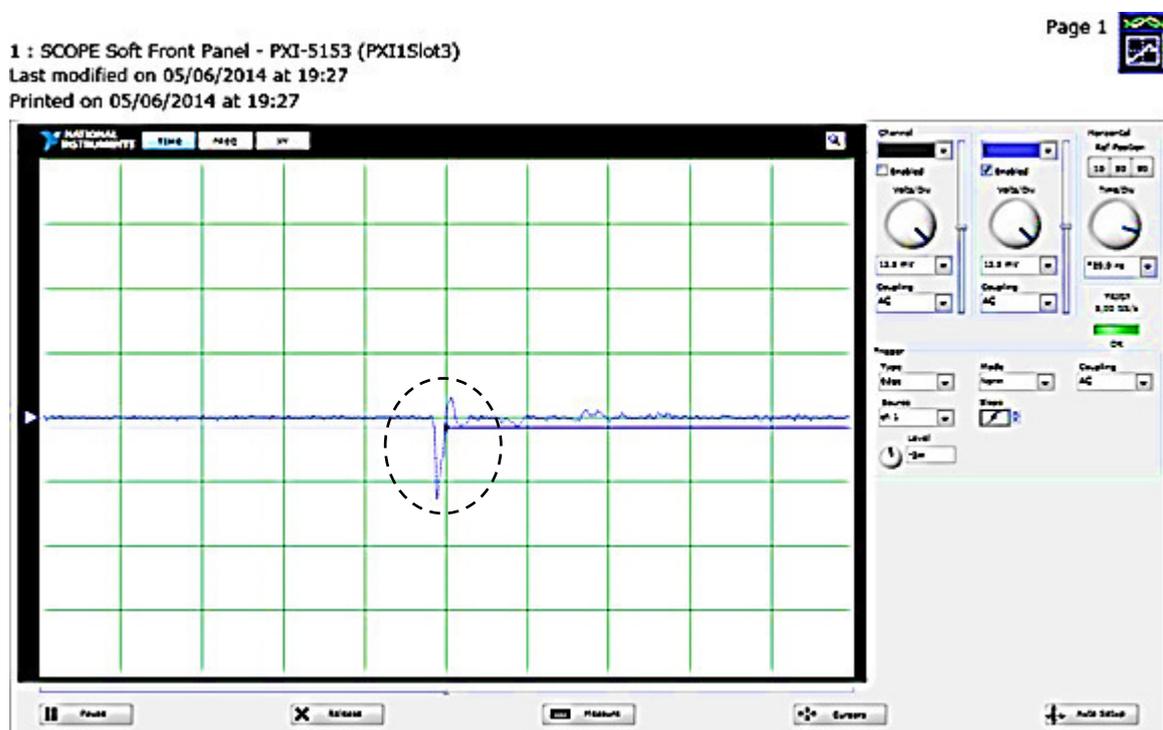
Figura 124- Sistema PXI empregado a caracterização elétrica de SEE do DM ($\alpha = 90^\circ$) e do CM equivalente



Fonte: Autor

A Figura 125 ilustra o painel do programa de controle para a placa digitalizadora de aquisição modelo PXI-5153 (NI, 2017), onde observa-se um SEE adquirido.

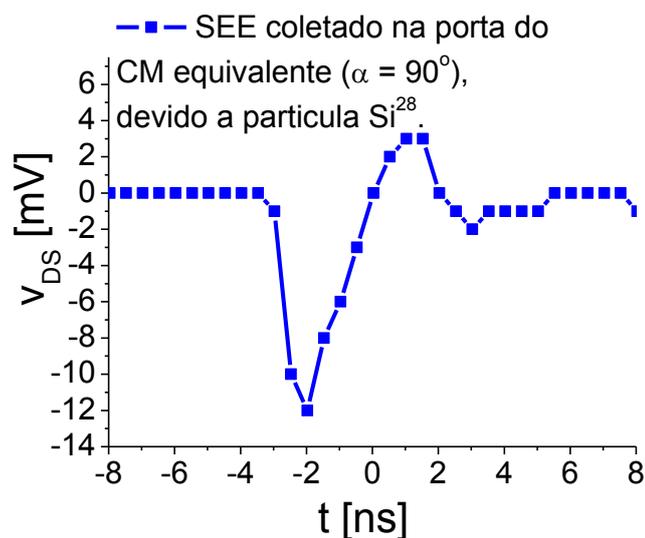
Figura 125- Painel de controle do programa computacional desenvolvido para aquisição de SEEs pelo osciloscópio (PXI-5153)



Fonte: Autor “adaptado de” SEIXAS, 2015

A Figura 126 ilustra o gráfico do sinal SEE adquirido pelo instrumento PXI-5153, mostrado na tela do seu programa de controle (LABVIEW) ilustrado na Figura 124 (NI, 2017), (SEIXAS, 2015).

Figura 126- V_{DS} em função do tempo indicando ocorrência de um SEE no CM equivalente obtido pelo osciloscópio tipo PXI-5153



Fonte: Autor “adaptado de” SEIXAS, 2015

A Tabela 32 mostra os resultados do teste de sensibilidade ao SEE do DUT DM ($\alpha = 90^\circ$) em relação ao seu CM equivalente em área de porta (A_G) e razão geométrica (W/L). A Tabela 32, também indica as várias condições de polarização para os DUTs e os diversos tipos de feixes de íons pesados, para as diferentes energias e LETs.

Tabela 32- Ocorrência de SEE para o DM ($\alpha=90^\circ$) e o seu CM equivalente, considerando-se diferentes tipos íons pesados e condições de polarização dos DUTs.

Tipo de íon	Energia [MeV]	Alcance [μm]	LET [$\text{MeV}/\text{m g}/\text{cm}^2$]	Condições de Teste: estado ON ($V_{DS} = 4 \text{ V}$ e $V_{GS} = 1 \text{ V}, 2 \text{ V}, 3 \text{ V}, 4 \text{ V}$), estado OFF ($V_{DS} = 4 \text{ V}$ e $V_{GS} = 0 \text{ V}$) e porta flutuando ($V_{DS} = 4 \text{ V}$).		
				CM (equivalente)	DM ($\alpha=90^\circ$)	Condição de polarização
${}^9\text{F}^{19}$	42	23,8	7	X	X	Todas condições testadas
${}^6\text{C}^{12}$	45	55,4	2,6	X	X	Todas condições testadas
${}^8\text{O}^{16}$	52,5	38,9	4,7	X	X	Todas condições testadas
${}^{17}\text{Cl}^{35}$	60	17,5	17,5	SEE	X	Porta flutuando (<i>floating</i>)
${}^{14}\text{Si}^{28}$	66	21,6	13,3	SEE	X	Porta flutuando (<i>floating</i>)
${}^{29}\text{Cu}^{63}$	82	14	27,8	SEE	X	Porta flutuando (<i>floating</i>)

Fonte: Autor “adaptado de” SEIXAS, 2015

Legenda: (X) - significa não ocorrência de SEEs durante o ensaio para cada condição de polarização e tipo de íon (z) usado.

Os DUTs foram testados como chaves digitais nos seguintes estados de operação: ligado (*ON-state*), desligado (*OFF-state*) e com porta flutuando (*floating gate*) (FERLET, 2006). Durante a primeira parte do ensaio utilizou-se os seguintes feixes de íons: oxigênio (O^{16}), carbono (C^{12}) e flúor (F^{19}), porém não foram observadas ocorrência dos SEEs nos DUTs, pois os íons de partículas utilizados foram mais leves (menor massa atômica z). Além disso, o tipo de tecnologia de fabricação *Bulk* CMOS 350 nm dos DUTs por ser mais antiga já possui alguma tolerância natural ao SEE, devido à suas dimensões geométricas (HUGES; BENEDETTO, 2003).

O SEE gera um sinal de corrente elétrica que é convertido em um sinal de tensão pelo sistema de aquisição, este sinal de tensão (e/ou corrente) é proporcional ao LET da partícula incidente. Pode-se determinar que existe significativa perda de energia dos íons mais pesados na camada morta dos dispositivos com maiores dimensões, de modo que o LET efetivo dos referidos dispositivos na região sensível é diminuído (DUZELLIER, 2005).

Na segunda parte do experimento evidenciaram-se SEEs com partículas mais pesadas (maiores z) como cloro (Cl^{35}), silício (Si^{28}) e cobre (Cu^{63}), porém somente para o DUT CM equivalente ($\alpha = 90^\circ$). Portanto, o DUT DM ($\alpha = 90^\circ$) não apresentou SEEs em relação ao seu CM equivalente, com as mesmas condições durante o teste.

Concluiu-se após este experimento que o sistema de teste PXI utilizado é capaz de registrar os efeitos de eventos únicos nos DUTs devido à radiação por íons pesados. Além disso, o DM ($\alpha = 90^\circ$) demonstrou-se melhor em relação ao seu CM equivalente, indicando uma tendência de uma menor sensibilidade aos SEEs nas condições especificadas (FERLET, 2006), até que se registre a sua seção de choque conforme previsto na ESA-25100.

5 CONCLUSÃO E TRABALHOS FUTUROS

As principais áreas de uso da tecnologia robusta às radiações (*Hard Rad*) são: espacial (satélites, sondas e lançadores), aérea (aviônica), defesa (submarino nuclear, mísseis, sensores e imagem), energia (usina nuclear) e médica (radioterapia). No contexto de componentes eletrônicos, o embargo (*International Traffics and Arms Regulation*, ITAR), pelo regulamento americano do Departamento de Estado que controla a comercialização de produtos *Hard Rad*, e o domínio tecnológico são os primordiais motivadores para o Brasil se desenvolver nesse campo.

Este trabalho consiste em um estudo teórico e prático acerca dos efeitos das radiações ionizantes sobre os MOSFETs inovadores com sua geometria de porta hexagonal (DMs) em relação aos seus respectivos convencionais (com porta retangular) CMs equivalentes (GIMENEZ; ALATI, 2015), (SEIXAS; FINCO; GIMENEZ, 2017).

Inicialmente, foi feita uma revisão teórica a respeito das origens da radiação espacial e os seus efeitos nos MOSFETs e, do estado da arte das técnicas de projeto e fabricação para redução e/ou mitigação dos efeitos das radiações ionizantes sobre os MOSFETs e CIs CMOS.

Foram apresentados três estudos experimentais dos MOSFETs de leiaute do tipo Diamante (DM) em relação aos seus respectivos convencionais CMs equivalentes sob os efeitos das radiações ionizantes. Além disso, foram desenvolvidos programas computacionais dedicados para configuração da instrumentação de medidas para caracterização elétrica dos efeitos da radiação ionizante sobre os MOSFETs.

Os DUTs foram testados com três diferentes fontes de radiações ionizantes:

- a) O primeiro experimento com fonte de prótons com alta taxa de dose (250 krad/s) em relação as normas (ESA-22900 e MIL-STD-883), para estudar os efeitos da TID nos DMs ($\alpha=36,9^\circ$, 90° , $144,1^\circ$) em relação aos seus CM equivalentes;
- b) O segundo com íons pesados com um fluxo de partículas calculado, aproximadamente, de $8,84 \cdot 10^{10}$ partículas/cm².s para estudar a sensibilidade ao SEE do DM ($\alpha=90^\circ$) em relação ao seu CM equivalente, considerando-se os MOSFETs operando em condições específicas (FERLET, 2006);
- c) O terceiro para estudar os efeitos da TID à baixa taxa (1 krad/h confrontado às normas ESA-22900 e MIL-STD-883) nos DMs ($\alpha=36,9^\circ$, $53,1^\circ$, 90° , $126,9^\circ$, $144,1^\circ$) em relação aos seus CM equivalentes polarizados nas condições *ON* e *OFF* durante radiação com fonte de raios-gama, importante para aplicações espaciais (SCHWANK, 2013).

O MOSFET de leiaute do tipo Diamante foi criado através de uma simples mudança de leiaute da região de porta, modificada de retangular para hexagonal, a fim de aumentar o campo elétrico longitudinal resultante (LEF) sobre o canal, implicando no aumento da velocidade média de deriva dos seus portadores móveis nessa região. A ampliação da corrente entre dreno e fonte do DM tem como consequência o acréscimo da sua transcondutância, o que beneficia outros parâmetros elétricos em comparação ao seu CM equivalente, levando-se em consideração MOSFETs de mesmas áreas de porta (A_G), larguras de canal (W) e condições de polarização. Sabe-se que os DMs fornecem maiores correntes entre dreno e fonte do que aquelas encontradas em seus respectivos CMs homólogos. Ao se fixar uma determinada corrente entre dreno e fonte num projeto de CIs CMOS, é possível diminuir a área ocupada pela redução das suas larguras de canal (W) (GIMENEZ, 2016).

A principal conclusão deste trabalho é que os efeitos LCE, PAMDLE e DEPAMBBRE permanecem ativos sob às radiações ionizantes. Pode-se melhorar o desempenho elétrico para as aplicações espaciais, mantendo-se o compromisso ($\alpha = 90^\circ$) entre os ganhos devido aos efeitos LCE e PAMDLE e à tolerância aos efeitos pela TID, graças ao DEPAMBBRE (SEIXAS, 2017).

A partir dos resultados experimentais, destacou-se o DM ($\alpha = 90^\circ$) que apresentou uma tendência de maior tolerância à radiação por prótons à alta taxa de dose. Além disso, o DM ($\alpha = 90^\circ$) apresentou ganhos de tolerância à radiação por fonte de raios-gama em relação aos seus respectivos convencionais equivalentes (CMs), polarizados em *ON-condition* como na tensão de limiar V_{TH} (-150 %), na inclinação de sublimiar S (-1.130 %), na corrente de fuga no dreno I_{LEAK} (40 vezes menor), na corrente entre dreno e fonte na condição de saturação I_{DS_SAT} (-25 %), na relação g_m/I_{DS} (-1.190 %), na tensão Early V_{EA} (59 %), no ganho de tensão intrínseco A_V (-890 %), na resistência série entre dreno e fonte em estado ligado R_{DS_ON} (7,8 %), na corrente entre dreno e fonte em estado desligado I_{OFF} (30 vezes menor), na corrente entre dreno e fonte em estado ligado I_{ON} (-29 %), na relação I_{ON}/I_{OFF} ($2 \cdot 10^6$ %). Também, o DM ($\alpha = 90^\circ$) melhorou a sua relação I_{ON}/I_{OFF} em 80 %.

Além disso, o estilo de leiaute DM ($\alpha = 90^\circ$) pode ser utilizado alternativamente, fabricado como SOI MOSFETs, prevenir o SEL (*Single Event Latch-up*) em aplicações de CI CMOS analógicos e digitais, sem promover qualquer custo adicional ao processo de SOI CMOS de mercado (SEIXAS, 2015).

O DM ($\alpha = 90^\circ$) pode proporcionar um melhor compromisso entre desempenho elétrico e a tolerância às radiações ionizantes, em relação ao seu respectivo CM equivalente. Fabricado a

partir da tecnologia planar, assim representando uma alternativa de baixo custo para aplicações nas áreas espaciais e ou de medicina.

Este trabalho apresentou um sistema de teste do tipo PXI como uma opção para caracterização dos efeitos TID e SEE, úteis às infraestruturas laboratoriais do projeto CITAR (SEIXAS; FINCO; GIMENEZ, 2017). Tal sistema é baseado numa plataforma integrada tipo PXI (barramento do PC estendido para instrumentação), que é um barramento padrão mais rápido do mercado (NI, 2017).

O presente projeto de pesquisa contribuiu com as Instituições a seguir relacionadas:

- a) O Instituto de Estudos Avançados da Aeronáutica (IEAv) com o seu Laboratório de Radiação Ionizante (LRI);
- b) O Instituto de Física da USP (IFUSP) no Departamento de Física Nuclear com os seus Laboratórios;
- c) O Centro Universitário FEI nos Departamentos de Engenharia Elétrica e de Física, através do Laboratório de Estudos dos Efeitos das Radiações (LERI);
- d) O Centro de Tecnologia da Informação Renato Archer (CTI) no Departamento de Concepção de Sistemas de Hardware (DCSH);
- e) O Instituto de Pesquisas Espaciais (INPE) na qualificação das aplicações espaciais.

São sugestões para trabalhos futuros decorrentes desta tese de doutorado:

- a) estudo experimental para o DM de potência fabricado com tecnologia SOI CMOS de 130 nm em relação ao seu respectivo CM equivalente à baixa taxa de dose (^{60}Co e/ou raios-X);
- b) estudo experimental para o DM de potência para caracterização do efeito SEE, através da sua curva de seção de choque ($\sigma_{\text{SEE}} \cdot \text{LET}$) utilizando-se fonte de íons pesados;
- c) estudo experimental para o DM de potência para caracterização do efeito SEE, através da sua curva de seção de choque ($\sigma_{\text{SEE}} \cdot \text{LET}$) utilizando-se fonte de nêutrons (aplicação em aviônica);
- d) estudo dos dados obtidos do *annealing* pós radiação por ^{60}Co dos DUTs (CI-5 e CI-7);
- e) estudo experimental para o DM do tipo PMOSFET como sensor de radiação;
- f) continuidade à rede tecnológica de testes para caracterização da sensibilidade à radiação ionizante de semicondutores e CIs, capacitando as infraestruturas de teste no Brasil.

REFERÊNCIAS

- ADAMS, J. H., et al. **Cosmic ray effects on microelectronics, part 1: the near-earth particle environment**. Washington: Naval Research Laboratory, NRL Memorandum Report, Tech. Rep. 4506. Aug. 1981.
- AGÊNCIA ESPACIAL BRASILEIRA, AEB. Satélites. **Programa Espacial Brasileiro, satélites**. 2017. Disponível em: <http://www.aeb.gov.br/programa-espacial/satelites>. Acesso 10 julho 2017.
- ACOVIC, A. et al. Effects of X-ray Irradiation on GIDL in MOSFETs. **IEEE Electron Device Letters**, v. 13, p. 189-191, Apr. 1992.
- AGUIAR, V.A.P. et al. Experimental Setup for Single Events Effects at the São Paulo 8UD PELLETRON Accelerator, **Nuclear Inst. Meth. Phys. Research B**, v.332, p.397-400, 2014.
- ALLEN, P., E.; HOLBERG D., R. **CMOS analog circuit design**, 2nd ed., Local: New York, Oxford University Press, 2002.
- ALATI, D.M. et al. FISH SOI MOSFET: modeling, characterization and its application to improve the performance of analog ICs. **Journal of Electrochemical Society**, v. 158, p. H1258-H1264, Nov. 2011.
- ALATI, D.M.; GIMENEZ, S.P., Comparative experimental study between diamond and conventional MOSFET. In: **PROC. 218th ECS MEETING (LAS VEGAS)**, v. 33, p. 121-32, 2011.
- ALATI, D.M. et al., Experimental comparative study of the X-ray radiation effects between the threshold voltages of the diamond and conventional layout styles, In: **PROC. 8th WORKSHOP OF THE THEMATIC NETWORK ON SILICON ON INSULATOR TECHNOLOGY, EUROSOI2012**, Montpellier, France, v. 1, p. 53-54, 2012.
- ALATI, D.M. **Estudo do comportamento elétrico de estruturas MOSFETs não convencionais e do MOSFET Diamante em ambientes radioativos**. 2012, 197f Dissertação. (Mestrado em Engenharia Elétrica), Centro Universitário FEI, São Bernardo do Campo, 2012.
- ALEXANDER, D. R., **Design issues for radiation tolerant microcircuits for space**, Short Course of the Nuclear and Space Radiation Effects Conference (NSREC), July 1996.
- ANELLI, G. et al. Total dose behavior of submicron and deep submicron CMOS technologies, In: **PROC. 3rd WORKSHOP ON ELEC. FOR LHC EXPERIMENTS**, v.1, p. 139-143, Sep. 1999.
- ARIGOSSI, M.; BIZARRO, R.; SEIXAS, L.E., Virtual-Instrumentation-Based Techniques for Testing of ECU Automotive Power Train, In: **PROC. INTERNATIONAL TECHNICAL SYMPOSIUM ON PACKAGING, ASSEMBLING AND TESTING IMAPS BRAZIL 2002**, v.1, p. 52-56, 2002.

BAUMANN, R.C., Radiation-induced soft errors in advanced semiconductor technologies, **IEEE Transactions on Device and Materials Reliability**, v. 5, n. 3, p. 305-316, 2005.

BARNABY, H.J., Total-Ionization-Dose effects in modern CMOS technologies, **IEEE Transactions on Nuclear Science**, v. 53, n.6, p. 3103-3121, 2006.

BARNABY, H.J., Modeling Ionizing Radiation Effects in Solid State Materials and CMOS Devices, **IEEE Transactions on Circuits and Systems**, v. 56, n.8, p. 1870-1883, 2009.

BOADA, R. **Trends and patterns in ASIC and FPGA use in space missions**. EUROPEAN SPACE AGENCY, ESA, April 2013. Disponível em: https://amstel.estec.esa.int/tecedm/website/stag_ygt/Boada.pdf. Acesso em 31 ago. 2017.

BUMS, M.; ROBERTS, G., **An introduction to mixed-signal IC test and measurement**. Local: New York, Oxford University Press, 2001.

BUCHNER, S.; LABEL, K. **Proton Test Guideline Development-Lessons Learned**. National Aeronautics and Space Administration, NASA. Program Electronics Radiation Characterization (ERC) Project. Aug. 2002. Disponível em: https://radhome.gsfc.nasa.gov/radhome/papers/proton_testing_guidelines_2002.pdf. Acesso em: 10 jul. 2017.

CLAEYS, C. L.; SIMOEN, E. **Radiation Effects in Advanced Semiconductor Materials and Devices**. Berlin: Springer, 2002.

CHOI, Y. K.; KING, T. J. and HU, C., Nanoscale CMOS spacer FinFET for the terabit era, **IEEE Electron Device Letters**, v. 23, p. 25-37, 2002.

DAWES, W.R.; DERBENWICK, G.F.; GREGORY, B.L. Process technology for radiation-hardened CMOS integrated circuits. **IEEE J. Solid-State Circuits**. SC-11, p. 459-465, 1976.

DODD, P.E.; MASSENGILL, L.W. Basic Mechanisms and Modeling of Single-Event Upset in Digital Microelectronics. **IEEE Transactions on Nuclear Science**, v. 50, n. 3, June 2003.

DODD, P. E. **Basic mechanisms for single event effects**. IEEE Nuclear and Space Radiation Effects Conference NSREC [S.1.] Nevada, Short Course, 1999.

DENTAN M., **Radiation effects on electronic components and circuits**, 2nd course: Radiation Effects on Electronics Circuits, CERN-EP-ATE/CEA Saclay, CERN Training, p. 10-12, Apr. 2000.

DINIZ, J. A., DOI L., SWART J. W., Proton radiation hardening of silicon oxynitride gate nMOSFETs formed by nitrogen implantation into silicon prior to oxidation, Radiation and Its Effects on Components and Systems, 2001. In: **6th EUROPEAN CONFERENCE ON**, p. 229, Sept. 2001.

DOYLE, B., et al. **Tri-gate fully-depleted CMOS transistors: fabrication, design and layout**. PROC. DIG. SYMP. VLSI TECHNOLOGY, p. 133-4, 2003.

DRESSENDORFER, P. V.; MA, T. P. **Ionizing radiation effects in MOS devices and circuits**. Local: New York: John Wiley and Sons, 1989.

DUZELLIER, S., Radiation effects on electronic devices in space, **Aerospace Science and Technology**, v. 9, p. 93-99, 2005.

EUROPEAN SPACE COMPONENTS COORDINATION BASIC SPECIFICATION. **ESA-22900**: Total Dose Steady-State Irradiation Test Method no. 22900, ESA, Oct. 2010. Disponível em: <https://escies.org/webdocument/showArticle?id=229>. Acesso em: 31 ago. 2017.

EUROPEAN SPACE COMPONENTS COORDINATION BASIC SPECIFICATION. **ESA-25100**: Single Event Effects Test Method and Guide Lines o. 25100, ESA, Oct. 2014. Disponível em: <https://escies.org/webdocument/showArticle?id=229>. Acesso em: 31 ago. 2017.

ESA HANDBOOK, **Techniques for radiation effects mitigation in ASICs and FPGAs**, ESA ESTEC, Data Systems Division Microelectronics, Section Noordwijk, Netherlands, 2016. Disponível em: <http://microelectronics.esa.int/asic/ECSS-Q-HB-60-02A1September2016.pdf>> Acesso em: 10 jul. 2017.

ETE. INPE. **Coordenação de Engenharia e Tecnologia Espacial, missão**. 2017. Disponível em: <http://www.ete.br>. Acesso em: 10 jul. 2017.

FACCIO, F. et al. Radiation issues in the new generation of high energy physics experiments, **International journal of high speed electronics and systems**, v. 14, n. 2, p. 379-399, 2004.

FACCIO, F. et al. Radiation-Induced Short Channel (RISCE) and Narrow Channel (RINCE) Effects in 65 and 130 nm MOSFETs, **IEEE Transactions on Nuclear Science**, v. 62, n. 6, Dec. 2015.

FERLET, V. et al. Statistical Analysis of the Charge Collected in SOI and Bulk Devices under Heavy Ions and Proton Irradiation Implications for Digital SETs. **IEEE Transactions on Nuclear Science**, v. 53, n.6, Dec. 2006.

FERLET, V. **Design hardening methodologies for ASICs**, in radiation effects on embedded systems, Dordrecht: Springer, 2007.

FEDERICO, C. A. **Dosimetria da radiação cósmica no interior de aeronaves no espaço aéreo brasileiro** (Tese de doutorado), Instituto de Pesquisas Energéticas e Nucleares, São Paulo, Brasil, 172p. 2011.

FINO, et al. Total ionizing dose effects on the digital performance of irradiated OCTO and conventional fully depleted SOI MOSFET. In: **PROC. RADECS 2013**, p.1-4, Oxford, 2013.

FINO; SILVEIRA, M.A.G.; FLANDRE, D. and GIMENEZ, S.P., The influence of back gate bias on the OCTO SOI MOSFETs response to X-ray radiation. **Journal of Integrated Circuits and Systems**, v. 10, p. 43-8, 2015.

FINO; FLANDRE, D.; GIMENEZ S.P., Boosting the total ionizing dose tolerance of digital switches by using OCTO SOI MOSFET. **Semicond. Sci. Technol.**, v. 30, p. 105024-12, 2015.

FINANCIADORA DE ESTUDOS E PROJETOS FINEP, Projetos. 2017. Disponível em: https://www.finep.gov.br/transparencia/projeto_consolidado.asp. Acesso em 10 julho 2017.

FRIEDLANDER, M.W. **A thin cosmic rain: particles from outer space**. 2nd. ed. Cambridge: Harvard University Press, 2000.

FRANK, D.J., CMOS design near the limit of scaling. **IBM J. Res. Develop.**, v. 46, p. 213-222, 2002.

Fundação de Ensino Inaciana Pe. Sabóia de Medeiros, FEI. **Infraestrutura de testes do Laboratório de Estudos das Radiações Ionizantes (LERI)**. 2016. Disponível em: http://portal.fei.edu.br/Revista%20Domnio%20FEI/28_reduzido.pdf, <http://www.blogdafei.com.br/?tag=pesquisa-espacial>. Acesso em: 10 jul. 2017.

GEIGER, RANDALL L., **VLSI design techniques for analog and digital circuits**. New York: Mc Graw-Hill, 1990.

GIRALDO, A.; PACCAGNELLA, A., Radiation tolerant VLSI circuits in standard deep submicron CMOS technologies for the LHC experiments: practical design aspects. **IEEE Trans. Nuclear Science**, v. 46, p. 1690–6, 1999.

GIMENEZ, S.P., Diamond MOSFET: An innovative layout to improve performance of ICs, **Solid-State Electronics**, v. 54, p. 1690-1699, Dec. 2010.

GIMENEZ, S.P.; et al. Improving the protons radiation robustness of integrated circuits by using the diamond layout style. In: **PROC. RADECS 2012**, v. 1(Biarritz), p. 1–5, 2012.

GIMENEZ, S.P.; RENAUX, C.; FLANDRE, D., Using diamond layout style to boost MOSFET frequency response of analogue IC. **Electronics Letters**, v. 50, p. 398-400, 2014.

GIMENEZ, S.P.; ENRICO D.N.; FLANDRE, D., A compact Diamond MOSFET model accounting for the PAMDLE applicable down the 150nm node. **Electronics Letters**, v. 50, p. 1618-1620, 2014.

GIMENEZ, S.P.; GALEMBECK EHS; FLANDRE, D., Impact of using the octagonal layout for SOI MOSFETs in high temperature environment. **IEEE Transactions on Device and Materials Reliability**, v. 15, p. 626–8, 2015.

GIMENEZ, S.P.; GALEMBECK, E.H.S.; FLANDRE, D., Diamond layout style impact on SOI MOSFET in high temperature environment. **Microelectron. Reliab.** v. 55, p. 783–8, 2015.

GIMENEZ, S.P.; CORREIA, M. et al. An innovative ellipsoidal layout style to further boost the electrical performance of MOSFETs. **IEEE Electron Device Lett.**, 36, 705–720, 2015.

GIMENEZ, S.P.; ALATI, D.M. Electrical behavior of the Diamond layout style for MOSFETs in X-rays ionizing radiation environments. **Microelectron. Eng.**, v. 148, p. 85-90, 2015.

GIMENEZ, S.P., **Layout Techniques for MOSFETs: Synthesis Lectures on Emerging Engineering Technologies**. Editor: Morgan & Claypool eBooks, 2016.

GONÇALEZ, O.L., Física da interação com componentes eletrônicos e análise dos efeitos da radiação. In: **II WORKSHOP SOBRE EFEITOS DAS RADIAÇÕES IONIZANTES EM COMPONENTES ELETRÔNICOS E FOTÔNICOS DE USO AEROESPACIAL**, São José dos Campos, Brasil, out., 2009.

HUGHES, H.L.; BENEDETTO, J.M., Radiation effects and hardening of MOS technology: devices and circuits, **IEEE Transactions on Nuclear Science**, v. 50, n. 3, June 2003.

HOLMES-SIEDLE, A.; ADAMS, L., **Handbook of radiation effects**. 2nd. ed. New York: Oxford, 2002.

HALPERIN, E.C.; PEREZ, C.A.; BRADY, L.W., **Perez Brady's principles and practice of radiation oncology**, 5th ed. Wolters Kluwer Health, 2008.

INSTITUTO DE ESTUDOS AVANÇADOS IEAv/DCTA, **Projetos: Desenvolvimento de sistemas tolerantes a radiação e qualificação para uso Aeroespacial**. Circuitos integrados tolerantes à radiação. 2016. Disponível em: <http://www.ieav.cta.br/efa/sdiv/efae/lcds/atividades/projetos.html>. Acesso em: 10 jul. 2017.

INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS INPE. **Programa interno em desenvolvimento de tecnologias críticas**. Desenvolver tecnologia COTS para equipamentos eletrônicos embarcados. 2016. Disponível em: http://www.inpe.br/acessoainformacao/Metas_PTCR. Acesso em: 10 jul. 2017.

INSTITUTO NACIONAL DE PESQUISAS ESPACIAIS INPE. Notícias. **Projeto CITAR testa componente eletrônico tolerante à radiação para uso em sistemas espaciais**. Disponível em: <http://www.inpe.br/noticias>. Acesso em: 10 jul. 2017.

IRF. Datasheets, **International Rectifier, product information's**. 2017. Disponível em: <http://www.irf.com/product-info/datasheets/data/irhnj67130.pdf>. Acesso em: 10 jul. 2017.

KOHNEN, K., JOBE, K., **Selection of integrated circuits for space systems: electronic designer's perspective**, presented at the Nuclear and Space Radiation Effects Conf. Short Course, IEEE: Quebec City, 2009.

KALASHNIKOV; NIKIFOROW, TID behavior of complex multifunctional VLSI devices. Inc: **PROC. 29th INTERNATIONAL CONF. ON MICROELECTRONICS**, Belgrade, Serbia, 2014.

KUMAR, S., Nanoscale-ringed: an analytical drain current model including SCEs. **IEEE Trans. Electron Device**, v. 62, p. 3965–72, 2015.

- LABEL, K.; COHN, L., Radiation testing and evaluation issues for modern integrated circuits. NASA/GSFC, Grenoble, MD 20771, In: **CONF. RADECS 2005**. Disponível em: https://radhome.gsfc.nasa.gov/radhome/papers/radecs05_sc.pdf. Acesso em: 10 jul. 2017.
- LACOE, R.C. et al. Application of hardness-by-design methodology to radiation-tolerant ASIC technologies. **IEEE Trans. Nuclear Science**, v. 47, p. 2334–41, 2000.
- LACOE, R.C., Improving integrated circuit performance through the application of hardness-by-design methodology. **IEEE Trans. Nuclear Science**, v. 55, p. 1903–25, 2008.
- MARTINO, J. A.; PAVANELLO, M. A.; VERDONCK, P. B. **Caracterização elétrica de tecnologia e dispositivos MOS**. Ed. Thomson, Local: São Paulo, 2004.
- MEDINA, N.H., et al. First successful SEE measurements with heavy ions in Brazil. In: **NSREC PROCEEDINGS**, Paris, France, 2014.
- MICHELA, U., et al. Study of single event transients on the VELA ASIC, x-ray detectors FEE for new generation astronomical instruments. In: **PROC IEEE NUCLEAR SCIENCE SYMPOSIUM CONF. RECORD**. 978-1-4673-0120/11, 2011.
- MCLAIN, M., et al. Modeling "Dog Bone" Gate Geometry n-Channel MOSFETs. in: **8th EUROPEAN CONFERENCE ON RADIATION AND ITS EFFECTS ON COMPONENTS AND SYSTEMS, RADECS 2005**. Cap d'Agde, France, Sept. 2005.
- MICHAEL, L.B.; VISHWANI, D.A., **Essentials of electronic testing for digital, memory and mixed-signal VLSI circuits**, New York: Publishers Kluwer academic: Boston, Dordrecht, London, Moscow, 2002.
- MILITARY STANDARD TEST METHODS FOR SEMICONDUCTOR DEVICES. **MIL-STD-750F**: Electrical characteristics tests for MOS field-effect transistors. Disponível em <https://snebulos.mit.edu/projects/reference/MIL-STD/MIL-STD-750F.pdf>, 2012. Acesso em: 31 ago. 2017.
- MILITARY STANDARD MICROCIRCUITS. **MIL-STD-883E**: Test Methods 1019.4, Ionizing Radiation (Total Dose) Test Procedure, page 111, 1996. Disponível em <http://scipp.ucsc.edu/groups/fermi/electronics/mil-std-883.pdf>. Acesso em: 31 ago. 2017
- MOSIS, 2012. Disponível em: <http://www.mosis.com>. Acesso em: 10 jul. 2017.
- NI NATIONAL INSTRUMENTS. **applications documents**, 2017. Disponível em: <http://www.ni.com.http://sine.ni.com/cs/app/doc/p/id/cs-16626#>. Acesso em: 10 jul. 2017.
- NOWLIN, R. N. et al. A total-dose hardening-by-design approach for high-speed mixed-signal CMOS integrated circuits. **Int. J. High-Speed Electron. Syst.**, v. 14 p. 367–78, 2004.
- NOWLIN, R. N.; ALEXANDER, D. R., A new total-dose-induced parasitic effect in enclosed-geometry transistors, **IEEE Transactions on Nuclear Science**, v. 52, n. 6, p. 2495, Dec. 2005.

NICOLAS, V.; ERIC, G. et al., Development of a versatile test platform for single event effect (SEE) characterization of analog, digital and mixed-signals integrated circuits (ICs), **IEEE Transactions on Nuclear Science**, v. 56, n. 6, Dec. 2009.

OLDHAM, T.R.; MCLEAN, F. B., Total ionizing dose effects in MOS oxides and devices, **IEEE Transactions on Nuclear Science**, v. 50, p. 483-499, Jun. 2003.

ORTIZ-CONDE, A. et. al, 2002, A review of recent MOSFET threshold voltage extraction methods. **Microelectronics Reliability**, v. 42, p. 583-596. Disponível em: <www.elsevier.com/locate/microrel>, 2002. Acesso em: jan. 2017.

RAZAVI, B., **Design of analog CMOS integrated circuits**. New York: Ed. McGraw-Hill, Dec. 2001.

ROCHA, Jr., M., F. **Projeto e Caracterização de Imageadores APS Resistentes à Radiação**. 2007, 127 p. Dissertação. (Mestrado em Engenharia Elétrica), Universidade Federal do Rio de Janeiro, COPPE/UFRJ, 2007.

SANCHES, M., Subsistema de Telecomunicação de Serviço. In: **INTRODUÇÃO ÀS TECNOLOGIAS ESPACIAIS CURSO DE INVERNO DO INPE 2015**. São José dos Campos, SP, julho 2015. Disponível em: <<http://www.inpe.br/ci/2015/index.php>> Acesso em: 10 jul. 2017.

SATOSHI, K. et. al. Characterization of Microdose Damage Caused by Single Heavy Ion Observed in Trench Type Power MOSFETs. **IEEE Transactions on Nuclear Science**, v. 57, n. 6, Dec. 2010.

SCHWANK, J.R. et al., Radiation Hardness Assurance Testing of Microelectronic Devices and Integrated Circuits: Radiation Environments, Physical Mechanisms, and Foundations for Hardness Assurance, **IEEE Trans. Nuclear Science**, v. 60, n. 3, p. 2074-2100, 2013.

SCHWANK, J.R.; SHANEYFELT, M.R. et al., Radiation Effects in MOS Oxides, **IEEE Trans. Nuclear Science**, v. 55, n. 4, June 2008.

SCHWANK, J.R.; SEXTON, F.W. et al., Total Ionizing Dose Hardness Assurance Issues for High Dose Rate Environments, **IEEE Trans. Nuclear Science**, v. 54, n. 4, Jun. 2007.

SCHRIMPF, R.D.; VELAZCO, R., **Radiation Effects in Microelectronics**. In (Eds.) Radiation Effects on Embedded Systems, p. 11-29, Local: Holland, Springer, 2007.

SEDRA, A.; SMITH, K. C. **Microeletrônica**. 5 ed. São Paulo: Pearson Education do Brazil, 2011.

SEUNG-CHAN, Oh et al. The Study of the transient radiation effects on electronic devices caused by pulsed high energy gamma-ray. In: **12th INTERNATIONAL CONFERENCE ON CONTROL, AUTOMATION AND SYSTEMS**. Jeju, Korea. Oct. p.17-21, 2012.

SEIXAS, L.E. et. al, A New Test Environment Approach to SEE Detection in MOSFETs. **Advanced Materials Research**, v. 1083, p. 197-201, 2015.

- SEIXAS, L. E.; GIMENEZ, S. P., Improving MOSFETs' TID Tolerance through Diamond Layout Style. **IEEE Transactions on Device and Materials Reliability**, v. 17, p. 593-595, Sept. 2017.
- SEIXAS, L. E.; FINCO, S.; GIMENEZ, S. P., VI-Based Measurement System Focusing on Space Applications. **Journal of Electronic Testing**, v. 1, p. 1-8, Mar. 2017.
- SEIXAS, L. E., et al., Study of proton radiation effects among diamond and rectangular gate MOSFET layouts. **IOP Materials Research Express**, v. 4, n. 1, p. 015901, Jan. 2017.
- SHANEYFELT, M.R.; DODD P.E., Challenges in hardening technologies using shallow-trench isolation. **IEEE Trans. Nuclear Science**, v.45, p. 2584–92, 1998.
- SHICHMAN, H.; HODGES, D.A., Modeling and simulation of insulated-gate field-effect transistor switching circuits. **IEEE J. Solid State Circuits**, v. 3, p. 285-289, 1968.
- SIMOEN, E. et al., Radiation effects in advanced multiple gate and silicon-on-insulator transistors. **IEEE Trans. Nuclear Science**, v. 60, p.1970–1991, 2013.
- SILVEIRA, M. A. G et al. A Commercial off-the-shelf pMOS Transistor as X-ray and Heavy Ion Detector. **JOURNAL OF PHYSICS**. Conference series (Online), v. 630, p. 012012, 2015. Disponível em: <http://iopscience.iop.org/article/10.1088/1742-6596/630/1/012012/pdf>. Acesso em: 06 set. 2017.
- TYLKA, A. J. et al., CREME96: A Revision of the Cosmic Ray Effects on Micro Electronics Code, **IEEE Transactions on Nuclear Science**, v. 44, p. 2150-2160, 1997.
- TANG, S. et al., FinFET – a quasi-planar double gate MOSFET, in: **IEEE SOLID-STATE CIRCUITS CONFERENCE, 2001**. Digest of Technical Papers. ISSCC. 2001 International, p. 118-119, Feb. 2001.
- TOSAKA, Y. et al., **Comprehensive study of soft errors in advanced CMOS circuits with 90/130 nm technology**. Electron Devices Meeting, 2004. IEDM Technical Digest. IEEE International, p. 941, Dec. 2004.
- TAUHATA, L. et al., **Radioproteção e Dosimetria: Fundamentos**, 10 ed., Rio de Janeiro: IRD/CNEN, 2014.
- VERIGY, J.M., **Development of an ATE Test Cell for At-Speed Characterization and Production Testing**, In: IEEE Test Conference ITC. Local: Anaheim, CA, USA, 2011.
- VASILY S., ALEKSANDR E., et al. **SEE Test Results of Electronic Components Performed on Roscosmos Test Facilities**. In: IEEE Nuclear and Space Radiation Effects Conference RADECS 2014, Paris, 2014.
- WOLPERT, D.; AMPADU, P. **Managing temperature effects in nanoscale adaptive systems**. New York: Springer, 2012.

APÊNDICE – PUBLICAÇÕES

AGUIAR, V.A.P., et al. Experimental setup for Single Event Effects at the São Paulo 8UD PELLETRON Accelerator. **Nuclear Instruments & Methods in Physics Research. Section B, Beam Interactions with Materials and Atoms** (Print), v. 332, p. 397-400, 2014.

AGUIAR, V.A.P., et al. First successful SEE measurements with heavy ions in Brazil. In: **IEEE PROC. CONF. RADIATION EFFECTS DATA WORKSHOP, RADECS**, p. 272-274, Paris, France, 2014.

ALATI, D. M. et al. Experimental Comparative Study of the X-Ray Radiation Effects Between the Threshold Voltages of the Diamond and Conventional Layout Styles. In: **PROC. CONF. EUROSOCI 2011**, v. 1. p. 53-54. Montpellier, France, 2011.

ARAÚJO, N.; LEITE, F.; SILVEIRA, M.A.G.; SEIXAS, L.E. Threshold Voltage Time-Variations in MOSFETs under Total Ionizing Dose Effects. In: **30th SYMPOSIUM ON MICROELECTRONICS TECHNOLOGY AND DEVICES**. Salvador, Brazil, 2015.

CIRNE, K., et al. Comparative study of the proton beam effects between the conventional and Circular-Gate MOSFETs. **Nuclear Instruments & Methods in Physics Research. Section B, Beam Interactions with Materials and Atoms** (Print), v. 273, p. 80-82, 2012.

CIRNE, KLAUS H., et al. X-ray Radiation Effects in Circular-Gate Transistors. In: **219th PROC. ECS MEETING**, v. 35. p. 259-264. Montreal, Canada, 2011.

COLINGE, J. P. **Silicon-on-Insulator Technology: Materials to VLSI**. 3rd Edition. Norwell: Kluwer Academic Publishers, 2004.

KLAUS H. C., et al. Performance of electronic devices submitted to X-rays and high energy proton beams. **Nuclear Instruments & Methods in Physics Research. Section B, Beam Interactions with Materials and Atoms** (Print), v. 273, p. 135-138, 2012.

KLAUS H. C., et al. Performance of electronic devices submitted to X-rays and high energy proton beams. In: **20th INTERNATIONAL PROC. CONFERENCE ON ION BEAM ANALYSIS**, Itapema, Brazil, 2011.

KLAUS H. C. et al. Comparative Study of the Proton Beam Effects between the Conventional and Circular Gate. In: **20th INTERNATIONAL PROC. CONFERENCE ON ION BEAM ANALYSIS**, IBA 2011, v. 01. p. 62-62. Itapema, Brazil, 2011.

MEDINA, N.H., et al. Brazilian Facilities to Study Radiation Effects on Electronic Devices. In: **IEEE PROC. CONF. RADIATION EFFECTS ON COMPONENTS AND SYSTEMS**, RADECS, Oxford, England, 2013.

SEIXAS, L.E. et al. A New Test Environment Approach to SEE Detection in MOSFETs. **Advanced Materials Research**, v. 1083, p. 197-201, 2015.

SEIXAS, L. E. et al. Improving MOSFETs' TID Tolerance through Diamond Layout Style. **IEEE Transactions on Device and Materials Reliability**, v. 17, p. 593-595, Sept. 2017.

SEIXAS, L. E.; FINCO, S.; GIMENEZ, S. P. VI-Based Measurement System Focusing on Space Applications. **Journal of Electronic Testing**, v. 1, p. 1-8, Mar. 2017.

SEIXAS, L. E., et al., Study of proton radiation effects among diamond and rectangular gate MOSFET layouts. **IOP Materials Research Express**, v. 4, n. 1, p. 015901, Jan. 2017.

SEIXAS, L.E., et al. Flexible Environment Electrical Test of the Radiation Effects for Semiconductor Devices and Integrated Circuits in Brazil. In: **VI WORKSHOP SOBRE OS EFEITOS DAS RADIAÇÕES IONIZANTES EM COMPONENTES ELETRÔNICOS E FOTÔNICOS DE USO AEROESPACIAL**, WERICE, São José dos Campos, Brazil, 2015.

SILVEIRA, M. A. G, et al. A Commercial off-the-shelf pMOS Transistor as X-ray and Heavy Ion Detector. **Journal of Physics. Conference Series (Online)**, v. 630, p. 012012, 2015.