

**CENTRO UNIVERSITÁRIO DA FEI**

**CLEITON FIDELIX PEREIRA**

**PROJETO, SIMULAÇÃO E CARACTERIZAÇÃO DE PSEUDORRESISTORES  
MOS PARA USO EM AMPLIFICADORES DE SINAIS BIOLÓGICOS**

São Bernardo do Campo

2015

CLEITON FIDELIX PEREIRA

**PROJETO, SIMULAÇÃO E CARACTERIZAÇÃO DE PSEUDORRESISTORES  
MOS PARA USO EM AMPLIFICADORES DE SINAIS BIOLÓGICOS**

Dissertação de Mestrado apresentada ao Centro  
Universitário da FEI para a obtenção do título de  
Mestre em Engenharia Elétrica, orientado pelo  
Prof. Dr. Renato Camargo Giacomini

São Bernardo do Campo

2015

Pereira, Cleiton Fidelix.

Projeto, simulação e caracterização de pseudoresistores MOS para uso em amplificadores de sinais biológicos / Cleiton Fidelix Pereira. São Bernardo do Campo, 2015.

114 f. : il.

Dissertação - Centro Universitário da FEI.

Orientador: Prof. Dr. Renato Camargo Giacomini.

1. Pseudoresistor. 2. MOS-bipolar. 3. Biopotenciais. 4. Amplificador para biopotenciais. I. Giacomini, Renato Camargo, orient. II. Título.

CDU 621.38.032



CENTRO UNIVERSITÁRIO DA FEI

# APRESENTAÇÃO DE DISSERTAÇÃO ATA DA BANCA EXAMINADORA

Programa de Pós-Graduação Stricto Sensu em Engenharia Elétrica

Mestrado

PGE-10

**Aluno:** Cleiton Fidelix Pereira

**Matrícula:** 113107-7

**Título do Trabalho:** Projeto, simulação e caracterização de pseudoresistores MOS para uso em amplificadores de sinais biológicos.

**Área de Concentração:** Dispositivos Eletrônicos Integrados

**Orientador:** Prof. Dr. Renato Camargo Giacomini

**Data da realização da defesa:** 26/02/2015

**ORIGINAL ASSINADA**

A Banca Examinadora abaixo-assinada atribuiu ao aluno o seguinte:

APROVADO

REPROVADO

São Bernardo do Campo, 26 de Fevereiro de 2015.

## MEMBROS DA BANCA EXAMINADORA

Prof. Dr. Renato Camargo Giacomini

Ass.: \_\_\_\_\_

Prof. Dr. Salvador Pinillos Gimenez

Ass.: \_\_\_\_\_

Prof. Dr. Jeison Willian Gomes da Fonseca

Ass.: \_\_\_\_\_

### **VERSÃO FINAL DA DISSERTAÇÃO**

**ENDOSSO DO ORIENTADOR APÓS A INCLUSÃO DAS  
RECOMENDAÇÕES DA BANCA EXAMINADORA**

\_\_\_\_\_

Aprovação do Coordenador do Programa de Pós-graduação

\_\_\_\_\_

Prof. Dr. Carlos Eduardo Thomaz

Dedico este trabalho à minha esposa Fabiana, ao meu irmão Jeferson, à memória de minha mãe Delcina, e a todos aqueles que me motivam a lutar pelas coisas que acredito.

## AGRADECIMENTOS

Ao meu Orientador, Prof. Dr. Renato C. Giacomini, por acreditar no meu trabalho, pelo grande apoio, por todos os ensinamentos e pela ajuda nas metas e objetivos necessários para o desenvolvimento deste trabalho.

Ao meu co-orientador Prof. Dr. Julio C. Lucchi, pela grande ajuda nas análises de circuitos e nos ajustes dos simuladores, por todos os ensinamentos, pelas conversas e pelo grande incentivo.

Ao amigo e colega de pesquisa Prof. Pedro L. Benko, por todo apoio, por toda ajuda na análise de circuitos, na elaboração de circuitos, nas simulações, no desenvolvimento de leiautes e nas medidas realizadas, por todos os ensinamentos e pelas incontáveis conversas.

Aos professores Dr. Marcelo Antonio Pavanello, Dra. Michelly de Souza, Dr. Salvador Pinillos Gimenez e Dr. Rodrigo Trevisoli Doria pela dedicação, disponibilidade e pelos ensinamentos.

A todos os amigos do "grupo de pesquisa do Professor Renato", por todas as reuniões, todos os compartilhamentos de conhecimentos, todas as opiniões e todos os momentos de descontração.

À minha esposa Fabiana W. Jacopucci, por todo carinho, por toda paciência, por todo apoio nos momentos difíceis e por sempre me motivar e acreditar que eu conseguiria.

A todos os familiares e amigos que sempre me apoiaram. Em especial ao meio irmão Jeferson F. Pereira, por todo apoio e motivação.

Ao Centro Universitário da FEI, por toda a infraestrutura e disponibilidade de recursos essenciais no desenvolvimento deste trabalho.

À Fundação de Amparo à Pesquisa do Estado de São Paulo (FAPESP), por todo o apoio financeiro (2013/02275-7) indispensável para o desenvolvimento deste trabalho.

*"Seja você quem for, seja qual for a posição social que você tenha na vida, a mais alta ou a mais baixa, tenha sempre como meta muita força, muita determinação e sempre faça tudo com muito amor e com muita fé em Deus, que um dia você chega lá. De alguma maneira você chega lá."*

*Ayrton Senna*

## RESUMO

A medida de biopotenciais é muito importante para que se possa estudar melhor o comportamento do corpo humano, para que seja possível a construção de dispositivos que auxiliem alguma deficiência, como no caso das órteses, ou para que se possam identificar doenças, como por exemplo, uma arritmia detectada em um eletrocardiograma, ou até no acompanhamento de sinais vitais de pacientes em casos de emergência. Com o avanço da tecnologia MOS, tornou-se possível o desenvolvimento de dispositivos com dimensões reduzidas, e que satisfazem a maioria das condições necessárias para se obter uma leitura de valores de tensão com qualidade. Foram estudados circuitos integrados em tecnologia CMOS para aplicação em um amplificador para sinais biológicos, onde foi explorado o pseudoresistor, dispositivo implementado a partir de um transistor com uma configuração que permite a obtenção de altos valores de resistência. Com a utilização do pseudoresistor pode-se implementar filtros passa-altas com constantes RC suficientemente elevadas para se preservarem os sinais de interesse de baixas frequências, ao mesmo tempo em que se eliminam níveis contínuos de tensão, prejudiciais às medidas dos biopotenciais. Foram analisados também os efeitos do uso do pseudoresistor substituindo resistores comuns, no comportamento do circuito amplificador, principalmente na melhoria do tempo de recuperação de um transitório de entrada. O estudo foi realizado por meio de simulação de circuitos, simulação de parâmetros elétricos de dispositivos extraídos de layouts, bem como da caracterização elétrica de circuitos integrados de teste, obtidos através de programa de fabricação multiusuários. Com este trabalho foi possível verificar vários aspectos do funcionamento do pseudoresistor. Foi verificado também que com o uso do pseudoresistor, o amplificador para sinais biológicos possui um desempenho superior comparado com circuitos implementados com resistores convencionais.

Palavras chave: Pseudoresistor, MOS-bipolar, Biopotenciais, Amplificador para biopotenciais.

## ABSTRACT

The bio-potential measurement is very important to be able to further study the behavior of the human body, so that it is possible to build devices that assist some deficiency, as in the case of orthoses, or diseases that can be identified, such as an arrhythmia detected on an electrocardiogram, or even monitoring vital signs of patients in emergency cases. With the MOS technology advancement, it became possible the development of devices with reduced dimensions, which satisfy most necessary conditions to obtain a reading of voltage values with quality. Were studied some topologies of integrated circuits in CMOS technology for application in a bio-potential amplifier, where was exploited the pseudo-resistor, which is a device implemented from a transistor in a configuration that able to reaches high resistance values. With use of pseudo-resistor, can be made a high-pass filter with a constant RC as high as enough to preserve the signals of interest that have low frequencies and eliminate lower frequencies and continuous levels that may disrupt the measurements of bio-potentials. Were also analyzed, the circuit behavior effects due replacement of the resistor by pseudo-resistor, mainly in improvement of recovery time of a input transitory. This study was realized through circuits simulations, simulations of electrical parameters of devices extracted of lay-outs, and of electrical characterization of integrated circuits for tests, produced through multi-user programs. This study has enabled verify several features of pseudo-resistor behavior. Was also possible to verify that, with pseudo-resistor use the bio-potential amplifier has a better behavior compared to implemented circuits with conventional resistors.

Keywords: Pseudo-resistor, MOS-bipolar, Bio-potentials, Bio-potentials amplifier.

## LISTA DE FIGURAS

Figura 1 - (a) Potencial de ação típico registrado pelo método apresentado em (b). Fonte: Guyton, 2006, p. 61. ....	23
Figura 2 - Eletrocardiograma normal Fonte: Guyton, 2006, p. 124 .....	24
Figura 3 - Diferentes tipos de ondas no eletroencefalograma normal. Fonte: Guyton, 2006, p. 742 .....	25
Figura 4 - Circuito equivalente do eletrodo Fonte: Neuman, 2010, p. 203 .....	27
Figura 5 - (a) interface entre um eletrodo colocado na superfície da pele, (b) circuito equivalente. Fonte: Neuman, 2010, p. 207 .....	28
Figura 6 - Eletrodo de prata/cloreto de prata, mostrado em secção transversal Fonte: Autor "adaptado de" Webster, 2010, p. 197 .....	28
Figura 7 - Pontos de conexão dos eletrodos para as derivações padrão e o triângulo de Einthoven. Fonte: Guyton, 2006, p. 127 .....	30
Figura 8 - Conexão do corpo com o eletrocardiógrafo para registro das derivações. BD - braço direito, e BE - braço esquerdo Fonte: Guyton, 2006, p. 129 .....	30
Figura 9 - Eletrocardiogramas normais, registrados pelas seis derivações torácicas padrão. As ondas V1 a V6 correspondem aos pontos 1 a 6 da Figura 9. Fonte: Guyton, 2006, p. 129 .....	31
Figura 10 - Comportamento característico de uma curva de densidade de potência. Fonte: Gomes, 2008, p. 50. ....	32
Figura 11 - Amplificador diferencial com carga ativa Fonte: Autor "adaptado de" Sedra, 2007, p. 453 .....	35
Figura 12 - Arquitetura do OTA CMOS de um único estágio e uma única saída. Fonte: Moreto, 2011. ....	36
Figura 13 - Arquitetura do OTA CMOS de um único estágio e uma única saída <i>cascode</i> . Fonte: Autor "adaptado de" Moreto, 2011. ....	37
Figura 14 - Efeito de uma tensão transitória em um exame de ECG, devido à uma desfibrilação. Fonte: Neuman, 2010, p. 256. ....	39

Figura 15 - Elemento adaptativo (a), mostrado em dois esquemas, juntamente com o capacitor que armazena o estado de adaptação. (b) O modo de condução quando a tensão de saída é maior que a tensão no capacitor: A estrutura age como um transistor MOS conectado como um diodo. (c) O caso oposto: A junção p+/n é polarizada diretamente, e o dispositivo como um todo age como um transistor bipolar com dois coletores. Fonte: Delbruck, 1994, p. 341. ....	41
Figura 16 - Exemplo de uma curva característica do elemento adaptativo, posteriormente chamado de pseudoresistor. Fonte: Delbruck, 1994, p. 341. ....	41
Figura 17 - Análise da estrutura do transistor nMOS na configuração de pseudoresistor, com tensão de alimentação negativa. Fonte: Autor. ....	42
Figura 18 - Análise da estrutura do transistor nMOS na configuração de pseudoresistor, com tensão de alimentação positiva (com valores próximos a 0 V). Fonte: Autor. ....	43
Figura 19 - Análise da estrutura do transistor nMOS na configuração de pseudoresistor, com tensão de alimentação positiva. Fonte: Autor. ....	43
Figura 20 - Pseudoresistor (a) pMOS, (b) nMOS. Fonte: Autor. ....	44
Figura 21 - Pseudoresistores pMOS (a) e nMOS (b), em configuração <i>back-to-back</i> . Fonte: Autor. ....	44
Figura 22 - Simbologia do pseudoresistor pMOS e sMOS. ....	45
Figura 23 - Circuito usado na simulação SPICE do pseudoresistor pMOS. Fonte: Autor. ....	47
Figura 24 - Circuito usado na simulação SPICE do pseudoresistor pMOS em configuração <i>back-to-back</i> . Fonte: Autor. ....	48
Figura 25 - Arquitetura do amplificador de biopotenciais com realimentação ativa usando integrador Miller. O eletrodo de sinal deve ser conectado à $V_i$ . Fonte: Autor. ....	49
Figura 26 - Esquema do <i>buffer</i> seguidor de fonte. Fonte: Autor. ....	50
Figura 27 - Leiaute de fabricação dos transistores nMOS e pMOS desenhados no programa ICStation da Mentor, para a tecnologia 8HP da IBM. Fonte: Autor. ....	52
Figura 28 - Circuito extraído do leiaute de fabricação da Figura 27, onde M3 é um transistor nMOS e M4 um transistor pMOS. Diodos (D5, D6, D7 e D8) e subcircuitos (X0, X1 e X2), são gerados por causa de contatos de substratos e de poços. Fonte: Autor. ....	53
Figura 29 - Esquema para caracterização do pseudoresistor. Fonte: Autor. ....	54

Figura 30 - Resposta da saída do circuito da Figura 29 à um transitório de entrada.....	55
Figura 31 - Leiaute de fabricação do circuito de teste do pseudoresistor. Fonte: Autor.....	56
Figura 32 - Circuito gerado através da extração de parâmetros do leiaute de fabricação da Figura 31. Os pseudoresistores são os transistores M22 e M23. Fonte: Autor.....	57
Figura 33 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de um pseudoresistor nMOS com $W= 3 \mu\text{m}$ e $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	58
Figura 34 - Comparação entre as correntes de um único pseudoresistor ( <i>single</i> ) e dois pseudoresistores na configuração <i>back-to-back</i> . Todos os pseudoresistores são nMOS com $W= 3 \mu\text{m}$ e $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	59
Figura 35 - Representação do pseudoresistor como diodos paralelos e o sentido da corrente para cada polarização. a) <i>single</i> , b) <i>back-to-back</i> . Fonte: Autor. ....	45
Figura 36 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de uma configuração <i>back-to-back</i> de pseudoresistores nMOS com $W= 3 \mu\text{m}$ e $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	60
Figura 37 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de uma configuração <i>back-to-back</i> de pseudoresistores nMOS com $W= 6 \mu\text{m}$ e $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	60
Figura 38 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de uma configuração <i>back-to-back</i> de pseudoresistores nMOS com $W= 9 \mu\text{m}$ e $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	61
Figura 39 - Comparação entre as correntes na região linear dos pseudoresistores nMOS com configuração <i>back-to-back</i> com $W= 3, 6$ e $9 \mu\text{m}$ , para variação de tensão de até $\pm 0,1 \text{ V}$ . Todos possuem $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	62
Figura 40 - Comparação entre as correntes na região linear dos pseudoresistores nMOS com configuração <i>back-to-back</i> com $W= 3, 6$ e $9 \mu\text{m}$ , para variação de tensão de até $\pm 0,3 \text{ V}$ . Todos possuem $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	62
Figura 41 - Comportamento da corrente dos pseudoresistores pMOS e nMOS, ambos nas configurações <i>single</i> e <i>back-to-back</i> para variação de tensão de até $\pm 0,2 \text{ V}$ . Todos possuem $W= 3 \mu\text{m}$ e $L= 0,6 \mu\text{m}$ . Fonte: Autor. ....	63
Figura 42 - Região de uso do pseudoresistor como resistência, para uma faixa de variação de $-25 \text{ mV}$ a $25 \text{ mV}$ , na tecnologia de $0,35 \mu\text{m}$ . Fonte: Autor. ....	63
Figura 43 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de um pseudoresistor nMOS com $W= 0,36 \mu\text{m}$ e $L= 0,24 \mu\text{m}$ . Fonte: Autor. ....	64

Figura 44 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de um pseudorresistor nMOS com $W= 0,36 \mu\text{m}$ e $L= 0,24 \mu\text{m}$ e tensão de polarização de dreno de $-0,5 \text{ V}$ . Fonte: Autor. . .	65
Figura 45 - Comparação entre as correntes de um único pseudorresistor ( <i>single</i> ) e dois pseudorresistores na configuração <i>back-to-back</i> . Todos os pseudorresistores são nMOS com $W= 0,36 \mu\text{m}$ e $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor. ....	66
Figura 46 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de uma configuração <i>back-to-back</i> de pseudorresistores nMOS com $W= 0,36 \mu\text{m}$ , $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor.....	67
Figura 47 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de uma configuração <i>back-to-back</i> de pseudorresistores nMOS com $W= 0,72 \mu\text{m}$ , $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor.....	67
Figura 48 - Correntes de dreno $I_D$ , fonte $I_S$ e substrato $I_B$ de uma configuração <i>back-to-back</i> de pseudorresistores nMOS com $W= 1,08 \mu\text{m}$ , $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor.....	68
Figura 49 - Comparação entre as correntes na região linear dos pseudorresistores nMOS com configuração <i>back-to-back</i> com $W= 0,36, 0,72$ e $1,08 \mu\text{m}$ , para variação de tensão de até $\pm 0,10 \text{ V}$ . Todos possuem $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor.....	68
Figura 50 - Comparação entre as correntes na região linear dos pseudorresistores nMOS com configuração <i>back-to-back</i> com $W= 0,36, 0,72$ e $1,08 \mu\text{m}$ , para variação de tensão de até $\pm 0,3 \text{ V}$ . Todos possuem $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor.....	69
Figura 51 - Comportamento da corrente dos pseudorresistores pMOS e nMOS, ambos nas configurações <i>single</i> e <i>back-to-back</i> para variação de tensão de até $\pm 0,1 \text{ V}$ . Todos possuem $W= 0,36 \mu\text{m}$ , $L= 0,24 \mu\text{m}$ e tensão de polarização da porta de $-0,5 \text{ V}$ . Fonte: Autor.....	70
Figura 52 - Região de uso do pseudorresistor como resistência, para uma faixa de variação de $-25 \text{ mV}$ a $25 \text{ mV}$ , na tecnologia de $0,13 \mu\text{m}$ . Fonte: Autor.....	70
Figura 53 - Ganho de tensão de saída do bioamplificador ( $V_o$ ) e do <i>buffer</i> ( $V_{out}$ ) com carga de $47 \text{ K}\Omega / 10 \text{ pF}$ . Fonte: Autor.....	71

Figura 54 - Tempo de recuperação do amplificador de biopotenciais com um pseudorresistor. Fonte: Autor.....	72
Figura 55 - Tempo de recuperação do amplificador de biopotenciais com um resistor de valor equivalente a resistência do pseudorresistor utilizado na simulação da Figura 54. Fonte: Autor.....	73
Figura 56 - Tempo de recuperação para pseudorresistores nMOS e pMOS em função da largura de canal com $L= 5 \mu\text{m}$ . Fonte: Autor. ....	73
Figura 57 - Ganho do amplificador em função da largura de canal. Fonte: Autor.....	74
Figura 58 - Imagem de parte do CI fabricado, captada pelo microprovador Cascade. Fonte: Autor.....	75
Figura 59 - Curva $I_D \times V_{GS}$ para um nMOS de óxido de porta fino, com $W= 0,36 \mu\text{m}$ e $L=$ $0,24 \mu\text{m}$ , e $V_{DS}= 25 \text{ mV}$ . Fonte: Autor.....	76
Figura 60 - Curva $I_D \times V_{GS}$ para um pMOS de óxido de porta fino, com $W= 0,36 \mu\text{m}$ e $L=$ $0,24 \mu\text{m}$ , e $V_{DS}= 25 \text{ mV}$ . Fonte: Autor.....	77
Figura 61 - Curva $I_D \times V_{GS}$ para um nMOS de óxido de porta espesso, com $W= 0,36 \mu\text{m}$ e $L=$ $0,24 \mu\text{m}$ , e $V_{DS}= 25 \text{ mV}$ . Fonte: Autor.....	77
Figura 62 - Curva $I_D \times V_{GS}$ para um pMOS de óxido de porta espesso, com $W= 0,36 \mu\text{m}$ e $L=$ $0,24 \mu\text{m}$ , e $V_{DS}= 25 \text{ mV}$ . Fonte: Autor.....	78
Figura 63 - Curva da resposta de saída do circuito com 2 pares de pseudorresistores em <i>back-</i> <i>to-back</i> com $W= 0,72 \mu\text{m}$ e $L= 0,48 \mu\text{m}$ . Fonte: Autor. ....	79
Figura 64 - Curva da resposta de saída do circuito com 2 pares de pseudo-resistores em <i>back-</i> <i>to-back</i> com $W= 1,08 \mu\text{m}$ e $L= 0,72 \mu\text{m}$ . Fonte: Autor. ....	80

## LISTA DE TABELAS

Tabela 1 - Faixa genérica de biopotenciais .....	26
Tabela 2- Dados de projeto do OTA <sub>1</sub> . .....	51
Tabela 3 - Dados de projeto do OTA <sub>2</sub> . .....	51
Tabela 4- Dados de projeto do <i>buffer</i> . .....	51
Tabela 5 - Associações de pseudoresistores utilizados no circuito.....	79
Tabela 6 - Valores da resistência equivalente dos pseudoresistores implementados no circuito.....	81

## LISTA DE SÍMBOLOS

$A_{cm}$	Ganho de tensão em modo comum [dB].
$A_d$	Ganho de tensão diferencial [dB].
$A_p$	Ganho de tensão de alimentação [dB].
$A_{v0}$	ganho de tensão em malha aberta [dB].
$B_{3,5}$	Fator de ganho do espelho de corrente formado pelos transistores M3 e M5.
$B_{4,6}$	Fator de ganho do espelho de corrente formado pelos transistores M4 e M6.
$B_{7,8}$	Fator de ganho espelho de corrente formado pelos transistores M7 e M8.
$B_{9,10}$	Fator de ganho do espelho de corrente formado pelos transistores M9 e M10.
$C$	Capacitor do filtro [pF].
$C_d$	Capacitância equivalente na interface eletrodo-eletrólito [F].
$C_e$	Capacitância equivalente da epiderme [F].
$C_L$	Capacitância de carga [pF].
$C_{ox}$	Capacitância de óxido [F/cm <sup>2</sup> ].
CI	Circuito integrado.
CMRR	Razão de rejeição de modo comum (Common Mode Rejection Ratio) [dB].
$E_{hc}$	Potencial de meia célula na interface eletrodo-eletrólito [V].
$E_{sc}$	Diferença de potencial na epiderme [V].
$f$	Frequência [Hz].
$f_c$	Frequência de corte do filtro [Hz].
$f_T$	Frequência de ganho unitário de tensão [Hz].
$g_m$	Transcondutância do MOSFET [S].
$g_o$	Condutância de saída do MOSFET [S].
GM	Transcondutância de um sinal [S].
$GM_p$	Transcondutância da alimentação [S].
GND	Terra do circuito.

$I_{DSx}$	Corrente entre dreno e fonte de um MOSFET do circuito do OTA, $x \in [1, 10]$ levando em consideração apenas a componente contínua [ $\mu\text{A}$ ].
$I_O$	Corrente de saída do espelho de corrente formado pelos transistores M9 e M10 do OTA [A].
$I_{POL}$	Corrente de referência de polarização do estágio diferencial do OTA [ $\mu\text{A}$ ].
$I_p$	Corrente de polarização [mA].
$I_{tot}$	Corrente de dreno total no sistema [A].
$k$	Constante de Boltzmann [J/K].
$K$	Constante dependente do processo de fabricação.
$L$	Comprimento do canal do transistor [ $\mu\text{m}$ ].
$L_{eff}$	Comprimento efetivo do canal do MOSFET [ $\mu\text{m}$ ].
ORR	Razão de Rejeição de Offset (Offset Rejection Ratio) [dB].
PM	Margem de fase [°].
PSRR	Razão de rejeição da fonte de alimentação (Power Supply Rejection Ratio) [dB].
$q$	Carga elementar do elétron [C].
$R$	Resistência [ $\Omega$ ].
$R_d$	Resistência equivalente na interface eletrodo-eletrólito [ $\Omega$ ].
$R_e$	Resistência equivalente da epiderme [ $\Omega$ ].
$R_p$	Resistência do filtro [ $\Omega$ ].
$R_s$	Resistência em série associada aos efeitos da interface eletrodo-eletrólito [ $\Omega$ ].
$R_{square}$	Resistência de folha [ $\Omega/\text{sq}$ ].
$R_u$	Resistência equivalente da derme [ $\Omega$ ].
$T$	Temperatura [°C].
$t_{rec}$	Tempo de recuperação de transitório do amplificador [s].
$U_T$	Tensão térmica [V].
$V_1$	Tensão na derivação 1 do eletrocardiograma [V].
$V_2$	Tensão na derivação 2 do eletrocardiograma [V].
$V_3$	Tensão na derivação 3 do eletrocardiograma [V].

$V_4$	Tensão na derivação 4 do eletrocardiograma [V].
$V_5$	Tensão na derivação 5 do eletrocardiograma [V].
$V_6$	Tensão na derivação 6 do eletrocardiograma [V].
$V_B$	Tensão no substrato do MOSFET [V].
$V_{cascN}$	Tensão de controle do transistor <i>cascade</i> nMOS [V].
$V_{cascP}$	Tensão de controle do transistor <i>cascade</i> pMOS [V].
$V_C$	Tensão de controle do pseudorresistor [V].
$V_D$	Tensão no dreno do MOSFET [V].
$V_{D1}$	Tensão (parcela contínua) de dreno de M1 [V].
$V_{D2}$	Tensão (parcela contínua) de dreno de M2 [V].
$V_{DD}$	Tensão de alimentação positiva [V].
$V_{DS}$	Tensão entre o dreno e fonte do MOSFET [V].
$V_{EA}$	Tensão de Early do transistor MOS [V].
$V_{EA6}$	Tensão de Early do transistor pMOS M6 [V].
$V_{EA8}$	Tensão de Early do transistor nMOS M8 [V].
$V_f$	Tensão de entrada do elemento adaptativo [V].
$V_G$	Tensão na porta do MOSFET [V].
$V_{GS}$	Tensão entre a porta e a fonte de um MOSFET [V].
$V_i$	Tensão de entrada do amplificador [V].
$V_{IN}$	Tensão de entrada [V].
$V_{idp}$	Entrada positiva do amplificador diferencial [V].
$V_{idn}$	Entrada negativa do amplificador diferencial [V].
$v_{I+}$	Tensão da entrada não inversora do estágio amplificador diferencial do OTA [V].
$v_{I-}$	Tensão da entrada inversora do estágio amplificador diferencial do OTA [V].
$V_n^2$	Fonte de tensão equivalente ao ruído flicker [ $V^2/Hz$ ].
$v_o$	Tensão no nó de saída do OTA (componente alternada) [V].
$V_o$	Saída de tensão [V].

$V_{OUT}$	Tensão no nó de saída do OTA (apenas a componente contínua) [V].
$V_{pol}$	Tensão de polarização do circuito de caracterização [V].
$V_{POWER}$	Tensão de alimentação [V].
$V_{ref}$	Tensão de referência do amplificador [V].
$V_{rms,in}$	Ruído total equivalente à entrada [ $V/\sqrt{Hz}$ ].
$V_S$	Tensão na fonte do MOSFET [V].
$V_{SD}$	Tensão de alimentação do circuito de teste do pseudorresistor [V].
$V_{SS}$	Tensão de alimentação negativa [V].
$V_{tune}$	Tensão de controle do pseudorresistor [V].
$W$	Largura do canal do transistor [ $\mu m$ ].
$W_{eff}$	Largura efetiva do canal do MOSFET [ $\mu m$ ].
$Z_{out}$	Impedância de saída [ $\Omega$ ].
$\omega$	Polo do amplificador [1/s].

## LISTA DE ABREVIATURAS

BD	Braço direito.
BE	Braço esquerdo.
BW	Largura de banda ( <i>Bandwidth</i> ).
CMOS	<i>Complementary Metal-Oxide-Semiconductor</i> .
DC	Tensão contínua ( <i>Direct Current</i> ).
ECG	Eletrocardiograma.
EEG	Eletroencefalograma.
EMG	Eletromiograma.
EOG	Eletrooculograma.
ENAP	Potenciais de Ação Extracelular Neuronal.
MOS	<i>Metal-Oxide-Semiconductor</i> .
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> .
NEF	Fator de Eficiência de Ruído ( <i>Noise Efficiency Factor</i> ).
nMOS	Transistor MOS canal n.
OTA	Amplificador operacional de transcondutância ( <i>Operational Transconductance Amplifier</i> ).
pMOS	Transistor MOS canal p.
SPICE	Programa de Simulação com Ênfase em Circuitos Integrados ( <i>Simulation Program with Integrated Circuit Emphasis</i> ).

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>21</b>
<b>1.1</b>	<b>Estrutura do trabalho .....</b>	<b>22</b>
<b>2</b>	<b>CONCEITOS BÁSICOS.....</b>	<b>23</b>
<b>2.1</b>	<b>Biopotenciais .....</b>	<b>23</b>
<b>2.2</b>	<b>Ruídos em sinais de baixa frequência .....</b>	<b>31</b>
<b>2.3</b>	<b>Simuladores SPICE .....</b>	<b>33</b>
<b>3</b>	<b>AMPLIFICADORES PARA BIOPOTENCIAIS.....</b>	<b>35</b>
<b>3.1</b>	<b>Estrutura do OTA de um único estágio e saída simples .....</b>	<b>36</b>
<b>3.2</b>	<b>Índices de mérito para amplificadores de biopotenciais.....</b>	<b>38</b>
<b>3.3</b>	<b>Pseudorresistor .....</b>	<b>39</b>
<b>4</b>	<b>METODOLOGIA.....</b>	<b>47</b>
<b>4.1</b>	<b>Estudo do pseudorresistor .....</b>	<b>47</b>
<b>4.2</b>	<b>Análise do tempo de recuperação transitório de um amplificador de biopotenciais utilizando pseudorresistor.....</b>	<b>48</b>
<b>5</b>	<b>IMPLEMENTAÇÃO .....</b>	<b>52</b>
<b>5.1</b>	<b>Implementação do transistor .....</b>	<b>52</b>
<b>5.2</b>	<b>Caracterização do pseudorresistor .....</b>	<b>54</b>
<b>6</b>	<b>RESULTADOS E DISCUSSÕES .....</b>	<b>58</b>
<b>6.1</b>	<b>Simulações do pseudorresistor no <i>software</i> ELDO.....</b>	<b>58</b>
<b>6.2</b>	<b>Resposta do Bioamplificador .....</b>	<b>71</b>
<b>6.3</b>	<b>Medidas no CI.....</b>	<b>75</b>
<b>7</b>	<b>CONCLUSÕES.....</b>	<b>82</b>
	<b>REFERÊNCIAS .....</b>	<b>84</b>
	<b>APÊNDICE A - TRABALHOS PUBLICADOS.....</b>	<b>90</b>
	<b>APÊNDICE B - AQUIVO DE SIMULAÇÃO SPICE DOS PSEUDORRESISTORES BACK-TO-BACK DA TECNOLOGIA DE 0,35 <math>\mu</math>M.....</b>	<b>92</b>

<b>APÊNDICE C - AQUIVO DE SIMULAÇÃO SPICE DOS PSEUDORRESISTORES BACK-TO-BACK DA TECNOLOGIA DE 0,13 <math>\mu</math>M.....</b>	<b>96</b>
<b>ANEXO A - PARÂMETROS SPICE SCN05 - AMIS (ON-SEMI) .....</b>	<b>100</b>
<b>ANEXO B - PARÂMETROS SPICE 8HP - IBM.....</b>	<b>104</b>
<b>ANEXO C - AQUIVO DE SIMULAÇÃO OBTIDO POR MEIO DA EXTRAÇÃO DE PARÂMETROS.....</b>	<b>108</b>
<b>ANEXO D - AQUIVO DE SIMULAÇÃO OBTIDO POR MEIO DA EXTRAÇÃO DE PARÂMETROS.....</b>	<b>111</b>

## 1 INTRODUÇÃO

O desenvolvimento de tecnologias que auxiliam no controle e na melhoria da saúde humana sempre foi uma preocupação para a comunidade científica. Através do sistema nervoso, o cérebro monitora e comanda grande parte das ações do nosso corpo, sejam ações externas (movimentos do corpo) ou ações internas (controle dos órgãos internos). O cérebro possui atividade constante em qualquer momento da vida do ser humano, inclusive em estados de sono ou coma [1].

Toda essa comunicação entre o cérebro e o restante do corpo, ocorre através de sinais eletroquímicos que são transmitidos pelo sistema nervoso. Esses sinais são chamados de biopotenciais e eles também são gerados por células musculares, e podem ser medidos durante a ação de algum membro ou na atividade de algum órgão. O monitoramento de alguns desses biopotenciais permite que o homem os estude detalhadamente. Por meio dos conhecimentos adquiridos nesses estudos, hoje é possível realizar exames que identificam algumas doenças apenas pelo comportamento dos biopotenciais, como por exemplo, em um eletrocardiograma (ECG) é possível identificar problemas de arritmia e em um eletroencefalograma é possível identificar problemas de epilepsia ou demência [1], [2].

O grande problema é que a leitura destes sinais não é tão simples, visto que a amplitude deles é muito pequena, da ordem de  $\mu\text{V}$  ou  $\text{mV}$  dependendo do sinal, além de a medida estar sujeita a diversas fontes de ruído. Ainda há a presença de níveis de tensão DC, gerados pela interface entre o eletrodo e o eletrólito, que em muitos casos chega a ter uma amplitude muito maior que a dos biopotenciais [3], e que podem interferir na medida.

É necessário desenvolver um circuito capaz de realizar a aquisição dos sinais de interesse, e que os amplifique a um nível de tensão suficiente para que seja realizada uma boa interpretação dos mesmos. O circuito deve eliminar as frequências que estão fora da banda de passagem desejada, e com isso reduzir a probabilidade da captura de ruídos. O circuito deve também eliminar a leitura dos níveis de tensão contínua.

Com a necessidade de se produzir equipamentos que ocupem pequenas áreas e com baixo consumo de energia, são realizadas pesquisas para desenvolvimento desses produtos com as melhores tecnologias de fabricação da atualidade. Processos de fabricação disponíveis no mercado como o da ON-SEMI ou da IBM, permitem produzir transistores com dimensões da ordem de centenas de nanômetros ou poucos micrometros, com baixos valores de tensão de alimentação.

Os circuitos amplificadores fazem as medições desses biopotenciais, e para se alcançar valores de frequência de corte suficientes para a eliminação dos ruídos de baixa frequência e dos níveis DC é utilizado um circuito RC (resistência e capacitor) com um valor muito alto de resistência. Esse valor elevado de resistência é obtido por meio de um transistor MOS em uma configuração conhecida como pseudoresistor, que é um dispositivo que permite obter altos valores de resistência com um transistor de dimensões pequenas [4].

Este trabalho tem como objetivo analisar o funcionamento do pseudoresistor, além disso, pretende-se verificar se os modelos SPICE utilizados conseguem fazer uma boa previsão do comportamento do pseudoresistor.

Com este trabalho pretende-se contribuir com os estudos sobre o pseudoresistor.

## **1.1 Estrutura do trabalho**

Este trabalho foi dividido em sete capítulos.

No capítulo 2 é apresentada uma revisão sobre alguns conceitos necessários para o desenvolvimento do trabalho.

No capítulo 3 é apresentada uma revisão sobre os circuitos de amplificadores e pseudoresistores, onde são apresentadas algumas topologias existentes, e os índices de mérito mais importantes para sua avaliação.

No capítulo 4 são apresentados os métodos utilizados para realização das pesquisas: simulações de circuitos através de *software* SPICE, além da extração de parâmetros elétricos por meio de *software* de avaliação de leiautes.

No capítulo 5 são mostradas as implementações feitas para fabricação do leiaute.

O capítulo 6 é reservado para a apresentação e discussão dos resultados obtidos e no capítulo 7 são apresentadas as conclusões do trabalho.

## 2 CONCEITOS BÁSICOS

Neste capítulo são apresentados os conceitos básicos essenciais para a compreensão do trabalho.

### 2.1 Biopotenciais

Os biopotenciais são gerados a partir da polarização e despolarização das membranas nervosas [5]. As membranas da fibra nervosa possuem o potencial de difusão, que é dado pela diferença nas concentrações de sódio e de potássio entre os lados internos e externos delas. Quando as membranas das fibras nervosas mais grossas não estão transmitindo um sinal nervoso, possuem um potencial chamado de potencial de repouso, que vale cerca de  $-90$  mV. Isso significa que o potencial do lado de dentro da membrana é  $90$  mV mais negativo do que o do lado externo. A transmissão dos sinais nervosos é realizada por meio dos potenciais de ação, que são uma rápida alteração no potencial da membrana, que se propaga por toda a fibra nervosa (em todas as direções), até sua extremidade. Os potenciais de ação são iniciados por uma variação súbita no potencial da membrana de negativo para positivo e retorno quase que imediato para o potencial negativo. Em fibras nervosas mais grossas, o potencial de membrana chega a valores positivos, já em fibras mais finas, às vezes o potencial apenas se aproxima do nível zero e depois retorna ao valor mais negativo. Na

Figura 1 pode ser observada a medida de um potencial de ação em uma membrana. Em (a), é mostrada a forma de medição e em (b) pode ser vista a curva com as fases de repouso, despolarização, repolarização e o retorno para o estado de repouso [1].

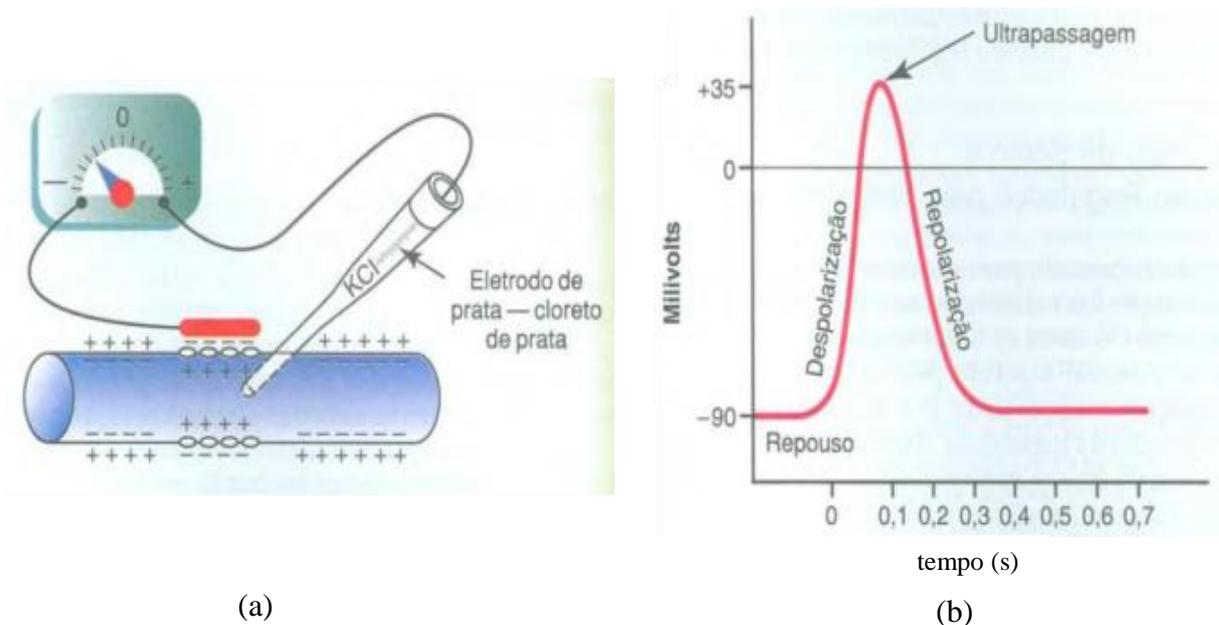


Figura 1 - (a) Potencial de ação típico registrado pelo método apresentado em (b).  
Fonte: Guyton, 2006, p. 61.

### 2.1.1 Potenciais nos músculos

Os potenciais medidos nos músculos, são potenciais transmitidos das fibras nervosas para as fibras musculares. As fibras nervosas se originam nos grandes neurônios motores, e ao penetrar em um feixe muscular, se ramificam, podendo estimular até centenas de fibras musculares. Os processos de iniciação e propagação dos potenciais de ação nas fibras musculares esqueléticas são bem semelhantes aos das fibras nervosas, diferenciando-se apenas em questões quantitativas [1].

### 2.1.2 Potenciais medidos em um eletrocardiograma (ECG).

O eletrocardiograma (ECG) é a gravação captada na superfície do corpo da atividade elétrica que ocorre devido ao funcionamento do coração [6]. O eletrocardiograma normal possui alguns sinais elétricos chamados de ondas, e essas ondas são uma combinação entre as atividades de despolarização e repolarização dos átrios e ventrículos [2], que são formados por células musculares do coração e são responsáveis pelo bombeamento do sangue [1]. A Figura 2 mostra um sinal de um eletrocardiograma normal composto pela onda P, o complexo QRS e a onda T, onde a onda P é produzida pelos potenciais gerados na despolarização dos átrios, o complexo QRS é a combinação da onda Q com a onda R e a onda S, que são responsáveis pela despolarização dos ventrículos. A onda T é gerada pelos potenciais responsáveis pela repolarização dos ventrículos [7]. A onda do potencial de repolarização dos átrios é suprimida pelo complexo QRS durante a leitura [1].

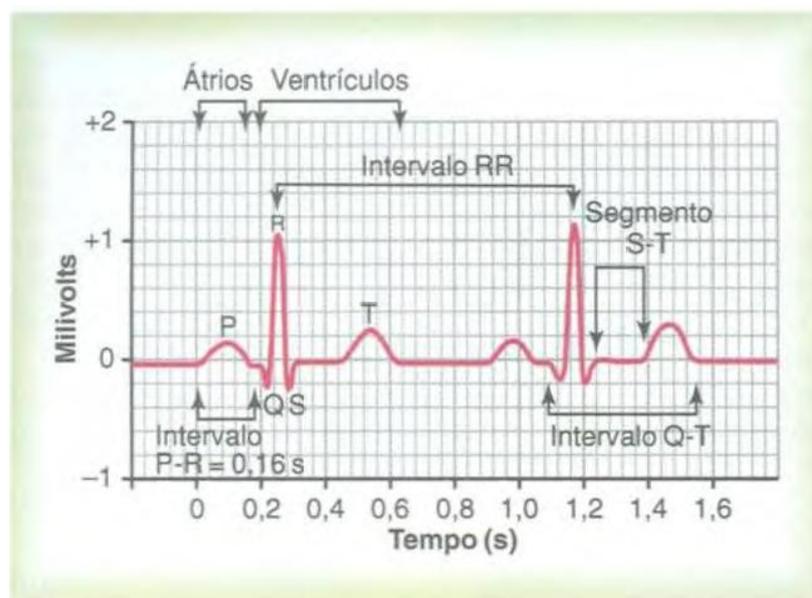


Figura 2 - Eletrocardiograma normal  
Fonte: Guyton, 2006, p. 124

### 2.1.3 Potenciais medidos em um eletroencefalograma (EEG)

Os potenciais medidos em um eletroencefalograma são oriundos de milhares ou até milhões de neurônios ou fibras nervosas que disparam sinais sincronamente. Somente dessa maneira seria possível o registro desses potenciais no couro cabeludo. Em adultos normais, não existe um padrão nas ondas medidas. O cérebro está em constante atividade elétrica, e na maioria do tempo não existem padrões que possam ser medidos no EEG. Existem alguns padrões que podem ser identificados em doenças como epilepsia. Na Figura 3 podem ser vistos os quatro tipos de ondas lidas em um EEG de uma pessoa normal, chamadas de ondas cerebrais, e suas intensidades e frequências dependem do grau de atividade em cada região do córtex cerebral, e elas mudam significativamente entre os estados de vigília, sono e coma [1].

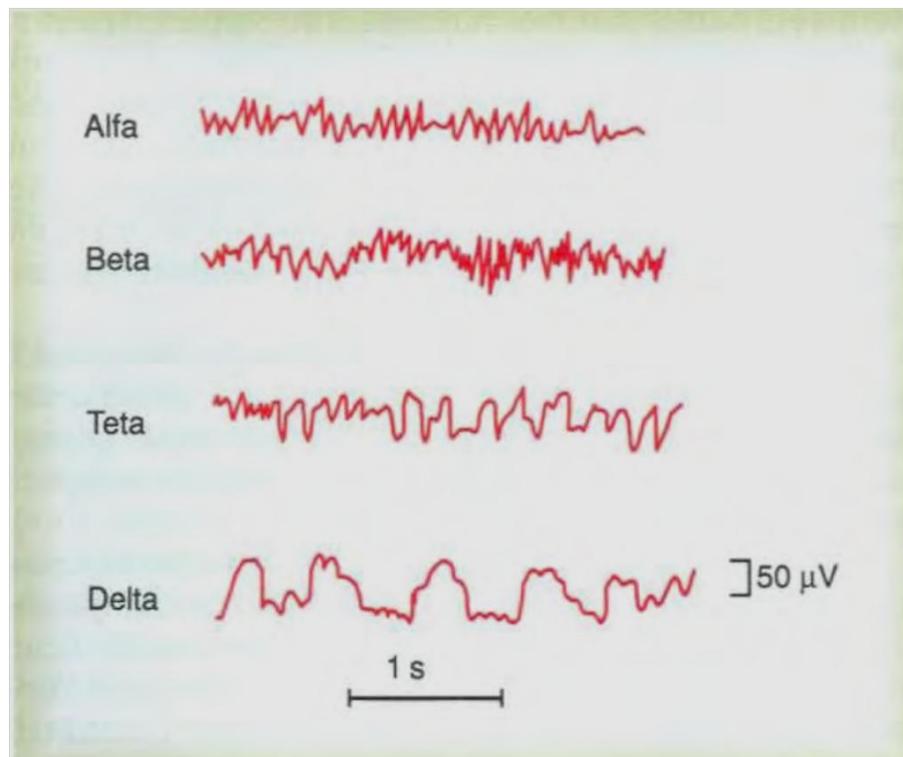


Figura 3 - Diferentes tipos de ondas no eletroencefalograma normal.  
Fonte: Guyton, 2006, p. 742

Resumidamente, a intensidade de cada onda é dada pelo nível de sincronismo entre os sinais de atividades no cérebro, quanto maior o sincronismo, maior o sinal, e quanto menor o sincronismo, as ondas acabam se anulando, tornando a intensidade do sinal medido menor. A frequência pode ser relacionada ao grau das atividades no cérebro, quanto maior as atividades, maior será a frequência das ondas (e mais irregular) [1].

As ondas alfa ocorrem em uma pessoa que está acordada, porém em estado de repouso. Suas ondas rítmicas ocorrem em frequências entre 8 e 13 Hz e os valores de tensão variam de 20 a 200  $\mu\text{V}$  [2].

As ondas beta ocorrem com frequências entre 14 e 30 Hz, e em alguns casos (como na atividade mental intensa) podem ultrapassar 50 Hz. As ondas betas podem ser divididas em dois tipos: A onda beta I que possui frequências por volta de duas vezes as frequências das ondas alfas, e assim como as ondas alfas, podem ser suprimidas pela atividade mental; E a onda beta II que surge de atividades intensas do cérebro [2].

As ondas teta possuem frequências entre 4 e 7 Hz, e são encontrados principalmente em EEGs feitos em crianças, mas também pode ser obtidos em adultos durante grande estresse emocional, como frustração e decepção [2].

As ondas delta são consideradas todas as ondas abaixo de 3,5 Hz. Elas ocorrem durante o sono profundo, na infância e em sérias doenças cerebrais. Em algumas vezes essas ondas ocorrem somente durante poucos segundos[2].

#### 2.1.4 Faixa genérica dos biopotenciais

A faixa genérica, de valores de frequência e níveis de tensão em que se encontram as informações de cada medida de biopotencial, é mostrada na Tabela 1, e compreende: **ECG (EletroCardioGram)**, **EEG (EletroEncefaloGram)**, **EMG (EletroMiograma)**, **EOG (EletroOculoGram)** e **ENAP (Potenciais de Ação Extracelular Neuronal)** [8].

Tabela 1 - Faixa genérica de biopotenciais

BIOPOTENCIAL	FAIXA DE FREQUÊNCIA	FAIXA DE AMPLITUDE TÍPICA
EEG	0,5 ~ 40 Hz	0,5 ~ 100 $\mu\text{V}$
EMG	20 Hz ~ 2 kHz	1 ~ 10 mV
ECG	0,05 ~ 100 Hz	1 ~ 5 mV
EOG	DC ~ 10 Hz	10 ~ 100 $\mu\text{V}$
ENAP	0,1 Hz ~ 10 kHz	50 ~ 500 $\mu\text{V}$

Fonte: Yin; Ghovanloo, 2007

Nota: Traduzido pelo autor.

#### 2.1.5 Eletrodos para biopotenciais

Os eletrodos são constituídos por um condutor e possuem em sua face de medição, eletrólito. O eletrólito representa o fluido corporal que contém íons, e serve para melhorar a passagem de corrente elétrica entre a pele e o condutor [9], [10]. A escolha entre quais materiais serão utilizados tanto para o eletrodo quanto para o eletrólito são muito importantes, pois essa interface eletrodo-eletrólito, pode gerar valores de resistências e capacitâncias com

características elétricas não lineares, além de um potencial DC gerado por artefatos de movimentos [11] que pode prejudicar as medições de biopotenciais<sup>1</sup>.

A Figura 4 mostra o circuito equivalente de um eletrodo para biopotenciais em contato com o eletrólito,  $E_{hc}$  é o potencial de meia célula, que é uma diferença de potencial entre o eletrólito que envolve o eletrodo e o restante da solução. Essa diferença de potencial ocorre devido à interação entre cátions e ânions do eletrodo e do eletrólito e prejudica a leitura dos biopotenciais;  $R_d$  e  $C_d$  formam a impedância associada com a interface e os efeitos de polarização; e  $R_s$  é a resistência em série associada com os efeitos de interface e à impedância do eletrólito [9] [10]. A impedância do eletrodo é dependente da frequência.

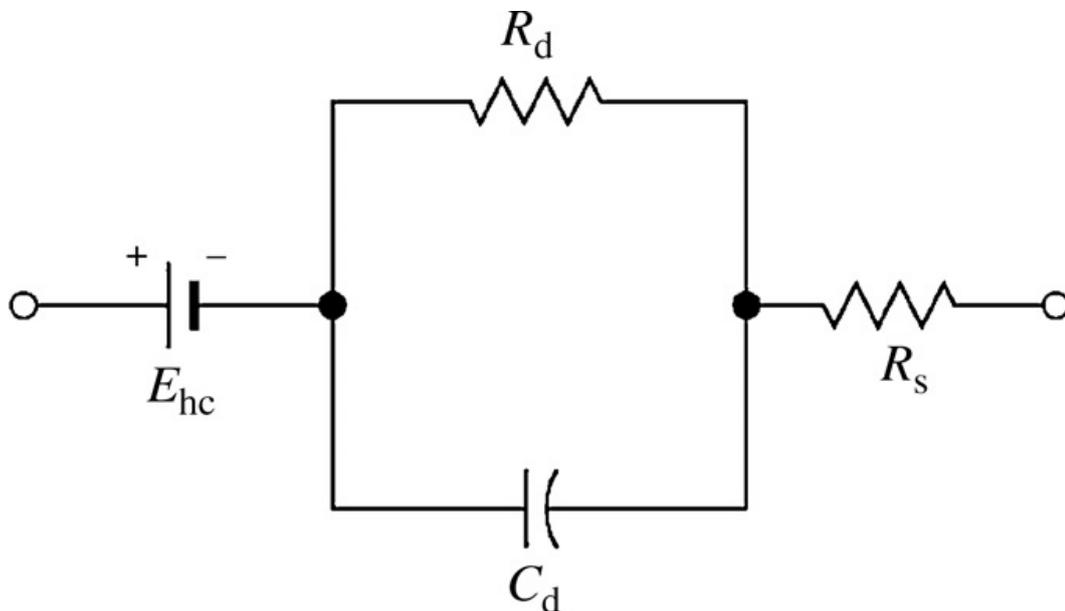


Figura 4 - Circuito equivalente do eletrodo  
Fonte: Neuman, 2010, p. 203

Na Figura 5 pode ser visto o circuito equivalente (b) do eletrodo em contato com a pele (a). Onde  $R_s$  representa a resistência efetiva associada com os efeitos de interface entre o gel do eletrodo e a pele;  $E_{sc}$  é a diferença de potencial oriunda da diferença de concentração iônica na epiderme;  $R_e$  e  $C_e$  são respectivamente a resistência e capacitância equivalentes da epiderme, e  $R_u$  a resistência equivalente da derme [10].

O eletrodo de prata/cloreto de prata (Ag/AgCl) é muito utilizado para medição de biopotenciais, pois se aproxima bastante de condições de um eletrodo ideal, possui baixo ruído elétrico e é de fácil fabricação em laboratórios [9]. A Figura 6 mostra o corte transversal

<sup>1</sup>Os artefatos de movimento são os deslocamentos relativos entre o eletrodo e a pele [10] que podem gerar alterações no potencial DC da ordem de mV, podendo suprimir os biopotenciais medidos [11].

de um eletrodo de prata/cloreto de prata. Toda a estrutura é imersa no eletrólito que contém uma concentração relativamente alta de ânions [10].

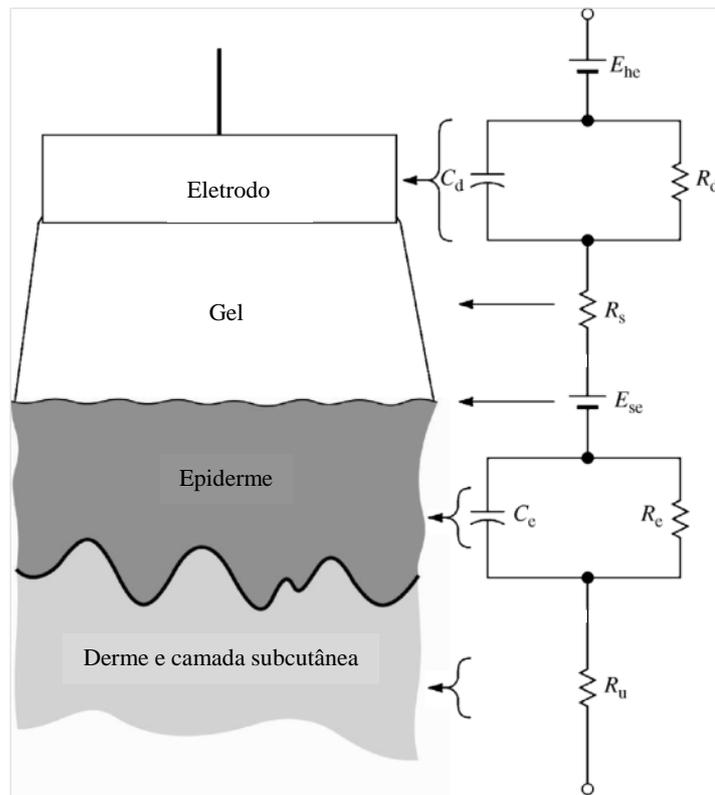


Figura 5 - (a) interface entre um eletrodo colocado na superfície da pele e (b) circuito equivalente.  
 Fonte: Neuman, 2010, p. 207

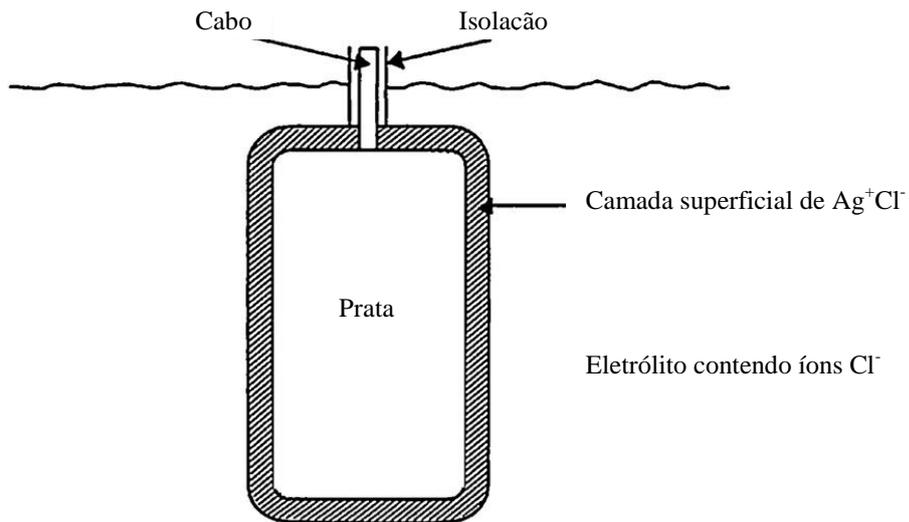


Figura 6 - Eletrodo de prata/cloreto de prata, mostrado em seção transversal  
 Fonte: Autor "adaptado de" Webster, 2010, p. 197

### 2.1.6 Método de medição de biopotenciais

Os biopotenciais podem ser medidos de maneira invasiva ou não-invasiva. Para realizar a medição dos potenciais de ação de maneira não-invasiva, são necessários pelo menos dois eletrodos, um eletrodo de referência e um eletrodo para a medição efetiva. Pode ser utilizado mais de um eletrodo de referência, como será mostrado no exemplo do eletrocardiograma, e pode também ser utilizado mais de um eletrodo na medição, mas, nesse caso, cada eletrodo irá registrar um sinal de interesse[1].

#### Exemplo: eletrocardiograma

Três membros do corpo: o braço esquerdo, o braço direito e a perna esquerda formam o chamado triângulo de Einthoven [12], cada um desses membros formam os ápices de um triângulo que envolve o coração. Na Figura 7 é demonstrado o triângulo, em que podem ser vistos os pontos em que os eletrodos são ligados aos membros. O coração é envolvido por líquidos presentes em outros tecidos que o circundam, e que conduzem eletricidade com muita facilidade, logo o coração está suspenso em meio condutor [1]. Cada ponto em que os eletrodos são ligados conecta eletricamente seu respectivo membro aos líquidos que envolvem o coração. A medida entre quaisquer dois dos três eletrodos ligados aos membros do triângulo de Einthoven é chamada de derivação, logo temos três derivações (do braço esquerdo para o braço direito, da perna esquerda para o braço direito, e da perna esquerda para o braço esquerdo). A lei de Einthoven afirma que a soma entre quaisquer dois dos três potenciais das derivações eletrocardiográficas bipolares dos membros (respeitando as sinalizações), será igual ao potencial da derivação não considerada na soma [1].

Na Figura 7, temos um exemplo de valores de potenciais medidos momentaneamente pelos eletrodos nas derivações eletrocardiográficas-padrão, e através desses valores, pode ser analisada a lei de Einthoven<sup>2</sup>.

Para o registro do eletrocardiograma, na entrada do eletrodo negativo do circuito, chamado de eletrodo indiferente, são utilizados três eletrodos de referência, ligados simultaneamente nos membros que compõe o triângulo de Einthoven. O eletrodo positivo do circuito é ligado em uma das seis posições indicadas na Figura 8, essas posições são denominadas de derivações torácicas. Cada derivação torácica registra os potenciais do coração, dando maior ênfase ao músculo situado diretamente abaixo do eletrodo. Na Figura 9

---

<sup>2</sup> Lei de Einthoven: A lei de Einthoven afirma que, se os potenciais elétricos de duas das três derivações eletrocardiográficas bipolares dos membros forem conhecidos em um dado momento, o potencial elétrico da terceira derivação poderá ser determinado matematicamente pela simples soma dos dois primeiros [1].

são mostrados os eletrocardiogramas registrados pelas seis derivações torácicas padrão, as ondas de  $V_1$  a  $V_6$  correspondem às medições nos pontos de 1 a 6 mostrados na Figura 9 [1].

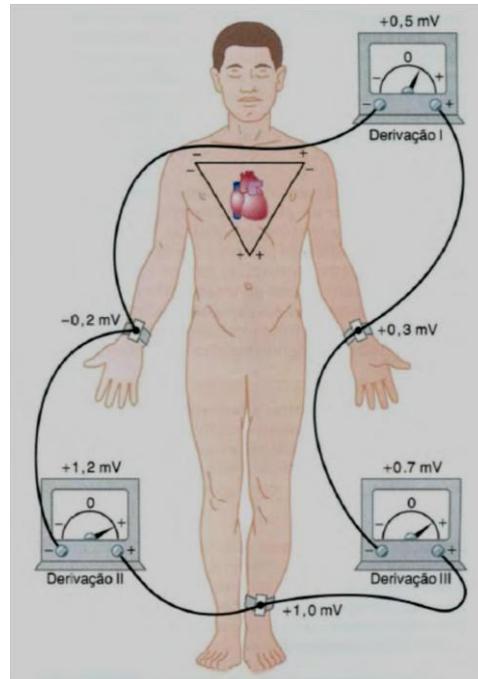


Figura 7 - Pontos de conexão dos eletrodos para as derivações padrão e o triângulo de Einthoven.  
Fonte: Guyton, 2006, p. 127

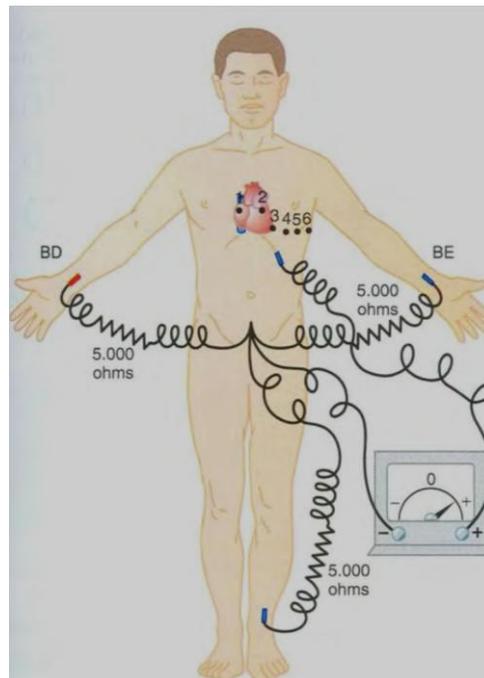


Figura 8 - Conexão do corpo com o eletrocardiógrafo para registro das derivações. BD - braço direito, e BE - braço esquerdo  
Fonte: Guyton, 2006, p. 129

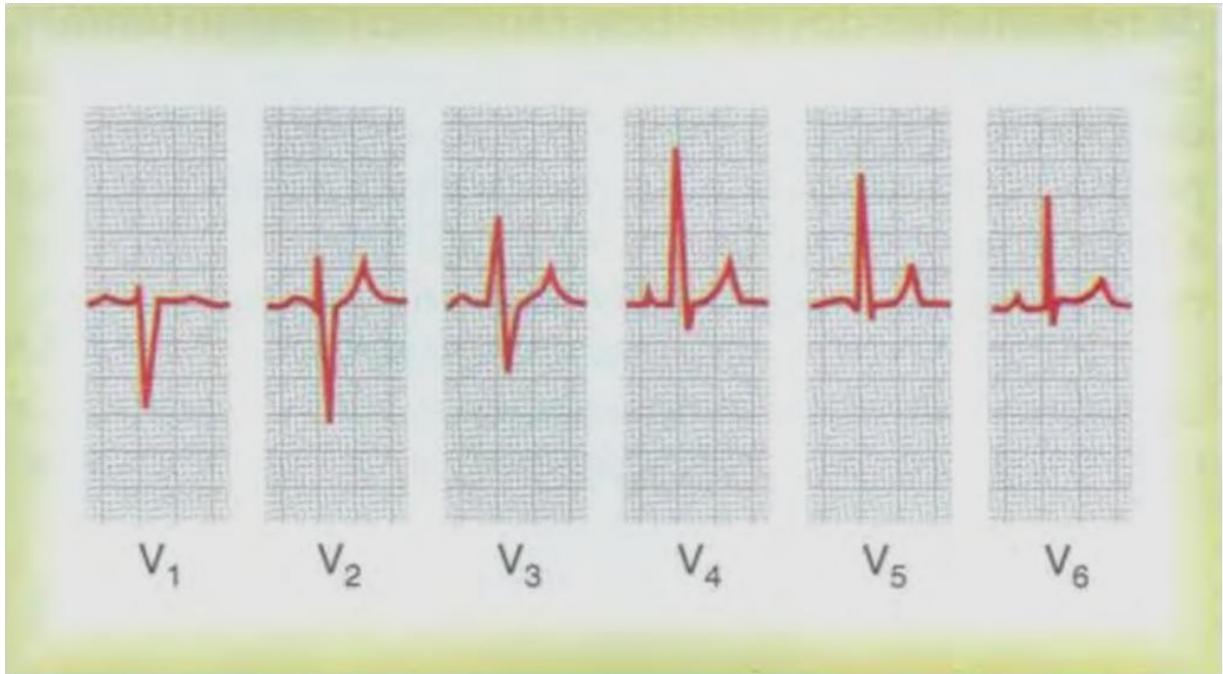


Figura 9 - Eletrocardiogramas normais, registrados pelas seis derivações torácicas padrão. As ondas V1 a V6 correspondem aos pontos 1 a 6 da Figura 9.

Fonte: Guyton, 2006, p. 129

## 2.2 Ruídos em sinais de baixa frequência

O ruído elétrico é um sinal de tensão ou corrente que é indesejável em um circuito elétrico [13]. Ruído é, em muitos casos, um processo aleatório, o que significa que seu valor não pode ser previsto em nenhum momento, mesmo que valores passados sejam conhecidos [14]. Nesses casos, seu comportamento deve ser analisado durante um período de tempo, para se tentar desenvolver um modelo matemático estatístico [15].

Os tipos mais comuns de ruídos são: ruídos intrínsecos do circuito (ruído oriundo do movimento discreto e aleatório de cargas em fios ou dispositivos), ruído de quantização (presente na transformação de sinais analógicos em sinais digitais) e ruídos de acoplamento (resultado da interferência de sinais de circuitos adjacentes) [13]. No grupo dos ruídos intrínsecos estão presentes o ruído térmico, ruído de disparo e o ruído flicker. Em um circuito de amplificador de biopotenciais, o ruído flicker traz uma grande preocupação, pois, ele atua principalmente em baixas frequências.

O ruído flicker, conhecido também como ruído  $1/f$  pode ser interpretado como uma corrente adicionada à corrente entre dreno e fonte do transistor devido a algumas ligações "intermitentes" geradas entre a interface do óxido de porta e o substrato de silício do

MOSFET [15]. Essas ligações geram estados de energia extras que capturam e soltam aleatoriamente alguns portadores que se movimentam pela interface.

Os ruídos são analisados a partir da sua densidade espectral de potência em função da frequência da forma de onda, e sua representação pode ser expressa em  $V^2/\text{Hz}$  ou  $V/\sqrt{\text{Hz}}$  [15]. Por maior facilidade, o ruído é modelado como uma fonte  $V_n$  de tensão em série com a porta do dispositivo, sua equação [14] é dada pela equação (1):

$$V_n^2 = \frac{K}{C_{ox}WLf} \quad (1)$$

onde  $K$  é uma constante que depende do processo de fabricação;  $C_{ox}$  é a capacitância do óxido por unidade de área;  $W$  é a largura de canal do transistor;  $L$  é o comprimento de canal do transistor; e  $f$  é a frequência.

A densidade espectral é inversamente proporcional à frequência, e por esse motivo o ruído flicker também é conhecido como ruído  $1/f$ . A Figura 10 mostra a curva característica do ruído: conforme a frequência aumenta, o ruído diminui e é superado pelo ruído térmico [15].

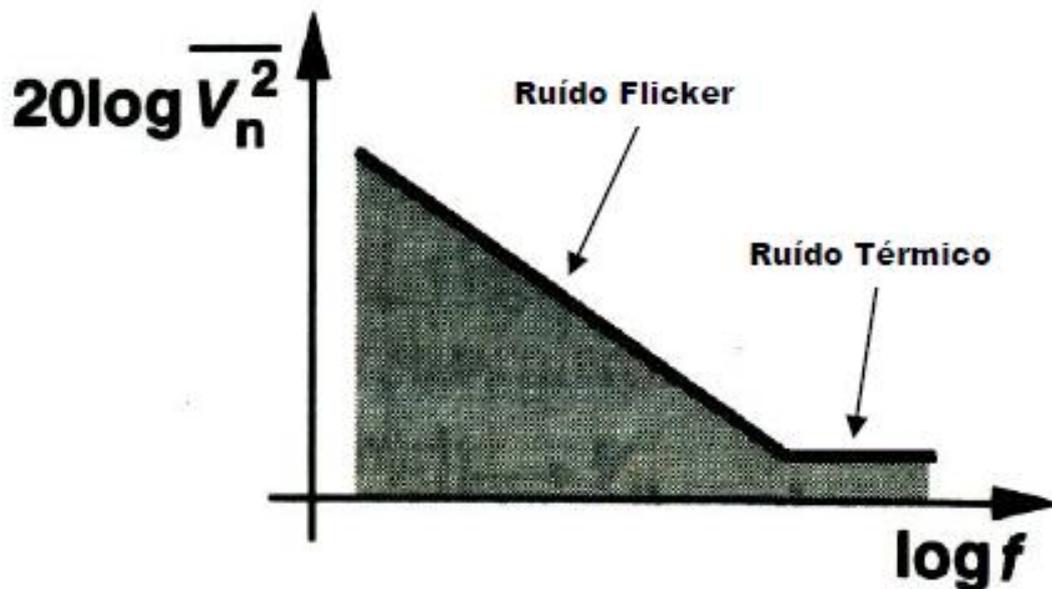


Figura 10 - Comportamento característico de uma curva de densidade de potência.  
Fonte: Gomes, 2008, p. 50.

## 2.3 Simuladores SPICE

O SPICE (Simulated Program with Integrated Circuits Emphasis, ou no português Programa de Simulação com Ênfase em Circuitos Integrados) é um *software* de simulação de circuitos eletrônicos em geral para análises DC não lineares, transientes não lineares e AC lineares [16]. Foi desenvolvido a partir de 1975 pelos pesquisadores Larry Nagle e Donald Petterson nos laboratórios da Universidade da Califórnia em Berkeley [17]. Os arquivos de simulação SPICE são arquivos de texto onde são declarados os nós de cada componente do circuito. O circuito pode possuir os componentes básicos da eletrônica como resistores, capacitores e indutores, fontes dependentes e independentes de tensão e de corrente, além dos modelos mais usuais de semicondutores (diodos, BJTs, JFETs, MESFETs e MOSFETs) [16].

A simulação SPICE permite a previsão de comportamento de um circuito, sem que o mesmo tenha sido implementado fisicamente.

Hoje, existem vários modelos de simuladores SPICE, sejam eles versões gratuitas ou pagas. Para os estudos realizados neste trabalho foram utilizadas simulações no SPICE ELDO [18] da Mentor Graphics com os modelos SPICE para simulações de transistores MOS: BSIM3V3[19] e PSP101.3[20]. O Eldo permite ajustar níveis de tolerâncias mínimas de correntes e de condutâncias em valores muito pequenos, que permitem realizar as simulações com excelente precisão.

### 2.3.1 Modelo SPICE BSIM3V3 para simulações de transistores MOS

O modelo BSIM3V3 foi desenvolvido por pesquisadores da universidade da Califórnia em Berkeley, e ele é baseado na física de modelos MOSFETs de dimensões submicrométricas para projetos de circuitos digitais e analógicos [19]. Uma das suas principais características é que ele possui uma única expressão para a relação corrente-tensão. Essa expressão abrange desde a região de sublimiar até a região de saturação, garantindo a continuidade de todas as condições de corrente entre fonte e dreno, condutância e transcondutância [19].

Esse modelo também considera a dependência da largura do canal para as cargas de substrato e a resistência entre fonte e dreno[19].

Muitos processos de fabricação de CIs atuais possuem parâmetros elétricos para simulação SPICE com o modelo BSIM3V3.

### 2.3.2 Modelo SPICE PSP 101.3 para simulações de transistores MOS

O modelo SPICE PSP é um modelo MOSFET compacto que foi desenvolvido em conjunto pela NXP Semiconductors (antiga parte da Philips) e pela Universidade Estadual do Arizona (anteriormente na Universidade Estadual da Pensilvânia) [20]. A origem do PSP se

deu por dois modelos, o MOS modelo 11 (desenvolvido por pesquisas na Philips) e o SP (desenvolvido pela Penn State University). O PSP é um modelo MOS baseado no potencial de superfície que contém todos os efeitos físicos relevantes para os modelos da época (redução de mobilidade, velocidade de saturação, corrente de porta, efeito de redução de barreira induzida pelo dreno (DIBL), efeitos de gradiente na dopagem lateral e etc) [20]. O modelo PSP possui uma descrição precisa do comportamento de distorções elétricas e do comportamento de ruídos em dispositivos MOS [20].

### 3 AMPLIFICADORES PARA BIOPOTENCIAIS

Devido aos baixos níveis de tensão dos biopotenciais, é necessária a utilização de um circuito amplificador. Porém, muitas vezes os níveis de tensão dos ruídos e do sinal contínuo (DC) oriundo da interface eletrodo-eletrólito são da mesma ordem de grandeza ou até maiores que os níveis dos sinais de interesse [3]. Por isso, se faz necessário o uso de circuitos capazes de filtrar e amplificar somente os sinais desejados.

Um tipo de amplificador largamente utilizado em circuitos de aquisição de biopotenciais é o amplificador operacional de transcondutância (OTA - Operational Transconductance Amplifier). O dispositivo OTA tem como principal função amplificar uma entrada diferencial de tensão para uma saída de corrente (diferencial ou não) [21]. O OTA possui altos valores de taxa de rejeição em modo comum (CMRR) devido ao seu par de entrada diferencial, ganhos elevados, entre outras vantagens.

A Figura 11 mostra a estrutura mais básica de um OTA, que é um amplificador diferencial com carga ativa, seus polos e zeros geralmente estão em frequências da ordem de MHz ou GHz, não causando problemas de ganho para as frequências de interesse [21].

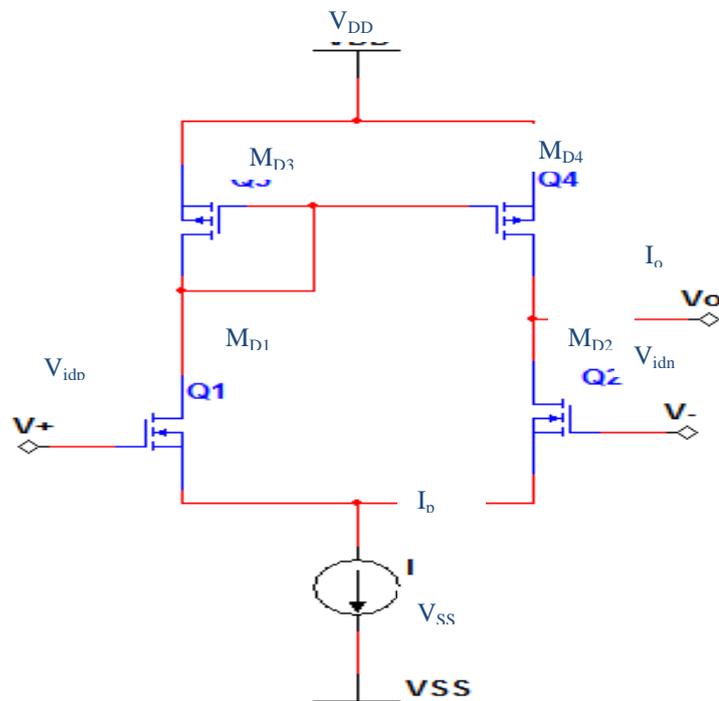


Figura 11 - Amplificador diferencial com carga ativa  
Fonte: Autor "adaptado de" Sedra, 2007, p. 453

### 3.1 Estrutura do OTA de um único estágio e saída simples

Um circuito de OTA largamente utilizado para amplificadores de biopotenciais é o OTA de um único estágio e saída simples [22], [23], [24], [25]. Sua estrutura é mostrada na Figura 12. Uma alternativa bastante utilizada é a estrutura de um único estágio e uma única saída em *cascode* [26] (mostrado na Figura 13), que acrescenta dois transistores à saída formando ligações *cascode*. A ligação *cascode* tem como principais vantagens, o aumento do ganho cc ou o aumento da frequência de ganho de tensão unitário [21], e no caso de aplicações em biopotenciais, o aumento da frequência de ganho de tensão unitário é uma boa vantagem para se controlar a frequência de corte superior.

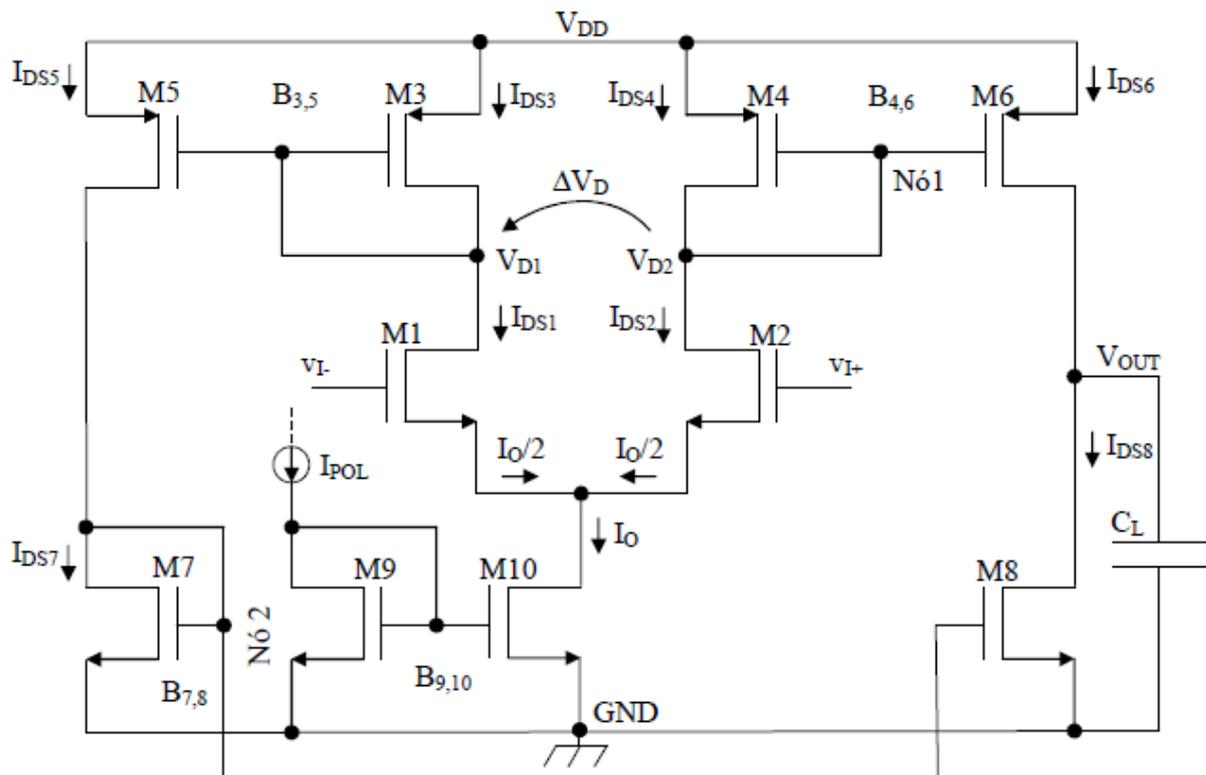


Figura 12 - Arquitetura do OTA CMOS de um único estágio e uma única saída.  
Fonte: Moreto, 2011.

Para a arquitetura da Figura 12,  $C_L$  é a capacitância de carga, pois o OTA consegue obter altos valores de ganho de tensão quando sua carga possui componentes capacitivos [26]. Os transistores M3, M4, M5 e M6 são transistores pMOS, e os transistores M1, M2, M7 e M8 são transistores nMOS. O espelho de corrente formado por M9 e M10 é responsável pela polarização de corrente do circuito. O par diferencial M1 e M2 é responsável pela entrada dos sinais causando desequilíbrio na corrente de polarização que passa pelas cargas ativas M3 e M5. Os espelhos de corrente formados por M3 e M4, e M5 e M6, geralmente possuem o



ruído flicker. Já os transistores utilizados como cargas ativas no circuito do OTA, são fabricados tão pequenos quanto possível, para diminuir suas contribuições de ruído no circuito. Porém, ao se reduzirem as dimensões das cargas ativas, a margem de fase do circuito diminui, podendo levar à instabilidade [9].

### 3.1.1 Principais equações do OTA de um único estágio e uma única saída

As principais equações que caracterizam o circuito do OTA mostrado na Figura 12 são as equações (2) de tensão de saída diferencial ( $v_o$ ), (3) de ganho de tensão em malha aberta ( $A_{v0}$ ) e (4) da frequência de ganho de tensão unitário ( $f_T$ ) [23].

$$v_o = -\frac{(W/L)_6}{(W/L)_4} \frac{g_m}{I_{DS}} v_{id} \left( \frac{V_{EA6} \cdot V_{EA8}}{V_{EA6} + V_{EA8}} \right) \quad (2)$$

Onde  $W$  e  $L$  são respectivamente a largura e o comprimento de canal dos transistores,  $g_m$  é a transcondutância do transistor,  $I_{DS}$  é a corrente DC entre o dreno e a fonte do transistor e  $V_{EA6}$  e  $V_{EA8}$  são as tensões de early dos transistores M6 e M8 respectivamente.

$$A_{v0} = \frac{v_o}{v_{id}} = -\frac{(W/L)_6}{(W/L)_4} \frac{g_m}{I_{DS}} \left( \frac{V_{EA6} \cdot V_{EA8}}{V_{EA6} + V_{EA8}} \right) \quad (3)$$

Onde  $v_{id}$  é a tensão diferencial de entrada (entre  $v_{I+}$  e  $v_{I-}$ ) do OTA.

$$f_T = \frac{(W/L)_6}{(W/L)_4} \left( \frac{g_m}{I_{DS}} \right) \left( \frac{I_{DS}}{2\pi C_L} \right) \quad (4)$$

Onde  $C_L$  é a capacitância de carga do circuito.

## 3.2 Índices de mérito para amplificadores de biopotenciais

Para a avaliação de qualidade e desempenho dos amplificadores de biopotenciais alguns índices de mérito geralmente são observados. Entre eles, podem-se citar o ruído referenciado à entrada [13], [15], [30], [31], o Fator de Eficiência de Ruído NEF (*Noise Efficiency Factor*) [32], a Razão de Rejeição de Offset ORR (*Offset Rejection Ratio*) [33], a Razão de rejeição de modo comum (CMRR) [21] a Razão de rejeição da fonte de alimentação (PSRR), [34] e o Tempo de recuperação de transitório. Este último é de particular interesse no presente trabalho, porque é muito influenciado pelo uso de pseudoresistores. É o tempo de recuperação do circuito para voltar à sua condição de operação normal após um degrau de tensão transitório na entrada com alta amplitude. Essa tensão transitória pode se originar de várias maneiras. O movimento do paciente pode causar um aumento momentâneo no valor do

potencial de meia-célula, e esse valor pode saturar o circuito. Também durante um monitoramento de um exame de ECG, pode ser que o paciente necessite de uma desfibrilação, que pode gerar um transiente tão grande, ao ponto de saturar a saída do amplificador [3] (Figura 14). É uma análise muito importante, mas infelizmente não se encontram muitas referências que abordam o assunto. Com o objetivo de um maior entendimento, foi realizado um estudo sobre esse índice, e ele será discutido com detalhes neste trabalho.

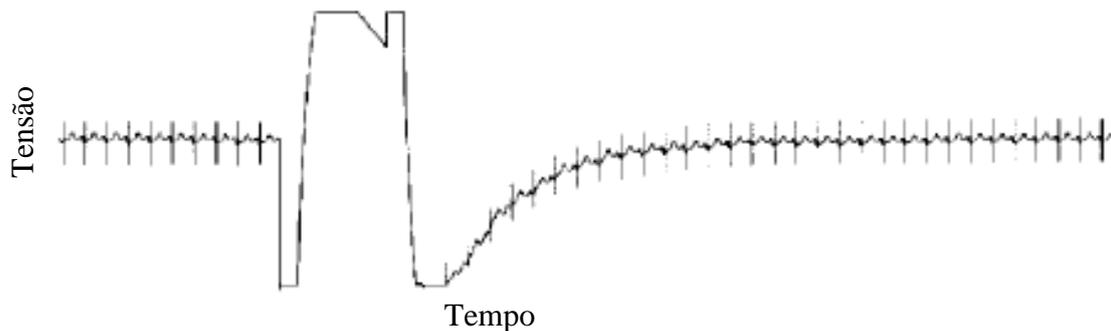


Figura 14 - Efeito de uma tensão transitória em um exame de ECG, devido à uma desfibrilação.  
Fonte: Neuman, 2010, p. 256.

Outros índices de mérito bastante usados na qualificação de amplificadores de biopotenciais são: área de silício ocupada; Potência total consumida; Banda de passagem; Ganho de tensão de saída.

### 3.3 Pseudorresistor

Na maioria dos amplificadores de biopotenciais, uma realimentação com frequência de corte inferior da ordem de mHz ou Hz é desenvolvida para permitir a amplificação apenas dos sinais de interesse. Assim, dependendo da frequência de corte inferior, uma constante RC (produto da resistência e da capacitância de uma malha) próxima ou acima de 1 segundo é necessária, levando a componentes resistivos e capacitivos com altos valores. O grande desafio para o projetista é como alcançar estes altos valores de constante RC e manter uma área de leiaute pequena, pois, pequenas áreas de leiaute é um dos objetivos dos projetistas de bioamplificadores. Altos valores de capacitância exigem uma grande área, e o mesmo acontece para altos valores de resistência, utilizando as resistências de folha da tecnologia.

Uma maneira largamente utilizada para se obter resistores com altos valores de resistência é o uso do transistor MOS em uma configuração conhecida como MOS-bipolar ou pseudorresistor [4].

Várias topologias estudadas ao longo da execução deste trabalho fazem uso do pseudorresistor para o controle da frequência de corte inferior de amplificadores de biopotenciais. Apesar de este dispositivo ser largamente utilizado, poucas análises sobre seu

funcionamento foram relatadas, o que motivou o aprofundamento dos estudos sobre ele, a fim de se encontrar métodos que auxiliem em seu dimensionamento e controle.

### 3.3.1 Elemento adaptativo

O pseudoresistor foi introduzido por T. Delbruck e C. A. Mead [35] como um "elemento adaptativo". Sua aplicação inicial ocorreu em um circuito de um fotorreceptor com uma larga faixa dinâmica de recepção. Na Figura 15 é mostrado um esquema de ligação do elemento adaptativo (a) juntamente com um capacitor que armazena o estado de adaptação.  $V_o$  é a tensão de saída e  $V_f$  é a tensão no capacitor. Quando a tensão de polarização é direta, ( $V_o > V_f$ ), é como se o transistor MOS fosse ligado, e o transistor bipolar fosse desligado (b). Para a polarização reversa, o transistor MOS é desligado e o transistor bipolar é ligado (c) [35].

O termo adaptativo se deve ao fato de que a resistência do elemento possui comportamento diferente para pequenos e grandes sinais (serão apresentados detalhes a seguir) o que permite ao circuito uma variação de até duas décadas nos sinais detectados pelo fotorreceptor [35].

A adaptação ocorre quando uma carga é transferida através de um elemento adaptativo, para um capacitor ou de um capacitor de armazenamento para um elemento adaptativo. O elemento adaptativo é um dispositivo como um resistor que possui uma relação I-V monotônica. (verdadeiros resistores ôhmicos são muito pequenos para adaptação na escala de tempo em segundos). O elemento adaptativo age como um par de diodos em paralelo, com polaridades opostas. A corrente aumenta exponencialmente com o aumento da tensão, para qualquer sentido de tensão, e tem uma resistência extremamente grande na região próxima à origem [35].

A curva característica do pseudoresistor (Figura 16) mostra que a resistência efetiva do elemento adaptativo é enorme para pequenos sinais e pequena para grandes sinais. Por isso, a adaptação é lenta para pequenos sinais e rápida para grandes sinais. Este comportamento é útil, pois significa que o receptor pode se adaptar rapidamente à uma grande mudança nas condições, mantendo alta sensibilidade para pequenas e lentas variações de sinais [35].

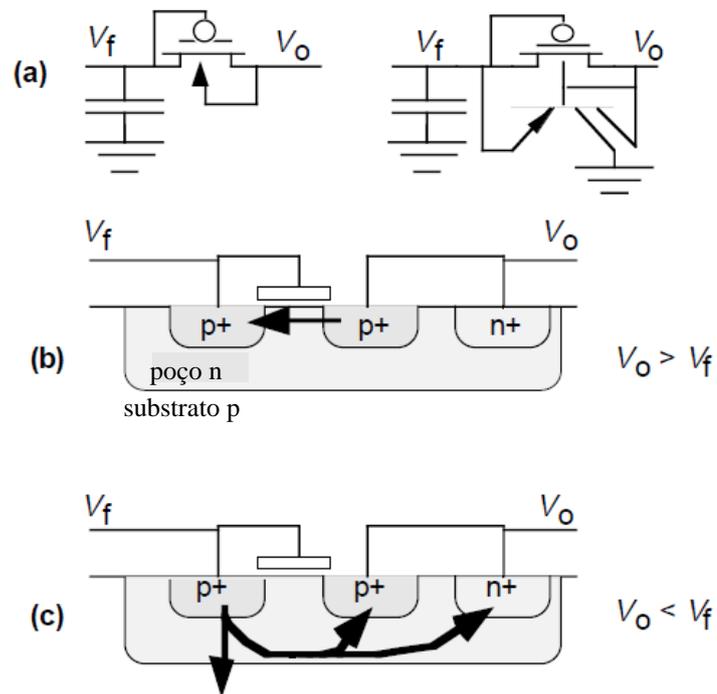


Figura 15 - Elemento adaptativo (a), mostrado em dois esquemas, juntamente com o capacitor que armazena o estado de adaptação. (b) O modo de condução quando a tensão de saída é maior que a tensão no capacitor: A estrutura age como um transistor MOS conectado como um diodo. (c) O caso oposto: A junção p+/n é polarizada diretamente, e o dispositivo como um todo age como um transistor bipolar com dois coletores.

Fonte: Delbruck, 1994, p. 341.

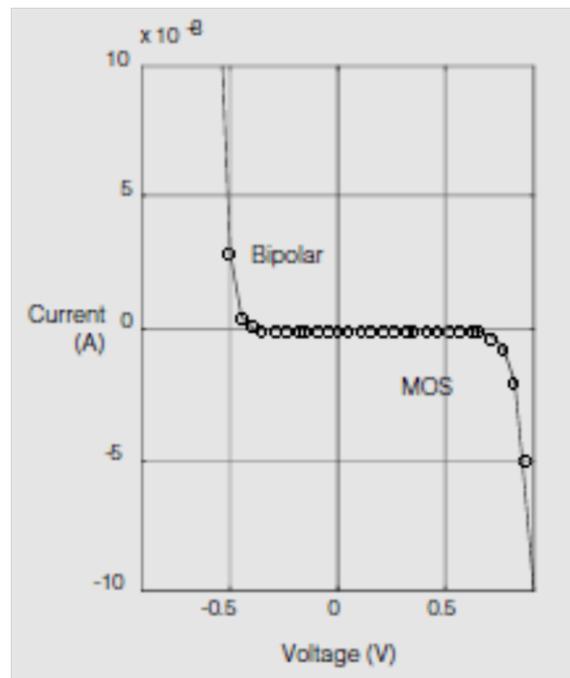


Figura 16 - Exemplo de uma curva característica do elemento adaptativo, posteriormente chamado de pseudorresistor.

Fonte: Delbruck, 1994, p. 341.

Analisando a estrutura de um transistor nMOS na configuração de pseudorresistor é possível definir como é formada a corrente elétrica do dispositivo para cada faixa de tensão. Para valores de  $V_{DS}$  negativos, pode ser observado que a corrente do pseudorresistor é formada pela corrente direta do diodo formado pelo terminal de dreno e o substrato do transistor (Figura 17).

Para valores de  $V_{DS}$  positivos e próximos a 0 V, a corrente do pseudorresistor é formada pela corrente reversa do diodo formado pelo terminal de dreno e o substrato do transistor (Figura 18).

Conforme o valor de  $V_{DS}$  (positivo) é aumentado, há a formação de canal no transistor, e a corrente do pseudorresistor passa a ser composta pela corrente reversa no diodo formado pelo terminal de dreno e o substrato, e pela corrente no canal do transistor (Figura 19), sendo que a corrente de canal passa a ser muito mais significativa que a corrente reversa do diodo, conforme o valor de  $V_{DS}$  aumenta.

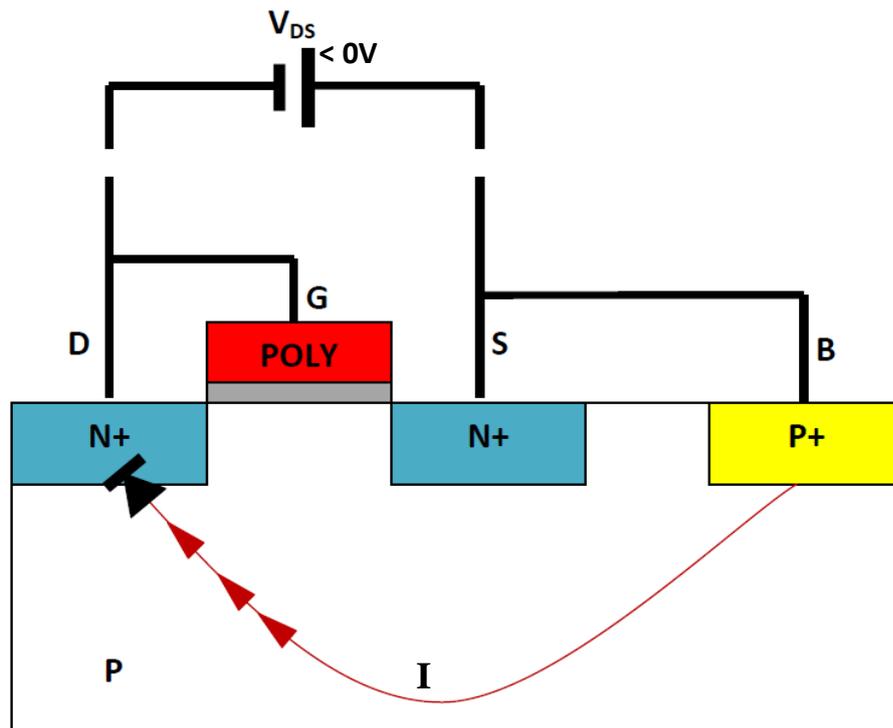


Figura 17 - Análise da estrutura do transistor nMOS na configuração de pseudorresistor, com tensão de alimentação negativa. Fonte: Autor.



### 3.3.2 O pseudorresistor aplicado em amplificadores de biopotenciais

A aplicação do pseudorresistor para controle da frequência de corte inferior de amplificadores de biopotenciais foi introduzida por R. R. Harrison [4]. A partir dessa implementação, vários outros trabalhos utilizaram essa alternativa [30], [33], [36], [37], [38] e [39].

O pseudorresistor pode ser utilizado tanto com um transistor pMOS, quanto com um nMOS. Sua ligação consiste em conectar o substrato à fonte do transistor, e a porta ao dreno do transistor. A Figura 20 mostra pseudorresistores pMOS e nMOS.

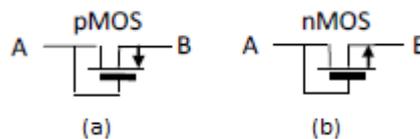


Figura 20 - Pseudorresistor (a) pMOS, (b) nMOS.  
Fonte: Autor.

Como mostrado na Figura 16, o comportamento do pseudorresistor é diferente para tensões negativas e positivas, e para aplicação em circuitos de biopotenciais, a região de interesse é quando o transistor se comporta como um diodo MOS (tensões positivas), logo, uma alternativa encontrada foi a utilização de dois pseudorresistores em "sentidos" contrários, o que é chamado de ligação "*back-to-back*" (Figura 21)[40].

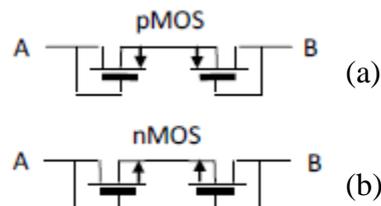


Figura 21 - Pseudorresistores pMOS (a) e nMOS (b), em configuração *back-to-back*.  
Fonte: Autor.

Como citado anteriormente, o pseudorresistor se comporta como dois diodos em paralelo (com sentidos opostos), um bipolar e um MOS (Figura 22 (a)), as setas  $I_P$  representam a corrente no sentido de polarização direta e  $I_N$  indica a corrente no sentido de polarização reversa. Então a configuração *back-to-back* será equivalente a um diodo MOS em série com um diodo bipolar para cada sentido de polarização (Figura 22 (b)). Devido a isso ele apresenta comportamento similar para as duas polaridades e também apresenta na região com tensões próximas a zero valor de corrente menor que da ligação *single*.

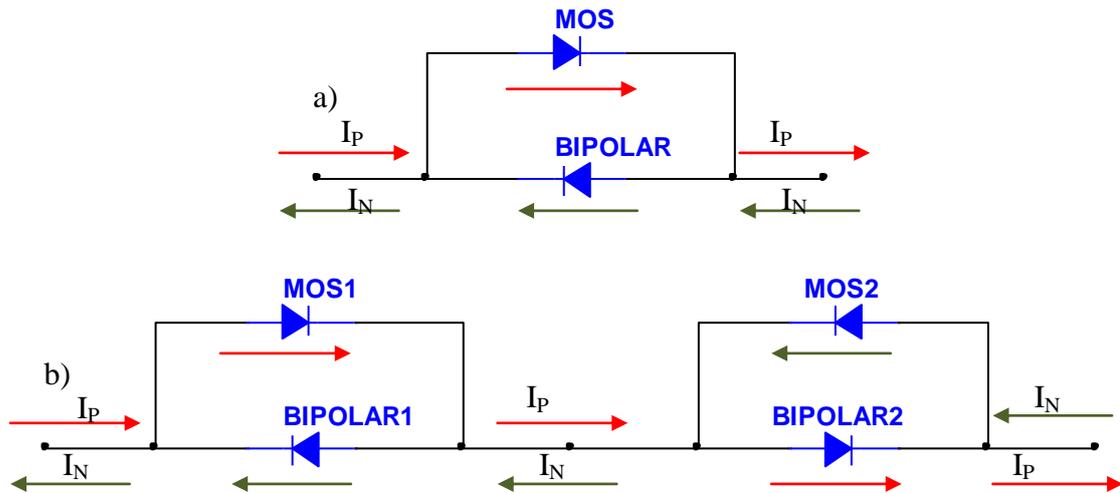


Figura 22 - Representação do pseudoresistor como diodos paralelos e o sentido da corrente para cada polarização. a) *single*, b) *back-to-back*.

Fonte: Autor.

Para simplificação e melhor identificação do pseudoresistor em circuitos, foi criado neste trabalho uma simbologia para representar o pseudoresistor (Figura 23). Essa simbologia tem como base uma resistência que faz uma referência ao controle de seu valor através da tensão de porta do transistor, e a seta na lateral indica o sentido da corrente no terminal de fonte em operação normal.

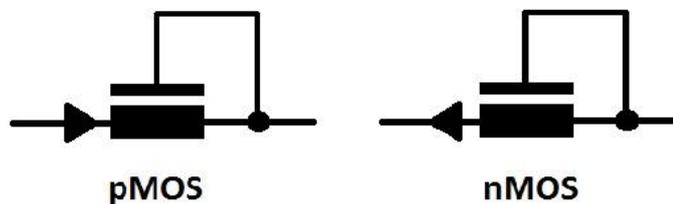


Figura 23 - Simbologia do pseudoresistor pMOS e sMOS.

Fonte: Autor.

O pseudoresistor possui uma limitação com relação à faixa de tensão em que ele se comporta como uma resistência (linear), esse valor depende do processo de fabricação utilizado e geralmente é da ordem de dezenas de mV. Quando existe uma variação de tensão maior que a necessária para um elemento se comportar linearmente, pode-se utilizar pseudoresistores em série, pois a tensão aplicada à extremidade da série será dividida em valores iguais pelo número de elementos, que se manterão lineares se o limite de tensão de cada um for respeitado[40].

Apesar de não ter sido encontrado algum estudo com relação à caracterização do pseudoresistor através de seu dimensionamento, existem vários estudos que envolvem a polarização do pseudoresistor para o controle de seu valor de resistência, com o objetivo de

realizar o controle ou ajuste da frequência de corte inferior [8], [37], [38], [39], [41], [42], [43], [44], [45], [46], [47], [48], [49], [50], [51] e [52]. Existe inclusive um estudo sobre aplicações de transistores como diodos para baixa potência em tecnologia Silicon-on-Insulator (SOI) CMOS [53], onde o diodo pode ser utilizado como um pseudoresistor.

## 4 METODOLOGIA

Neste capítulo são apresentadas as metodologias de trabalho adotadas em todas as etapas do estudo.

### 4.1 Estudo do pseudorresistor

Para análise do comportamento elétrico do pseudorresistor, foram feitos alguns estudos através de simulações no simulador SPICE ELDO da Mentor Graphics [18]. O que motivou essa análise foi a possibilidade de se verificar o comportamento do pseudorresistor através de associações em série e através da ligação *back-to-back*, além da análise sobre como a corrente entre dreno e fonte se comporta em todos os terminais do transistor. Nessa etapa foram estudados dois processos de fabricação o SCN05 de 0,35  $\mu\text{m}$  e o 8HP de 0,13  $\mu\text{m}$  da IBM [54], ambos com parâmetros obtidos através da MOSIS.

Para a simulação do pseudorresistor foi utilizado o circuito da Figura 24, onde  $V_{SD}$  é a tensão variável entre os terminais do pseudorresistor,  $V_S$ ,  $V_G$ ,  $V_D$  e  $V_B$  são fontes de tensão com valor nulo (0 V) colocadas para o monitoramento das correntes de fonte, porta, dreno e substrato respectivamente. Apesar do circuito mostrado se tratar de um transistor pMOS, as simulações foram realizadas para ambos os casos, pMOS e nMOS.

Na Figura 25, é mostrado o circuito para o monitoramento do comportamento do pseudorresistor na configuração *back-to-back*, onde os terminais de apenas um dos transistores são monitorados. Como no caso anterior, apesar do circuito mostrado se tratar de um transistor pMOS, as simulações serão realizadas para ambos os casos, pMOS e nMOS.

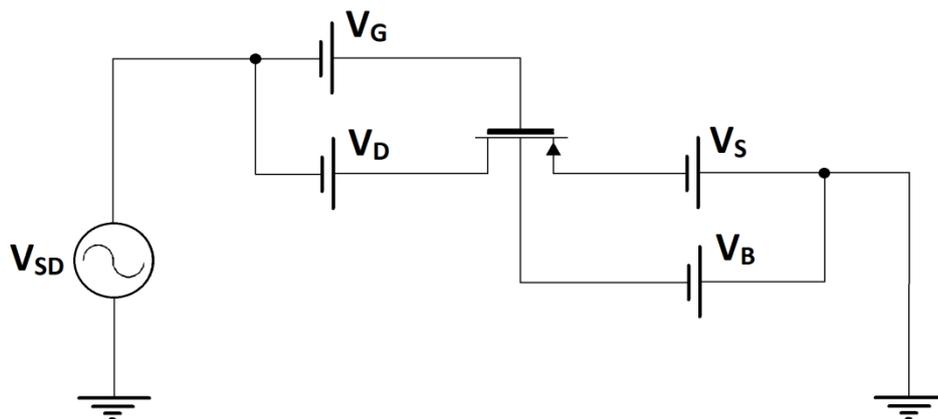


Figura 24 - Circuito usado na simulação SPICE do pseudorresistor pMOS. Fonte: Autor.

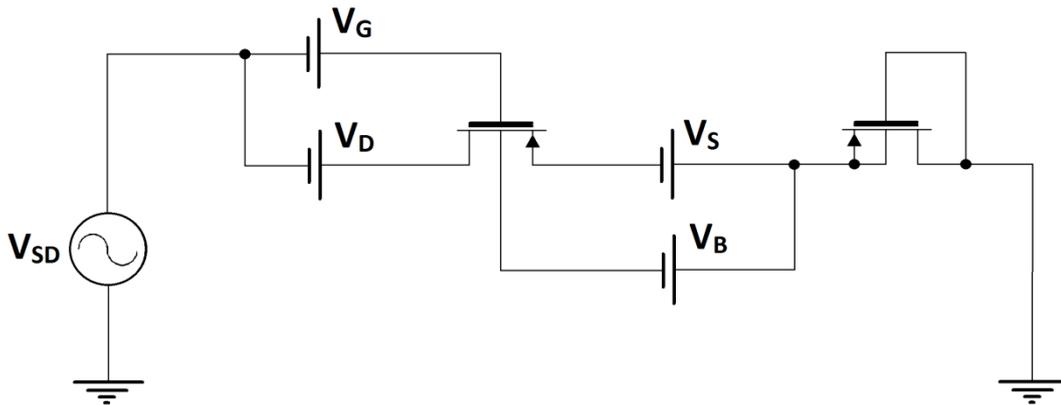


Figura 25 - Circuito usado na simulação SPICE do pseudoresistor pMOS em configuração *back-to-back*.  
Fonte: Autor.

#### 4.2 Análise do tempo de recuperação transitório de um amplificador de biopotenciais utilizando pseudoresistor.

Outro estudo feito com o pseudoresistor, é o tempo de recuperação após uma tensão transitória de entrada com alta amplitude. A importância deste parâmetro para circuitos com frequência de corte muito baixas depende da expectativa, dado o modelo de primeira ordem, que o amplificador pode levar centenas de segundos para sair do estado de saturação, que poderia ser inaceitável para aplicações reais. O comportamento foi avaliado usando a tecnologia de 0,35  $\mu\text{m}$  (SCN05) da MOSIS e o modelo BSIM3V3.1 no simulador analógico Eldo.

Este trabalho considera um circuito baseado na arquitetura originalmente apresentada em [30], mas com uma frequência de corte menor. A arquitetura do bioamplificador é mostrado na Figura 26 [40]. Os projetos dos dois OTAs foram realizados através da técnica de  $g_m/I_{DS}$  em função de  $I_{DS}/(W/L)$ . A tensão  $V_{ref}$  estabelece uma polarização adequada para o amplificador de biopotenciais poder ser conectado ao eletrodo de referência. A entrada  $V_i$  deve ser conectada ao eletrodo de medição (sonda). As sondas e os amplificadores de biopotenciais devem ser fabricados juntos. O *buffer* de saída vai isolar a impedância de saída do OTA<sub>1</sub>, que, junto com a capacitância de saída  $C_L$ , vão definir a frequência de corte superior. Este *buffer* vai abaixar a impedância de saída, para os cabos e interfaces.

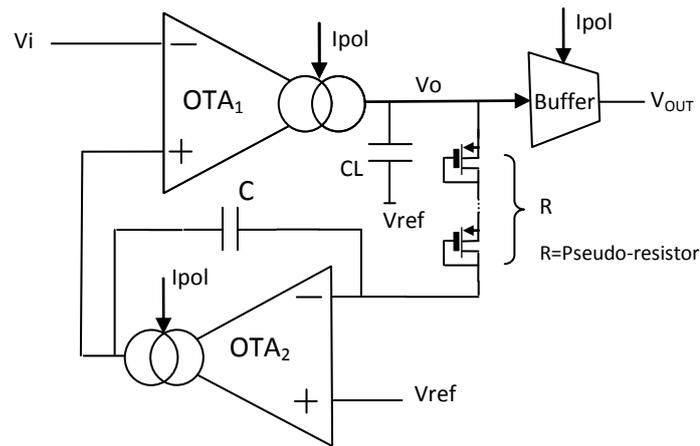


Figura 26 - Arquitetura do amplificador de biopotenciais com realimentação ativa usando integrador Miller. O eletrodo de sinal deve ser conectado à Vi.

Fonte: Autor.

Para cada OTA foi utilizada a topologia de um OTA de único estágio. A capacitância de saída  $C_L$  do  $OTA_1$  possui um valor em torno de 10 pF. Esta capacitância é montada no CI, e vai limitar a frequência superior da banda de passagem  $F_{0(-3dB)}$  próxima de 10 kHz. A impedância de saída do  $OTA_1$  pode ser configurada no projeto para alterar este valor de frequência. Esta banda de passagem cobre todos os tipos de biopotenciais [8]. A capacitância  $C_L$  define o polo dominante. A rede de realimentação formada pelo  $OTA_2$  implementa um integrador Miller [30]. Esta arquitetura promove o cancelamento total do nível DC. Uma vez que o capacitor possui seu valor próximo a 10 pF, o pseudorresistor MOS deve possuir um alto valor de resistência, para definir a frequência de corte inferior da banda de passagem conveniente para os biopotenciais que serão medidos. Valores acima de resistência do pseudorresistor de  $10^{16} \Omega$  têm sido reportados [36].

O  $OTA_1$  foi projetado considerando um ganho de tensão de 47 dB. Para o integrador Miller, o  $OTA_2$  foi projetado considerando um ganho de 58 dB. Embora um integrador ideal apresente um ganho DC infinito, o implementado é limitado segundo a equação (13)

$$\omega = \frac{1}{A_{02}\tau} \quad (13)$$

onde  $\omega$  é o polo do amplificador,  $A_{02}$  é o ganho DC do  $OTA_2$  e  $\tau$  é a constante de tempo RC do integrador Miller [30].

O amplificador de biopotenciais foi projetado de acordo com as especificações adicionais a seguir: tensão de alimentação  $V_{DD}=5,0$  V;  $C_L=10$  pF;  $C=10$  pF; pseudorresistor MOS  $R=10^{13} \Omega$  (medido por meio de simulação).

Para evitar variações na frequência de corte superior, a saída do OTA deve ser conectada em um dispositivo de alta impedância de entrada. O circuito do *buffer* de saída cumpre essa função, mantendo a integridade da largura de banda.

O *buffer* de saída foi implementado usando um circuito clássico de seguidor de fonte classe AB, Figura 27 [55]. A conexão do espelho de corrente vem das portas dos transistores M9 e M10 do OTA. O *buffer* vai garantir que os parâmetros elétricos dos cabos, como capacitâncias e indutâncias, não interfiram na integridade do sinal. O circuito apresentado, possui os transistores M11 e M12 como cargas ativas, que fornecem as polarizações para os transistores de *driver*. O acoplamento com estes transistores de *driver* e a saída do OTA é implementado pelos transistores M13 e M14. O *driver* de saída do *buffer* é um circuito de fonte comum *push-pull* [21], composto pelos transistores M15 e M16 que foram implementados apropriadamente para aumentar o valor de transcondutância ( $G_{m15}$  e  $G_{m16}$ ), consequentemente reduzindo a impedância de saída. Este circuito mantém o ganho de tensão total do *buffer* de saída abaixo da unidade ( $\sim -3\text{dB}$ ) e fornece uma impedância de isolamento adequada.

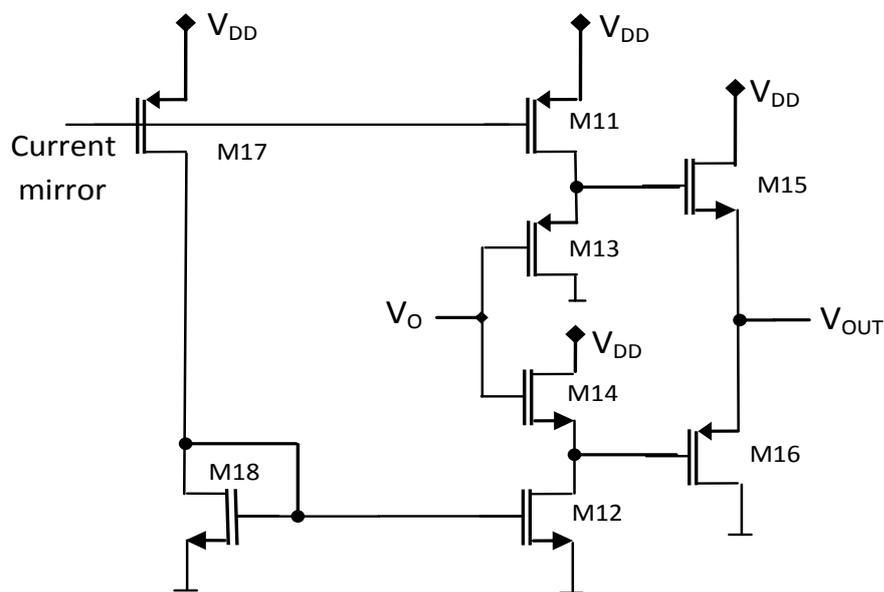


Figura 27 - Esquema do *buffer* seguidor de fonte.  
Fonte: Autor.

Os dados obtidos no projeto do OTA<sub>1</sub> são apresentados na Tabela 2. Os valores de  $G_{m(i)}$  e  $G_{ds(i)}$  foram extraídos a partir de informações do BSIM3V3.1. A largura mínima de canal ( $W$ ) é  $3\ \mu\text{m}$  (de acordo com os dados da tecnologia SCN05  $0,35\ \mu\text{m}$  da ON-SEMI obtidos no site da MOSIS)[56] e o comprimento de canal ( $L$ ) mínimo considerado foi de  $3\ \mu\text{m}$ ,  $A_{v0} = 47\ \text{dB}$ .

Tabela 2- Dados de projeto do OTA<sub>1</sub>.

PARÂMETRO		PARÂMETRO	
(W/L) <sub>1,2</sub>	66/3	<b>Gm<sub>1,2</sub></b>	95μΩ-1
(W/L) <sub>3,4</sub>	41,5/3	<b>Gds<sub>6</sub></b>	0,58 μΩ-1
(W/L) <sub>5,6</sub>	83/3	<b>Gds<sub>8</sub></b>	0,23 μΩ-1
(W/L) <sub>7,8</sub>	4/6	<b>Rds<sub>1</sub></b>	1,23 MΩ
(W/L) <sub>9,10</sub>	24/3	(W/L) <sub>6</sub> /(W/L) <sub>4</sub>	2

Fonte: Autor.

A Tabela 3 apresenta os valores de projeto do OTA<sub>2</sub> com os mesmos parâmetros de projeto do OTA<sub>1</sub>, mas com o ganho de tensão de  $A_V = 58$  dB.

Tabela 3 - Dados de projeto do OTA<sub>2</sub>.

PARÂMETRO		PARÂMETRO	
(W/L) <sub>1,2</sub>	990/3	(W/L) <sub>3,4</sub>	3/6
(W/L) <sub>5,6</sub>	5/6	(W/L) <sub>7,8</sub>	4/3
(W/L) <sub>9,10</sub>	6/3	<b>Gm<sub>1,2</sub></b>	173μΩ-1
<b>Gds<sub>6</sub></b>	0,099 μΩ-1	<b>Gds<sub>8</sub></b>	0,18 μΩ-1
<b>Rds<sub>2</sub></b>	3,58 MΩ	(W/L) <sub>6</sub> /(W/L) <sub>4</sub>	2

Fonte: Autor.

A saída do circuito do *buffer* possui ganho de tensão abaixo da unidade (seguidor de fonte) e os transistores foram projetados para apresentarem altos valores de transcondutância, uma vez que a impedância de saída  $Z_{out}$  é obtida pela equação (14):

$$Z_{out} \sim [Gm_{15} + Gm_{16}]^{-1} \quad (14)$$

A fonte de corrente é a mesma utilizada no OTA<sub>1</sub>. Os dados dos transistores usados no *buffer* são apresentados na Tabela 4.

Tabela 4- Dados de projeto do *buffer*.

PARAMETRO		PARAMETRO	
(W/L) <sub>17</sub>	24/3	(W/L) <sub>16</sub>	88/3
(W/L) <sub>18,12</sub>	83/3	(W/L) <sub>11</sub>	3/3
(W/L) <sub>13,14</sub>	3/6	<b>Gm<sub>15</sub></b>	345 μΩ-1
(W/L) <sub>15</sub>	22/3	<b>Gm<sub>16</sub></b>	317 μΩ-1

Fonte: Autor.

## 5 IMPLEMENTAÇÃO

Devido aos altos valores de resistência elétrica, as medidas do pseudoresistor não podem ser feitas de maneira direta. Para se realizar a caracterização do pseudoresistor, foram desenvolvidos alguns leiautes de circuitos de teste, através do programa IC-Station da Mentor Graphics [57], para fabricação através do programa Mosis no processo de fabricação de  $0,13\ \mu\text{m}$ , 8HP da IBM via Mosis Educational Program. O objetivo é comparar os resultados obtidos através de simulações SPICE, com os valores medidos no leiaute fabricado. Além disso, foram realizadas algumas extrações de parâmetros elétricos dos leiautes desenhados, através do programa Calibre da Mentor Graphics [58].

### 5.1 Implementação do transistor

Antes de se realizar as caracterizações através dos circuitos, os transistores devem ser caracterizados, a fim de se observar as diferenças entre as curvas características dos transistores simulados com os parâmetros fornecidos pelo fabricante, e as curvas obtidas através das medidas realizadas nos CI's. Para isso, foram projetados transistores nMOS e pMOS com algumas dimensões escolhidas aleatoriamente, que também serão fabricados e medidos.

Na Figura 28 é mostrado o leiaute de um transistor nMOS e outro pMOS com as mínimas dimensões permitidas pelo processo de fabricação, que são a largura  $W = 0,36\ \mu\text{m}$  e o comprimento  $L = 0,24\ \mu\text{m}$ . Cada terminal dos transistores foi ligado a um *pad* independente.

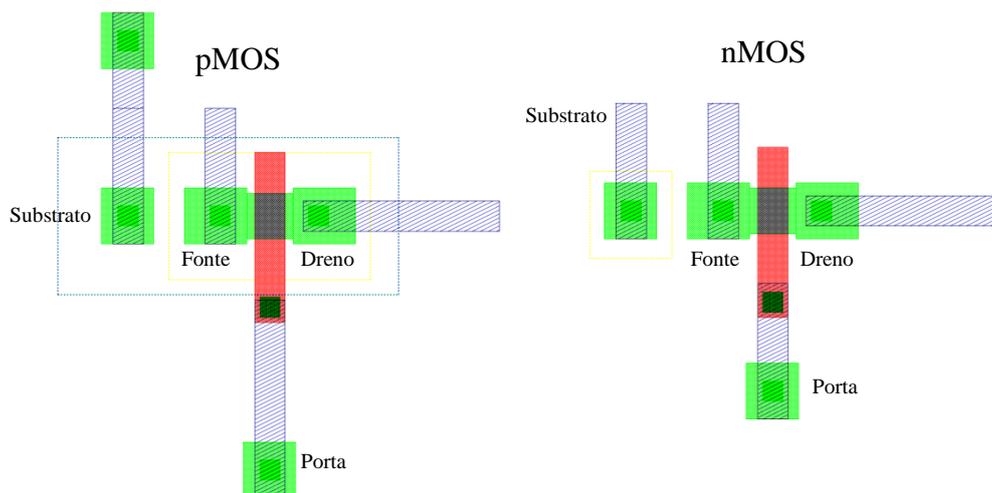


Figura 28 - Leiaute de fabricação dos transistores nMOS e pMOS desenhados no programa ICStation da Mentor, para a tecnologia 8HP da IBM.

Fonte: Autor.

Foram realizadas extrações dos parâmetros elétricos dos transistores desenhados para fabricação, por meio do *software* Calibre. Além de fornecer uma lista de simulação com os

parâmetros elétricos do modelo PSP 103.1 [20] (modelo desenvolvido pela Philips em parceria com a universidade da Pensilvânia), e com as capacitâncias e resistências parasitárias geradas pelas conexões do leiaute, o programa Calibre fornece um circuito gerado segundo os dados extraídos. Isso auxilia na conferência se o leiaute projetado condiz com o esquema pensado pelo projetista durante o desenvolvimento do mesmo. A Figura 29 mostra o circuito gerado durante a extração dos parâmetros pelo *software* Calibre. Os subcircuitos de resistência (X0, X1 e X2) e diodos (D5, D6, D7 e D8) visualizados no circuito são gerados devido à contatos de substratos e poços. O dispositivo M3 é o transistor nMOS e o M4 é o transistor pMOS.

Por meio das comparações entre simulações de modelos fornecidos, simulações de parâmetros extraídos e medidas realizadas em CI fabricado, poderá ser verificada a confiabilidade de cada tipo de simulação, para a partir daí, começar a ser caracterizado o circuito de teste do pseudoresistor com o modelo que mais se aproximar da situação real. O desejável é que exista uma diferença pequena entre as curvas dos três métodos.

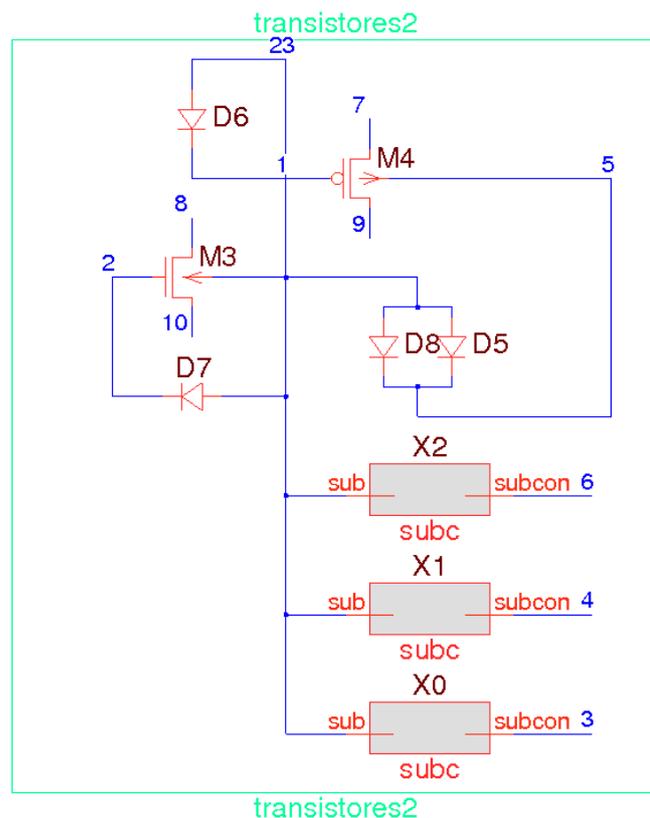


Figura 29 - Circuito extraído do leiaute de fabricação da Figura 28, onde M3 é um transistor nMOS e M4 um transistor pMOS. Diodos (D5, D6, D7 e D8) e subcircuitos (X0, X1 e X2), são gerados por causa de contatos de substratos e de poços.

Fonte: Autor.

## 5.2 Caracterização do pseudorresistor

Para se caracterizar o pseudorresistor, foram realizadas medidas de modo indireto, onde um filtro passa-baixas, conforme esquema da Figura 30 foi implementado, e através da sua resposta a transitórios, conhecendo-se a capacitância implementada, o valor do pseudorresistor foi determinado.

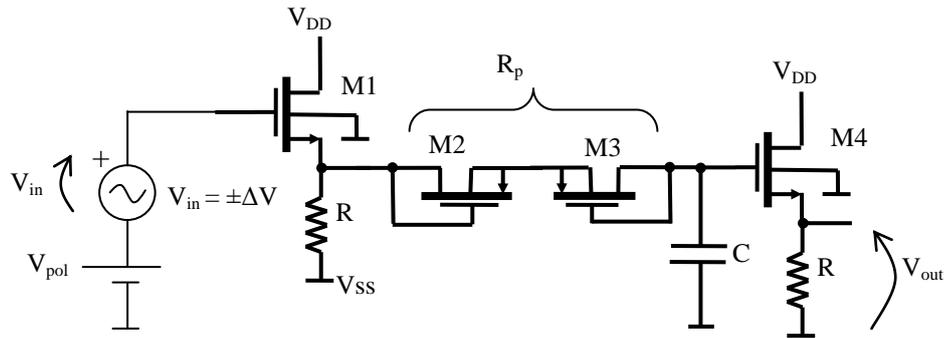


Figura 30 - Esquema para caracterização do pseudorresistor.  
Fonte: Autor.

$R_p$  é a resistência equivalente do pseudorresistor formado pelos transistores M2 e M3. A fonte  $V_{DD}$  fornece a tensão de alimentação do circuito,  $V_{pol}$  é a tensão de polarização da entrada do circuito,  $V_{in}$  produz o sinal de tensão variável ( $\Delta V$ ) para a entrada do circuito e  $V_{out}$  é a tensão de saída do circuito. A capacitância  $C$  deve ser projetada para que seu valor seja muito maior que a capacitância de porta para que o pseudorresistor possa ser caracterizado corretamente. O circuito foi projetado para que  $C$  possua uma capacitância no valor de 0,1 pF.

Os transistores M1 e M4 foram polarizados na saturação para garantir a isolamento necessária, de modo que não haja interferências externas (impedâncias e capacitâncias de instrumentos) nas medições. Com essa caracterização, espera-se obter resultados que demonstrem o verdadeiro comportamento do pseudorresistor para tecnologia de 0,13  $\mu\text{m}$ , 8HP da IBM.

A Figura 31 mostra o sinal de saída do circuito (curva vermelha) em resposta à um transitório aplicado na entrada (curva preta).

O valor da resistência  $R_p$  na resposta transitória deve obedecer à equação (15):

$$R_p = \frac{\Delta t}{C \cdot \ln\left(\frac{V_{out(F)} - V_{out(0)}}{V_{out(F)} - V_{out(C)}}\right)} \quad (15)$$

$V_{out}(F)$  é o valor do patamar final da tensão na saída.  $V_{out}(0)$  é o valor do início do patamar de tensão na saída ( $V_{pol}$ ).  $V_{out}(C)$  é a tensão no capacitor antes de atingir o patamar final na saída. E  $\Delta t$  é a variação de tempo entre as tensões  $V_{out}(0)$  e  $V_{out}(C)$ .

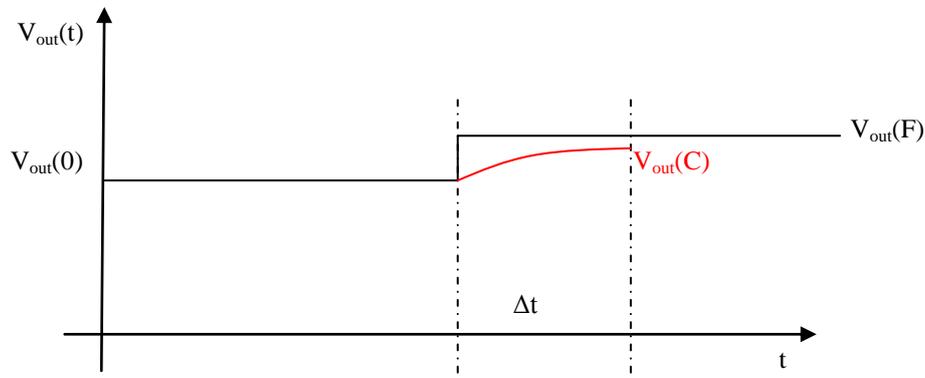


Figura 31 - Resposta da saída do circuito da Figura 30 à um transitório de entrada.  
Fonte: Autor.

O circuito da Figura 30 foi projetado para fabricação, e seu leiaute é mostrado na Figura 32. Os transistores M1 e M4 foram fabricados com dois dedos cada<sup>3</sup>. E cada resistência R foi fabricada com seis trechos de resistência de igual valor, ligadas em série. O capacitor C foi projetado com a tecnologia de metal sobre metal (mimcap) que permite se projetar valores de capacitância com dimensões menores do que as utilizadas para projetos de capacitores com óxido.

Na Figura 33 é mostrado o circuito gerado pela extração de parâmetros elétricos no *software* Calibre para o leiaute apresentado na Figura 32. Como o circuito é gerado de modo automático pelo Calibre, sua interpretação fica um pouco difícil de ser feita à primeira vista, mas será explicado para cada dispositivo mostrado. Para tentar facilitar as explicações, os dispositivos da Figura 32 serão chamados de "dispositivos do leiaute", e os dispositivos da Figura 33 serão chamados de "dispositivo do circuito". Assim como no caso da extração dos transistores (Figura 29), os subcircuitos X0 ao X4, e os diodos D24 ao D31 do circuito, são gerados devido aos contatos de polarização de substrato e de poços. No Calibre cada dedo de um transistor é considerado como um transistor, então os dispositivos M18 e M19 do circuito estão ligados em paralelo e representam o transistor M1 do leiaute, e os dispositivos M20 e M21 do circuito estão ligados em paralelo e representam o transistor M4 do leiaute. Os transistores M22 e M23 do circuito representam respectivamente os pseudoresistores do

<sup>3</sup> Quando o transistor possui a largura do canal muito maior que o comprimento de canal, utiliza-se uma técnica chamada de multi-dedos em que a largura total do dispositivo é dividida em segmentos (dedos) de mesma dimensão, e todos os dedos são interligados em paralelo, de forma que a mesma região de dreno ou fonte pode ser compartilhada por dois dedos adjacentes, reduzindo a área total do dispositivo.

leiaute, formados por M2 e M3. Cada segmento de resistência é considerado como uma resistência no calibre, por esse motivo uma resistência do leiaute é representada pela série das resistências de R5 a R10 no circuito, e a outra resistência do leiaute é representada pela série das resistências de R11 à R16 do circuito. E, para finalizar, o capacitor C17 do circuito representa o capacitor C do leiaute.

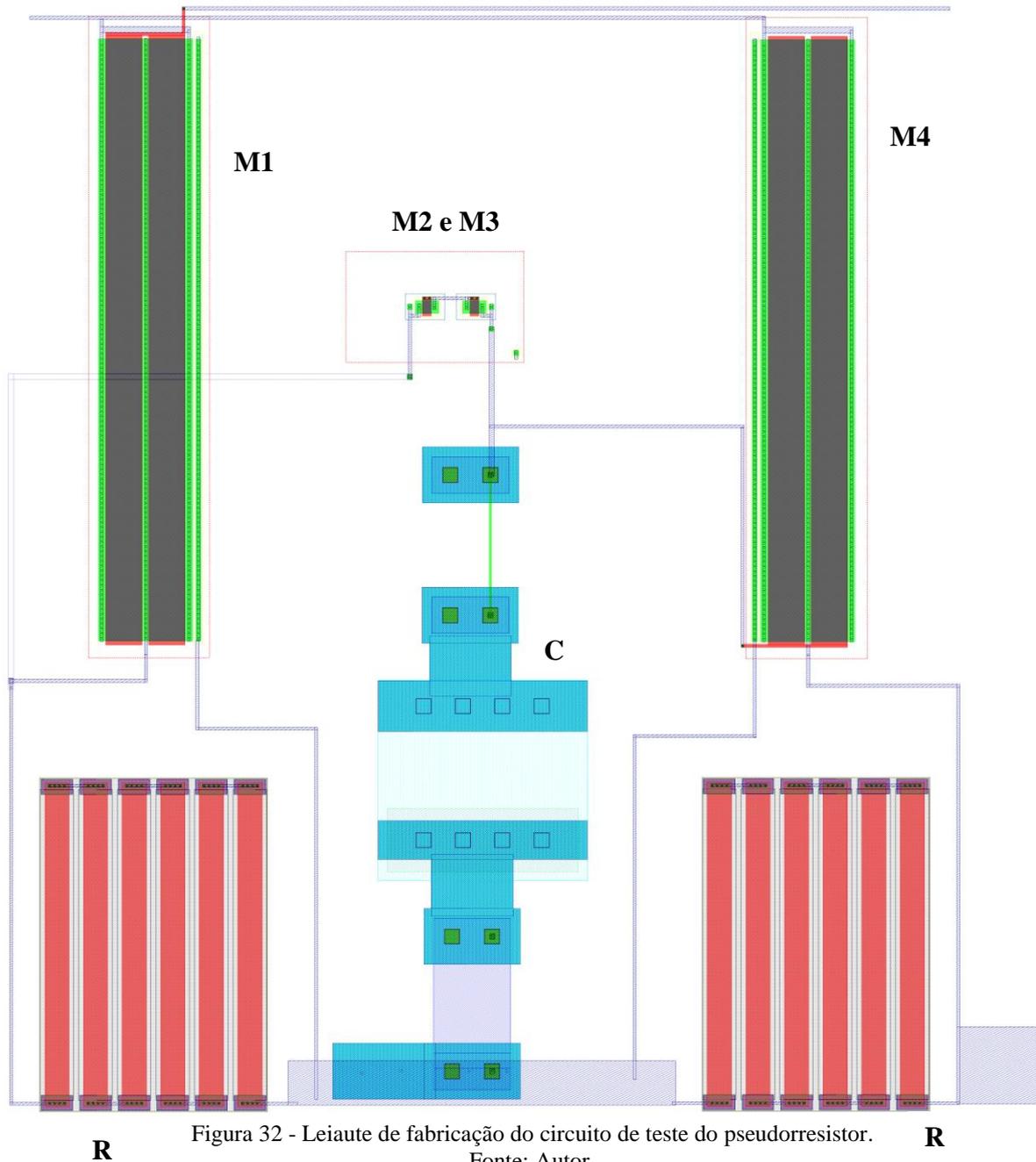


Figura 32 - Leiaute de fabricação do circuito de teste do pseudoresistor.

Fonte: Autor.

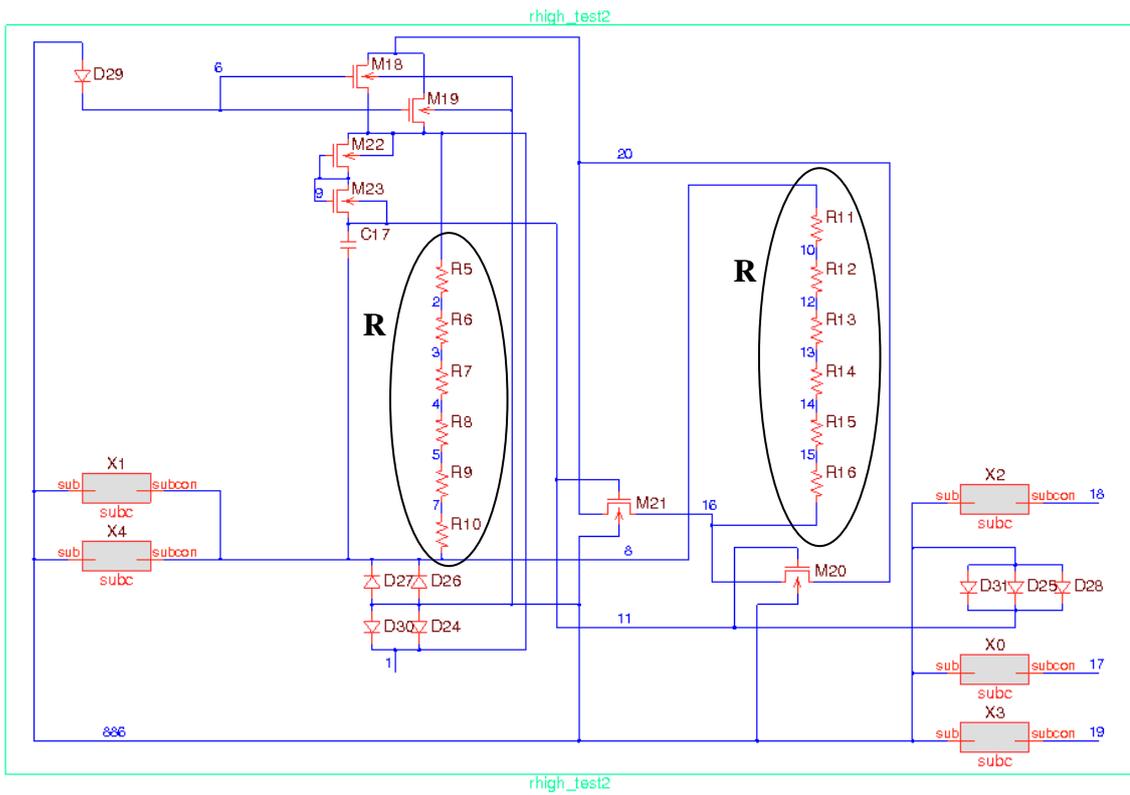


Figura 33 - Circuito gerado através da extração de parâmetros do leiaute de fabricação da Figura 32. Os pseudoresistores são os transistores M22 e M23.  
Fonte: Autor.

## 6 RESULTADOS E DISCUSSÕES

A seguir serão apresentados os resultados obtidos de cada etapa descrita no capítulo de métodos e no capítulo de implementações.

### 6.1 Simulações do pseudoresistor no *software* ELDO

Em todas as simulações realizadas os valores de corrente de porta foram nulos.

#### 6.1.1 Processo de fabricação de 0,35 $\mu\text{m}$ (SCN05) da ON-SEMI

Para o circuito da Figura 24 foi realizada a simulação de um pseudoresistor nMOS com as dimensões mínimas da tecnologia de  $W=3\ \mu\text{m}$  e  $L=0,6\ \mu\text{m}$ . Pode ser observado na Figura 34 que a corrente de dreno  $I_D$  é resultante da soma entre as correntes de substrato  $I_B$  e de fonte  $I_S$ . A corrente total do pseudoresistor é igual a corrente de dreno e se comporta de acordo com o elemento adaptativo [35] (com um pequeno deslocamento de cerca de 50 mV no valor da tensão onde ocorre a divisão entre a região de comportamento bipolar e a região de comportamento MOS). Analisando a região de interesse, que é quando o elemento se comporta como um diodo MOS, pode ser observado que a corrente de substrato passa a influenciar cada vez menos na corrente total.

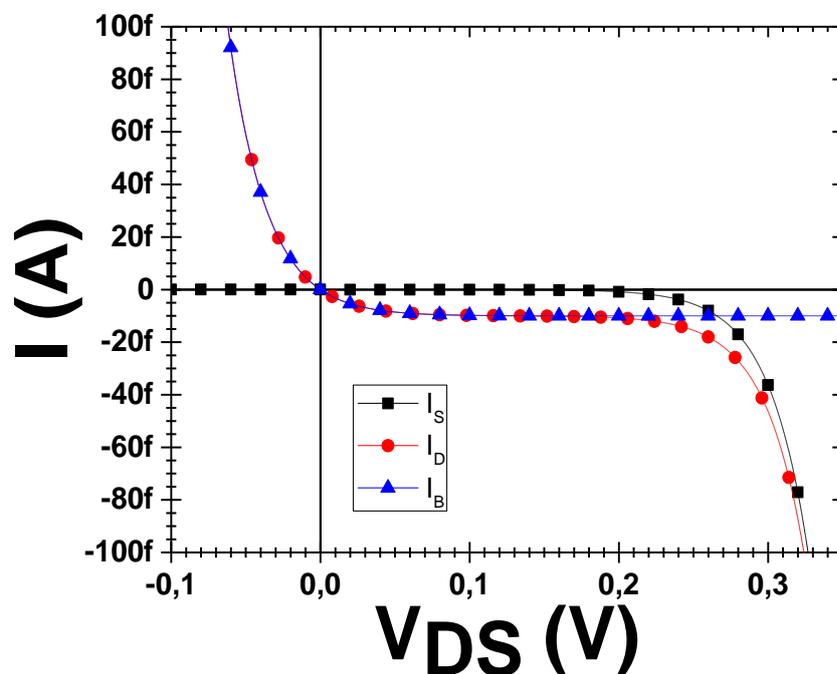


Figura 34 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de um pseudoresistor nMOS com  $W=3\ \mu\text{m}$  e  $L=0,6\ \mu\text{m}$ .  
Fonte: Autor.

Na configuração *back-to-back* é possível utilizar a propriedade de alta resistência do pseudorresistor para ambas as polaridades. Na Figura 35 é feita a comparação entre as correntes de um pseudorresistor em ligação simples (*single*) e a configuração *back-to-back*.

Para confirmar o comportamento das correntes  $I_D$ ,  $I_S$  e  $I_B$  na configuração *back-to-back*, foram feitas simulações utilizando o circuito da Figura 25 para pseudorresistores com comprimento de canal de  $0,6 \mu\text{m}$  e larguras de canal de  $W= 3 \mu\text{m}$  (Figura 36),  $W= 6 \mu\text{m}$  (Figura 37) e  $W= 9 \mu\text{m}$  (Figura 38).

Pode ser observado que independente da largura do canal, cada pseudorresistor na configuração *back-to-back* apresenta o mesmo comportamento de corrente em relação à configuração *single*.

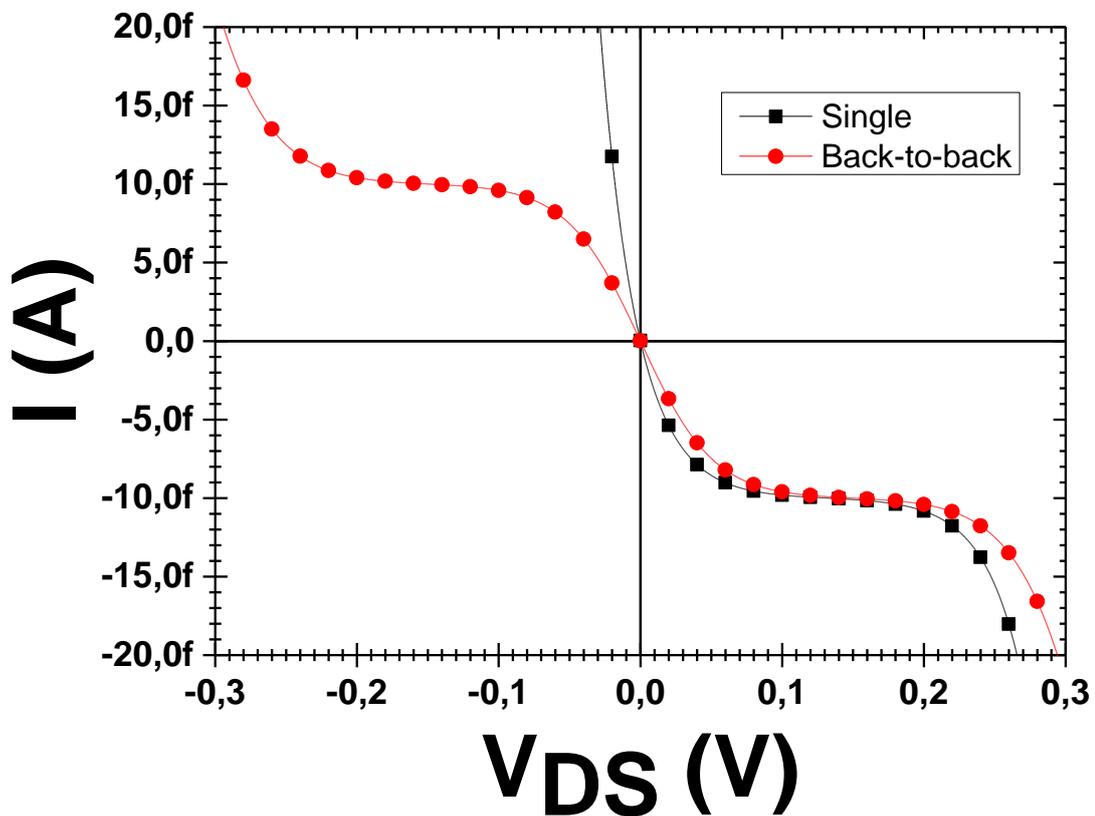


Figura 35 - Comparação entre as correntes de um único pseudorresistor (*single*) e dois pseudorresistores na configuração *back-to-back*. Todos os pseudorresistores são nMOS com  $W= 3 \mu\text{m}$  e  $L= 0,6 \mu\text{m}$ .

Fonte: Autor.

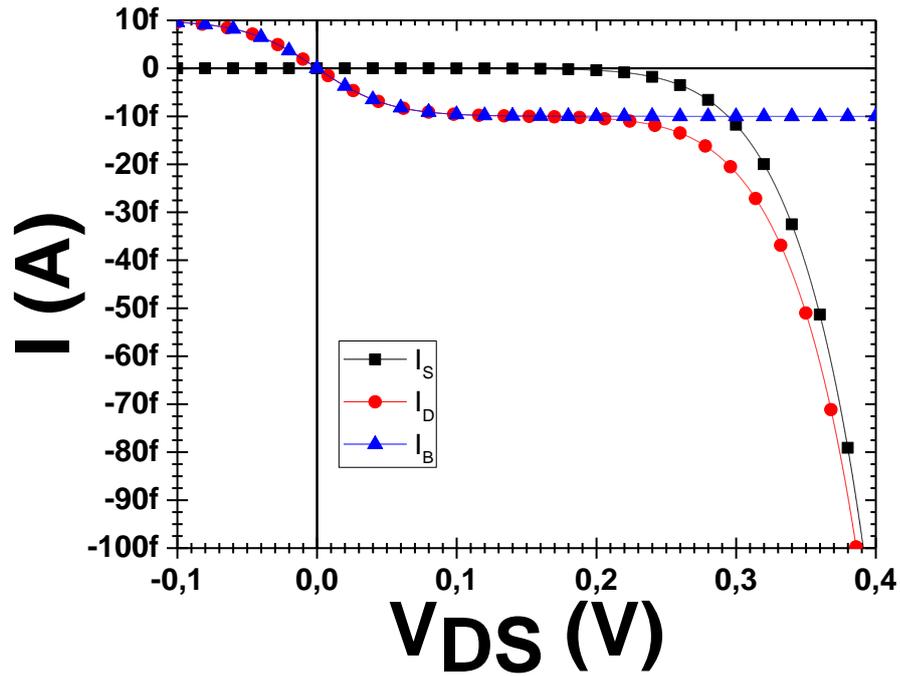


Figura 36 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de uma configuração *back-to-back* de pseudorresistores nMOS com  $W = 3 \mu\text{m}$  e  $L = 0,6 \mu\text{m}$ .

Fonte: Autor.

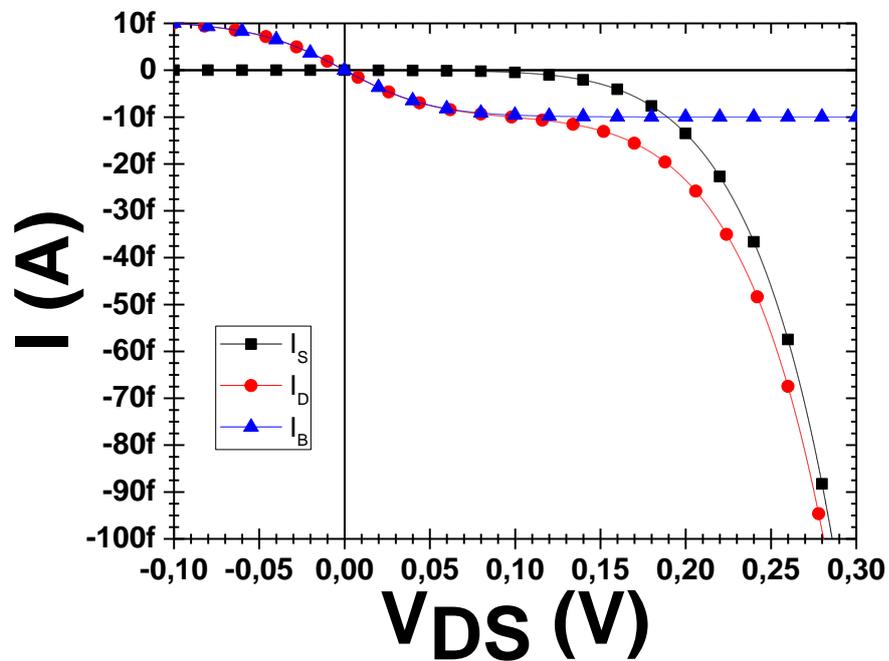


Figura 37 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de uma configuração *back-to-back* de pseudorresistores nMOS com  $W = 6 \mu\text{m}$  e  $L = 0,6 \mu\text{m}$ .

Fonte: Autor.

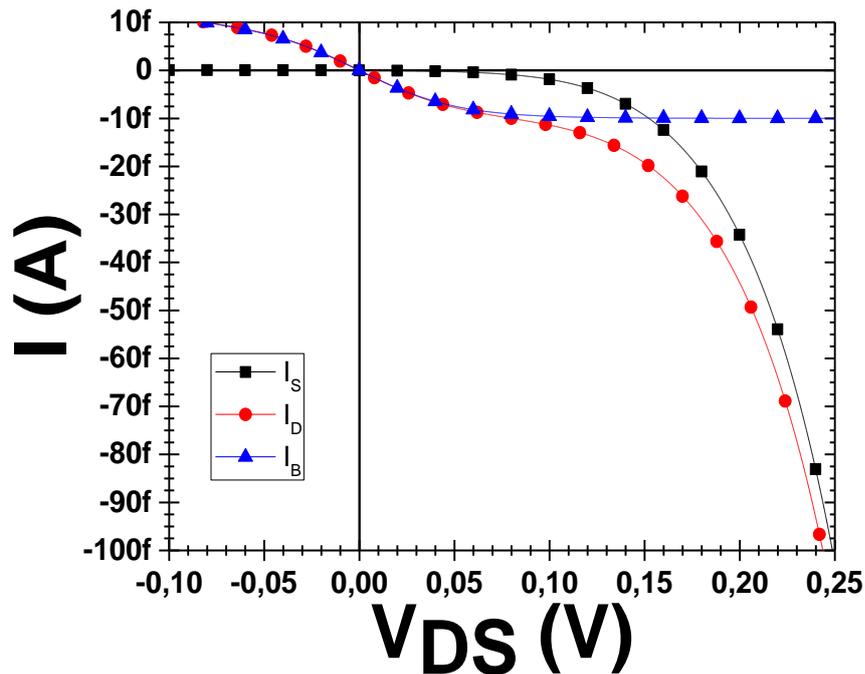


Figura 38 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de uma configuração *back-to-back* de pseudorresistores nMOS com  $W=9\ \mu\text{m}$  e  $L=0,6\ \mu\text{m}$ .

Fonte: Autor.

Na região entre aproximadamente  $-50\ \text{mV}$  e  $+50\ \text{mV}$  a corrente de fonte é consideravelmente inferior à corrente de substrato (casos simulados), e a corrente de substrato não sofre nenhuma grande influência em relação à variação de dimensões. A corrente do pseudorresistor possui praticamente o mesmo valor independente de suas dimensões, como mostrado na Figura 39.

Fora da região linear, onde a corrente de fonte possui forte influência sobre a corrente total, pode ser visto que a variação das dimensões interfere no comportamento da corrente (Figura 40). Uma característica interessante do pseudorresistor, e que pode ser analisada a partir destes estudos, é a de que o dimensionamento do pseudorresistor irá influenciar no tempo de recuperação do amplificador (que será discutido em breve).

O pseudorresistor pMOS foi simulado tanto na configuração *single* quanto na *back-to-back*, para as mesmas dimensões do nMOS, e apresentou comportamento semelhante (Figura 41). Na região de valores de tensão baixos (próximos a  $0\ \text{V}$ ), os pseudorresistores *single* pMOS e nMOS apresentaram os mesmos valores de corrente, mas com sentidos diferentes (simetria ímpar) para as mesmas dimensões. Já os pseudorresistores *back-to-back* tanto pMOS quanto o nMOS possuem valores e sentidos iguais (simetria par) para as mesmas dimensões.

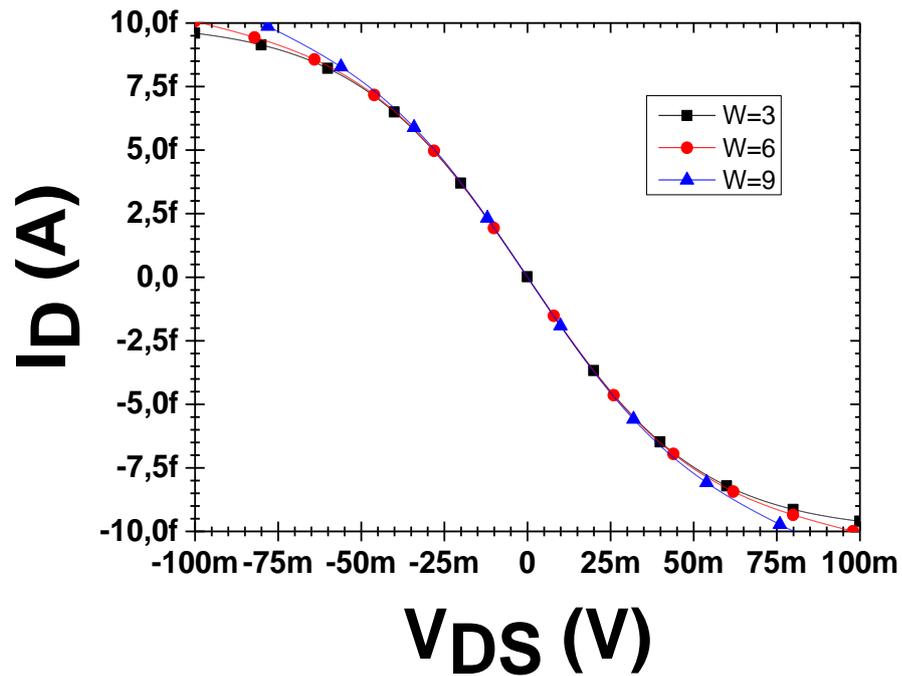


Figura 39 - Comparação entre as correntes na região linear dos pseudoresistores nMOS com configuração *back-to-back* com  $W=3, 6$  e  $9 \mu\text{m}$ , para variação de tensão de até  $\pm 0,1$  V. Todos possuem  $L=0,6 \mu\text{m}$ .  
Fonte: Autor.

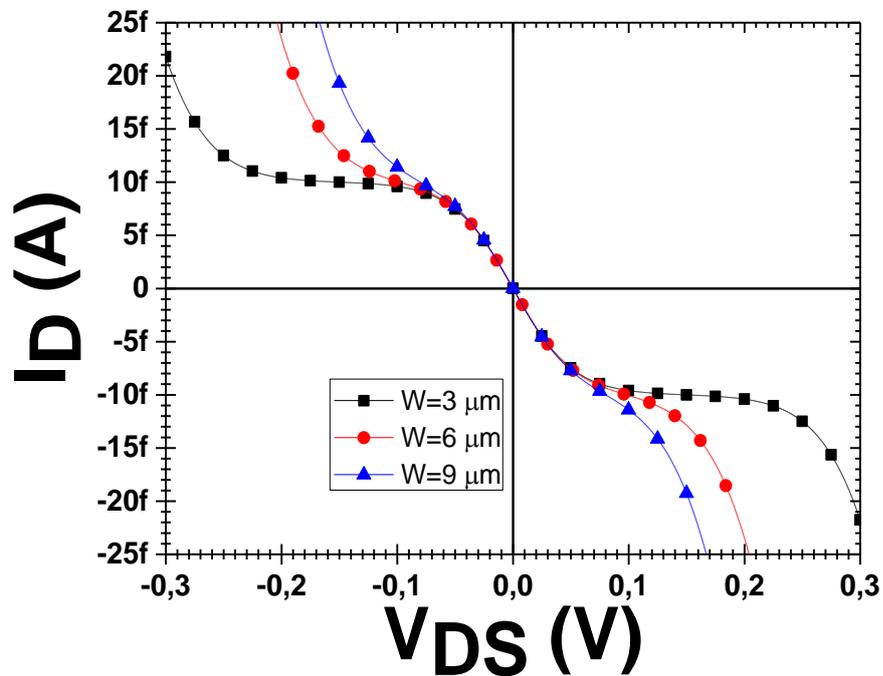


Figura 40 - Comparação entre as correntes na região linear dos pseudoresistores nMOS com configuração *back-to-back* com  $W=3, 6$  e  $9 \mu\text{m}$ , para variação de tensão de até  $\pm 0,3$  V. Todos possuem  $L=0,6 \mu\text{m}$ .  
Fonte: Autor.

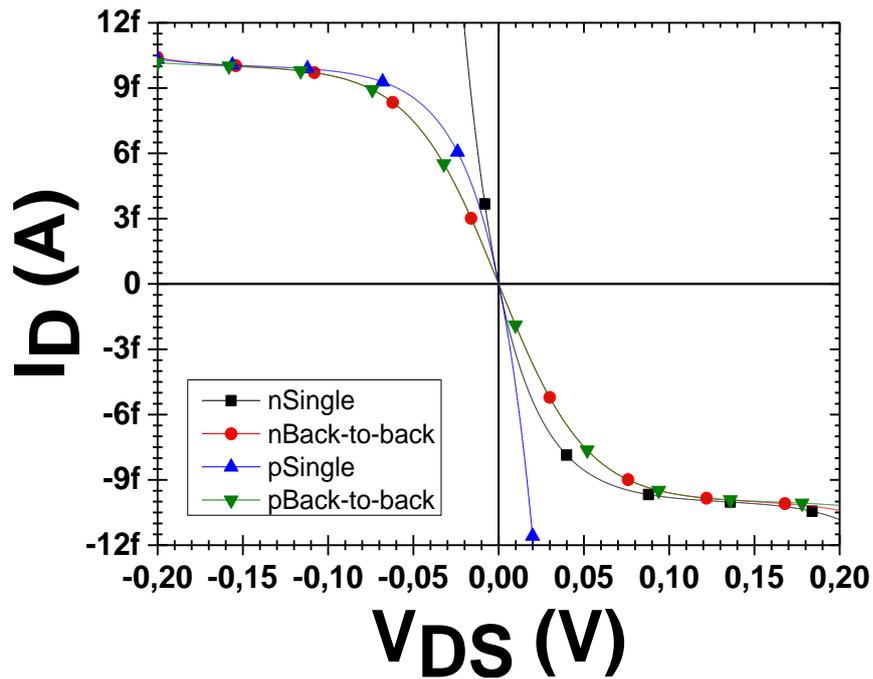


Figura 41 - Comportamento da corrente dos pseudoresistores pMOS e nMOS, ambos nas configurações *single* e *back-to-back* para variação de tensão de até  $\pm 0,2$  V. Todos possuem  $W = 3 \mu\text{m}$  e  $L = 0,6 \mu\text{m}$ .

Fonte: Autor.

Para as simulações com a tecnologia de  $0,35 \mu\text{m}$ , pode-se considerar a faixa de  $-25$  mV a  $25$  mV como utilizável para uso do pseudoresistor como resistor, pois nessa faixa a variação no valor da resistência não ultrapassa 10% do seu valor médio, que é de cerca de  $5,36 \text{ T}\Omega$  (Figura 42).

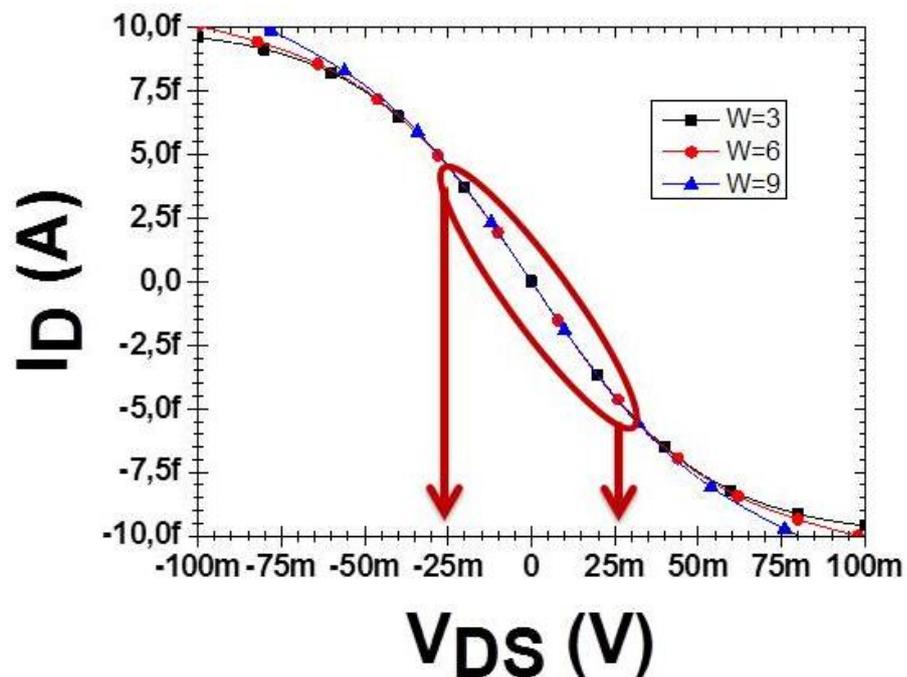


Figura 42 - Região de uso do pseudoresistor como resistência, para uma faixa de variação de  $-25$  mV a  $25$  mV, na tecnologia de  $0,35 \mu\text{m}$ .

Fonte: Autor.

É possível que as simulações possuam algum erro devido ao fato que o modelo SPICE não seja dedicado à operação de transistores na faixa de operação estudada, ou ainda que algum parâmetro de precisão do simulador SPICE não tenha sido ajustado corretamente.

### 6.1.2 Processo de fabricação de 0,13 $\mu\text{m}$ (8HP) da IBM

Para a tecnologia de 0,13  $\mu\text{m}$  foram realizadas simulações semelhantes às feitas com a tecnologia de 0,35  $\mu\text{m}$ . A Figura 43 apresenta o comportamento de um pseudoresistor nMOS com  $W=0,36 \mu\text{m}$  e  $L=0,24 \mu\text{m}$ , que são as dimensões mínimas da tecnologia para tensão de alimentação de 2,5 V. Diferente da tecnologia anterior, a corrente do pseudo resistor é predominantemente composta pela corrente da fonte. Mesmo para os valores mais baixos de tensão, a corrente de substrato é de duas a três ordens de grandeza menor que a corrente de fonte. Uma possível explicação para esse comportamento é que para essa tecnologia as tensões de limiar possuem valores próximos de zero ( $V_{th0}=0,0385228 \text{ V}$  para nMOS e  $V_{th0}=-0,2297911 \text{ V}$  para pMOS [59]), e por esse motivo já existe uma pequena formação de canal suficiente para a condução de corrente entre a fonte e o dreno.

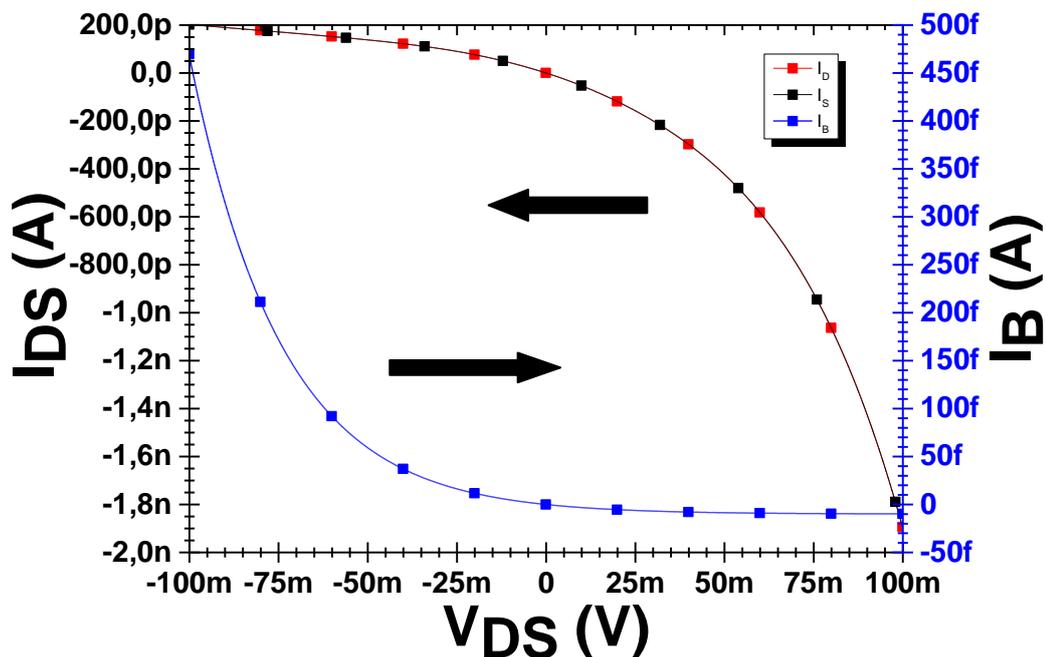


Figura 43 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de um pseudoresistor nMOS com  $W=0,36 \mu\text{m}$  e  $L=0,24 \mu\text{m}$ .

Fonte: Autor.

Para analisar a melhoria do pseudoresistor para algumas tecnologias através da polarização da porta, pode ser feita uma analogia ao funcionamento dos transistores MOS tipo depleção. Os transistores tipo depleção possuem um canal de condução para tensões de  $V_{GS}=0 \text{ V}$ , que para valores de  $V_{GS}$  positivos (nMOS) o canal irá enriquecer ainda mais, mas para

tensões negativas o canal é depletado até o valor de tensão em que o canal é depletado totalmente (tensão de limiar) [21]. Utilizando essa propriedade foram realizados alguns testes de polarização da porta, no qual foi aplicada uma tensão fixa entre o terminal de porta e o terminal de dreno. De acordo com a teoria, conforme a tensão é aplicada reversamente entre a porta e o dreno, a corrente entre a fonte e o dreno tem seu valor reduzido. Foram encontrados os valores mínimos de  $-0,5\text{ V}$  para o pseudorresistor nMOS e  $0,4\text{ V}$  para o pseudorresistor pMOS, para que a corrente de fonte seja pelo menos duas ordens de grandeza menor que a corrente de substrato para tensões abaixo de  $10\text{ mV}$ . A Figura 44 mostra que o pseudorresistor *single* nMOS (com as mesmas dimensões do simulado na Figura 43) com tensão de polarização de  $-0,5\text{ V}$ , possui um comportamento similar aos pseudorresistor da tecnologia de  $0,35\text{ }\mu\text{m}$ , mas com valores de correntes diferentes.

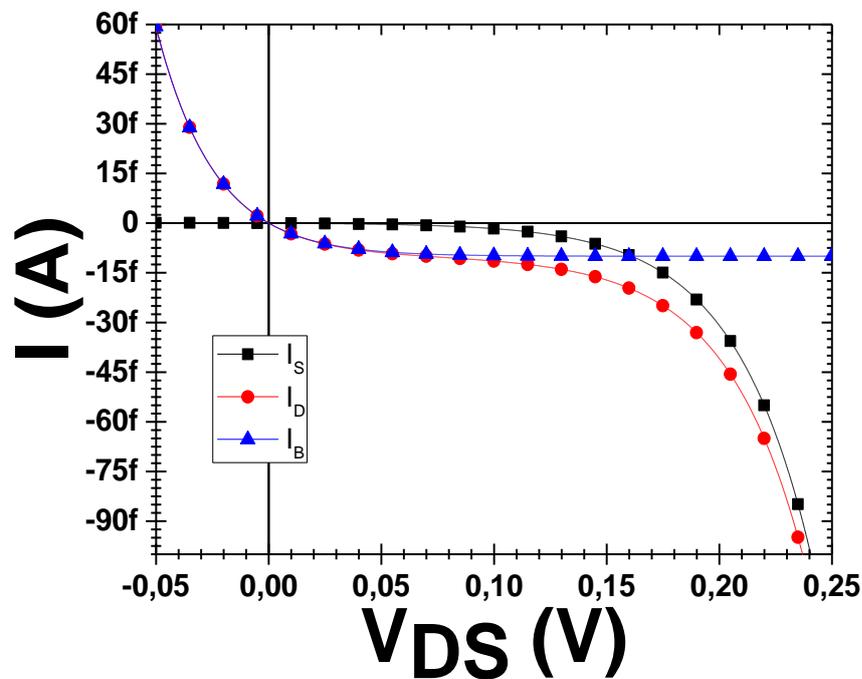


Figura 44 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de um pseudorresistor nMOS com  $W= 0,36\text{ }\mu\text{m}$  e  $L= 0,24\text{ }\mu\text{m}$  e tensão de polarização de dreno de  $-0,5\text{ V}$ .  
Fonte: Autor.

Para a tecnologia de  $0,13\text{ }\mu\text{m}$  foram realizadas as mesmas simulações de configuração *back-to-back* realizadas para a tecnologia de  $0,35\text{ }\mu\text{m}$ . Na Figura 45 é feita a comparação entre as correntes de um pseudorresistor nMOS em ligação simples (*single*) e a configuração *back-to-back*. O comportamento de simetria para os dois sentidos de polaridade também é encontrado para esta tecnologia.

Para confirmar o comportamento das correntes  $I_D$ ,  $I_S$  e  $I_B$  na configuração *back-to-back* utilizando a tecnologia de  $0,13\ \mu\text{m}$ , foram feitas simulações para pseudorresistores com comprimento de canal de  $0,24\ \mu\text{m}$  e larguras de canal de  $W=0,36\ \mu\text{m}$  (Figura 46),  $W=6\ \mu\text{m}$  (Figura 47) e  $W=9\ \mu\text{m}$  (Figura 48), todos com polarização do dreno. Pode ser observado que independente da largura do canal, o pseudorresistor com configuração *back-to-back* apresenta o mesmo comportamento em suas correntes.

Na região com valores de tensão abaixo de  $10\ \text{mV}$  a corrente do pseudorresistor é igual à corrente de substrato, e essa corrente possui praticamente o mesmo valor independente de suas dimensões, como mostrado na Figura 49.

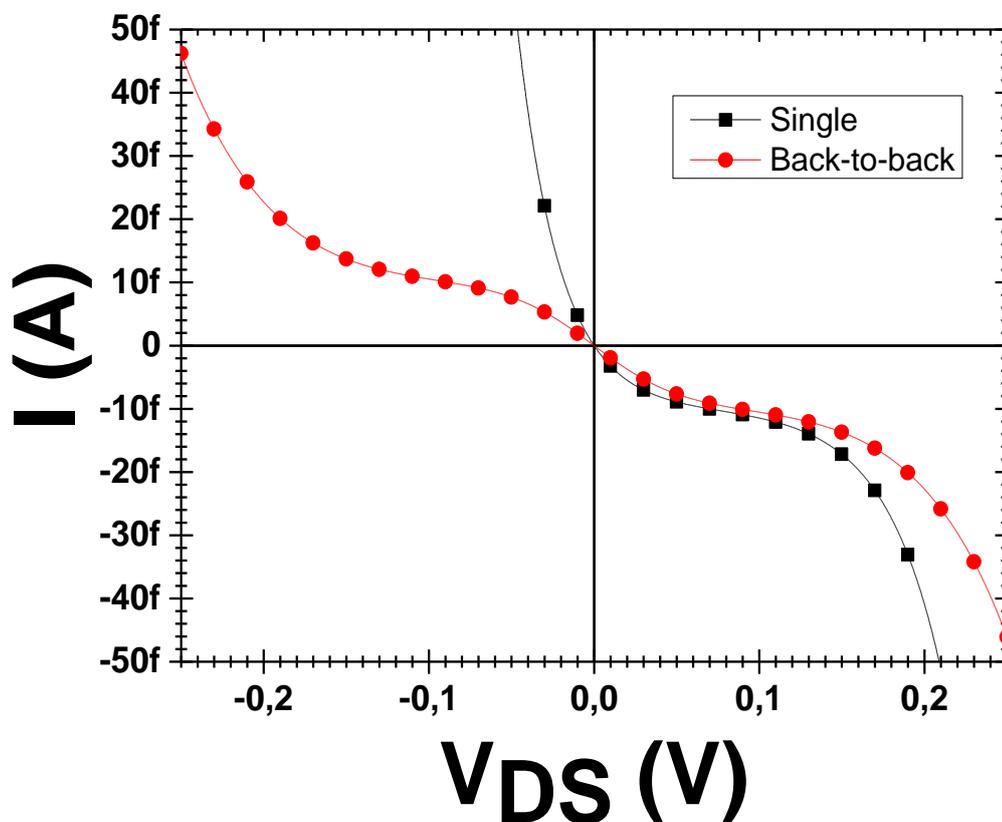


Figura 45 - Comparação entre as correntes de um único pseudorresistor (*single*) e dois pseudorresistores na configuração *back-to-back*. Todos os pseudorresistores são nMOS com  $W=0,36\ \mu\text{m}$  e  $L=0,24\ \mu\text{m}$  e tensão de polarização da porta de  $-0,5\ \text{V}$ .

Fonte: Autor.

Fora da região com valores de tensão abaixo de  $10\ \text{mV}$ , onde a corrente de fonte possui forte influência sobre a corrente total, pode ser visto que a variação das dimensões interfere no comportamento da corrente (Figura 50).

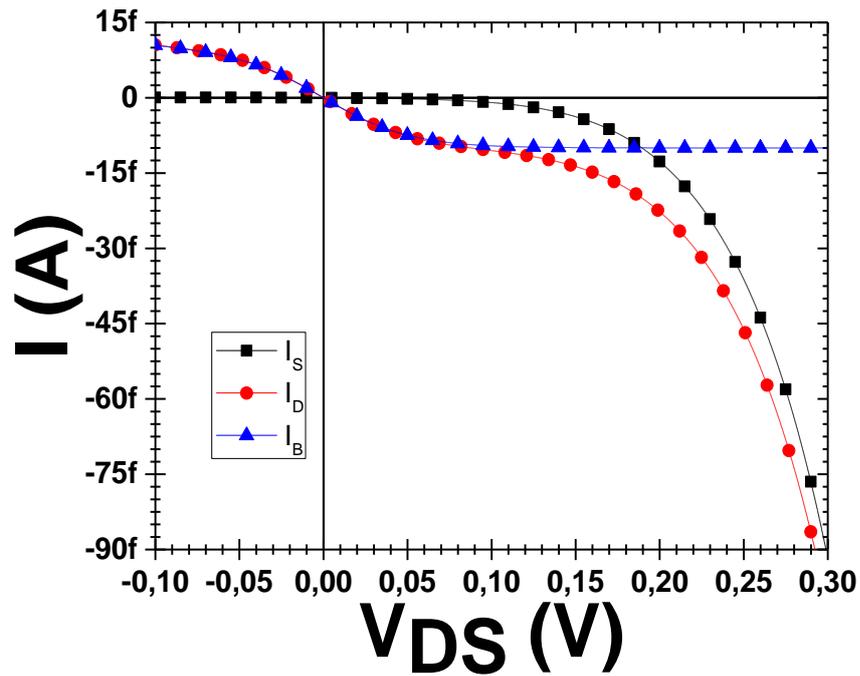


Figura 46 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de uma configuração *back-to-back* de pseudoresistores nMOS com  $W = 0,36 \mu\text{m}$ ,  $L = 0,24 \mu\text{m}$  e tensão de polarização da porta de  $-0,5 \text{ V}$ .

Fonte: Autor.

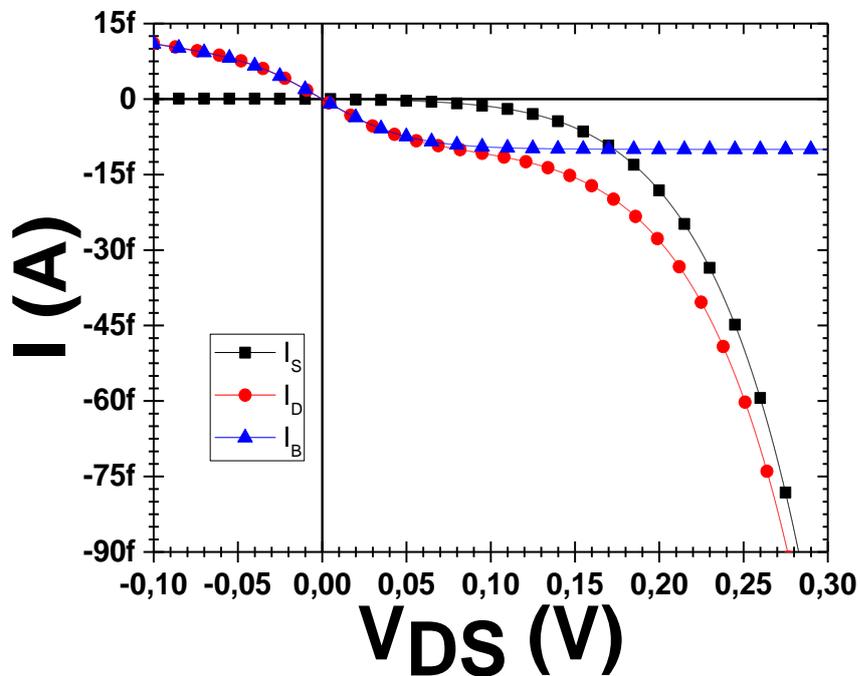


Figura 47 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de uma configuração *back-to-back* de pseudoresistores nMOS com  $W = 0,72 \mu\text{m}$ ,  $L = 0,24 \mu\text{m}$  e tensão de polarização da porta de  $-0,5 \text{ V}$ .

Fonte: Autor.

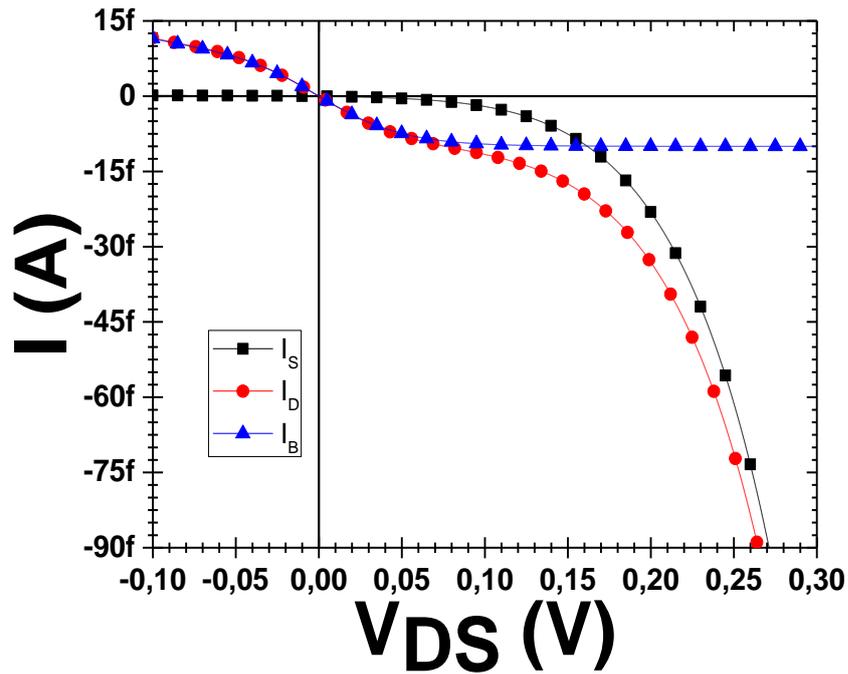


Figura 48 - Correntes de dreno  $I_D$ , fonte  $I_S$  e substrato  $I_B$  de uma configuração *back-to-back* de pseudoresistores nMOS com  $W=1,08\ \mu\text{m}$ ,  $L=0,24\ \mu\text{m}$  e tensão de polarização da porta de  $-0,5\ \text{V}$ .

Fonte: Autor.

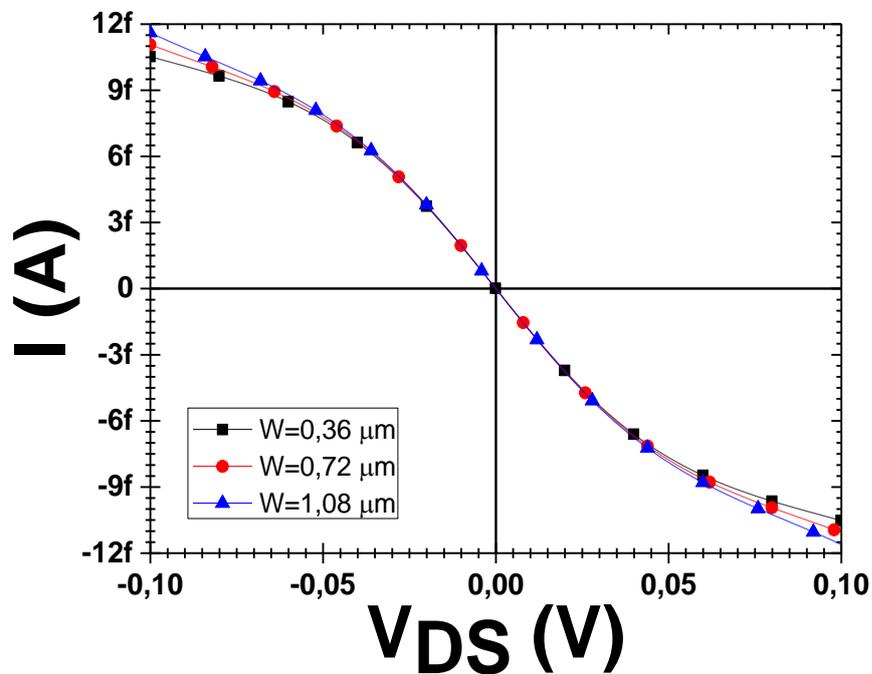


Figura 49 - Comparação entre as correntes na região linear dos pseudoresistores nMOS com configuração *back-to-back* com  $W=0,36$ ,  $0,72$  e  $1,08\ \mu\text{m}$ , para variação de tensão de até  $\pm 0,10\ \text{V}$ . Todos possuem  $L=0,24\ \mu\text{m}$  e tensão de polarização da porta de  $-0,5\ \text{V}$ .

Fonte: Autor.

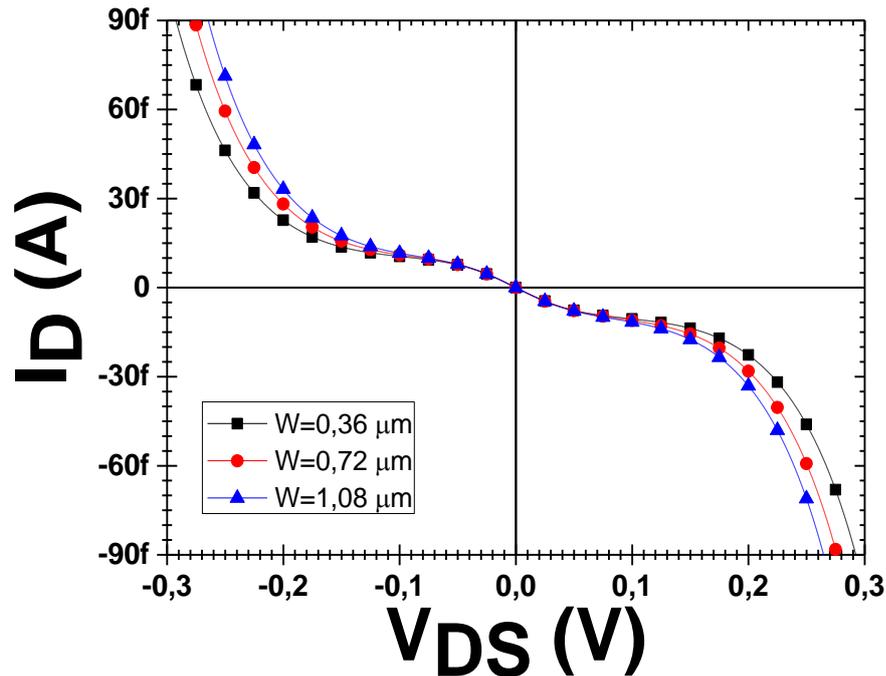


Figura 50 - Comparação entre as correntes na região linear dos pseudorresistores nMOS com configuração *back-to-back* com  $W = 0,36, 0,72$  e  $1,08 \mu\text{m}$ , para variação de tensão de até  $\pm 0,3 \text{ V}$ . Todos possuem  $L = 0,24 \mu\text{m}$  e tensão de polarização da porta de  $-0,5 \text{ V}$ .

Fonte: Autor.

O pseudorresistor pMOS foi simulado tanto na configuração *single* quanto na *back-to-back*, para as mesmas dimensões do nMOS, e apresentou comportamentos semelhantes ao nMOS, mas com variações nos valores de corrente para tensões fora da faixa de  $-10 \text{ mV}$  a  $10 \text{ mV}$ . Na região com tensões na faixa entre  $-10 \text{ mV}$  a  $10 \text{ mV}$ , os pseudorresistores pMOS e o nMOS com polarização de dreno, apresentaram os mesmos valores de corrente (o funcionamento é simétrico) para as mesmas dimensões (Figura 51).

Para a tecnologia de  $0,13 \mu\text{m}$ , a polarização da porta faz com que a implementação do transistor como um pseudorresistor seja possível. É necessário, analisar métodos práticos e realizáveis para que a implementação dessa polarização seja possível em circuitos integrados reais.

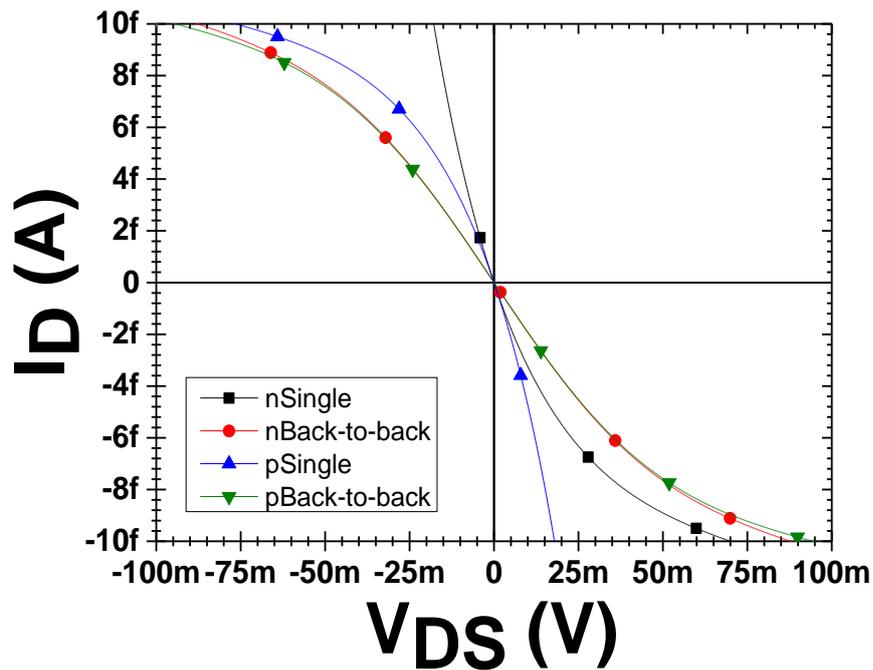


Figura 51 - Comportamento da corrente dos pseudorresistores pMOS e nMOS, ambos nas configurações *single* e *back-to-back* para variação de tensão de até  $\pm 0,1$  V. Todos possuem  $W = 0,36 \mu\text{m}$ ,  $L = 0,24 \mu\text{m}$  e tensão de polarização da porta de  $-0,5$  V.

Fonte: Autor.

Assim como nas simulações para a tecnologia de  $0,35 \mu\text{m}$ , para as simulações com a tecnologia de  $0,13 \mu\text{m}$ , pode-se considerar a faixa de  $-25$  mV a  $25$  mV como utilizável para uso do pseudorresistor como resistor, pois nessa faixa a variação no valor da resistência não ultrapassa 10% do seu valor médio que é de cerca de  $5,3 \text{ T}\Omega$  (Figura 52).

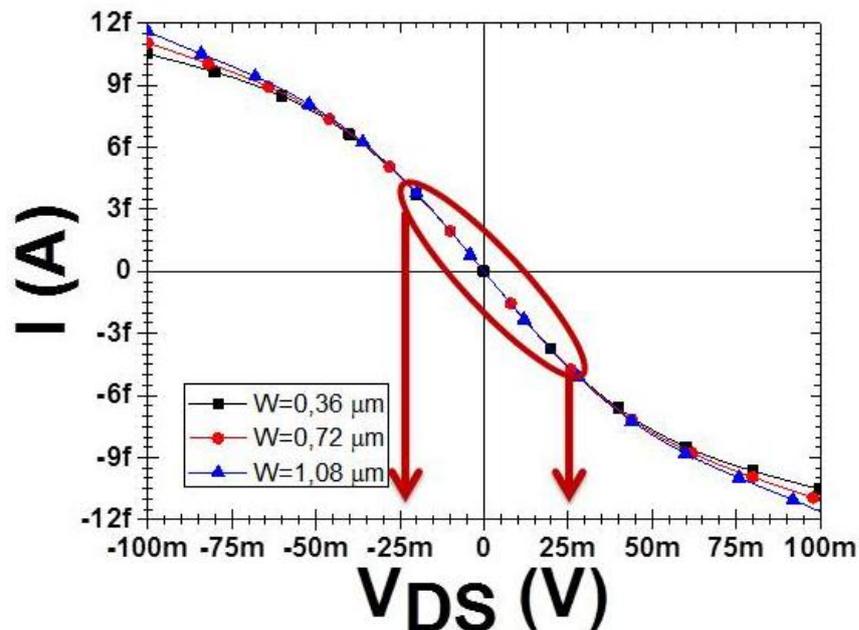


Figura 52 - Região de uso do pseudorresistor como resistência, para uma faixa de variação de  $-25$  mV a  $25$  mV, na tecnologia de  $0,13 \mu\text{m}$ .

Fonte: Autor.

## 6.2 Resposta do Bioamplificador

A resposta em frequência do bioamplificador, com o uso dos OTAs e do *buffer* é apresentada na Figura 53. Uma carga de 10 pF e 47 k $\Omega$  foi considerada, representando os cabos e os sistemas de aquisição (eletrodos). O *buffer* apresentou uma perda de 4 dB no circuito. O pseudoresistor nMOS padrão foi implementado com quatro transistores (2 *back-to-back*) com  $W = 10 \mu\text{m}$  e  $L = 5 \mu\text{m}$  cada.

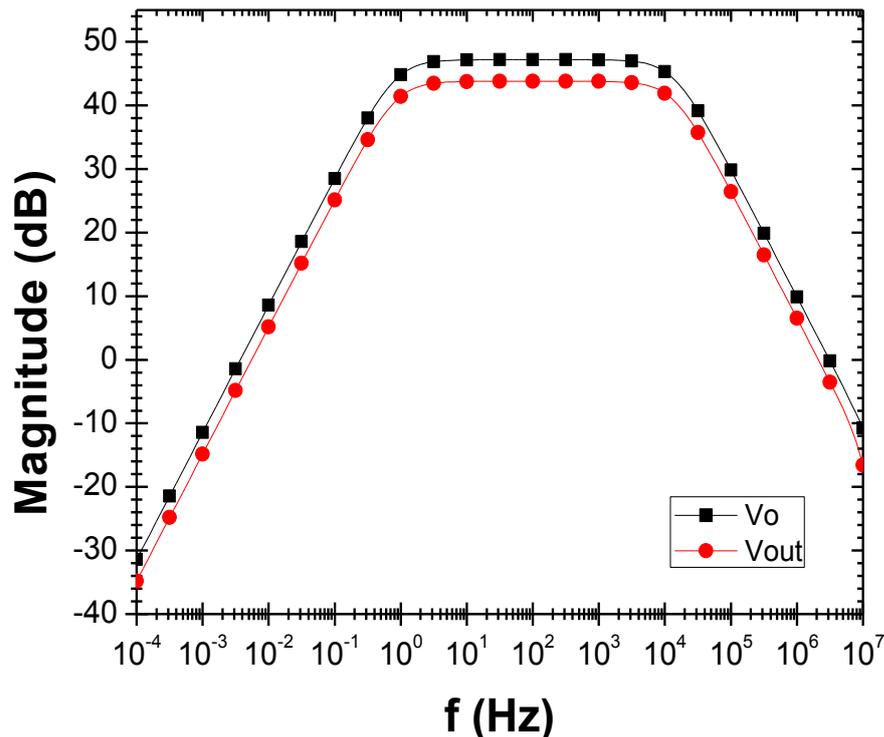


Figura 53 - Ganho de tensão de saída do bioamplificador ( $V_o$ ) e do *buffer* ( $V_{out}$ ) com carga de 47 K $\Omega$  / 10 pF.  
Fonte: Autor.

### 6.2.1 Tempo de recuperação de transitório

Analisando o pseudoresistor em circuitos amplificadores [4] diz que, apesar de uma longa constante de tempo, uma grande mudança na entrada causa uma grande tensão sobre o pseudoresistor, reduzindo sua resistência incremental e obtendo um rápido tempo de estabilização. Infelizmente, nenhum dos trabalhos estudados apresenta uma análise quantitativa. Para um processo de fabricação CMOS de 0,18  $\mu\text{m}$ , S. Hwang et al. comenta que a resistência do pseudoresistor é extremamente alta somente para baixos valores de tensão de polarização [37]. Em uma associação em série de dois pseudoresistores pMOS, foram obtidas resistências de  $10^{13} \Omega$  e  $10^{10} \Omega$ , para quedas de tensão sobre os mesmos de 0,1 V e 0,7 V respectivamente.

A característica do pseudoresistor vai reduzir o tempo de recuperação de transitório após a presença de uma queda de tensão na entrada. A Figura 54 exhibe o tempo de recuperação simulado para avaliação do bioamplificador, para um sinal de entrada (simulando um biopotencial) de 100 Hz/1 mV adicionado a um pulso de +0,5 V DC durante 3 s.

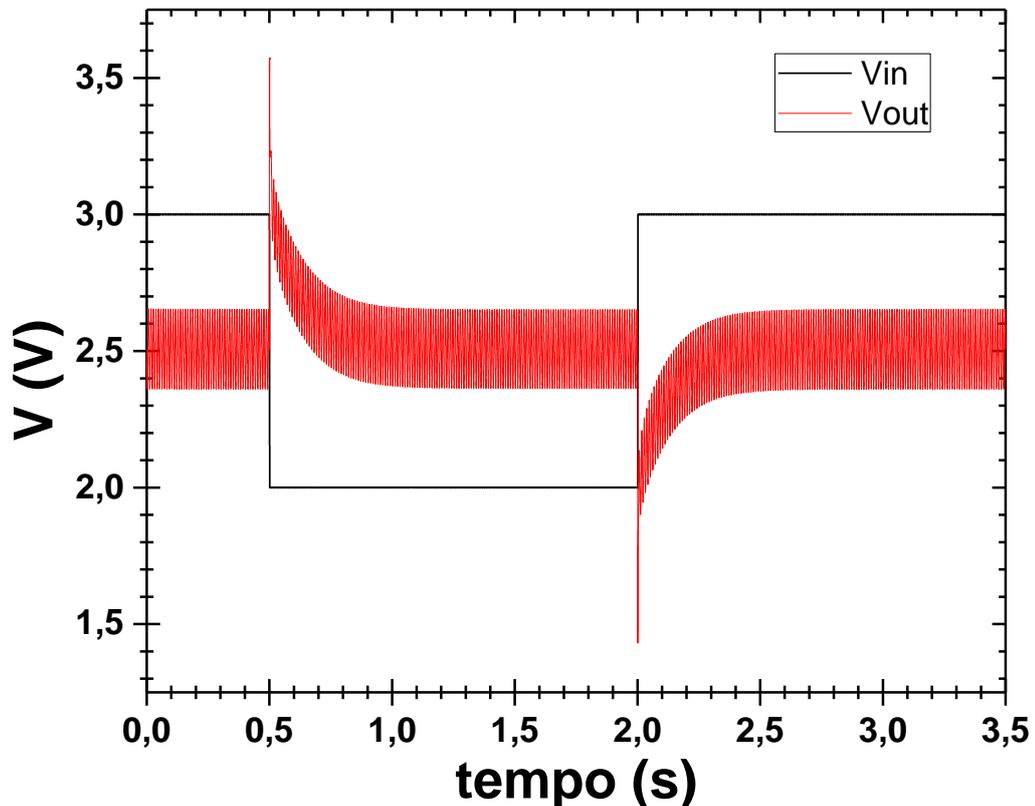


Figura 54 - Tempo de recuperação do amplificador de biopotenciais com um pseudoresistor.  
Fonte: Autor.

Foi definido que quando a média de tensão de um ciclo do sinal AC diminui para 100 mV, o sinal de saída foi recuperado.

Uma vez que a frequência de corte inferior do amplificador de biopotenciais vale em torno de 1,0 Hz, pode-se calcular o valor aproximado da resistência equivalente. Substituindo o pseudoresistor por um resistor com o mesmo valor da resistência equivalente, foi realizada uma nova simulação, que pode ser observada na Figura 56. O tempo de recuperação foi de aproximadamente 40 segundos. Ao contrário disso, o tempo de recuperação para o pseudoresistor CMOS não linear foi por volta de 0,25 s. O que confirma que o uso de pseudoresistores em circuitos de amplificação de sinais biológicos é uma técnica muito importante, pois com a redução do tempo de recuperação em bioamplificadores, a leitura dos sinais medidos diante da presença de transitórios de entrada, podem ser visualizadas mais rápidos.

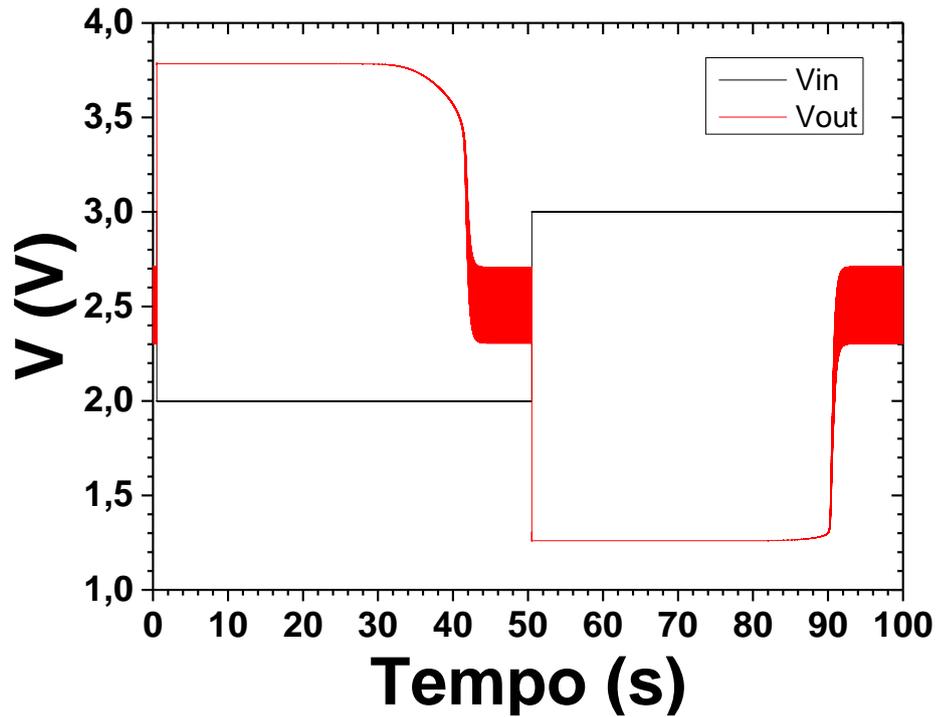


Figura 55 - Tempo de recuperação do amplificador de biopotenciais com um resistor de valor equivalente a resistência do pseudoresistor utilizado na simulação da Figura 54.

Fonte: Autor.

Na Figura 56 pode ser observado o tempo de recuperação ( $t_{rec}$ ) em função da largura de canal para pseudoresistores utilizando transistores nMOS e pMOS. O comprimento de canal é de  $5 \mu\text{m}$ .

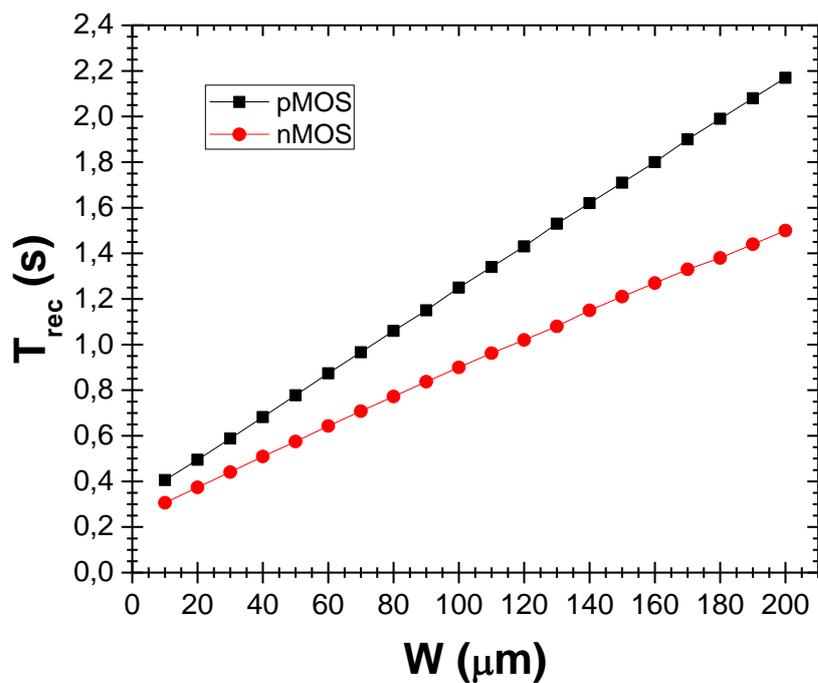


Figura 56 - Tempo de recuperação para pseudoresistores nMOS e pMOS em função da largura de canal com  $L = 5 \mu\text{m}$ .

Fonte: Autor.

O tempo de recuperação possui um comportamento linear (na regressão linear realizada, o erro padrão era da ordem de  $10^{-3}$  e a soma residual dos quadrados da ordem de  $10^{-4}$ ) para a variação da largura de canal, porque a resistência do pseudoresistor também é proporcional a variação da largura do canal. Para uma mesma dimensão, o tempo de recuperação é mais rápido quando utilizado um pseudoresistor nMOS. A diferença entre as curvas se torna grande a medida que a largura do canal aumenta. O circuito com pseudoresistor alcança um tempo de recuperação com aproximadamente duas ordens de grandeza abaixo do tempo de recuperação de um circuito com um resistor convencional de mesma impedância, e ainda possui dimensões menores.

A Figura 57 mostra o ganho do amplificador em função da largura de canal. Para os dois casos, com pseudoresistor pMOS e nMOS, com as mesmas dimensões, o ganho é o mesmo. O ganho de tensão do amplificador é inversamente proporcional à variação da largura do canal, mas este comportamento não é linear, e a largura de banda é levemente aumentada com o aumento da largura do canal. Isso é devido ao aumento tanto da capacitância de área quanto a de perímetro do pseudo-transistor, que afeta a capacitância de carga do amplificador, aumentando sua frequência de corte superior.

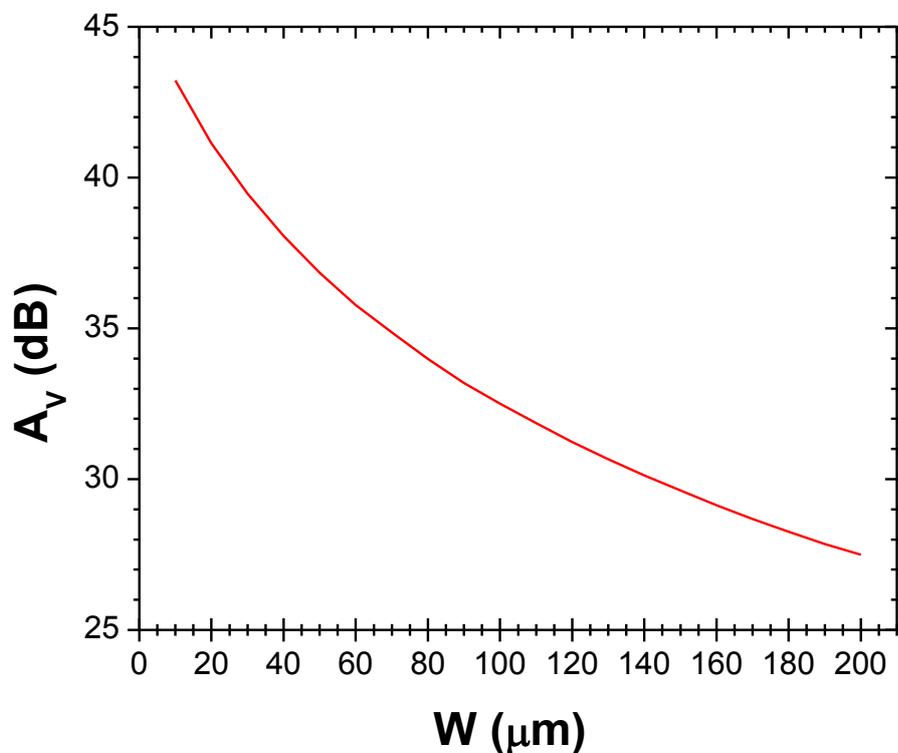


Figura 57 - Ganho do amplificador em função da largura de canal.

Fonte: Autor.

Para os valores simulados, a melhor solução, considerando o ganho e o tempo de recuperação, ocorre para os menores valores da largura do canal, onde o ganho é maior (isso é uma característica boa para os bioamplificadores devido às pequenas amplitudes dos sinais de entrada), e o tempo de recuperação é o menor.

### 6.3 Medidas no CI

Com o CI fabricado na tecnologia 8HP de 0,13  $\mu\text{m}$  da IBM, foram realizadas medidas experimentais tanto em transistores quanto nos circuitos implementados. A tensão máxima para essa tecnologia é de 1,2 V para dispositivos utilizando óxido de porta fino, e 2,5 V para dispositivos usando óxido de porta espesso. A área total do CI é de 16  $\text{mm}^2$  (4 mm x 4 mm) e ela foi dividida entre 5 linhas de pesquisas diferentes. A área referente aos dispositivos de nossa linha de pesquisa é mostrada na Figura 58. É possível a visualização de apenas alguns níveis de metal devido a algumas camadas do processo de fabricação que impedem que as camadas de níveis inferiores sejam visualizadas.

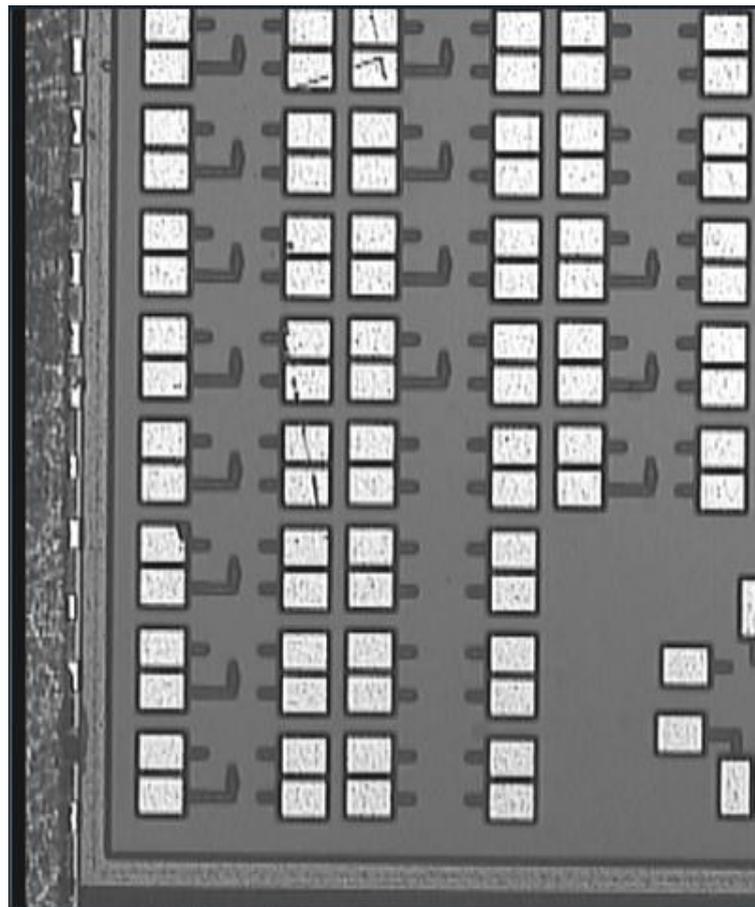


Figura 58 - Imagem de parte do CI fabricado, captada pelo microprovador Cascade.  
Fonte: Autor.

### 6.3.1 Transistores

Foram realizadas medidas no CI fabricado com o auxílio do microprovador da Cascade Microtech Inc, e do Analisador de dispositivos Keithley 4200SCS [60]. Curvas  $I_D \times V_{GS}$  com  $V_{DS} = 25$  mV foram obtidas para transistores pMOS e nMOS com óxido de porta fino e para transistores pMOS e nMOS com óxido de porta espesso. As dimensões de todos dispositivos medidos são de  $W = 0,36 \mu\text{m}$  e  $L = 0,24 \mu\text{m}$ . Na Figura 59 pode ser vista a curva do transistor nMOS com óxido de porta fino, a curva é mostrada em conjunto com duas curvas de simulação SPICE, uma chamada de "SPICE" com dados fornecidos pelo fabricante do CI, e outra chamada de "extraído" com dados obtidos através da extração de parâmetros elétricos do leiaute desenhado. Pode ser observado que todas as curvas possuem valores próximos e que a curva "extraído" possui um comportamento muito semelhante ao da curva "medido". Na Figura 60 pode ser vista a curva do transistor pMOS com óxido de porta fino, que assim como no caso do nMOS, é comparado com duas curvas SPICE. As curvas apresentaram comportamentos bem semelhantes.

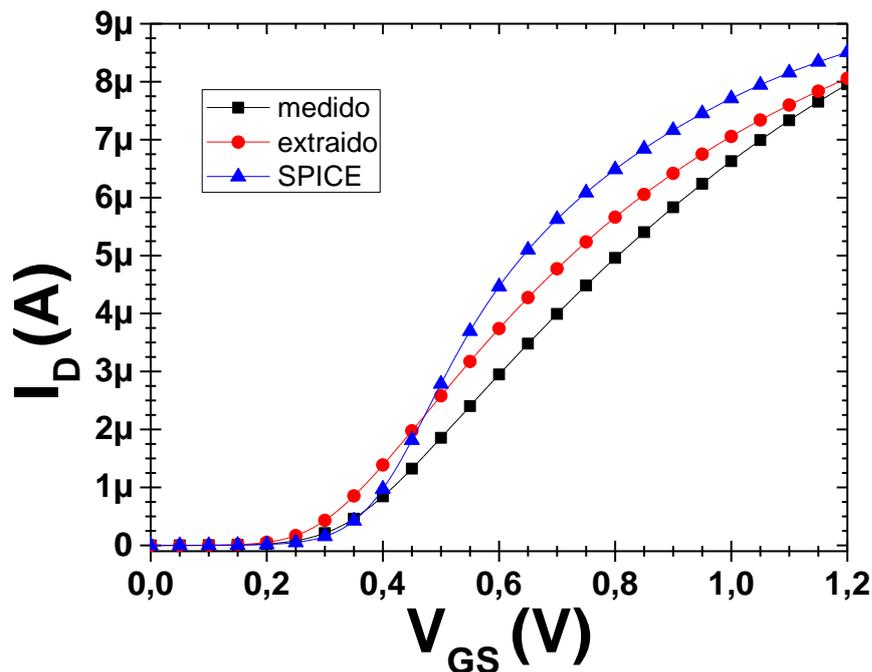


Figura 59 - Curva  $I_D \times V_{GS}$  para um nMOS de óxido de porta fino, com  $W = 0,36 \mu\text{m}$  e  $L = 0,24 \mu\text{m}$ , e  $V_{DS} = 25$  mV.  
Fonte: Autor.

Na Figura 61 pode ser vista a curva do transistor nMOS com óxido de porta espesso. Para essa opção de óxido não se tem os parâmetros SPICE fornecidos pelo fabricante, por esse motivo a curva é comparada apenas com simulação de parâmetros extraídos. As duas

curvas possuem comportamentos semelhantes, e para a tensão de porta máxima ( $V_{GS} = 2,5 \text{ V}$ ) a diferença entre os valores de corrente é menor que 10%.

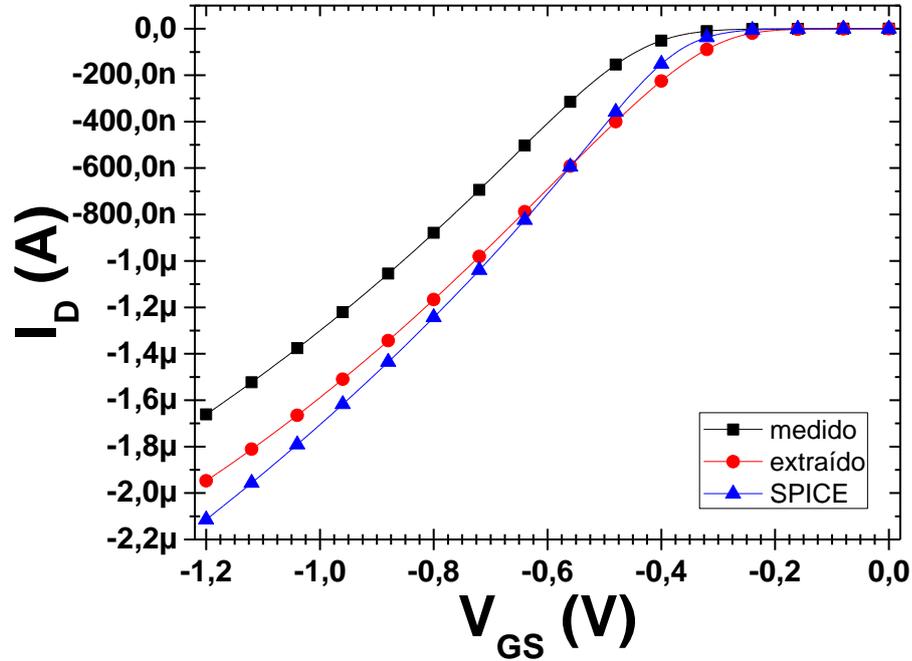


Figura 60 - Curva  $I_D$  x  $V_{GS}$  para um pMOS de óxido de porta fino, com  $W = 0,36 \mu\text{m}$  e  $L = 0,24 \mu\text{m}$ , e  $V_{DS} = 25 \text{ mV}$ .  
Fonte: Autor.

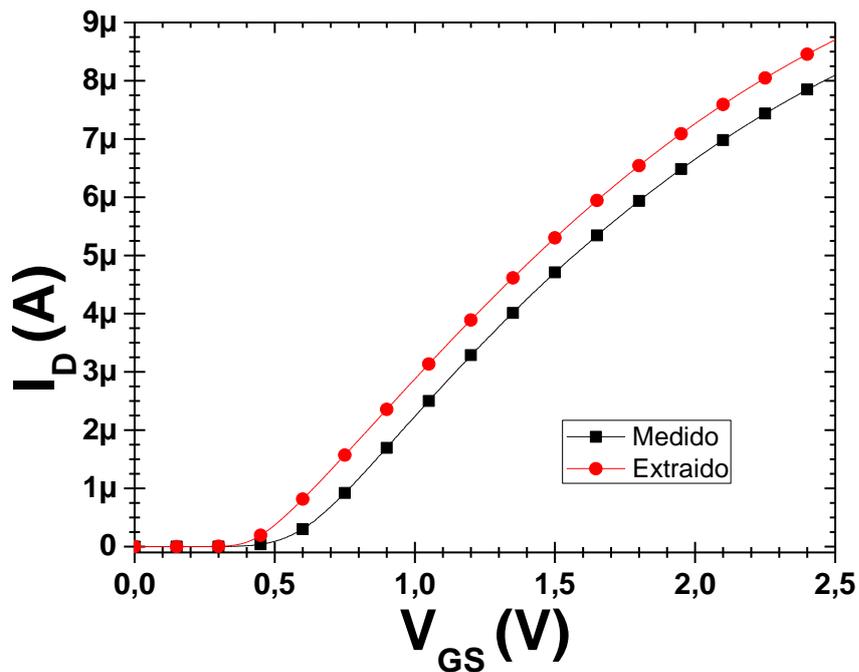


Figura 61 - Curva  $I_D$  x  $V_{GS}$  para um nMOS de óxido de porta espesso, com  $W = 0,36 \mu\text{m}$  e  $L = 0,24 \mu\text{m}$ , e  $V_{DS} = 25 \text{ mV}$ .  
Fonte: Autor.

Na Figura 62 pode ser vista a curva do transistor pMOS com óxido de porta espesso. A curva é comparada com a curva obtida através de simulação de parâmetros extraídos, e apesar de apresentarem um comportamento parecido, seus valores de corrente estão um pouco diferentes. Isto pode ocorrer devido às diferenças entre parâmetros reais e parâmetros extraídos, por exemplo, na mobilidade de portadores.

Com as curvas de medidas experimentais de transistores pôde ser confirmado que através de simulações SPICE realizadas com parâmetros elétricos extraídos de leiautes, podemos ter uma boa previsão do comportamento dos dispositivos.

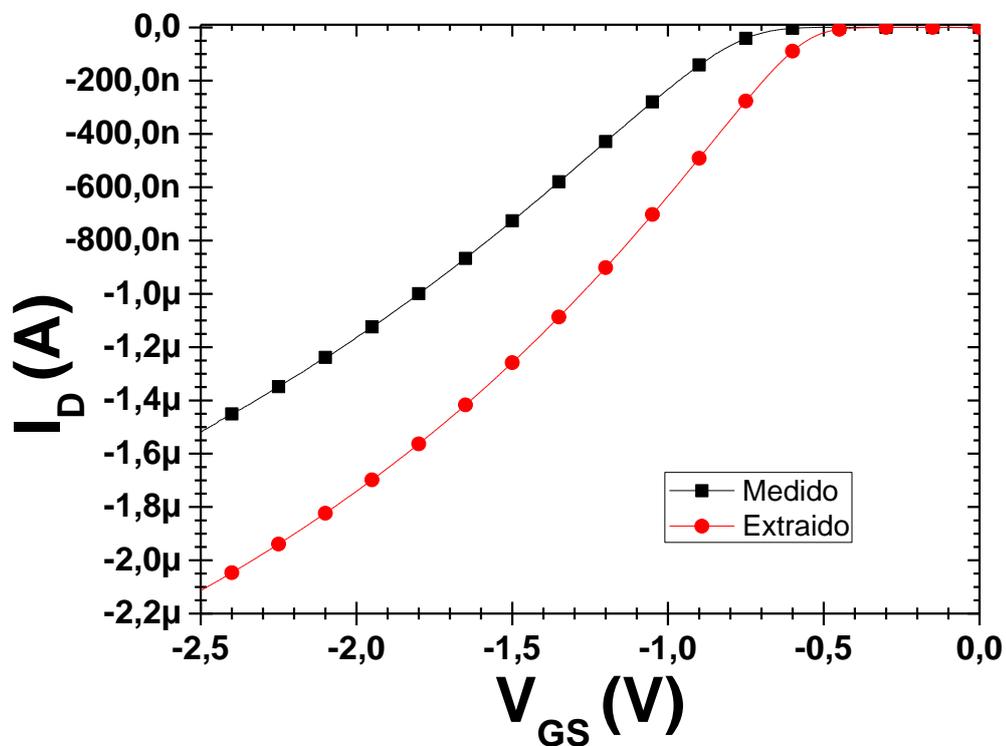


Figura 62 - Curva  $I_D$  x  $V_{GS}$  para um pMOS de óxido de porta espesso, com  $W = 0,36 \mu\text{m}$  e  $L = 0,24 \mu\text{m}$ , e  $V_{DS} = 25 \text{ mV}$ .  
Fonte: Autor.

### 6.3.2 Circuito de caracterização do pseudoresistor

No CI fabricado foram projetados nove circuitos com configurações diferentes de pseudoresistores. Na Tabela 5 são mostradas as diferentes configurações utilizadas: na coluna associação são mostradas quantas associações *back-to-back* foram utilizadas, e nas colunas  $W$  e  $L$  são mostradas a largura e o comprimento de cada pseudoresistor utilizado.

Tabela 5 - Associações de pseudoresistores utilizados no circuito.

Associação	W( $\mu\text{m}$ )	L( $\mu\text{m}$ )
1X	0,36	0,24
2X	0,36	0,24
3X	0,36	0,24
1X	0,72	0,48
2X	0,72	0,48
3X	0,72	0,48
1X	1,08	0,72
2X	1,08	0,72
3X	1,08	0,72

Fonte: Autor.

Para a medida do circuito implementado foram utilizados uma fonte de tensão com duas saídas independentes modelo MPL-3303M (Minipa do Brasil LTDA, São Paulo, SP), um gerador de funções modelo 33120A (Agilent Technologies Brasil, Barueri, SP) e um osciloscópio modelo RTO-1012 (Rohde & Schwarz do Brasil LTDA, São Paulo, SP), todos conectados através de cabos e conexões do tipo BNC.

A Figura 63 mostra a resposta de saída do circuito com a associação de dois pares *back-to-back* composto de transistores com  $W = 0,72 \mu\text{m}$  e  $L = 0,48 \mu\text{m}$ , obtida no osciloscópio. A Figura 64 mostra a resposta de saída do circuito com a associação de dois pares *back-to-back* composto de transistores com  $W = 1,08 \mu\text{m}$  e  $L = 0,72 \mu\text{m}$ .

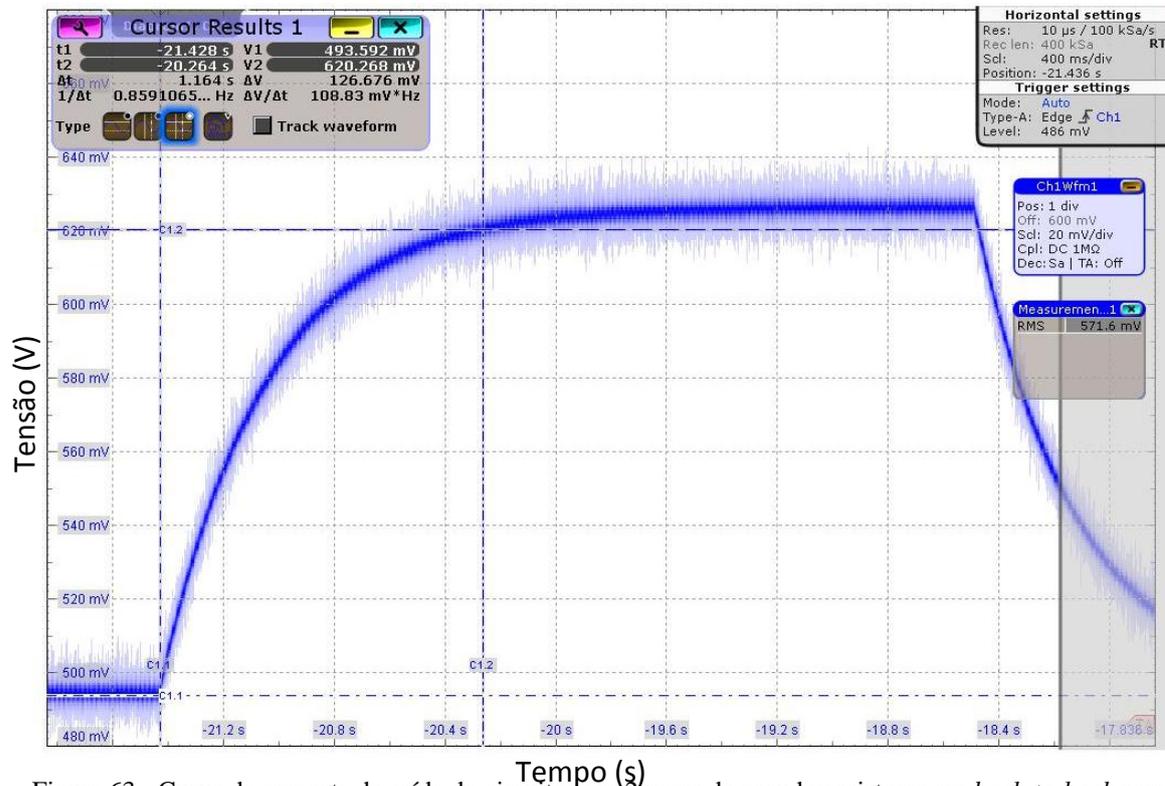


Figura 63 - Curva da resposta de saída do circuito com 2 pares de pseudoresistores em *back-to-back* com  $W = 0,72 \mu\text{m}$  e  $L = 0,48 \mu\text{m}$ .

Fonte: Autor.

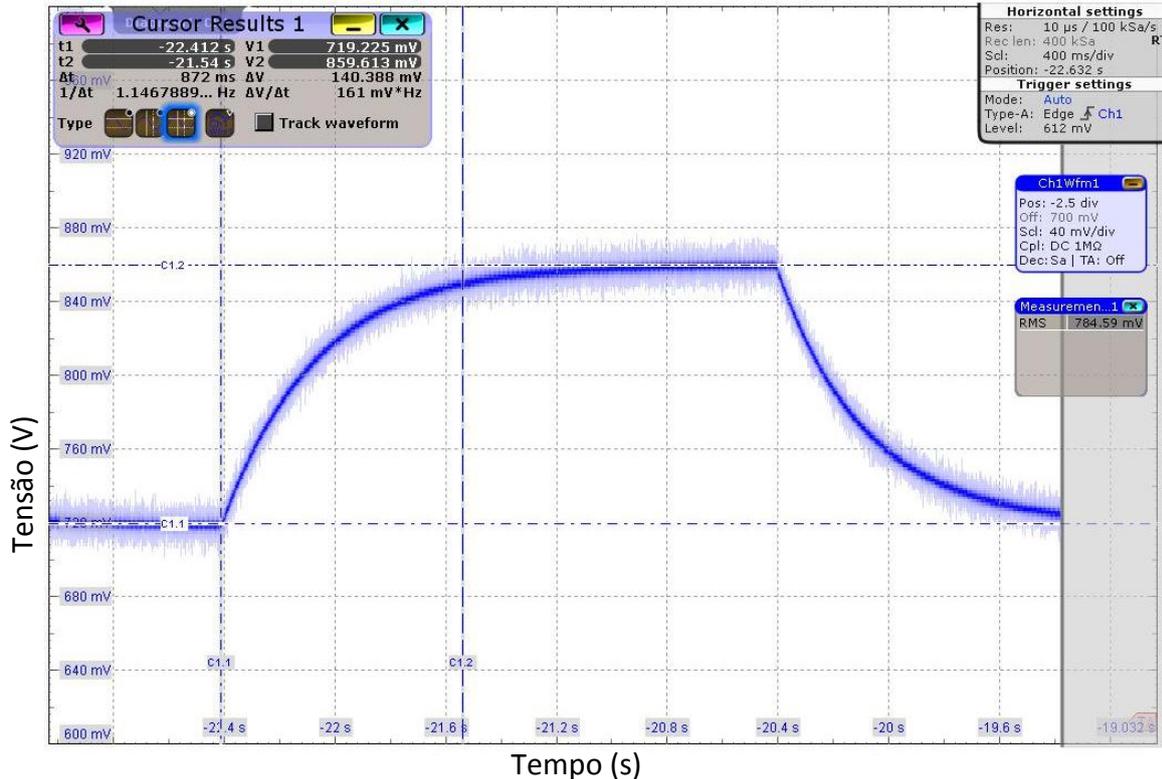


Figura 64 - Curva da resposta de saída do circuito com 2 pares de pseudo-resistores em *back-to-back* com  $W = 1,08 \mu\text{m}$  e  $L = 0,72 \mu\text{m}$ .  
Fonte: Autor.

Por meio das curvas de resposta foram determinados os valores de tensões e de tempos que, utilizando a equação (15), nos permitiu obter valores equivalentes de resistência para os pseudoresistores. O valor da capacitância considerada na equação foi de  $0,370 \text{ pF}$ , que foi obtida através de resultados de uma simulação SPICE em que os pseudoresistores foram substituídos por uma resistência, e com isso, foi possível estimar o valor da capacitância total (capacitor + capacitância de porta do transistor) do circuito RC.

Cada circuito foi medido pelo menos quatro vezes com o objetivo de se obterem valores médios e de se verificar se os resultados sofrem muita variação a cada medida realizada. Na Tabela 6 são apresentados os valores médios das resistências medidas, bem como seus respectivos desvios padrão. Os valores de resistência encontrados foram maiores em cerca de até 10 vezes dos valores estimados por simulação, isso pode ocorrer devido às imprecisões dos modelos SPICE, conforme mencionado nas análises por simulação do pseudoresistor. Um possível motivo desta imprecisão dos modelos de simulação é o fato do pseudoresistor trabalhar em uma região operacional dos transistores que não tem sido foco dos modelos. Há necessidade, portanto, de desenvolvimento de extensões dos modelos para essa aplicação.

Tabela 6 - Valores da resistência equivalente dos pseudoresistores implementados no circuito.

<b>Associação</b>	<b>W(<math>\mu\text{m}</math>)</b>	<b>L(<math>\mu\text{m}</math>)</b>	<b>Pseudoresistor</b>	<b>Desvio padrão</b>
<b>1</b>	0,36	0,24	1,51 T $\Omega$	0,022 T $\Omega$
<b>2</b>	0,36	0,24	1,66 T $\Omega$	0,036 T $\Omega$
<b>3</b>	0,36	0,24	3,00 T $\Omega$	0,095 T $\Omega$
<b>1</b>	0,72	0,48	0,37 T $\Omega$	0,002 T $\Omega$
<b>2</b>	0,72	0,48	1,00 T $\Omega$	0,016 T $\Omega$
<b>3</b>	0,72	0,48	1,40 T $\Omega$	0,031 T $\Omega$
<b>1</b>	1,08	0,72	0,35 T $\Omega$	0,002 T $\Omega$
<b>2</b>	1,08	0,72	0,62 T $\Omega$	0,011 T $\Omega$
<b>3</b>	1,08	0,72	0,90 T $\Omega$	0,008 T $\Omega$

Fonte: Autor.

## 7 CONCLUSÕES

Por meio desse trabalho foi possível realizar estudos sobre os pseudorresistores e a sua influência nos circuitos amplificadores, inclusive do tempo de recuperação de transitório.

O estudo sobre o pseudorresistor mostra que a obtenção de valores muito altos de resistência através da técnica MOS-bipolar é possível.

Para o processo de fabricação de  $0,13\ \mu\text{m}$  é necessária uma polarização reversa no terminal de porta do pseudorresistor, de modo evitar a formação do canal, permitindo que o dispositivo opere de acordo com o comportamento desejado de um pseudorresistor.

Na análise do tempo de recuperação é mostrado o comportamento do circuito com vários valores de resistência de pseudorresistores pMOS e nMOS na configuração *back-to-back*, com um objetivo de projeto de 10 kHz de largura de banda com uma frequência de corte muito baixa ( $\sim 1\ \text{Hz}/-3\ \text{dB}$ ). Para um valor fixo de comprimento de canal, o tempo de recuperação é diretamente proporcional à largura de canal. A melhor relação entre ganho e tempo de recuperação ocorre para a menor largura de canal.

Comparado com um resistor que produziria um mesmo ganho, o pseudorresistor alcança um tempo de recuperação cerca de duas ordens de grandeza menor em um circuito amplificador de sinais biológicos. Isso, além de diminuir a área do chip, faz com que o projeto do amplificador se torne viável para a aplicação, pois com um tempo de recuperação pequeno, há uma menor interferência dos transitórios DC na leitura dos sinais biológicos, aumentando a qualidade das leituras e melhorando a possibilidade de acompanhamento de sinais vitais do paciente em alguns casos onde a geração de transitórios não pode ser controlada. Para o modelo de pseudorresistor desenvolvido, é possível verificar o tempo de recuperação antes da implementação do circuito.

Com as análises sobre o tempo de recuperação foi visto que com a aplicação do pseudorresistor em circuitos de amplificadores de sinais biológicos, o tempo de

Por meio das medidas realizadas no CI fabricado foi possível confirmar que tanto os parâmetros SPICE fornecidos pelo fabricante (para a opção de óxido de porta fino) quanto os valores obtidos através da extração de parâmetros do leiaute, fornecem uma boa previsão do comportamento dos transistores em regiões de operação convencionais.

Com as medidas feitas no CI, também foi possível confirmar os estudos de obtenção de valores elevados de resistência com pequenas áreas de silício por meio da configuração pseudorresistor. Estes valores elevados de resistência atendem aos objetivos do projeto de bioamplificadores. Além disso, com estes resultados, validou-se a utilização do circuito, que pode ser utilizado para medida de qualquer outro dispositivo que possua valores elevados de

resistência, desde que a capacitância do circuito RC seja conhecida. Como método de caracterização da capacitância, pode-se projetar um circuito com uma resistência de valor conhecido, pois como dito anteriormente, no circuito projetado deve ser considerada tanto o valor de capacitância do capacitor, quanto da capacitância de porta do transistor de saída.

## REFERÊNCIAS

- [1] Guyton, A. C.; Hall, E. J., **Tratado de fisiologia médica**, 11. ed., Rio de Janeiro: Elsevier, 2006.
- [2] Clark Jr., J. W., The Origin of Biopotentials, in **Medical Instrumentation : Application and Design**, 4. ed., J. G. Webster, Ed., John Wiley & Sons, Inc., 2010, pp. 126-188.
- [3] Neuman, M. R., Biopotential Amplifiers, in **Medical Instrumentation : Application and Design**, 4. ed., J. G. Webster, Ed., John Wiley & Sons, Inc., 2010, pp. 241-292.
- [4] Harrison, R. R.; Charles, C., A low-Power Low-Noise CMOS Amplifier for Neural Recording Applications, **IEEE Journal of Solid-State Circuits**, vol. 38, no. 6, pp. 958-965, 2003.
- [5] Varghese, A., Membrane Models, in **The Biomedical Engineering Handbook**, 2. ed., J. D. Bronzino, Ed., Boca Raton, CRC Press LLC, 2000.
- [6] Berbari; E. J., Principles of Electrocardiography, in **The Biomedical Engineering Handbook**, 2. ed., vol. 1, J. D. Bronzino, Ed., Boca Raton, CRC Press LLC, 2000.
- [7] Zhang, X.; Smith, N.; Webb, A., Medical Imaging, in **Biomedical Information Technology**, D. D. Feng, Ed., Elsevier Inc., 2008, pp. 3-27.
- [8] Yin, M.; Ghovanloo, M., A Low-Noise Preamplifier with Adjustable Gain and Bandwidth for Biopotential Recording Applications, **IEEE International Symposium on Circuits and System**, pp. 321-324, 2007.
- [9] Neuman, M. R., Biopotential Electrodes, in **The Biomedical Engineering Handbook**, 2. ed., vol. I, J. D. Bronzino, Ed., Boca Raton: CRC Press, 2000.
- [10] Neuman, M. R., Biopotential Electrodes, in **Medical Instrumentation - Application and Design**, 4. ed., J. G. Webster, Ed., [S.l.]: John Wiley & Sons, Inc, 2010.
- [11] Nagel, J. H., Biopotential Amplifiers, in **The Biomedical Engineering Handbook**, 2. ed., vol. I, J. D. Bronzino, Ed., Boca Raton: CRC Press, 2000, p. 1300.

- [12] Towe, B. C., Bioelectricity and its Measurements, in **Biomedical Engineering and Design Handbook**, 2. ed., vol. 1, M. Kutz, Ed., McGraw-Hill, 2009, pp. 481-528.
- [13] Baker, R. J., **CMOS Circuit Design, Layout and Simulation**, 3. ed., Hoboken: John Wiley & Sons, Inc., 2010.
- [14] Razavi, B., **Design of Analog CMOS Integrated Circuits**, McGraw-Hill, 2001.
- [15] Gomes, R. L., **Estudo Comparativo do Ruído Flicker (1/f) entre Amplificadores Operacionais de Transcondutância utilizando Tecnologia Convencional e de Canal Gradual (GC) SOI nMOSFET**, Centro Universitário da FEI, São Bernardo do Campo, 2008.
- [16] T., Q.; Newton, A. R.; Pederson, D. O.; A., S.-V., **SPICE3 Version 3f3 User's Manual**, Berkeley, Ca., 94720, 1993.
- [17] Wikipedia, **SPICE**, 23 Março 2013. [Online]. Disponível em: <http://pt.wikipedia.org/wiki/SPICE>. [Acesso em: 23 Janeiro 2015].
- [18] **Eldo User's Manual** - Software Version 11.1, Mentor Graphics Corporation, 2011.
- [19] Cheng, Y.; Chan, M.; Hui, K.; Jeng, M.; Liu, Z.; Huang, J.; Chen, K.; Chen, J.; Tu, R.; Ko, P. K.; Hu, C., **BSIM3v3 Manual (Final Version)**, University of California, Berkeley, 1996.
- [20] Li, X.; Wu, W.; Goldenblat, G.; Smit, G. D. J.; Scholten, A. J.; Klaassen, D. B. M.; van Langevelde, R., **PSP 103.1**, NXP Semiconductors, 2009.
- [21] Sedra, A. S.; Smith, K. C., **Microeletrônica**, 5. ed., São Paulo: Pearson Prentice Hall, 2007.
- [22] Eggermont, J.-P.; Ceuster, D. D.; Flandre, D.; Gentinne, B.; Jespers, P. G. A.; Colinge, J.-P., Design of SOI CMOS Operational Amplifiers for Applications up to 300OC, **IEEE Journal of Solid-State Circuits**, vol. 31, no. 2, pp. 179-186, 1996.
- [23] Gimenez, S. P., **Estudo do GC SOI nMOSFET e aplicações em amplificadores operacionais de transcondutância**, Escola Politécnica da Universidade de São Paulo,

São Paulo, 2004.

- [24] Moreto, R. A. d. L.; Thomaz, C. E.; Gimenez, S. P., AGSPICE: A New Analog ICs Design Tool Based On Evolutionary Electronics Used For Extracting Additional Design Recommendations, **8th International Caribbean Conference on Devices, Circuits and Systems**, pp. 1-4, 2012.
- [25] Moreto, R. A. d. L., **PROJETO DE UM OTA CMOS POR MEIO DE UM SISTEMA EVOLUCIONÁRIO**, Centro Universitário da FEI, São Bernardo do Campo, 2011.
- [26] Krummenacher, F., High voltage gain CMOS OTA for micropower SC filters, **Electronics Letters**, vol. 17, no. 4, pp. 160-162, 1981.
- [27] Silveira, F.; Flandre, D.; Jespers, G. A., A gm/ID based methodology for the design of CMOS analog circuits and its application to the synthesis of a silicon-on-insulator micropower OTA, **EE Journal of Solid-State Circuits**, vol. 31, no. 9, pp. 1314-1319, 1996.
- [28] Hollis, T. M.; Comer, D. J.; Comer, D. T., Optimization of MOS amplifier performance through channel length and inversion level selection, **IEEE Transactions on Circuits and Systems II: Express Briefs**, vol. 52, no. 9, pp. 545-549, 2005.
- [29] Schneider, M. C.; Galup-Montero, C.; Filho, O. C. G.; Cunha, A. I. A., A Single-Piece Charge-Based Model for the Output Conductance of MOS Transistors, **IEEE International Conference on Electronics, Circuits and Systems**, pp. 545-548, 1998.
- [30] Gosselin, B.; Sawan, M.; Chapman, C. A., A Low-Power Integrated Bioamplifier with Active Low-Frequency Suppression, **IEEE Transactions on Biomedical Circuits and Systems**, vol. 1, no. 3, pp. 184-192, 2007.
- [31] Scholten, A. J.; Tiemeijer, L. F.; van Langevelde, R.; Havens, R. J.; Duijnhoven, A. T. A. Z.; Venezia, V. C., Noise modeling for RF CMOS circuit simulation, **IEEE Transactions on Electron Devices**, vol. 50, no. 3, pp. 618-632, 2003.
- [32] Steyaert, M. S. J.; Sansen, W. M. C.; Zhongyuan, C., A Micropower Low-Noise Monolithic Instrumentation Amplifier For Medical Purposes, **IEEE Journal of Solid-**

**State Circuits**, vol. 22, no. 6, pp. 1163-1168, 1987.

- [33] Parthasarathy, J.; Erdman, A. G.; Redish, A. D.; Ziaie, B., An Integrated CMOS Biopotential Amplifier with a Feed-Foward DC Cancellation Topology, **28th Annual International Conference of the IEEE Engineering in Medicine and Biology Society**, pp. 2974-2977, 2006.
- [34] Steyaert, M. S. J.; Sansen, W. M. C., Power Supply Rejection Ratio in Operational Transconductance Amplifiers, **IEEE Transactions on Circuits and Systems**, vol. 37, no. 9, pp. 1077-1084, 1990.
- [35] Delbruck, T.; Mead, C. A., Analog VLSI Adaptive, Logarithmic, Wide-Dynamic-Range Photoreceptor, **IEEE International Symposium on Circuits and Systems**, vol. 4, pp. 339-342, 1994.
- [36] Zhao, W.; Li, H.; Zhang, Y., A Low-Noise Integrated Bioamplifier with Active DC Offset Suppression, **IEEE Biomedical Circuits and Systems Conference**, pp. 5-8, 2009.
- [37] Hwang, S.; Aninakwa, K.; Sonkusale, S., Bandwidth Tunable Amplifier for Recording Biopotential Signals, **32th Annual International Conference of the IEEE Engineering in Medicine and Biology Society**, pp. 662-665, 2010.
- [38] Rezaee-Dehsorkh, H.; Ravanshad, N.; Lotfi, R.; Mafinezhad, K.; Sodagar, A. M., Analysis and Design of Tunable Amplifiers for Implantable Neural Recording Applications, **IEEE Journal on Emerging and Selected Topics in Circuits and Systems**, vol. 1, no. 4, pp. 546-556, 2011.
- [39] Yao, K.-W.; Lin, W.-C.; Gong, C.-S. A.; Lin, Y.-Y., Shiue, M.-T., A Differential Difference Amplifier for Neural Recording System with Tunable Low-Frequency Cutoff, **IEEE International Conference on Electron Devices and Solid-State Circuits**, pp. 1-4, 2008.
- [40] Pereira, C. F.; Benko, P. L.; Lucchi, J. C.; Giacomini, R. C., Transitory Recovery Time of Bio-potential Amplifiers that Include CMOS Pseudo-resistors, **9th International Caribbean Conference on Devices, Circuits and Systems**, pp. 1-4, 2014.

- [41] Ng, K. A.; Xu, Y. P., A Compact, Low Input Capacitance Neural Recording Amplifier, **IEEE Transactions on Biomedical Circuits and Systems**, vol. 7, no. 5, pp. 610-620, 2013.
- [42] Perlin, G. E.; Sodagar, A. M.; Wise, K. D., A Neural Amplifier with High Programmable Gain and Tunable Bandwidth, **30th Annual International Conference of the IEEE Engineering in Medicine and Biology Society**, pp. 3154-3157, 2008.
- [43] Mohseni, P.; Najafi, K., A Fully Integrated Neural Recording Amplifier with DC Input Stabilization, **IEEE Transactions on Biomedical Engineering**, vol. 51, no. 5, pp. 832-837, 2004.
- [44] Li, Y.-G.; Ma, Q.; Haider, M. R., An Ultra-Low-Power Bioamplifier for Implantable Large-Scale Recording of Neural Activity, **IEEE 14th Annual Wireless and Microwave Technology Conference**, pp. 1-4, 2013.
- [45] Kassiri, H.; Abdelhalim, K.; Genov, R., Low-distortion Super-GOhm Subthreshold-MOS Resistors for CMOS Neural Amplifiers, **IEEE Biomedical Circuits and Systems Conference**, pp. 270-273, 2013.
- [46] Chaturvedi, V.; Amrutur, B., A Low-Noise Low-Power Noise-Adaptive Neural Amplifier in 0.13um CMOS technology, **24th Annual Conference on VLSI Design**, pp. 328-333, 2011.
- [47] Yuan, S.; Johnson, L. G.; Liu, C. C.; Hutchens, C.; Rennaker, R. L., Current Biased Pseudo-Resistor for Implantable Neural Signal Recording Applications, **51st Midwest Symposium on Circuits and Systems**, pp. 658-661, 2008.
- [48] Ha, S.; Kim, C.; Chi, Y. M.; Akinin, A.; Maier, C.; Ueno, A.; Cauwenberghs, G., Integrated Circuits and Electrode Interfaces for Noninvasive Physiological Monitoring, **IEEE Transactions on Biomedical Engineering**, vol. 61, no. 5, pp. 1522-1537, 2014.
- [49] Tu, C.-C.; Lin, T.-H., Measurement and Parameter Characterization of Pseudo-Resistor Based CCIA for Biomedical Applications, **IEEE International Symposium on Bioelectronics and Bioinformatics**, pp. 1-4, 2014.

- [50] Wang, T.-Y.; Lai, M.-R.; Twigg, C. M.; Peng, S.-Y., A Fully Reconfigurable Low-Noise Biopotential Sensing Amplifier With 1.96 Noise Efficiency Factor, **IEEE Transactions on Biomedical Circuits and Systems**, vol. 8, no. 3, pp. 411-422, 2014.
- [51] Olsson, R. H.; Buhl, D. L.; Sirota, A. M.; Buzsaki, G.; Wise, K. D., Band-Tunable and Multiplexed Integrated Circuits for Simultaneous Recording and Stimulation With Microelectrode Arrays, **IEEE Transactions on Biomedical Engineering**, vol. 52, no. 7, pp. 1303-1311, 2005.
- [52] Tajalli, A.; Lblebici, Y.; Brauer, E. J., Implementing ultra-high-value floating tunable CMOS resistors, **Electronics Letters**, vol. 44, no. 5, pp. 349-350, 2008.
- [53] Flandre, D.; Bulteel, O.; Gosset, G.; Rue, B.; Bol, D., Ultra-low-power analog and digital circuits and microsystems using disruptive ultra-low-leakage design techniques, **8th International Caribbean Conference on Devices, Circuits and Systems**, pp. 1-2, 2012.
- [54] **BiCMOS8HP Design Manual**, IBM Corporation, 2013.
- [55] Dresher, R. P.; Irazoqui, P. P., A Compact Nanopower Low Output Impedance CMOS Operational Amplifier for Wireless Intraocular Pressure Recordings, **29th Annual International Conference of the IEEE Engineering in Medicine and Biology Society**, pp. 6055-6058, 2007.
- [56] MOSIS Integrated Circuit Fabrication Service, “**MOSIS WAFER ELECTRICAL TESTS**,” 2014. [Online]. Disponível em: <https://www.mosis.com/cgi-bin/cgiwrap/umosis/swp/params/ami-c5/v29j-params.txt>. [Acesso em 07 Maio 2015].
- [57] **IC Station Layout User's Manual**, Mentor Graphics Corporation, 2011.
- [58] **Calibre xRC™ User's Manual**, Mentor Graphics Corporation, 2014.
- [59] MOSIS Service, USC Information Sciences Institute.
- [60] KEITHLEY INSTRUMENTS, INC., 4200 SCS - Semiconductor Characterization System - Technical Data, 2011.

## **APÊNDICE A - TRABALHOS PUBLICADOS**

Os trabalhos relacionados abaixo foram elaborados e publicados no período de realização deste curso de mestrado:

Cleiton Fidelix Pereira, Renato Camargo Giacomini, "**Projeto e Modelagem de Pseudoresistores de Valor Elevado em Tecnologia MOS**", Simpósio do Grande ABC 2013, Universidade Metodista, São Bernardo do Campo, SP, Brasil, setembro de 2013.

Cleiton F. Pereira, Pedro L. Benko, Julio C. Lucchi, Renato C. Giacomini, "**Transitory Recovery Time of Bio-potential Amplifiers that Include CMOS Pseudo-resistors**", Ninth International Caribbean Conference on DEVICES, CIRCUITS and SYSTEMS, Playa del Carmen, México, April 2014.

Cleiton F. Pereira, Pedro L. Benko, Renato C. Giacomini, "**Amplificador CMOS com ganho controlado digitalmente por transistores MOS operando em região triodo para degeneração**", Simpósio do Grande ABC 2014, Universidade Federal do ABC, São Bernardo do Campo, SP, Brasil, outubro de 2014.

**APÊNDICE B - AQUIVO DE SIMULAÇÃO SPICE DOS PSEUDORRESISTORES  
*BACK-TO-BACK* DA TECNOLOGIA DE 0,35  $\mu\text{m}$**

Pseudo-resistor

\* Ajuste do simulador

.OPTION gmin=1E-41 EPS=1E-9 ITOL=1E-21 RELTOL=1E-6

\* VPn: fonte variável para tensão de porta do nMOS

VPn 2 0 DC

VGn 102 101 0

VDn 103 101 0

VBn 106 105 0

VSn 106 104 0

\* VPnbb: fonte para polarização da porta do nMOS 2

VPnbb 110 0 0

\* EPp: fonte dependente da fonte VPn para tensão de porta do pMOS

EPp 201 0 2 0 1

VGp 202 201 0

VDp 203 201 0

VBp 206 205 0

VSp 206 204 0

\* VPpbb: fonte para polarização da porta do pMOS 2

VPpbb 210 0 0

\*\* transistores pmos

Mp1 203 202 204 205 pbulk L=.6e-6 W=3e-6

Mp2 0 210 206 206 pbulk L=.6e-6 W=3e-6

\*\* transistores nmos

Mn1 103 102 104 105 nbulk L=.6e-6 W=3e-6

Mn2 0 110 106 106 nbulk L=.6e-6 W=3e-6

\*\*\*\*\* modelos

.MODEL nbulk NMOS ( LEVEL=53 TNOM=27 TOX = 1.38E-8

+XJ = 1.5E-7 NCH = 1.7E17 VTH0 = 0.5931459

+K1 = 0.879253 K2 = -0.0968711 K3 = 22.6428645

+K3B = -9.849049 W0 = 2.636842E-8 NLX = 1E-9

+DVT0W = 0 DVT1W = 0 DVT2W = 0

+DVT0 = 0.6755795 DVT1 = 0.27608 DVT2 = -0.4974617

+U0 = 454.8293133 UA = 1E-13 UB = 1.306857E-18

+UC = 6.003353E-12 VSAT = 2E5 A0 = 0.5426773

+AGS = 0.1060338 B0 = 1.852719E-6 B1 = 5E-6

+KETA = -2.682846E-3 A1 = 0 A2 = 0.3

+RDSW = 856.9792774 PRWG = 0.1467648 PRWB = 0.0170317

+WR = 1 WINT = 2.058331E-7 LINT = 6.416175E-8

+XL = 1E-7 XW = 0 DWG = 2.559387E-10

```

+DWB = 2.956012E-8  VOFF = 0      NFACTOR = 0
+CIT = 0      CDSC = 2.4E-4      CDSCD = 0
+CDSCB = 0      ETA0 = 1.691727E-3  ETAB = -2.990578E-4
+DSUB = 0.0620642  PCLM = 2.1398211  PDIBLC1 = 1.636689E-4
+PDIBLC2 = 1.72093E-3  PDIBLCB = 0.0944082  DROUT = 3.292468E-3
+PSCBE1 = 3.840311E8  PSCBE2 = 3.949241E-6  PVAG = 0
+DELTA = 0.01      RSH = 81.6      MOBMOD = 1
+PRT = 0      UTE = -1.5      KT1 = -0.11
+KT1L = 0      KT2 = 0.022      UA1 = 4.31E-9
+UB1 = -7.61E-18  UC1 = -5.6E-11  AT = 3.3E4
+WL = 0      WLN = 1      WW = 0
+WWN = 1      WWL = 0      LL = 0
+LLN = 1      LW = 0      LWN = 1
+LWL = 0      CAPMOD = 2      XPART = 0.5
+CGDO = 1.88E-10  CGSO = 1.88E-10  CGBO = 1E-9
+CJ = 4.189612E-4  PB = 0.8362037  MJ = 0.4268727
+CJSW = 3.511622E-10  PBSW = 0.8      MJSW = 0.2006042
+CJSWG = 1.64E-10  PBSWG = 0.8      MJSWG = 0.2019414
+CF = 0      PVTH0 = 0.0862532  PRDSW = 84.413531
+PK2 = -0.0885087  WKETA = -0.0164054  LKETA = 1.749206E-3 )

```

```

*****

```

```

.MODEL pbulk PMOS ( LEVEL = 53
+VERSION = 3.1      TNOM = 27      TOX = 1.38E-8
+XJ = 1.5E-7      NCH = 1.7E17      VTH0 = -0.9152268
+K1 = 0.553472      K2 = 7.871921E-3  K3 = 2.8768851
+K3B = 2.0233456      W0 = 5.780172E-7  NLX = 1.005775E-9
+DVT0W = 0      DVT1W = 0      DVT2W = 0
+DVT0 = 0.4714461  DVT1 = 0.1852157  DVT2 = -0.3
+U0 = 201.3603195  UA = 2.48572E-9  UB = 1.005454E-21
+UC = -1E-10      VSAT = 1.051486E5  A0 = 0.7471706
+AGS = 0.1277893  B0 = 7.349251E-7  B1 = 2.776521E-8
+KETA = -4.865785E-3  A1 = 3.090478E-4  A2 = 0.5651395
+RDSW = 3E3      PRWG = -0.0219617  PRWB = -0.0909377
+WR = 1.01      WINT = 2.212303E-7  LINT = 9.977278E-8
+XL = 1E-7      XW = 0      DWG = -4.82616E-10
+DWB = -1.585E-8  VOFF = -0.0619165  NFACTOR = 0.2482253
+CIT = 0      CDSC = 2.4E-4      CDSCD = 0
+CDSCB = 0      ETA0 = 9.384854E-3  ETAB = -0.2
+DSUB = 1      PCLM = 2.3408026  PDIBLC1 = 0.0767278
+PDIBLC2 = 4.024702E-3  PDIBLCB = -0.0443178  DROUT = 0.2659121

```

```

+PSCBE1 = 8E10    PSCBE2 = 8.966681E-8  PVAG = 0.0149502
+DELTA = 0.01    RSH = 105.9    MOBMOD = 1
+PRT = 0        UTE = -1.5    KT1 = -0.11
+KT1L = 0       KT2 = 0.022    UA1 = 4.31E-9
+UB1 = -7.61E-18  UC1 = -5.6E-11  AT = 3.3E4
+WL = 0         WLN = 1       WW = 0
+WVN = 1        WWL = 0       LL = 0
+LLN = 1        LW = 0       LWN = 1
+LWL = 0        CAPMOD = 2     XPART = 0.5
+CGDO = 2.35E-10  CGSO = 2.35E-10  CGBO = 1E-9
+CJ = 7.015391E-4  PB = 0.8644163  MJ = 0.4849925
+CJSW = 2.448774E-10  PBSW = 0.8    MJSW = 0.2031512
+CJSWG = 6.4E-11  PBSWG = 0.8    MJSWG = 0.2261452
+CF = 0         PVTH0 = 5.98016E-3  PRDSW = 14.8598424
+PK2 = 3.73981E-3  WKETA = 0.0140638  LKETA = -0.0170643 )

```

```

*****

```

```

***Define a variação da tensão VDS com incrementos de 0,001 V

```

```

.DC VPn -1 1 0.0001

```

```

*** Define os resultados de simulação no formato de gráfico I(V0): corrente na fonte V0

```

```

.PLOT DC I(VGn) I(VDn) I(VSn) I(VBn) I(VGp) I(VDp) I(VSp) I(VBp)

```

```

.END

```

**APÊNDICE C - AQUIVO DE SIMULAÇÃO SPICE DOS PSEUDORRESISTORES  
*BACK-TO-BACK* DA TECNOLOGIA DE 0,13  $\mu\text{m}$**

Pseudo-resistor

\* Ajuste do simulador

.OPTION gmin=1E-41 EPS=1E-9 ITOL=1E-21 RELTOL=1E-6

\* VPn: fonte variável para tensão de porta do nMOS

VPn 2 0 DC

VGn 102 101 0

VDn 103 101 0

VBn 106 105 0

VSn 106 104 0

\* VPnbb: fonte para polarização da porta do nMOS 2

VPnbb 110 0 0

\* EPp: fonte dependente da fonte VPn para tensão de porta do pMOS

EPp 201 0 2 0 1

VGp 202 201 0

VDp 203 201 0

VBp 206 205 0

VSp 206 204 0

\* VPpbb: fonte para polarização da porta do pMOS 2

VPpbb 210 0 0

\*\* transistores pmos

Mp1 203 202 204 205 pbulk L=.24e-6 W=.36e-6

Mp2 0 210 206 206 pbulk L=.24e-6 W=.36e-6

\*\* transistores nmos

Mn1 103 102 104 105 nbulk L=.24e-6 W=.36e-6

Mn2 0 110 106 106 nbulk L=.24e-6 W=.36e-6

\*\*\*\*\* Transistors Models 8HP 7LM v14d

.MODEL nbulk NMOS( LEVEL = 53

+VERSION = 3.1 TNOM = 27 TOX = 3.2E-9

+XJ = 1E-7 NCH = 2.3549E17 VTH0 = 0.0385228

+K1 = 0.4270108 K2 = -0.0603187 K3 = 1E-3

+K3B = -9.8687457 W0 = 7.572913E-6 NLX = 8.272138E-7

+DVT0W = 0 DVT1W = 0 DVT2W = 0

+DVT0 = 1.4627845 DVT1 = 0.1347267 DVT2 = 0.1980407

+U0 = 448.586184 UA = -1.01451E-10 UB = 2.582691E-18

+UC = 4.27294E-10 VSAT = 1.99827E5 A0 = 1.9913168

+AGS = 0.8712127 B0 = 2.63019E-6 B1 = 5E-6

+KETA = 0.05 A1 = 7.99181E-4 A2 = 0.3

+RDSW = 150 PRWG = 0.1760325 PRWB = 0.2

+WR = 1 WINT = 2.039457E-9 LINT = 9.098957E-9

+DWG = 1.419576E-8 DWB = -2.791014E-9 VOFF = 0

```

+NFACTOR = 2.5      CIT = 0      CDSC = 2.4E-4
+CDSCD = 0      CDSCB = 0      ETA0 = 2.730751E-6
+ETAB = -0.0133395  DSUB = 4.027233E-6  PCLM = 2.0301091
+PDIBLC1 = 0.9560676  PDIBLC2 = 0.01      PDIBLCB = 0.1
+DROUT = 0.9986409  PSCBE1 = 7.894079E10  PSCBE2 = 5.001805E-10
+PVAG = 0.5372      DELTA = 0.01      RSH = 7.1
+MOBMOD = 1      PRT = 0      UTE = -1.5
+KT1 = -0.11      KT1L = 0      KT2 = 0.022
+UA1 = 4.31E-9      UB1 = -7.61E-18  UC1 = -5.6E-11
+AT = 3.3E4      WL = 0      WLN = 1
+WW = 0      WWN = 1      WWL = 0
+LL = 0      LLN = 1      LW = 0
+LWN = 1      LWL = 0      CAPMOD = 2
+XPART = 0.5      CGDO = 3E-10      CGSO = 3E-10
+CGBO = 0      CJ = 8.357028E-4  PB = 0.8006152
+MJ = 0.5060633  CJSW = 2.501773E-10  PBSW = 0.8
+MJSW = 0.3858347  CJSWG = 3.3E-10      PBSWG = 0.8
+MJSWG = 0.3858347  CF = 0      PVTH0 = -1.516691E-3
+PRDSW = 9.8036349  PK2 = 1.448173E-3  WKETA = -2.65907E-4
+LKETA = 0.029313  PU0 = -5.3278607  PUA = -4.27722E-11
+PUB = 0      PVSAT = 653.2294237  PETA0 = 1E-4
+PKETA = -5.364528E-3 )
*+SAREF = 5.5E-7      SBREF = 5.5E-7
*+WLOD = 2E-6      KU0 = -4E-6      KVSAT = 0.2
*+KVTH0 = 2E-8      LLODKU0 = 1.0867072  STIMOD = 2
*+WLODKU0 = 1.0990864  LLODVTH = 1      WLODVTH = 1
*+LKU0 = 1E-6      WKU0 = 1E-6      LODETA0 = 1
*+LKVTH0 = 1.1E-6      WKVTH0 = 1.1E-6      PKVTH0 = 0
*+STK2 = 0      LODK2 = 1      STETA0 = 0      )

```

\*\*\*\*\*

```

.MODEL pbulk PMOS (          LEVEL = 53
+VERSION = 3.1      TNOM = 27      TOX = 3.2E-9
+XJ = 1E-7      NCH = 4.1589E17  VTH0 = -0.2297911
+K1 = 0.3316313  K2 = 8.2492E-6  K3 = 0.0998431
+K3B = 4.7863667  W0 = 1.000168E-6  NLX = 2.866279E-7
+DVT0W = 0      DVT1W = 0      DVT2W = 0
+DVT0 = 0.3490402  DVT1 = 0.2133332  DVT2 = 0.1
+U0 = 100.2488989  UA = 1.111079E-9  UB = 1.094852E-21
+UC = -9.17187E-13  VSAT = 2E5      A0 = 2

```

```

+AGS = 0.1385476 B0 = -4.189558E-6 B1 = 5E-6
+KETA = 0.0353534 A1 = 0.0228958 A2 = 1
+RDSW = 106.0451975 PRWG = -0.1017983 PRWB = 0.5
+WR = 1 WINT = 4.473517E-10 LINT = 9.951629E-9
+DWG = 8.022936E-9 DWB = -1.433039E-8 VOFF = -0.1022829
+NFACTOR = 1.5332272 CIT = 0 CDSC = 2.4E-4
+CDSCD = 0 CDSCB = 0 ETA0 = 0.0113554
+ETAB = -5.522837E-3 DSUB = 6.255844E-3 PCLM = 1.4793214
+PDIBLC1 = 4.554494E-5 PDIBLC2 = -5.733609E-7 PDIBLCB = -1E-3
+DROUT = 0.1849668 PSCBE1 = 1.790759E10 PSCBE2 = 4.248495E-9
+PVAG = 0.0130101 DELTA = 0.01 RSH = 6.9
+MOBMOD = 1 PRT = 0 UTE = -1.5
+KT1 = -0.11 KT1L = 0 KT2 = 0.022
+UA1 = 4.31E-9 UB1 = -7.61E-18 UC1 = -5.6E-11
+AT = 3.3E4 WL = 0 WLN = 1
+WW = 0 WWN = 1 WWL = 0
+LL = 0 LLN = 1 LW = 0
+LWN = 1 LWL = 0 CAPMOD = 2
+XPART = 0.5 CGDO = 2E-10 CGSO = 2E-10
+CGBO = 0 CJ = 1.174307E-3 PB = 0.8306863
+MJ = 0.4126239 CJSW = 1.316116E-10 PBSW = 0.99
+MJSW = 0.1 CJSWG = 4.22E-10 PBSWG = 0.99
+MJSWG = 0.1 CF = 0 PVTH0 = 5.166851E-4
+PRDSW = 42.1520552 PK2 = 1.857124E-3 WKETA = 0.0259696
+LKETA = 0.0211026 PU0 = -1.0381257 PUA = -4.75151E-11
+PUB = 4.084847E-22 PVSAT = -50 PETA0 = -2E-4
+PKETA = -3.142785E-3 )

```

```
*****
```

```
***Define a variação da tensão VDS com incrementos de 0,001 V
```

```
.DC VPn -1 1 0.0001
```

```
*** Define os resultados de simulação no formato de gráfico I(V0): corrente na fonte V0
```

```
.PLOT DC I(VGn) I(VDn) I(VSn) I(VBn) I(VGp) I(VDp) I(VSp) I(VBp)
```

```
.END
```

**ANEXO A - PARÂMETROS SPICE SCN05 - AMIS (ON-SEMI)**

## MOSIS WAFER ELECTRICAL TESTS

RUN: V29J  
TECHNOLOGY: SCN05

VENDOR: AMIS (ON-SEMI)  
FEATURE SIZE: 0.5 microns

Run type: SHR

INTRODUCTION: This report contains the lot average results obtained by MOSIS from measurements of MOSIS test structures on each wafer of this fabrication lot. SPICE parameters obtained from similar measurements on a selected wafer are also attached.

COMMENTS: SMSN3ME06\_ON-SEMI

TRANSISTOR PARAMETERS	W/L	N-CHANNEL	P-CHANNEL	UNITS
MINIMUM Vth	3.0/0.6	0.78	-0.89	volts
SHORT Idss	20.0/0.6	474	-257	uA/um
Vth		0.66	-0.87	volts
Vpt		12.7	-12.0	volts
WIDE Ids0	20.0/0.6	< 2.5	< 2.5	pA/um
LARGE Vth	50/50	0.67	-0.92	volts
Vjbkd		10.6	-11.9	volts
Ijlk		194.9	<50.0	pA
Gamma		0.49	0.55	V^0.5
K' (Uo*Cox/2)		58.8	-19.0	uA/V^2
Low-field Mobility		469.98	151.87	cm^2/V*s

COMMENTS: Poly bias varies with design technology. To account for mask bias use the appropriate value for the parameter XL in your SPICE model card.

Design Technology	XL (um)	XW (um)
SCMOS_SUBM (lambda=0.30)	0.10	0.00
SCMOS (lambda=0.35)	0.00	0.20

FOX TRANSISTORS	GATE	N+ACTIVE	P+ACTIVE	UNITS
Vth	Poly	>15.0	<-15.0	volts

PROCESS PARAMETERS	N+	P+	N_W	POLY	PLY2_HR	POLY2	M1	UNITS
Sheet Resistance	81.6	105.9	819.7	23.1	1034	41.6	0.09	ohms/sq
Contact Resistance	61.1	162.8		15.9		26.8		ohms
Gate Oxide Thickness	138							angstrom

PROCESS PARAMETERS	M2	M3	N_W	UNITS
Sheet Resistance	0.09	0.05	814	ohms/sq
Contact Resistance	0.86	0.84		ohms

CAPACITANCE PARAMETERS	N+	P+	POLY	POLY2	M1	M2	M3	N_W	UNITS
Area (substrate)	421	705	84		28	12	8	90	aF/um^2
Area (N+active)			2496		37	17	12		aF/um^2
Area (P+active)			2400						aF/um^2

Area (poly)		897	66	16	9	aF/um^2
Area (poly2)			57			aF/um^2
Area (metal1)				32	13	aF/um^2
Area (metal2)					31	aF/um^2
Fringe (substrate)	358	244	53	33	27	aF/um
Fringe (poly)			69	39	28	aF/um
Fringe (metal1)				54	33	aF/um
Fringe (metal2)					52	aF/um
Overlap (N+active)		188				aF/um
Overlap (P+active)		235				aF/um

CIRCUIT PARAMETERS		UNITS	
Inverters	K		
Vinv	1.0	2.04	volts
Vinv	1.5	2.30	volts
Vol (100 uA)	2.0	0.45	volts
Voh (100 uA)	2.0	4.49	volts
Vinv	2.0	2.49	volts
Gain	2.0	-17.32	
Ring Oscillator Freq.			
DIV256 (31-stg,5.0V)		104.34	MHz
D256_WIDE (31-stg,5.0V)		158.06	MHz
Ring Oscillator Power			
DIV256 (31-stg,5.0V)		0.49	uW/MHz/gate
D256_WIDE (31-stg,5.0V)		1.01	uW/MHz/gate

COMMENTS: SUBMICRON

V29J SPICE BSIM3 VERSION 3.1 PARAMETERS

SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8

\* DATE: Nov 30/12

\* LOT: v29j WAF: 6102

\* Temperature\_parameters=Default

```
.MODEL CMOSN NMOS (
+VERSION = 3.1          TNOM = 27          TOX = 1.38E-8
+XJ = 1.5E-7          NCH = 1.7E17        VTH0 = 0.5931459
+K1 = 0.879253        K2 = -0.0968711        K3 = 22.6428645
+K3B = -9.849049      W0 = 2.636842E-8        NLX = 1E-9
+DVT0W = 0            DVT1W = 0            DVT2W = 0
+DVT0 = 0.6755795     DVT1 = 0.27608        DVT2 = -0.4974617
+U0 = 454.8293133     UA = 1E-13            UB = 1.306857E-18
+UC = 6.003353E-12    VSAT = 2E5            A0 = 0.5426773
+AGS = 0.1060338      B0 = 1.852719E-6      B1 = 5E-6
+KETA = -2.682846E-3  A1 = 0                A2 = 0.3
+RDSW = 856.9792774   PRWG = 0.1467648      PRWB = 0.0170317
+WR = 1               WINT = 2.058331E-7    LINT = 6.416175E-8
+XL = 1E-7            XW = 0                DWG = 2.559387E-10
+DWB = 2.956012E-8    VOFF = 0              NFACTOR = 0
+CIT = 0              CDSC = 2.4E-4          CDSCD = 0
+CDSCB = 0            ETA0 = 1.691727E-3    ETAB = -2.990578E-4
+DSUB = 0.0620642     PCLM = 2.1398211      PDIBLC1 = 1.636689E-4
+PDIBLC2 = 1.72093E-3 PDIBLCB = 0.0944082   DROUT = 3.292468E-3
+PSCBE1 = 3.840311E8  PSCBE2 = 3.949241E-6  PVAG = 0
+DELTA = 0.01         RSH = 81.6            MOBMOD = 1
+PRT = 0              UTE = -1.5            KT1 = -0.11
+KT1L = 0             KT2 = 0.022           UA1 = 4.31E-9
+UB1 = -7.61E-18      UC1 = -5.6E-11        AT = 3.3E4
+WL = 0               WLN = 1               WW = 0
+WWN = 1              WWL = 0               LL = 0
+LLN = 1              LW = 0                LWN = 1
```

```

+LWL      = 0                CAPMOD = 2                XPART    = 0.5
+CGDO     = 1.88E-10         CGSO     = 1.88E-10         CGBO     = 1E-9
+CJ       = 4.189612E-4     PB       = 0.8362037       MJ       = 0.4268727
+CJSW     = 3.511622E-10    PBSW    = 0.8              MJSW    = 0.2006042
+CJSWG    = 1.64E-10        PBSWG   = 0.8              MJSWG   = 0.2019414
+CF       = 0                PVTH0   = 0.0862532      PRDSW   = 84.413531
+PK2     = -0.0885087       WKETA   = -0.0164054      LKETA   = 1.749206E-3 )
*
.MODEL CMOSP PMOS (
+VERSION = 3.1                TNOM     = 27                TOX      = 1.38E-8
+XJ      = 1.5E-7            NCH     = 1.7E17            VTH0    = -0.9152268
+K1      = 0.553472         K2      = 7.871921E-3       K3      = 2.8768851
+K3B     = 2.0233456       W0      = 5.780172E-7       NLX     = 1.005775E-9
+DVT0W   = 0                DVT1W   = 0                DVT2W   = 0
+DVT0    = 0.4714461       DVT1    = 0.1852157       DVT2    = -0.3
+U0      = 201.3603195     UA      = 2.48572E-9        UB      = 1.005454E-21
+UC      = -1E-10          VSAT    = 1.051486E5       A0      = 0.7471706
+AGS     = 0.1277893       B0      = 7.349251E-7       B1      = 2.776521E-8
+KETA    = -4.865785E-3    A1      = 3.090478E-4       A2      = 0.5651395
+RDSW    = 3E3             PRWG    = -0.0219617       PRWB    = -0.0909377
+WR      = 1.01            WINT    = 2.212303E-7       LINT    = 9.977278E-8
+XL      = 1E-7            XW      = 0                DWG     = -4.82616E-10
+DWB     = -1.585E-8       VOFF    = -0.0619165       NFACTOR = 0.2482253
+CIT     = 0                CDSC    = 2.4E-4            CDSCD   = 0
+CDSCB   = 0                ETA0    = 9.384854E-3         ETAB    = -0.2
+DSUB    = 1                PCLM    = 2.3408026        PDIBLC1 = 0.0767278
+PDIBLC2 = 4.024702E-3     PDIBLCB = -0.0443178       DROUT   = 0.2659121
+PSCBE1  = 8E10            PSCBE2  = 8.966681E-8       PVAG    = 0.0149502
+DELTA   = 0.01            RSH     = 105.9            MOBMOD  = 1
+PRT     = 0                UTE     = -1.5             KT1     = -0.11
+KT1L    = 0                KT2     = 0.022            UA1     = 4.31E-9
+UB1     = -7.61E-18       UC1     = -5.6E-11         AT      = 3.3E4
+WL      = 0                WLN     = 1                WW      = 0
+WWN     = 1                WWL     = 0                LL      = 0
+LLN     = 1                LW      = 0                LWN     = 1
+LWL     = 0                CAPMOD  = 2                XPART   = 0.5
+CGDO    = 2.35E-10         CGSO    = 2.35E-10         CGBO    = 1E-9
+CJ       = 7.015391E-4     PB      = 0.8644163       MJ      = 0.4849925
+CJSW    = 2.448774E-10    PBSW    = 0.8              MJSW   = 0.2031512
+CJSWG   = 6.4E-11         PBSWG   = 0.8              MJSWG  = 0.2261452
+CF      = 0                PVTH0   = 5.98016E-3       PRDSW  = 14.8598424
+PK2     = 3.73981E-3       WKETA   = 0.0140638       LKETA   = -0.0170643 )
*
*

```

**ANEXO B - PARÂMETROS SPICE 8HP - IBM**

## MOSIS WAFER ELECTRICAL TESTS

RUN: V14D (8HP\_7LM\_AM)  
TECHNOLOGY: SIGE013

VENDOR: IBM-BURLINGTON  
FEATURE SIZE: 0.13 microns

Run type: SHR

INTRODUCTION: This report contains the lot average results obtained by MOSIS from measurements of MOSIS test structures on each wafer of this fabrication lot. SPICE parameters obtained from similar measurements on a selected wafer are also attached.

COMMENTS: SIGE8HP\_IBM-BU

TRANSISTOR PARAMETERS	W/L	N-CHANNEL	P-CHANNEL	UNITS
MINIMUM	0.16/0.12			
Vth		0.38	-0.42	volts
SHORT	5.0/0.12			
Idss		470	-184	uA/um
Vth		0.48	-0.46	volts
Vpt		3.2	-3.6	volts
WIDE	5.0/0.12			
Ids0		211.4	-109.5	pA/um
LARGE	5.0/5.0			
Vth		0.19	-0.26	volts
Vjbkd		2.7	-3.2	volts
Ijlk		67.7	<50.0	pA
Gamma		0.24	0.28	V^0.5
K' (Uo*Cox/2)		377.7	-45.4	uA/V^2
Low-field Mobility		700.04	84.15	cm^2/V*s

BIPOLAR PARAMETERS	Emitter W/L	NPN	UNITS
NPN_HP	0.12/2.5		
Beta (I=10uA)		337.05	
Vce,sat (Ic=100uA)		0.01	volts
BVceo		1.88	volts
BVcbo		5.83	volts
BVebo		2.69	volts
Vbe		0.73	volts
Re		8.58	ohms
NPN_HB	0.12/2.5		
Beta (I=10uA)		287.41	
Vce,sat (Ic=100uA)		0.03	volts
BVceo		3.71	volts
BVcbo		11.74	volts
BVebo		2.67	volts
Vbe		0.73	volts
Re		8.21	ohms

PROCESS PARAMETERS	RR	N+	P+	POLY	PPLY+BLK	N+BLK	TaN	NS	N_W	UNITS
Sheet Resistance	1568	7.2	7.0	7.1	341	79.1		9.4	514	ohms/sq
Contact Resistance		16.4	16.2	14.7						ohms
Gate Oxide Thickness		32								angstrom

PROCESS PARAMETERS	M1	M2	M3	M4	M5	M6	M7	UNITS
Sheet Resistance	66	49	53	54	52	24	7.3	mohms/sq
Contact Resistance		0.7	0.7	0.7	1.0	0.38	0.38	ohms

COMMENTS: BLK is silicide block.

CAPACITANCE PARAMETERS	N+	D_N_W	P+	POLY	R_W	M1	M2	M3	M4	M5	M6	M7	N_W	UNITS
Area (substrate)	923	286	1192	129		53	39	30	26	22	16	13	1005	aF/um <sup>2</sup>
Area (N+active)				10792										aF/um <sup>2</sup>
Area (P+active)				10193										aF/um <sup>2</sup>
Area (poly)						117								aF/um <sup>2</sup>
Area (metal1)							170							aF/um <sup>2</sup>
Area (metal2)								182						aF/um <sup>2</sup>
Area (metal3)									186					aF/um <sup>2</sup>
Area (metal4)										85				aF/um <sup>2</sup>
Area (metal5)											28			aF/um <sup>2</sup>
Area (metal6)												34		aF/um <sup>2</sup>
Area (r well)	933													aF/um <sup>2</sup>
Area (deep n well)					1268									aF/um <sup>2</sup>
Area (N+ HA varactor)			2166											aF/um <sup>2</sup>
Area (SINGLE-MIM) 1027														aF/um <sup>2</sup>

CIRCUIT PARAMETERS			UNITS
Inverters	K		
Vinv	1.0	0.53	volts
Vinv	1.5	0.55	volts
Vol	2.0	0.01	volts
Voh	2.0	1.19	volts
Vinv	2.0	0.57	volts
Gain	2.0	-15.76	
Ring Oscillator Freq.			
DIV1024 (31-stg,1.2V)		450.37	MHz
D1024_THK (31-stg,2.5V)		321.00	MHz
Ring Oscillator Power			
DIV1024 (31-stg,1.2V)		4.54	nW/MHz/gate
D1024_THK (31-stg,2.5V)		26.17	nW/MHz/gate
Operational Amplifier			
Gain		11	

COMMENTS: DEEP\_SUBMICRON

V14D SPICE BSIM3 VERSION 3.1 PARAMETERS

SPICE 3f5 Level 8, Star-HSPICE Level 49, UTMOST Level 8

```

* DATE: Aug 17/11
* LOT: V14d           WAF: 1001
* Temperature_parameters=Default
.MODEL CMOSN NMOS (
+VERSION = 3.1          TNOM = 27          LEVEL = 49
+XJ = 1E-7             NCH = 2.3549E17    TOX = 3.2E-9
+K1 = 0.4270108        K2 = -0.0603187    VTH0 = 0.0385228
+K3B = -9.8687457      W0 = 7.572913E-6   K3 = 1E-3
+DVT0W = 0             DVT1W = 0          NLX = 8.272138E-7
+DVT0 = 1.4627845     DVT1 = 0.1347267  DVT2W = 0
+U0 = 448.586184       UA = -1.01451E-10 DVT2 = 0.1980407
+UC = 4.27294E-10     VSAT = 1.99827E5   UB = 2.582691E-18
+AGS = 0.8712127      B0 = 2.63019E-6    A0 = 1.9913168
+KETA = 0.05           A1 = 7.99181E-4    B1 = 5E-6
+RDSW = 150           PRWG = 0.1760325  A2 = 0.3
+WR = 1                WINT = 2.039457E-9 PRWB = 0.2
+DWG = 1.419576E-8    DWB = -2.791014E-9 LINT = 9.098957E-9
+NFACTOR = 2.5        CIT = 0            VOFF = 0
+CDSCD = 0            CDSCB = 0           CDSC = 2.4E-4
+ETAB = -0.0133395    DSUB = 4.027233E-6 ETA0 = 2.730751E-6
+PDIBLC1 = 0.9560676 PDIBLC2 = 0.01     PCLM = 2.0301091
+DROUT = 0.9986409   PSCBE1 = 7.894079E10 PDIBLCB = 0.1
+PVAG = 0.5372       DELTA = 0.01       PSCBE2 = 5.001805E-10
+MOBMOD = 1          PRT = 0            RSH = 7.1
                    UTE = -1.5

```

```

+KT1      = -0.11          KT1L      = 0          KT2       = 0.022
+UA1      = 4.31E-9        UB1      = -7.61E-18  UC1       = -5.6E-11
+AT       = 3.3E4         WL       = 0          WLN       = 1
+WW       = 0            WVN      = 1          WWL       = 0
+LL       = 0            LLN      = 1          LW        = 0
+LWN      = 1            LWL      = 0          CAPMOD    = 2
+XPART    = 0.5          CGDO     = 3E-10      CGSO      = 3E-10
+CGBO     = 0            CJ       = 8.357028E-4  PB        = 0.8006152
+MJ       = 0.5060633    CJSW    = 2.501773E-10  PBSW      = 0.8
+MJSW    = 0.3858347    CJSWG   = 3.3E-10     PBSWG     = 0.8
+MJSWG   = 0.3858347    CF       = 0          PVTH0     = -1.516691E-3
+PRDSW   = 9.8036349    PK2     = 1.448173E-3  WKETA    = -2.65907E-4
+LKETA   = 0.029313    PU0     = -5.3278607  PUA      = -4.27722E-11
+PUB     = 0            PVSAT   = 653.2294237  PETA0    = 1E-4
+PKETA   = -5.364528E-3  SAREF   = 5.5E-7     SBREF    = 5.5E-7
+WLOD    = 2E-6         KU0     = -4E-6       KVSAT    = 0.2
+KVTH0   = 2E-8        LLODKU0 = 1.0867072    STIMOD   = 2
+WLODKU0 = 1.0990864    LLODVTH = 1          WLODVTH  = 1
+LKU0    = 1E-6        WKU0    = 1E-6       LODETA0  = 1
+LKVTH0  = 1.1E-6     WKVTH0  = 1.1E-6     PKVTH0   = 0
+STK2    = 0            LODK2   = 1          STETA0   = 0
*
.MODEL CMOSP PMOS (
+VERSION = 3.1          TNOM     = 27         LEVEL    = 49
+XJ      = 1E-7        NCH     = 4.1589E17   TOX      = 3.2E-9
+K1      = 0.3316313   K2      = 8.2492E-6   VTH0    = -0.2297911
+K3B     = 4.7863667   W0      = 1.000168E-6  K3      = 0.0998431
+DVT0W   = 0          DVT1W   = 0          NLX     = 2.866279E-7
+DVT0    = 0.3490402  DVT1    = 0.2133332  DVT2W   = 0
+U0      = 100.2488989  UA      = 1.111079E-9  DVT2    = 0.1
+UC      = -9.17187E-13  VSAT    = 2E5        UB      = 1.094852E-21
+AGS     = 0.1385476   B0      = -4.189558E-6  A0      = 2
+KETA    = 0.0353534   A1      = 0.0228958   B1      = 5E-6
+RDSW   = 106.0451975  PRWG    = -0.1017983  A2      = 1
+WR      = 1          WINT    = 4.473517E-10  PRWB    = 0.5
+DWG     = 8.022936E-9  DWB     = -1.433039E-8  LINT    = 9.951629E-9
+NFACTOR = 1.5332272   CIT     = 0          VOFF    = -0.1022829
+CDSCD   = 0          CDSCB   = 0          CDSC    = 2.4E-4
+ETAB    = -5.522837E-3  DSUB    = 6.255844E-3  ETA0    = 0.0113554
+PDIBLC1 = 4.554494E-5  PDIBLC2 = -5.733609E-7  PCLM    = 1.4793214
+DROUT   = 0.1849668  PSCBE1  = 1.790759E10  PDIBLCB = -1E-3
+PVAG    = 0.0130101  DELTA   = 0.01        PSCBE2  = 4.248495E-9
+MOBMOD  = 1          PRT     = 0          RSH     = 6.9
+KT1     = -0.11      KT1L    = 0          UTE     = -1.5
+UA1     = 4.31E-9    UB1     = -7.61E-18  KT2     = 0.022
+AT      = 3.3E4     WL      = 0          UC1     = -5.6E-11
+WW      = 0        WVN     = 1          WLN     = 1
+LL      = 0        LLN     = 1          WWL     = 0
+LWN     = 1        LWL     = 0          LW      = 0
+XPART   = 0.5      CGDO    = 2E-10      CAPMOD  = 2
+CGBO    = 0        CJ      = 1.174307E-3  CGSO    = 2E-10
+MJ      = 0.4126239  CJSW   = 1.316116E-10  PB      = 0.8306863
+MJSW    = 0.1      CJSWG  = 4.22E-10     PBSW    = 0.99
+MJSWG   = 0.1      CF      = 0          PBSWG   = 0.99
+PRDSW   = 42.1520552  PK2    = 1.857124E-3  PVTH0  = 5.166851E-4
+LKETA   = 0.0211026  PU0    = -1.0381257  WKETA  = 0.0259696
+PUB     = 4.084847E-22  PVSAT  = -50        PUA    = -4.75151E-11
+PKETA   = -3.142785E-3  )          PETA0  = -2E-4
*

```

**ANEXO C - AQUIVO DE SIMULAÇÃO OBTIDO POR MEIO DA EXTRAÇÃO DE  
PARÂMETROS**

Arquivo de simulação SPICE para um transistor nMOS com óxido fino da tecnologia 8HP de 0,13  $\mu\text{m}$  da IBM, obtido por meio da extração de parâmetros elétricos do leiaute projetado.

```
* File: /home/eletrica/Cleiton/pex/extract/xRC13.cir
* Created: Wed Oct 8 21:49:49 2014
* Program "Calibre xRC"
* Version "v2012.4_32.26"
*
.include "/home/eletrica/Cleiton/pex/extract/xRC13.cir.pex"
.subckt xRC
*
X0 N_2_X0_subcon 11 subc w=1.54015e-06 l=0.0157541 rsx=0 arsx=2.42636e-08
X1 N_3_X1_subcon 11 subc w=4.1e-07 l=4.4e-07 rsx=0 arsx=1.804e-13
XM2 N_4_M2_d N_1_M2_g N_5_M2_s 11 nfet L=2.4e-07 W=3.6e-07 AD=1.88667e-13
+ AS=1.88667e-13 PD=1.8e-06 PS=1.8e-06 NRD=0.866667 NRS=0.866667 M=1 par=1 nf=1
+ ngcon=1 lstis=2 mswitch=0 composite=0 gns=0 model="nfet"
XD3 11 N_1_D3_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0
X4 N_2_X4_in N_2_X4_gp 11 bondpad l=0.00235757 w=2.99912e-06 area=7.07064e-09
+ perim=0.00034396 bp=8 rect=1 wbc4=-1
X5 N_2_X5_in N_2_X5_gp 11 bondpad l=0.00235757 w=2.99912e-06 area=7.07064e-09
+ perim=0.00034396 bp=8 rect=1 wbc4=-1
X6 N_2_X6_in N_2_X6_gp 11 bondpad l=0.00235757 w=2.99912e-06 area=7.07064e-09
+ perim=0.00034396 bp=8 rect=1 wbc4=-1
X7 N_3_X7_in N_3_X7_gp 11 bondpad l=0.00235757 w=2.99917e-06 area=7.07077e-09
+ perim=0.000344 bp=8 rect=1 wbc4=-1
X8 N_1_X8_in N_1_X8_gp 11 bondpad l=0.00235757 w=2.99917e-06 area=7.07077e-09
+ perim=0.000344 bp=8 rect=1 wbc4=-1
X9 N_5_X9_in N_5_X9_gp 11 bondpad l=0.00235757 w=2.99912e-06 area=7.07064e-09
+ perim=0.00034396 bp=8 rect=1 wbc4=-1
X10 N_4_X10_in N_4_X10_gp 11 bondpad l=0.00235757 w=2.99912e-06 area=7.07064e-09
+ perim=0.00034396 bp=8 rect=1 wbc4=-1
X11 N_2_X11_in N_2_X11_gp 11 bondpad l=0.00235757 w=2.99917e-06 area=7.07077e-09
+ perim=0.000344 bp=8 rect=1 wbc4=-1
X12 N_2_X12_in N_2_X12_gp 11 bondpad l=0.00235757 w=2.99917e-06 area=7.07077e-09
+ perim=0.000344 bp=8 rect=1 wbc4=-1
X13 N_2_X13_in N_2_X13_gp 11 bondpad l=0.00235757 w=2.99917e-06 area=7.07077e-09
+ perim=0.000344 bp=8 rect=1 wbc4=-1
X14 N_2_X14_in N_2_X14_gp 11 bondpad l=0.00235757 w=2.99917e-06 area=7.07077e-09
+ perim=0.000344 bp=8 rect=1 wbc4=-1
```

```
*  
.include "/home/eletrica/Cleiton/pex/extract/xRC13.cir.xRC.pxi"  
*  
.ends  
*
```

**ANEXO D - AQUIVO DE SIMULAÇÃO OBTIDO POR MEIO DA EXTRAÇÃO DE  
PARÂMETROS**

Arquivo de simulação SPICE para o circuito de caracterização do pseudorresistor com a configuração de 3 pares de resistor na configuração *back-to-back*, obtido por meio da extração de parâmetros elétricos do leiaute projetado.

```
* File: /home/eletrica/Cleiton/pex/extract/xRC3.cir
* Created: Mon Oct 6 18:11:14 2014
* Program "Calibre xRC"
* Version "v2012.4_32.26"
*
.include "/home/eletrica/Cleiton/pex/extract/xRC3.cir.pex"
.subckt xRC
*
X0 N_21_X0_subcon 910 subc w=1.54015e-06 l=0.0157541 rsx=0 arsx=2.42636e-08
X1 N_8_X1_subcon 910 subc w=4e-07 l=4.998e-05 rsx=0 arsx=1.9992e-11
X2 22 910 subc w=4.4e-07 l=4.4e-07 rsx=0 arsx=1.936e-13
X3 23 910 subc w=4.1e-07 l=4.4e-07 rsx=0 arsx=1.804e-13
X4 N_8_X4_subcon 910 subc w=4e-07 l=4.998e-05 rsx=0 arsx=1.9992e-11
XR5 N_1_R5_pos N_2_R5_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05 pbar=1
+ sbar=1 bp=3 par=1 mswitch=0
XR6 N_3_R6_pos N_2_R6_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05 pbar=1
+ sbar=1 bp=3 par=1 mswitch=0
XR7 N_3_R7_pos N_4_R7_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05 pbar=1
+ sbar=1 bp=3 par=1 mswitch=0
XR8 N_5_R8_pos N_4_R8_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05 pbar=1
+ sbar=1 bp=3 par=1 mswitch=0
XR9 N_5_R9_pos N_7_R9_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05 pbar=1
+ sbar=1 bp=3 par=1 mswitch=0
XR10 N_8_R10_pos N_7_R10_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
+ pbar=1 sbar=1 bp=3 par=1 mswitch=0
XR11 N_8_R11_pos N_14_R11_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
+ pbar=1 sbar=1 bp=3 par=1 mswitch=0
XR12 N_16_R12_pos N_14_R12_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
+ pbar=1 sbar=1 bp=3 par=1 mswitch=0
XR13 N_16_R13_pos N_17_R13_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
+ pbar=1 sbar=1 bp=3 par=1 mswitch=0
XR14 N_18_R14_pos N_17_R14_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
+ pbar=1 sbar=1 bp=3 par=1 mswitch=0
XR15 N_18_R15_pos N_19_R15_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
+ pbar=1 sbar=1 bp=3 par=1 mswitch=0
XR16 N_20_R16_pos N_19_R16_neg 910 oprpres 20312.1 M=1 w=2e-06 l=2.576e-05
```

+ pbar=1 sbar=1 bp=3 par=1 mswitch=0  
 XC17 N\_15\_C17\_pos N\_8\_C17\_neg 910 mim 187.242f bp=3 setind=-2 par=1 est=0  
 + L=1e-07 W=0.00082845 M=1  
 XM18 N\_1\_M18\_d N\_6\_M18\_g N\_24\_M18\_s 910 dgnfet L=3e-06 W=5e-05 AD=1.34838e-11  
 + AS=2.94646e-11 PD=5.048e-05 PS=0.00010106 NRD=0.00520625 NRS=0.00520625 M=1  
 + par=1 nf=1 ngcon=1 lstis=1 mswitch=0 composite=0 gns=0 model="dgnfet"  
 XM19 N\_24\_M19\_d N\_6\_M19\_g N\_1\_M18\_d 910 dgnfet L=3e-06 W=5e-05 AD=2.94646e-11  
 + AS=1.34838e-11 PD=0.00010106 PS=5.048e-05 NRD=0.00520625 NRS=0.00520625 M=1  
 + par=1 nf=1 ngcon=1 lstis=1 mswitch=0 composite=0 gns=0 model="dgnfet"  
 XM20 N\_20\_M20\_d N\_15\_M20\_g N\_24\_M20\_s 910 dgnfet L=3e-06 W=5e-05 AD=1.34838e-11  
 + AS=2.94646e-11 PD=5.048e-05 PS=0.00010106 NRD=0.00520625 NRS=0.00520625 M=1  
 + par=1 nf=1 ngcon=1 lstis=1 mswitch=0 composite=0 gns=0 model="dgnfet"  
 XM21 N\_24\_M21\_d N\_15\_M21\_g N\_20\_M20\_d 910 dgnfet L=3e-06 W=5e-05 AD=2.94646e-11  
 + AS=1.34838e-11 PD=0.00010106 PS=5.048e-05 NRD=0.00520625 NRS=0.00520625 M=1  
 + par=1 nf=1 ngcon=1 lstis=1 mswitch=0 composite=0 gns=0 model="dgnfet"  
 XM22 N\_9\_M22\_d N\_9\_M22\_g N\_1\_M22\_s N\_1\_M22\_b dgpfet L=2.4e-07 W=3.6e-07  
 + AD=2.05667e-13 AS=2.05667e-13 PD=1.9e-06 PS=1.9e-06 NRD=0.866667 NRS=0.866667  
 + M=1 par=1 nf=1 ngcon=1 lstis=2 mswitch=0 composite=0 model="dgpfet"  
 XM23 N\_10\_M23\_d N\_10\_M23\_g N\_9\_M23\_s N\_9\_M23\_b dgpfet L=2.4e-07 W=3.6e-07  
 + AD=2.05667e-13 AS=2.05667e-13 PD=1.9e-06 PS=1.9e-06 NRD=0.866667 NRS=0.866667  
 + M=1 par=1 nf=1 ngcon=1 lstis=2 mswitch=0 composite=0 model="dgpfet"  
 XM24 N\_11\_M24\_d N\_11\_M24\_g N\_10\_M24\_s N\_10\_M24\_b dgpfet L=2.4e-07 W=3.6e-07  
 + AD=2.05667e-13 AS=2.05667e-13 PD=1.9e-06 PS=1.9e-06 NRD=0.866667 NRS=0.866667  
 + M=1 par=1 nf=1 ngcon=1 lstis=2 mswitch=0 composite=0 model="dgpfet"  
 XM25 N\_15\_M25\_d N\_12\_M25\_g N\_12\_M25\_s N\_15\_M25\_b dgpfet L=2.4e-07 W=3.6e-07  
 + AD=2.05667e-13 AS=2.05667e-13 PD=1.9e-06 PS=1.9e-06 NRD=0.866667 NRS=0.866667  
 + M=1 par=1 nf=1 ngcon=1 lstis=2 mswitch=0 composite=0 model="dgpfet"  
 XM26 N\_12\_M26\_d N\_13\_M26\_g N\_13\_M26\_s N\_12\_M26\_b dgpfet L=2.4e-07 W=3.6e-07  
 + AD=2.05667e-13 AS=2.05667e-13 PD=1.9e-06 PS=1.9e-06 NRD=0.866667 NRS=0.866667  
 + M=1 par=1 nf=1 ngcon=1 lstis=2 mswitch=0 composite=0 model="dgpfet"  
 XM27 N\_13\_M27\_d N\_11\_M27\_g N\_11\_M27\_s N\_13\_M27\_b dgpfet L=2.4e-07 W=3.6e-07  
 + AD=2.05667e-13 AS=2.05667e-13 PD=1.9e-06 PS=1.9e-06 NRD=0.866667 NRS=0.866667  
 + M=1 par=1 nf=1 ngcon=1 lstis=2 mswitch=0 composite=0 model="dgpfet"  
 XD28 910 N\_1\_D28\_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0  
 XD29 910 N\_9\_D29\_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0  
 XD30 910 N\_10\_D30\_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0  
 XD31 910 N\_12\_D31\_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0  
 XD32 910 N\_13\_D32\_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0  
 XD33 910 N\_15\_D33\_neg diodenx AREA=1.681e-13 perim=1.64e-06 t3well=0  
 XD34 910 N\_8\_D34\_neg diodenx AREA=1.936e-13 perim=1.76e-06 t3well=0

```

XD35 910 N_8_D35_neg diodenx AREA=1.936e-13 perim=1.76e-06 t3well=0
XD36 910 N_15_D36_neg diodenx AREA=2.5152e-12 perim=2.554e-05 t3well=0
XD37 910 N_6_D37_neg diodenx AREA=1.804e-13 perim=1.7e-06 t3well=0
XD38 910 N_1_M22_b diodenwx AREA=3.8715e-12 perim=8.24e-06 t3well=0
XD39 910 N_9_M23_b diodenwx AREA=3.8715e-12 perim=8.24e-06 t3well=0
XD40 910 N_10_M24_b diodenwx AREA=3.8715e-12 perim=8.24e-06 t3well=0
XD41 910 N_15_M25_b diodenwx AREA=3.8715e-12 perim=8.24e-06 t3well=0
XD42 910 N_12_M26_b diodenwx AREA=3.8715e-12 perim=8.24e-06 t3well=0
XD43 910 N_13_M27_b diodenwx AREA=3.8715e-12 perim=8.24e-06 t3well=0
X44 N_21_X44_in N_21_X44_gp 910 bondpad l=0.00235757 w=2.99912e-06
+ area=7.07064e-09 perim=0.00034396 bp=8 rect=1 wbc4=-1
X45 N_21_X45_in N_21_X45_gp 910 bondpad l=0.00235757 w=2.99912e-06
+ area=7.07064e-09 perim=0.00034396 bp=8 rect=1 wbc4=-1
X46 N_21_X46_in N_21_X46_gp 910 bondpad l=0.00235757 w=2.99912e-06
+ area=7.07064e-09 perim=0.00034396 bp=8 rect=1 wbc4=-1
X47 N_24_X47_in N_24_X47_gp 910 bondpad l=0.00235757 w=2.99917e-06
+ area=7.07077e-09 perim=0.000344 bp=8 rect=1 wbc4=-1
X48 N_8_X48_in N_8_X48_gp 910 bondpad l=0.00235757 w=2.99917e-06
+ area=7.07077e-09 perim=0.000344 bp=8 rect=1 wbc4=-1
X49 N_6_X49_in N_6_X49_gp 910 bondpad l=0.00235757 w=2.99912e-06
+ area=7.07064e-09 perim=0.00034396 bp=8 rect=1 wbc4=-1
X50 N_20_X50_in N_20_X50_gp 910 bondpad l=0.00235757 w=2.99912e-06
+ area=7.07064e-09 perim=0.00034396 bp=8 rect=1 wbc4=-1
X51 N_21_X51_in N_21_X51_gp 910 bondpad l=0.00235757 w=2.99917e-06
+ area=7.07077e-09 perim=0.000344 bp=8 rect=1 wbc4=-1
X52 N_21_X52_in N_21_X52_gp 910 bondpad l=0.00235757 w=2.99917e-06
+ area=7.07077e-09 perim=0.000344 bp=8 rect=1 wbc4=-1
X53 N_21_X53_in N_21_X53_gp 910 bondpad l=0.00235757 w=2.99917e-06
+ area=7.07077e-09 perim=0.000344 bp=8 rect=1 wbc4=-1
X54 N_21_X54_in N_21_X54_gp 910 bondpad l=0.00235757 w=2.99917e-06
+ area=7.07077e-09 perim=0.000344 bp=8 rect=1 wbc4=-1
c_301 22 0 0.0663813f
c_305 23 0 0.0701353f
*
.include "/home/elettrica/Cleiton/pex/extract/xRC3.cir.xRC.pxi"
*
.ends

```