

CENTRO UNIVERSITÁRIO DA FEI

DÊNIS SANTOS LOESCH

**ESTUDO DO MOSFET DO TIPO OCTO EM AMBIENTES DE RADIAÇÕES
IONIZANTES DE RAIOS-X**

SÃO BERNARDO DO CAMPO

2019

DÊNIS SANTOS LOESCH

**ESTUDO DO MOSFET DO TIPO OCTO EM AMBIENTES DE RADIAÇÕES
IONIZANTES DE RAIOS-X**

Dissertação de Mestrado apresentada ao Centro
Universitário FEI em Engenharia Elétrica.
Orientado pelo Prof. Dr. Salvador Pinillos
Gimenez.

SÃO BERNARDO DO CAMPO

2019

Santos Loesch, Dênis.

Estudo do MOSFET do tipo OCTO em ambientes de radiações ionizantes de raios-X / Dênis Santos Loesch. São Bernardo do Campo, 2019.

99 p. : il.

Dissertação - Centro Universitário FEI.

Orientador: Prof. Dr. Salvador Pinillos Gimenez.

1. OCTO. 2. Radiação. 3. LCE. 4. PAMDLE. 5. DEPAMBBRE. I. Pinillos Gimenez, Salvador, orient. II. Título.



APRESENTAÇÃO DE DISSERTAÇÃO ATA DA BANCA EXAMINADORA

Mestrado

Programa de Pós-Graduação Stricto Sensu em Engenharia Elétrica

PGE-10

Aluno: Dênis Santos Loesch

Matrícula: 116105-8

Título do Trabalho: Estudo do mosfet do tipo octo em ambientes de radiações ionizantes de raios-x.

Área de Concentração: Nanoeletrônica e Circuitos Integrados

Orientador: Prof. Dr. Salvador Pinillos Gimenez

Data da realização da defesa: 28/02/2019

ORIGINAL ASSINADA

Avaliação da Banca Examinadora:

São Bernardo do Campo, / / .

MEMBROS DA BANCA EXAMINADORA

Prof. Dr. Salvador Pinillos Gimenez Ass.: _____

Profª Drª Michele Rodrigues Hempel Lima Ass.: _____

Prof. Dr. Renan Trevisoli Doria Ass.: _____

A Banca Julgadora acima-assinada atribuiu ao aluno o seguinte resultado:

APROVADO

REPROVADO

VERSÃO FINAL DA DISSERTAÇÃO

**APROVO A VERSÃO FINAL DA DISSERTAÇÃO EM QUE
FORAM INCLUÍDAS AS RECOMENDAÇÕES DA BANCA
EXAMINADORA**

Aprovação do Coordenador do Programa de Pós-graduação

Prof. Dr. Carlos Eduardo Thomaz

AGRADECIMENTOS

Agradeço ao meu orientador prof. Dr. Salvador Pinillos Gimenez, pela confiança, suporte e perseverança em mim para iniciar e concluir este trabalho de pesquisa.

Aos professores, Dr. Marcelo Antônio Pavanello, Dra. Michelly de Souza, Dr. Rodrigo Trevisoli Doria pelos conhecimentos adquiridos durante as aulas e conversas.

A prof. Dra. Michele Rodrigues, pela orientação e inserção na área da microeletrônica.

Aos meus pais, Adilson e Márcia, e minha irmã, Laís, sempre ao meu lado neste caminho da minha vida, ajudando em tudo que eram capazes.

Ao Centro Universitário da FEI, pelo apoio, bolsa de estudos e disposição dos laboratórios e matérias para que este projeto pudesse ser desenvolvido.

Aos meus colegas de mestrado e de doutorado, em especial aos colegas participantes do grupo de pesquisa do Prof. Dr. Salvador P. Gimenez, pela troca de conhecimento e apoio durante desenvolvimento do projeto de pesquisa.

Aos meus familiares e amigos, pelo suporte e incentivo para terminar está grande caminhada.

RESUMO

Este trabalho apresenta dois estudos experimentais, no qual o primeiro estudo foram utilizados transistores de efeito de campo metal-óxido-semicondutor (*Metal-Oxide-Semiconductor Field Effect*, MOSFETs) planares implementados em duas diferentes geometrias de porta, isto é, a geometria de porta convencional (retangular) e uma geometria de porta híbrida (contendo as geometrias octogonal e retangular) sem exposição às radiações ionizantes. A tecnologia utilizada para esse estudo foi a metal-óxido-semicondutor complementar (CMOS) convencional (*Bulk*) de circuitos integrados (CI) de 180nm da TSMC. E como segundo estudo foram utilizados MOSFETs implementados com duas diferentes geometrias de porta, isto é, a octogonal e a retangular, sob a influência das radiações ionizantes de raios-X, utilizando uma tecnologia *Bulk* CMOS de 130nm da *GlobalFoundries*.

Graças aos novos efeitos que surgem na geometria de porta octogonal [efeito de canto longitudinal (LCE), efeito de associação paralela de transistores com diferentes comprimentos de canal (PAMDLE) e efeito de desativação elétrica dos MOSFETs parasitários da região de bico de pássaro (DEPAMBBRE)], esta geometria apresenta um melhor desempenho elétrico quando comparado ao seu convencional equivalente. Como exemplos, o primeiro estudo obteve valores cinco vezes maiores de tensão Early, valores 70% menores de resistência de estado ligado e 50% maiores de transcondutância máxima para a geometria de porta octogonal híbrida em relação à da geometria de porta convencional. O segundo estudo, após a exposição às radiações ionizantes, a geometria de porta octogonal obteve valores de resistência de estado ligado até 80% menores e da transcondutância máxima no mínimo 80% maiores em relação à geometria de porta convencional, considerando as mesmas condições de polarização para os MOSFETs.

Portanto, esse inovador dispositivo pode ser considerado uma alternativa para potencializar o desempenho elétrico dos MOSFETs em ambientes com e sem a exposição à radiação ionizante de raios-X. Sendo uma técnica de baixo custo, isto é, apenas altera-se o leiaute, e sem que seja necessário realizar a alteração do processo de fabricação.

Palavras-chave: OCTO, LCE, Radiação, MOSFET, PAMDLE, DEPAMBBRE.

ABSTRACT

This work presents two experimental studies, as the first study were used metal-oxide-semiconductor field effect transistors (MOSFETs) implemented into two different gate geometries, therefore, a conventional gate geometry (rectangular) and a hybrid gate geometry (mix of octagonal and rectangular geometries) with being exposed to ionizing radiations. The technology used in this study was a bulk complementary metal-oxide-semiconductor (CMOS) of integrated circuits (IC) of 180nm by TSMC. As the second study were used MOSFETs implemented with two different geometries, therefore, rectangular and octagonal, under the influence of X-ray's ionizing radiations, using a bulk CMOS of 130nm technology by GlobalFoundries.

Thanks to the new effects emerging into the octagonal gate geometry [longitudinal corner effect (LCE), parallel association of MOSFETs with different channel lengths effect (PAMDLE) and deactivation of parasitic MOSFETs in the bird's beak region effect (DEPAMBBRE)], this geometry presents a better electrical performance compared to its conventional equivalent. As examples, the first study got five times higher values of Early voltage, 70% lower values of on-state resistance and 50% higher maximum transconductance to the octagonal gate geometry compared to the conventional one. In the second study, after ionizing radiation exposure, the octagonal gate geometry got up to 80% higher values of on-state resistance and at least 80% higher values of maximum transconductance compared to the conventional gate geometry, considering same bias conditions to the MOSFETs.

Therefore, this innovative device can be considered an alternative to enhance the electrical performance of MOSFETs in environments with or without ionizing radiation exposure of X-ray. Being a low-cost technique, therefore, just changing the layout, and without being needed to change the manufacturing process.

Keywords: OCTO, LCE, Radiation, MOSFET, PAMDLE, DEPAMBBRE.

LISTA DE ILUSTRAÇÕES

Figura 1 - Número de transistores por circuito integrado (memórias e microprocessadores) ao longo dos anos.	22
Figura 2 - Exemplificação da interação das componentes de campo elétrico longitudinais devido ao efeito LCE.....	23
Figura 3 - Representação dos infinitesimais transistores que acarretam o efeito PAMDLE	24
Figura 4 - Ilustração da estrutura (seção transversal) de um MOSFET.	26
Figura 5 - Região de canal num MOSFET.	27
Figura 6 – Vista superior do MOSFET do tipo Diamante (geometria de porta hexagonal).	28
Figura 7 - Ilustração tridimensional do MOSFET indicando as regiões de bico de pássaro (a) e seu respectivo circuito equivalente (b).	30
Figura 8 – Exemplo de um leiaute de um MOSFET do tipo OCTO utilizando o software de geração de leiaute IC Station da Mentor Graphics.	30
Figura 9 - Planta do OCTO MOSFET.	31
Figura 10 - Efeito PAMDLE em um MOSFET de tipo OCTO, (a) divisão em n vezes da região de porta do MOSFET e (b) o circuito equivalente da associação paralela dos infinitesimais transistores (a).....	32
Figura 11 - Vista superior da região de porta do MOSFET do tipo OCTO para o estudo do comprimento efetivo de canal.....	33
Figura 12 - (a,b,c) Representação individual das componentes do campo elétrico longitudinal de cada aresta da geometria octogonal do MOSFET de tipo OCTO, (d) representação do campo elétrico longitudinal resultante e (e) campo elétrico longitudinal resultante obtido através de uma simulação numérica (Fino, et al., 2015).....	35
Figura 13 – Vista da comparação entre as dimensões da região de porta entre as geometrias retangular e octogonal.	36
Figura 14 - Exemplo de um MOSFET de porta com geometria de porta octogonal híbrida.	38
Figura 15 - Ilustração da geometria de porta OCTO-HI, detalhando as geometrias de porta retangulares equivalentes provenientes de associações matemáticas.....	39

Figura 16 - Curva ilustrativa indicando a obtenção da tensão de limiar através do pico da curva da 2ª derivada da corrente entre dreno e fonte I_{DS} em função da tensão entre porta e fonte V_{GS}	41
Figura 17 - Exemplo de uma curva da transcondutância (g_m) em função da tensão entre porta e fonte de um MOSFET convencional (Bulk).....	42
Figura 18 - Curva ilustrativa da corrente de dreno em escala logarítmica em função da tensão de porta indicando a região de sublimiar onde deve-se obter a inclinação de sublimiar.....	43
Figura 19 - Curva da corrente de dreno em escala logarítmica em função da tensão de porta indicando os valores das correntes I_{ON} e I_{OFF} do MOSFET.....	44
Figura 20 - Curva da corrente de dreno em função da tensão entre dreno e fonte, mostrando em detalhe a parte linear da região Tríodo dessa curva.....	45
Figura 21 - Representação do estrangulamento de canal. (A) MOSFET com canal totalmente formado, cujo formato é retangular; (B) Início do estrangulamento do canal do MOSFET, canal cujo formato é trapezoidal; (C) MOSFET com canal estrangulado, cujo formato é triangular.....	46
Figura 22 - Extrapolação da parte linear da região de saturação da curva I_{DS} em função de V_{DS} do MOSFET para obtenção da tensão Early.....	47
Figura 23 - Curva ilustrativa da relação g_m/I_{DS} em função de $I_{DS}/(W/L)$ indicando os regimes de intensidade de inversão.....	48
Figura 24 - Curva característica do ganho de tensão intrínseco em função da frequência, com as indicações de A_v , f_0 e (f_i)	49
Figura 25 - Espectro Eletromagnético.....	50
Figura 26 - Comportamento dos pares elétron-lacunas criados pelas radiações ionizantes.....	52
Figura 27 - Efeito causado pelas cargas armadilhadas no óxido de porta e na interface entre o óxido de porta e o substrato na V_T e na S dos MOSFETs dos tipos N e P. À esquerda cargas armadilhadas no óxido e à direita cargas armadilhadas na interface...	53
Figura 28 - Foto do equipamento da Keithley modelo 2636A.....	54
Figura 29 - Foto do test-fixture da Keithley modelo LR:8028.....	55
Figura 30 - Foto do Difractômetro da Shimadzu modelo XRD-6100 do laboratório do projeto CITAR no Centro Universitário da FEI.....	55
Figura 31 - Esquema de configuração de polarização dos terminais do MOSFET para o modo de estado ligado (ON).....	56

Figura 32 - Esquema de configuração de polarização dos terminais do MOSFET para o modo de estado desligado (OFF).....	57
Figura 33 - Esquema de configuração sem polarização dos terminais do MOSFET (floating)	57
Figura 34 - Ilustração de um leiaute implementado do MOSFET do tipo OCTO híbrido (OCTO-HI) geometria híbrida, contendo as geometrias retangular e octogonal	58
Figura 35 - Curvas de I_{DS} normalizadas pelos fatores geométricos em função de V_{GT} para V_{DS} constantes de 100mV e 500mV.....	60
Figura 36 - Curvas das I_{DS} normalizadas pelos fatores geométricos em função da V_{DS} dos MOSFETs OCTO-HI e CONV, considerando V_{GT} iguais a 0,4V e 0,6V.....	61
Figura 37 - Gráfico da transcondutância em função da V_{GT} para duas diferentes V_{DS} iguais a 100mV e 500mV.....	62
Figura 38 - Detalhe da curva de $I_{DS} / (W/L)$ em função de V_{GT} para extração da inclinação de sublimiar.	63
Figura 39 - Detalhe das curvas de $I_{DS}/(W/L)$ em função de V_{DS} para a obtenção da R_{ON}	64
Figura 40 - Razão da transcondutância pela corrente entre dreno e fonte em função da razão da corrente entre dreno e fonte pelo fator geométrico.	66
Figura 41 - Curva do ganho de tensão intrínseco em função da corrente entre dreno e fonte normalizada pelo fator geométrico, considerando um V_{DS} igual a 500mV (Região de saturação).....	67
Figura 42 - Quadro geral comparativo entre o desempenho elétrico do OCTO-HI e CONV	68
Figura 43 - Curvas de I_{DS} em função de V_{GT} do OCTO e CONV, considerando uma V_{DS} constante igual a 500mV, após a exposição à radiação ionizante de raios-X na condição ON	70
Figura 44 - Gráfico da I_{DS} em escala logarítmica em função de V_{GT} para uma V_{DS} de 500mV após a exposição à radiação ionizante na condição ON.....	71
Figura 45 - Gráfico de $I_{DS}/(W/L)$ em função de V_{DS} para V_{GT} igual a 500mV após exposição à radiação ionizante na condição ON	72
Figura 46 - Gráfico da razão g_m/I_{DS} em função da razão de $I_{DS}/(W/L)$ após exposição à radiação ionizante na condição ON	74
Figura 47 - Gráfico de A_v após exposição à radiação ionizante na condição ON	75

Figura 48 - Gráfico de I_{DS} em função de V_{GS} após exposição à radiação na condição OFF, considerando V_{DS} constante igual a 500mV.....	76
Figura 49 - Gráfico da I_{DS} em escala logarítmica em função de V_{GT} após exposição à radiação na condição OFF, considerando um valor de V_{DS} de 500mV.....	77
Figura 50 - Gráfico da $I_{DS}/(W/L)$ em função de V_{DS} após a exposição as radiações ionizantes na condição OFF, considerando V_{GT} constante igual a 500mV.....	78
Figura 51 - Gráfico da razão de g_m por I_{DS} em função da razão de I_{DS} pelo fator geométrico após a exposição radiação ionizante na condição OFF	81
Figura 52 - Gráfico do A_V após a exposição à radiação ionizante na condição OFF, considerando um valor de V_{DS} igual a 500mV.....	82
Figura 53 - Gráfico da $I_{DS}/(W/L)$ em função de V_{GT} após a exposição à radiação ionizante na condição sem polarização, considerando uma V_{DS} constante igual a 500mV.....	83
Figura 54 - Gráfico da $I_{DS}/(W/L)$ em escala logarítmica em função de V_{GT} , considerando V_{DS} constante igual 500mV, após a exposição à radiação ionizante na condição sem polarização.....	84
Figura 55 - Gráfico de $I_{DS}/(W/L)$ em função de V_{DS} após exposição à radiação ionizante na condição sem polarização, considerando um valor de V_{GT} igual a 500mV	85
Figura 56 - Gráfico da razão de g_m/I_{DS} em função da razão de $I_{DS}/(W/L)$ após exposição à radiação ionizante em estado passivo	87
Figura 57 - Gráfico do A_V após exposição à radiação ionizante na condição sem polarização, considerando um valor de V_{DS} igual a 500mV	88

LISTA DE SÍMBOLOS

A_{ret} - Área retangular da região de porta do MOSFET OCTO [μm^2]

$A_{ret. eq.}$ - Área de porta de um MOSFET com geometria de porta retangular equivalente a um MOSFET de geometria octogonal [μm^2]

$A_{eq. OCTO-HI}$ - Área de porta de um MOSFET com geometria retangular equivalente a um MOSFET de geometria de porta octogonal híbrida [μm^2]

A_{trap} - Área trapezoidal da região de porta do MOSFET OCTO [μm^2]

A_{OCTO} - Área octogonal da região de porta do MOSFET OCTO [μm^2]

$A_{OCTO-HI}$ - Área da região de porta do MOSFET de geometria de porta octogonal híbrida [μm^2]

A_G - Área da região de porta do MOSFET [μm^2]

A_v - Ganho de tensão intrínseco de um MOSFET [dB]

B - Maior comprimento de canal dos MOSFETs Diamante e OCTO [μm]

b - Menor comprimento de canal dos MOSFETs Diamante e OCTO [μm]

c - Fator de corte dos cantos da geometria hexagonal para a obtenção da geometria octogonal [%]

C_D - Capacitância de depleção por unidade de área [F/cm^2]

C_{it} - Capacitância das armadilhas de interface por unidade de área [F/cm^2]

C_{ox} - Capacitância do óxido de porta por unidade de área [F/cm^2]

dy - Largura de canal de um dos infinitesimais transistores do MOSFET OCTO [μm]

I_{DS} - Corrente entre dreno e fonte de um MOSFET [A]

I_{LEAK} - Corrente de fuga [A]

I_{off} - Corrente de dreno de estado desligado [A]

I_{on} - Corrente de dreno de estado ligado [A]

f_0 – Frequência de corte [Hz]

f_t – Frequência de ganho unitário [Hz]

G_D – Condutância de saída [S]

g_m - Transcondutância [S]

k - Constante de Boltzmann [J/K]

L - Comprimento de canal de um MOSFET [nm]

L_1 - Comprimento de canal do MOSFET OCTO [nm]

L_2 - Comprimento de canal do MOSFET OCTO [nm]

L_i - Comprimento de canal de um dos infinitesimais transistores do MOSFET OCTO [nm]

L_{EQ} - Comprimento de canal efetivo do MOSFET OCTO [nm]

$L_{Ret.eq.}$ - Comprimento de canal equivalente do MOSFET OCTO [nm]

n – Número infinitesimal

P - Ponto de encontro das componentes de campo elétrico longitudinal do OCTO

q – Carga elementar do elétron [$1,6 \times 10^{-19}$ C]

Q_d - Cargas de depleção por unidade de área [C/cm^2]

Q_{ox} – Densidade de carga fixa no óxido de porta por unidade de área [C/cm^2]

R_{ON} - Resistência em estado ligado [Ω]

S - Inclinação de sublimiar [mV/década]

SiO_2 - Dióxido de silício

T - Temperatura absoluta [K]

$T1$ – Região do MOSFET OCTO onde não ocorre o efeito LCE

V_{DS} - Tensão entre dreno e fonte [V]

V_{EA} – Tensão Early [V]

V_{GS} - Tensão entre porta e fonte de um MOSFET [V]

V_{GT} - Sobretensão de porta [V]

V_t - Tensão de limiar (*Threshold Voltage*) [V]

W - Largura de canal de um MOSFET [nm]

W_1 - Largura de canal da região de porta trapezoidal do MOSFET OCTO [nm]

W_R - Largura de canal da região de porta retangular do MOSFET OCTO [nm]

W_{RH} - Largura de canal da região de porta retangular do MOSFET OCTO HÍBRIDO [nm]

W_{OH} - Largura de canal da região de porta octogonal do MOSFET OCTO HÍBRIDO [nm]

W_T - Largura de canal da região de porta trapezoidal do MOSFET OCTO [nm]

$\frac{W}{L}$ = Razão de aspecto ou fator geométrico de um MOSFET

X – Ponto de encontro das componentes de campo elétrico longitudinal do MOSFET Diamante

α – Ângulo da geometria de porta hexagonal [°]

$\vec{\varepsilon}_{//1}$ - Componente do campo elétrico longitudinal dos MOSFETs Diamante e OCTO [V/cm]

$\vec{\varepsilon}_{//2}$ - Componente do campo elétrico longitudinal dos MOSFETs Diamante e OCTO [V/cm]

$\vec{\varepsilon}_{//3}$ - Componente do campo elétrico longitudinal do MOSFET OCTO [V/cm]

$\vec{\varepsilon}_{//DSM}$ - Campo elétrico longitudinal resultante do MOSFET Diamante [V/cm]

$\vec{\varepsilon}_{//OSM}$ - Campo elétrico longitudinal resultante do MOSFET OCTO [V/cm]

λ – Fator de modulação do comprimento de canal [V⁻¹]

μ_n - Mobilidade dos elétrons no silício [cm²/V.s]

Φ_f - Potencial de Fermi [V]

Φ_{MS} - Função trabalho entre o metal de porta e o semicondutor de um MOSFET [V]

Δ - Variação de valores pré radiação e pós radiação

LISTA DE ABREVIACÕES

CI - Circuito integrado

CMOS - Metal-Oxido-Semicondutor complementar

CONV - MOSFET de geometria convencional (retangular)

DEPAMBBRE - Desativação dos MOSFETs parasitários na região de bico de pássaro (*Deactivation of parasitic MOSFETs in the Bird's Beak Region*)

IR - Radiação infravermelha

LCE - Efeito de canto longitudinal (*Longitudinal Corner Effect*)

MOSFET - Transistor de Efeito de Campo Metal-Óxido-Semicondutor (*Metal Oxide Semiconductor Field Effect Transistor*)

OCTO - MOSFET de geometria de porta octogonal

OCTO25 - MOSFET de geometria de porta híbrida (retangular e octogonal combinadas) com fator de corte de 25%

OCTO50 - MOSFET de geometria de porta híbrida (retangular e octogonal combinadas) com fator de corte de 50%

OCTO-HI - MOSFET de geometria de porta híbrida (retangular e octogonal combinadas)

OFF - Configuração de polarização em estado desligado

ON - Configuração de polarização em estado ligado

PAMDLE - Efeito de associação em paralelo de MOSFETs com diferentes comprimentos de canal (*Parallel Connection of MOSFETs with Different channel Length Effect*)

RHBD - Endurecimento à radiação por design (*Radiation hardening by design*)

RHBP - Endurecimento à radiação por processo (*Radiation hardening by process*)

SOI MOSFET - Transistor de efeito de campo metal-óxido-semicondutor implementado em lâminas de silício sobre isolante (*Silicon On Insulator Metal Oxide Semiconductor Field Effect Transistor*)

TID - Dose total ionizante (*Total ionizing dose*)

UV - Radiação ultravioleta

LISTA DE TABELAS

Tabela 1 - Dimensões dos MOSFETs utilizados para a realização do primeiro estudo desse projeto de pesquisa.....	59
Tabela 2 - Tensões de limiar extraídas através do método da segunda derivada com V_{DS} constante de 100mV.	59
Tabela 3 - Transcondutâncias máximas dos MOSFETs utilizando diferentes polarizações de V_{DS}	62
Tabela 4 - Inclinações de Sublimiar considerando valores de V_{DS} iguais a 100mV e 500mV.	63
Tabela 5 - Valores para a R_{ON} dos MOSFETs e diferença dos OCTO-HI em relação ao CONV (G).	64
Tabela 6 - Tensões Early.	65
Tabela 7 - Dimensões dos MOSFETs utilizados.....	69
Tabela 8 - Tabela de valores para $I_{ON}/(W/L)$, $I_{OFF}/(W/L)$ e S após exposição à radiação ionizante na condição ON.....	71
Tabela 9 - Tabela de valores de R_{ON} e V_{EA} após exposição à radiação ionizante na condição ON.....	73
Tabela 10 - Tabela de valores de transcondutância máxima (g_m máx) após a exposição à radiação ionizante na condição ON, considerando uma V_{DS} igual a 500mV.....	74
Tabela 11 - Tabela de valores para $I_{ON}/(W/L)$, $I_{OFF}/(W/L)$ e S após exposição à radiação ionizante em OFF	77
Tabela 12 - Tabela de valores de V_{EA} após exposição à radiação ionizante na condição OFF.....	79
Tabela 13 - Valores obtidos para R_{ON} após exposição à radiação ionizante na condição OFF.....	79
Tabela 14 - Transcondutância máxima após a exposição à radiação ionizante em OFF, considerando um V_{DS} igual a 500mV.....	80
Tabela 15 - Tabela de valores de $I_{ON}/(W/L)$, $I_{OFF}/(W/L)$ e S após a exposição à radiação ionizante na condição sem polarização	84
Tabela 16 - Tabela de valores de R_{ON} e V_{EA} após a exposição à radiação ionizante em estado passivo.....	86
Tabela 17 - Valores de g_m máx dos MOSFETs após a exposição à radiação ionizante na condição sem polarização, considerando um valor de V_{DS} igual a 500mV	87

Tabela 18 - Quadro geral comparativo de parâmetros elétricos e figuras de mérito entre as geometrias de porta pré exposição à radiação ionizante e pós exposição à radiação ionizante na condição ON.....	89
Tabela 19 - Quadro geral comparativo de parâmetros elétricos e figura de mérito entre as geometrias de porta após a exposição à radiação ionizante nas condições OFF e sem polarização.....	90

SUMÁRIO

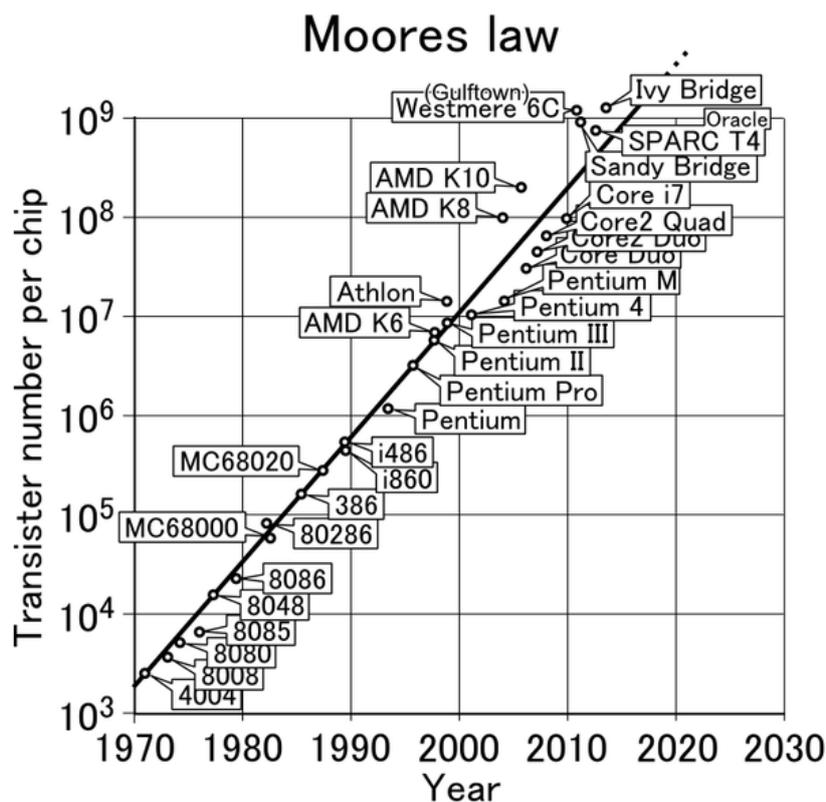
1. INTRODUÇÃO	22
2. CONCEITOS FUNDAMENTAIS	26
2.1 TRANSISTOR DE EFEITO DE CAMPO METAL-ÓXIDO-SEMICONDUCTOR (MOSFET)	26
2.1.1 MOSFET do tipo Diamante (geometria de porta hexagonal)	28
2.1.2 MOSFET do tipo OCTO (geometria de porta octogonal).....	30
2.1.3 MOSFET do tipo OCTO-HI (geometria de porta octogonal híbrida).....	37
2.1.4 Parâmetros elétricos do MOSFET considerados neste estudo	40
2.2 RADIAÇÃO IONIZANTE	50
2.2.1 Dose total ionizante (TID).....	51
3. EQUIPAMENTOS E PROCEDIMENTOS	54
4. ANÁLISE DOS RESULTADOS	58
4.1 Estudo comparativo experimental entre os MOSFETs dos tipos OCTO híbrido (OCTO-HI) e convencional (CONV) sem a presença das radiações ionizantes de raios-X.....	58
4.1.1 Tensão de limiar (V_T).....	59
4.1.2 Corrente de dreno (I_{DS}).....	60
4.1.3 Transcondutância (g_m).....	61
4.1.4 Inclinação de sublimiar (S)	63
4.1.5 Resistência em estado ligado (R_{ON})	64
4.1.6 Tensão Early (V_{EA}).....	65
4.1.7 Razão da transcondutância pela corrente entre dreno e fonte em função da razão da corrente entre dreno e fonte pelo fator geométrico dos OCTO-HI e CONV, considerando um V_{DS} igual a 500mV	66
4.1.8 Ganho de tensão intrínseco (A_V).....	67
4.1.9 Quadro geral comparativo entre o desempenho elétrico dos MOSFETs OCTO-HI e CONV.....	67

4.2 Estudo dos efeitos da dose total ionizante das radiações de raios-X entre os MOSFETs OCTO e CONV	69
4.2.1 Estudo dos efeitos da TID utilizando uma condição de polarização de estado ligado (ON) para o OCTO e o CONV.....	69
4.2.2 Estudo dos efeitos da TID utilizando uma condição de polarização de estado desligado (OFF) para o OCTO e o CONV.....	75
4.2.3 Estudo dos efeitos da TID utilizando uma condição sem polarização (<i>floating</i>) para o OCTO e o CONV	82
4.2.4 Quadro geral comparativo entre o desempenho elétrico dos MOSFETs do estudo realizado.....	88
5. CONCLUSÃO.....	92
6. TRABALHOS FUTUROS	94
7. PUBLICAÇÕES.....	95
8. BIBLIOGRAFIA	96

1. INTRODUÇÃO

Com o desenvolvimento da tecnologia de fabricação de Transistores de Efeito de Campo Metal-Óxido-Semicondutor (*Metal-Oxide-Semiconductor*, MOSFET), a área de circuitos integrados (CIs) vem evoluindo muito para acompanhar a demanda dos sistemas eletrônicos atuais. Como podemos observar no gráfico da figura 1, em que o número de transistores utilizados em cada memória e microprocessador da empresa Intel tem crescido exponencialmente ao longo dos anos. Para acompanhar a Lei de Moore, onde diz que a cada dois anos aproximadamente dobra-se o número de transistores por circuito integrado, existe uma busca contínua por novas estruturas de MOSFETs, materiais, técnicas de produção, entre outras tentativas, visando também melhorar o desempenho elétrico dos circuitos integrados (Moore, 1965). É válido pontuar que a Lei de Moore futuramente pode não seguir o mesmo padrão atual, em face das limitações físicas e elétricas da tecnologia de fabricação de CIs CMOS atuais (Theis & Wong, 2016).

Figura 1 - Número de transistores por circuito integrado (memórias e microprocessadores) ao longo dos anos.

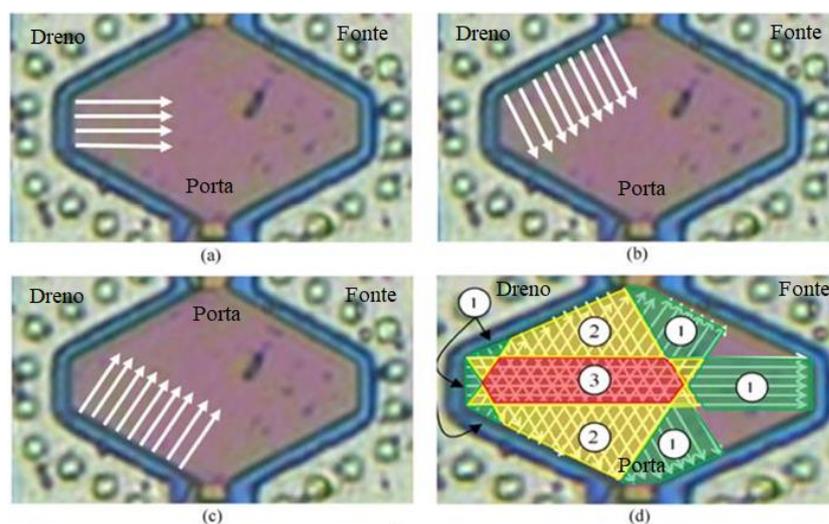


Fonte: <https://betanews.com/2013/10/15/breaking-moores-law/>, acessado em 20/05/2018.

Além da preocupação em aumentar o desempenho elétrico dos MOSFETs, certas aplicações como as espaciais, nucleares e médicas requerem que eles sejam mais tolerantes às radiações ionizantes (Makowski, 2006). Existem diferentes formas para aumentar a tolerância às radiações ionizantes como, por exemplo, as técnicas de resistência à radiação por processo (*radiation hardening by process RHBP*) (Benigni, Liberali, Stabile, & Calligaro, 2010) e por projeto (*radiation hardening by design RHBD*) (Camplani, Shojaii, Shrimali, Stabile, & Liberali, 2014), onde as estruturas, os materiais e os leiautes dos MOSFETs, são alterados para atingir esses objetivos.

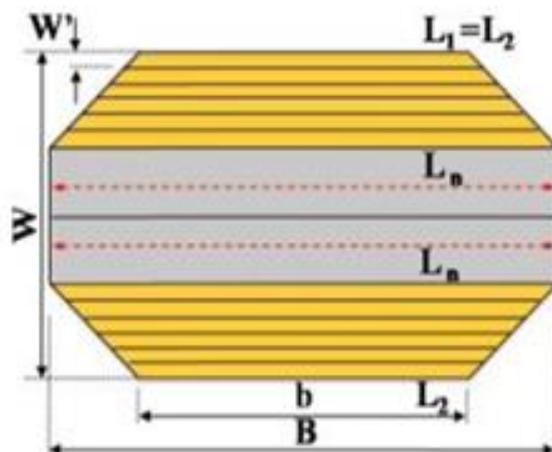
A abordagem por RHBD, engloba o uso de novas geometrias de porta para os MOSFETs. Estudos anteriores como “Estudo do comportamento elétrico de estruturas MOSFETs não convencionais e do MOSFET diamante em ambientes radioativos” (Alati, 2012), “Implementação dos leiautes e estudo comparativo experimental entre MOSFETs planares de potência com diferentes estilos de leiaute” (Souza, 2016), “Efeitos das radiações ionizantes de raios-x no SOI MOSFET de geometria de porta octogonal” (Fino, 2017) e “Estudo dos MOSFETs com estilo de leiaute do tipo elipsoidal” (Correia, 2016), mostram que ao alterar a geometria da porta de MOSFETs, novos efeitos são adicionados a suas estruturas, como o Efeito de Canto Longitudinal (*Longitudinal Corner Effect, LCE*), apresentado na figura 2, e o Efeito da Associação em Paralelo de MOSFETs de Diferentes Comprimentos de Canal (*Parallel Connection of MOSFETs with Channel Lengths, PAMDLE*) (Alati, 2012), apresentado na figura 3.

Figura 2 - Exemplificação da interação das componentes de campo elétrico longitudinais devido ao efeito LCE



Fonte: (Fino, 2017).

Figura 3 - Representação dos infinitesimais transistores que acarretam o efeito PAMDLE



Fonte: (Fino, et al., 2015).

Esses efeitos são capazes de potencializar o desempenho elétrico dos MOSFETs em comparação aos seus equivalentes convencionais (geometria de porta retangular). Além disso, o aparecimento do Efeito de Desativação dos MOSFETs Parasitários na Região de Bico de Pássaro (*Deactivation of Parasitic MOSFETs in the Bird's Beak Region, DEPAMBBRE*) (Fino, et al., 2015) faz com que esses dispositivos sejam mais tolerantes às radiações ionizantes que os seus equivalentes convencionais (Silva, 2015).

Esta dissertação tem como principal objetivo verificar se os efeitos descobertos nas tecnologias anteriores de comprimento de porta de $1\mu\text{m}$ e 350nm estudadas nas pesquisas citadas anteriormente continuam ocorrendo em uma tecnologia de comprimento de porta de 130nm . Adicionalmente, este projeto de pesquisa tem o objetivo de comparar o comportamento dos parâmetros elétricos pré e pós radiação (raios-X) nos MOSFETs implementados com geometrias de porta octogonal e convencional.

Esta dissertação foi dividida em seis capítulos, incluindo este capítulo introdutório. O capítulo dois foi dividido em duas partes, sendo a primeira parte fornecendo uma base teórica sobre o MOSFET e seus principais parâmetros elétricos, além disso, fornecer os conceitos usados para o desenvolvimento da geometria de porta octogonal e híbrida. A segunda parte deste capítulo fornece os conceitos básicos sobre a radiação ionizante, principalmente o efeito da Dose Total Ionizante (*Total Ionizing Dose, TID*).

No terceiro capítulo são apresentados a metodologia e os equipamentos utilizados para os procedimentos de medidas realizados. O quarto capítulo é composto por duas

partes, na qual a primeira parte temos os resultados obtidos e análise destes dados antes da exposição à radiação ionizante e a segunda parte contém os resultados e as análises críticas dos dados obtidos após a exposição à radiação ionizante, utilizando os conceitos apresentados no segundo capítulo para a caracterização dos parâmetros elétricos dos MOSFETs. O quinto capítulo apresenta as conclusões, baseando-se nos objetivos apresentados neste capítulo introdutório e algumas propostas de possíveis trabalhos futuros. Além disso, são citadas as publicações realizadas resultantes deste projeto de pesquisa. Finalmente, o sexto capítulo apresenta as referências bibliográficas utilizadas para a realização desta dissertação.

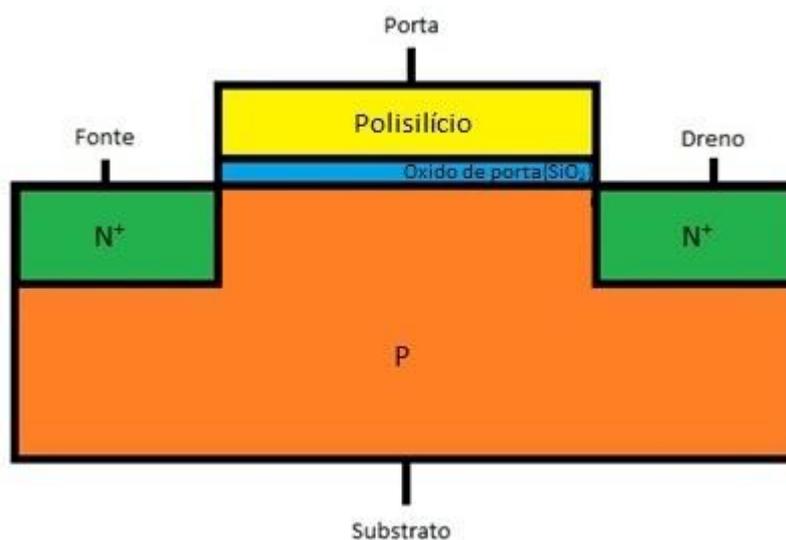
2. CONCEITOS FUNDAMENTAIS

Este capítulo tem por objetivo descrever os principais conceitos que suportam o entendimento deste trabalho de pesquisa.

2.1 TRANSISTOR DE EFEITO DE CAMPO METAL-ÓXIDO-SEMICONDUCTOR (MOSFET)

Um transistor de efeito de campo metal-óxido-semicondutor (MOSFET) possui quatro terminais, isto é, os terminais de porta, dreno, fonte e substrato. Existe um óxido localizado entre a região de porta e a região de substrato (Sedra & Smith, 2000). A figura 4 ilustra a estrutura (seção transversal) do MOSFET, sendo representados, em amarelo, a região de porta, em azul, o óxido de porta, em verde, as regiões de fonte e de dreno e, em laranja, a região de substrato.

Figura 4 - Ilustração da estrutura (seção transversal) de um MOSFET.



Fonte: Autor.

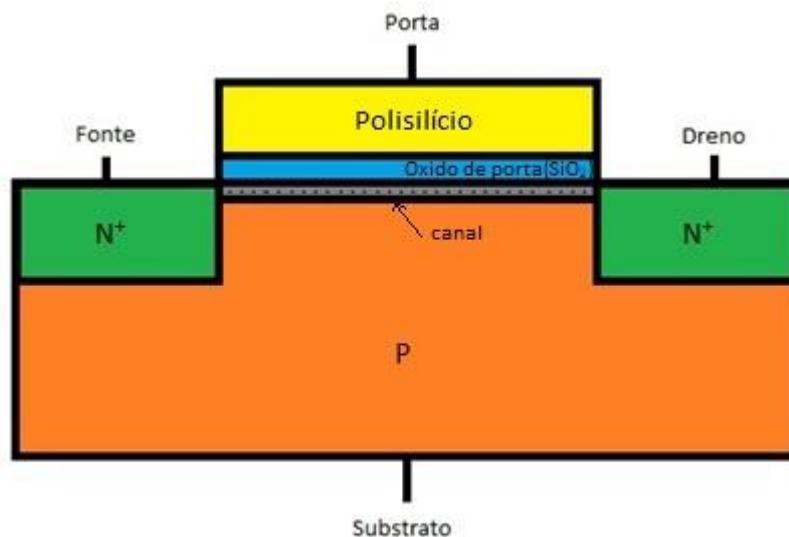
O óxido de porta funciona como um isolante entre a região de porta e a região de substrato criando um capacitor. Neste capacitor, as cargas aplicadas via fonte externa na porta atraem cargas opostas do substrato para a interface do substrato com o óxido de porta. Este acúmulo de cargas gera uma região denominada de região de canal, pois forma

um canal de cargas entre a região de fonte e a região de dreno na interface do óxido com substrato (Sedra & Smith, 2000).

Existem dois tipos de MOSFETs, levando em consideração os tipos de portadores de carga no canal formado na interface entre a região de substrato e o óxido de porta. Canal N: os portadores de carga são elétrons; Canal P: os portadores de carga são lacunas (Sedra & Smith, 2000).

Considerando um MOSFET do tipo N e com auxílio de uma fonte de tensão externa, de valor positivo e menor que a tensão de limiar (V_T), aplicada ao terminal de porta, pode-se observar, na região de substrato, a formação de uma região de depleção, formada por cargas neutras. Aplicando uma tensão na porta acima de V_T forma-se um canal de portadores de carga livres ao longo de toda a extensão da interface entre o substrato e o óxido de porta (SiO_2) como ilustra a fig. 5 (Johnston, 2010) (Martino, Pavanello, & Verdonck, 2003).

Figura 5 - Região de canal num MOSFET.



Fonte: Autor

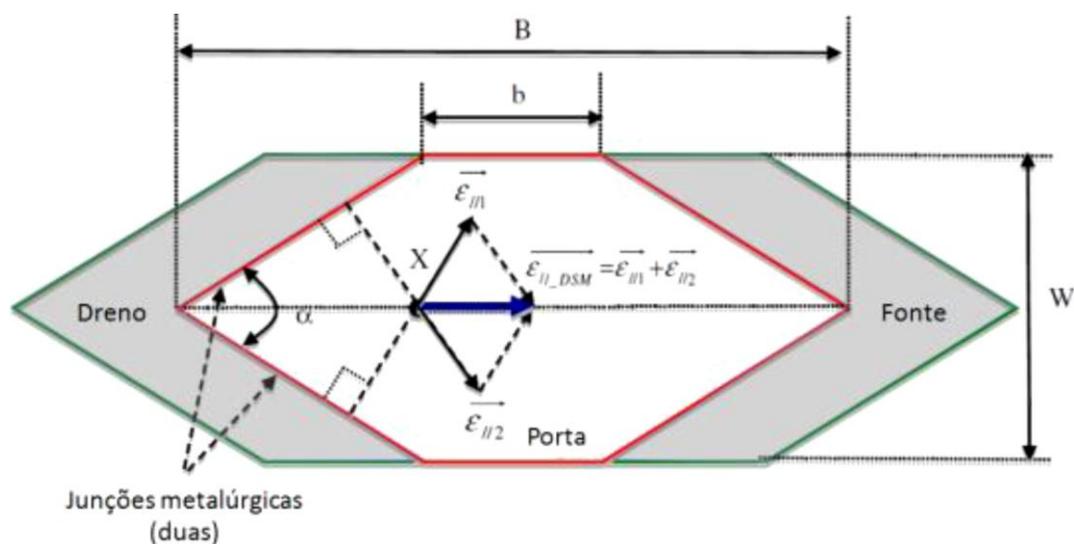
Com a polarização nos terminais, gera-se um campo elétrico longitudinal na região de canal, situada entre as regiões de dreno e de fonte, criando um fluxo de portadores livres, chamada corrente entre dreno e fonte (I_{DS}). A partir deste conceito, foram desenvolvidas geometrias de porta não convencionais para MOSFETs capazes de gerar uma sobreposição de diferentes componentes de campos elétricos longitudinais (Gimenez S. P., 2016), causando um aumento de sua corrente entre fonte e dreno em

comparação a do convencional equivalente, considerando a mesma área de porta (A_G) e largura de canal (W) (Alati, 2012).

2.1.1 MOSFET do tipo Diamante (geometria de porta hexagonal)

Como tentativa de aumentar o desempenho elétrico dos circuitos integrados analógicos, estudou-se e desenvolveu-se novas geometrias de porta para serem utilizadas nos MOSFETs. A primeira geometria de porta estudada foi a de um hexágono, chamada de Diamante, onde o seu leiaute foi projetado no Centro Universitário da FEI. Após comparar essa inovadora estrutura de MOSFET com a estrutura convencional equivalente, ambos possuindo as mesmas áreas de porta, razão de aspecto (W/L) e condições de polarização, sendo W a largura do canal e L o comprimento do canal, foi possível observar que o MOSFET do tipo Diamante foi capaz de potencializar o desempenho elétrico dos MOSFETs (Alati, 2012). A figura 6 apresenta a vista superior de um MOSFET do tipo Diamante (geometria de porta hexagonal), onde B é o maior comprimento de canal e b o menor comprimento de canal do MOSFET do tipo Diamante, α é o ângulo da geometria de porta hexagonal, $\vec{\varepsilon}_{//1}$ e $\vec{\varepsilon}_{//2}$ são as componentes do campo elétrico longitudinal que são perpendiculares às interface entre a região de dreno e a região de canal, em decorrência da diferença de potencial aplicada entre os terminais de dreno e fonte, e $\vec{\varepsilon}_{//DSM}$ é o campo elétrico longitudinal resultante num ponto X do canal.

Figura 6 – Vista superior do MOSFET do tipo Diamante (geometria de porta hexagonal).



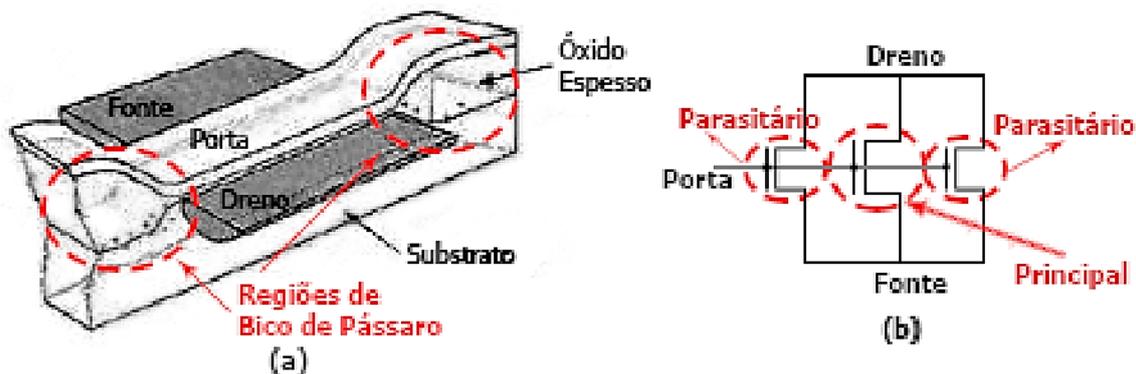
Fonte : (Peruzzi, 2013).

Essa nova proposta de leiaute apresenta o efeito chamado de Efeito de Canto Longitudinal (*Longitudinal Corner Effect, LCE*). O canto formado, considerando o ângulo α descrito na figura 4, acarreta na soma vetorial dessas componentes de campos elétricos longitudinais ($\vec{\varepsilon}_{//1}$ e $\vec{\varepsilon}_{//2}$), gerando um campo elétrico longitudinal resultante maior que aquele observado na estrutura MOSFET convencional e, portanto, gerando uma corrente elétrica entre as regiões de fonte e dreno maior que a do convencional equivalente (Gimenez S. P., 2016).

Realizando uma análise estrutural do MOSFET do tipo Diamante, ao dividirmos em 'n' pedaços a largura de canal W, teremos n transistores associados em paralelo. O efeito PAMDLE (*Parallel Connections of MOSFETs with Different channel Length Effect*) se baseia neste conjunto de n transistores associados em paralelo possuindo diferentes comprimentos de canal. Os transistores com menor comprimento de canal se encontram nas extremidades da largura do canal, causando uma maior passagem de corrente elétrica nessas regiões, pois a corrente de dreno (I_{DS}) é inversamente proporcional ao comprimento de canal (L) (Gimenez S. P., 2016).

Devido a somatória das componentes vetoriais dos campos elétricos longitudinais ao longo do canal devido ao LCE, o perfil do campo elétrico longitudinal resultante é curvo e não são retas, como ocorre em um MOSFET convencional (geometria de porta retangular). Dessa forma, o campo elétrico longitudinal resultante nas regiões de bico de pássaro (figura 7) é curvo e, portanto, ele é capaz de desativar os transistores parasitários dessas regiões, os quais podem causar uma corrente de dreno adicional indesejada, principalmente, quando influenciados por radiações ionizantes, a chamada corrente de fuga (I_{LEAK}). Para esse efeito foi dado o nome de DEPAMBBRE (*Deactivation of Parasitic MOSFETs in the Bird's Beak Regions Effect*) (Gimenez S. P., 2016).

Figura 7 - Ilustração tridimensional do MOSFET indicando as regiões de bico de pássaro (a) e seu respectivo circuito equivalente (b).

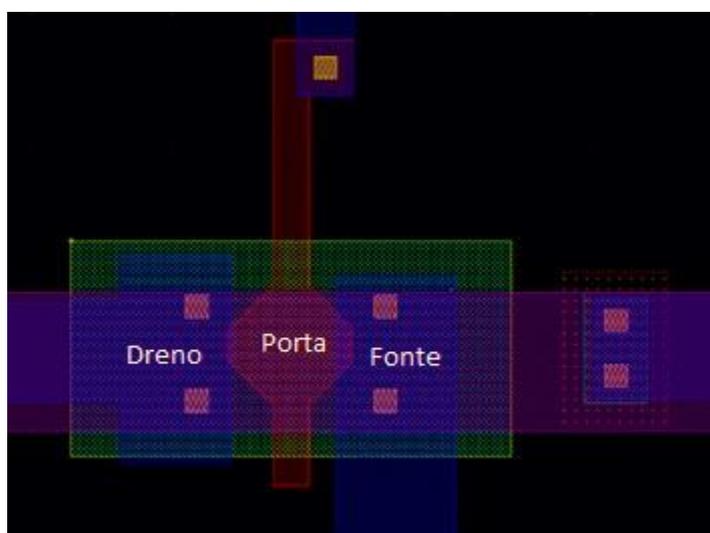


Fonte: Adaptado de (Binkley, 2008)

2.1.2 MOSFET do tipo OCTO (geometria de porta octogonal)

Após os estudos realizados com a geometria de porta hexagonal (Diamante), onde observou-se uma melhora nos principais parâmetros elétricos, tanto analógicos como digitais, em relação aos transistores convencionais (Alati, 2012), foi proposta a geometria de porta octogonal (Gimenez S. P., 2016). A figura 8 apresenta um exemplo de um leiaute de um MOSFET do tipo OCTO (geometria de porta octogonal).

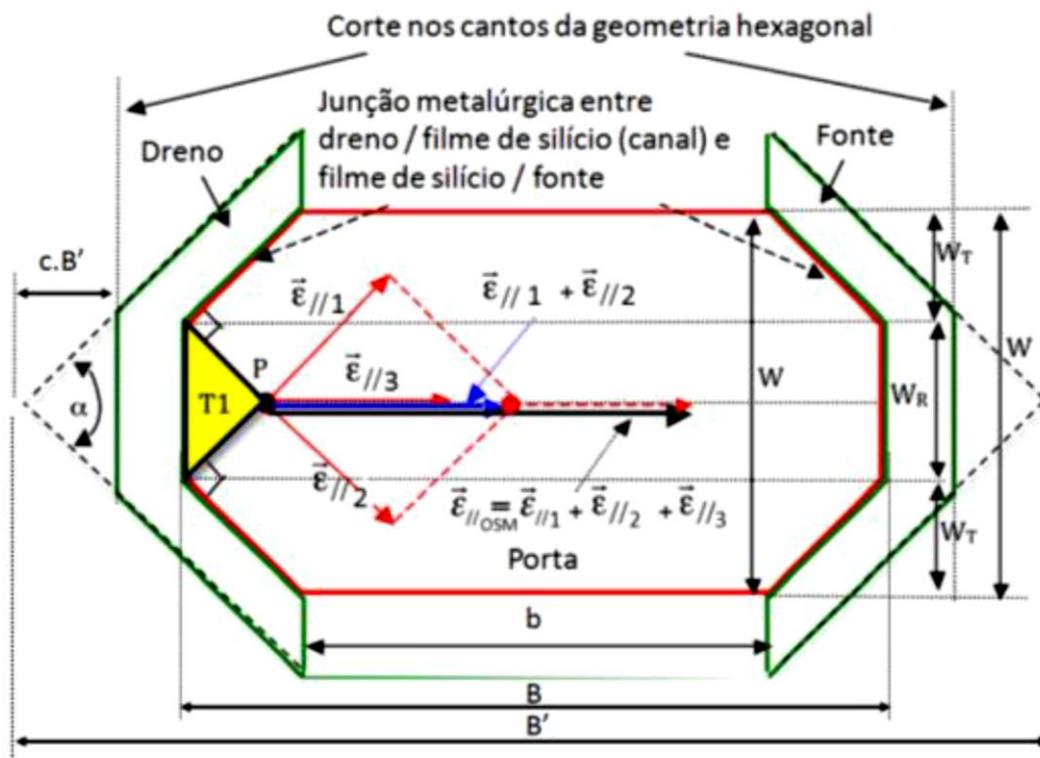
Figura 8 – Exemplo de um leiaute de um MOSFET do tipo OCTO utilizando o *software* de geração de leiaute *IC Station* da *Mentor Graphics*.



Fonte: Autor

Na figura 9 tem-se as dimensões do MOSFET de tipo OCTO, onde a largura de canal W é a somatória de $2W_T$ e W_R , o menor comprimento de canal b , o maior comprimento de canal B , o ângulo proveniente da geometria hexagonal α , $\vec{\epsilon}_{//1}$, $\vec{\epsilon}_{//2}$ e $\vec{\epsilon}_{//3}$ são as componentes de campo elétrico longitudinal e $\vec{\epsilon}_{//OSM}$ é o campo elétrico longitudinal resultante em um ponto P do canal. Além disso, no comprimento total B' da geometria de porta hexagonal foram efetuados cortes nas extremidades de modo a retirar as áreas em linha pontilhada, obtendo um comprimento total B menor se comparado ao anterior. Esses cortes feitos na geometria hexagonal para a geração da geometria octogonal são descritos pelo fator de corte c , sendo a porcentagem da diminuição da diferença entre B' e b . As duas regiões retiradas podem ser definidas com um fator de corte c (Gimenez S. P., 2016). Neste trabalho foi utilizado fator de corte de 50% para o MOSFET de tipo OCTO, onde será chamado no capítulo 4, de OCTO 50%.

Figura 9 - Planta do OCTO MOSFET.



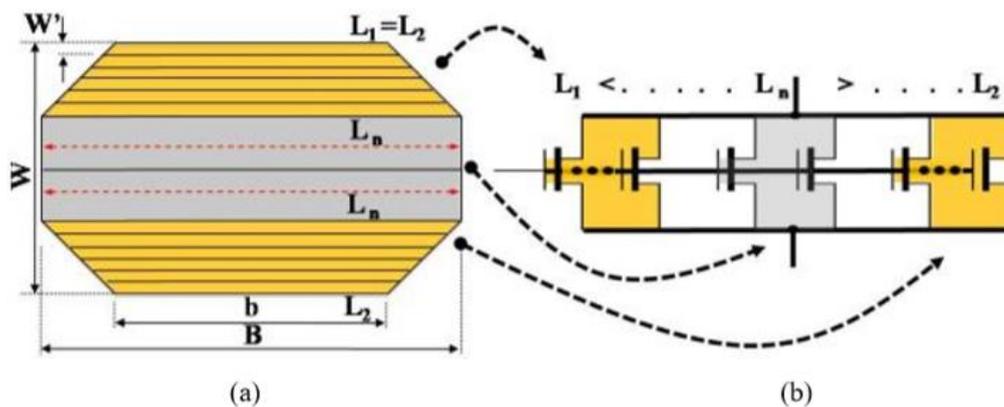
Fonte: (Fino, 2017)

O efeito LCE na geometria de porta octogonal cria uma região T1, como visto na figura 9, onde há ocorrência de apenas uma componente do campo elétrico longitudinal, porém o campo elétrico resultante $\epsilon_{//OSM}$ é maior quando comparado ao MOSFET de tipo

Diamante, por ter mais componentes de campo elétrico longitudinal (Gimenez S. P., 2016).

Dividindo a largura de canal do MOSFET em n vezes, com n tendendo ao infinito, tem-se uma associação em paralelo de transistores infinitesimais com diferentes comprimentos de canal, onde a corrente de dreno (I_{DS}) nas margens dessa estrutura é maior do que no centro (efeito PAMDLE), como mostrado na figura 10 (Fino, 2017).

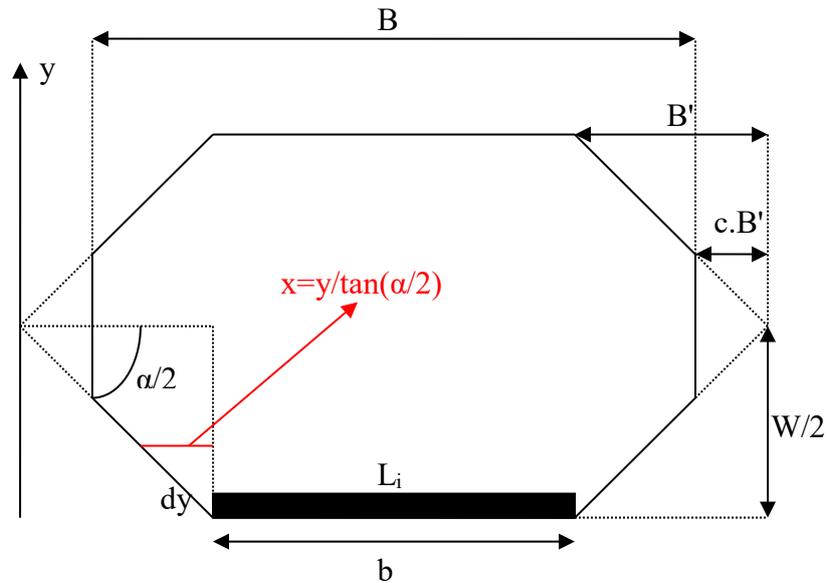
Figura 10 - Efeito PAMDLE em um MOSFET de tipo OCTO, (a) divisão em n vezes da região de porta do MOSFET e (b) o circuito equivalente da associação paralela dos infinitesimais transistores (a)



Fonte: (Fino, 2017)

A figura 11 apresenta a região de porta do MOSFET do tipo OCTO para a obtenção do comprimento efetivo de canal.

Figura 11 - Vista superior da região de porta do MOSFET do tipo OCTO para o estudo do comprimento efetivo de canal.



Fonte: Autor

Para o estudo de obtenção do comprimento de canal efetivo L_{EQ} , considerando o efeito PAMDLE, onde tem-se uma associação paralela de n transistores com comprimentos de canal diferentes, mas com a mesma largura de canal W/n , a razão de aspecto é dada pela equação 1 (Gimenez S. P., 2016).

$$\frac{W}{L_{EQ}} = \frac{W/n}{L_1} + \frac{W/n}{L_2} + \dots + \frac{W/n}{L_n} = \sum_{i=1}^n \frac{W/n}{L_i} \quad (\text{Equação 1})$$

Quando n tende ao infinito, obtém-se a equação da razão de aspecto do MOSFET do tipo OCTO (equação 2), sendo a primeira parcela referente as regiões trapezoidais amarelas vistas na fig. 8 e a segunda parcela referente a região retangular cinza vista na fig. 8.

$$\frac{W}{L_{EQ}} = 2 \int_0^{(1-c)W/2} \frac{dy}{L_i} + 2 \int_{(1-c)W/2}^{W/2} \frac{dy}{B} \quad (\text{Equação 2})$$

A partir da figura 11, extraímos a equação 3 para o comprimento de canal de cada transistor associado em paralelo definido por L_i (Gimenez S. P., 2016).

$$L_i = b + 2 \frac{y}{\tan(\alpha/2)} \quad (\text{Equação 3})$$

Substituindo a equação 3 na equação 2 e substituindo B por $b + \frac{(1-c)W}{\tan(\frac{\alpha}{2})}$ para a inclusão do fator de corte da geometria, obtém-se a equação 4.

$$\frac{W}{L_{EQ}} = 2 \int_0^{\frac{(1-c)W}{2}} \frac{dy}{b + 2 \frac{y}{\tan(\frac{\alpha}{2})}} + 2 \int_{\frac{(1-c)W}{2}}^{\frac{W}{2}} \frac{dy}{b + 2 \frac{(1-c)W}{\tan(\frac{\alpha}{2})}} \quad (\text{Equação 4})$$

Resolvendo a equação 4, obtém-se a equação 5.

$$\frac{W}{L_{EQ}} = \tan(\alpha/2) \cdot \ln\left(1 + \frac{W}{b \cdot \tan(\alpha/2)}\right) + \frac{c \cdot W}{b + \frac{(1-c)W}{\tan(\alpha/2)}} \quad (\text{Equação 5})$$

Onde a tangente da metade do ângulo α é dada pela equação 6 (Gimenez S. P., 2016).

$$\tan(\alpha/2) = \frac{(1-c)W}{B-b} \quad (\text{Equação 6})$$

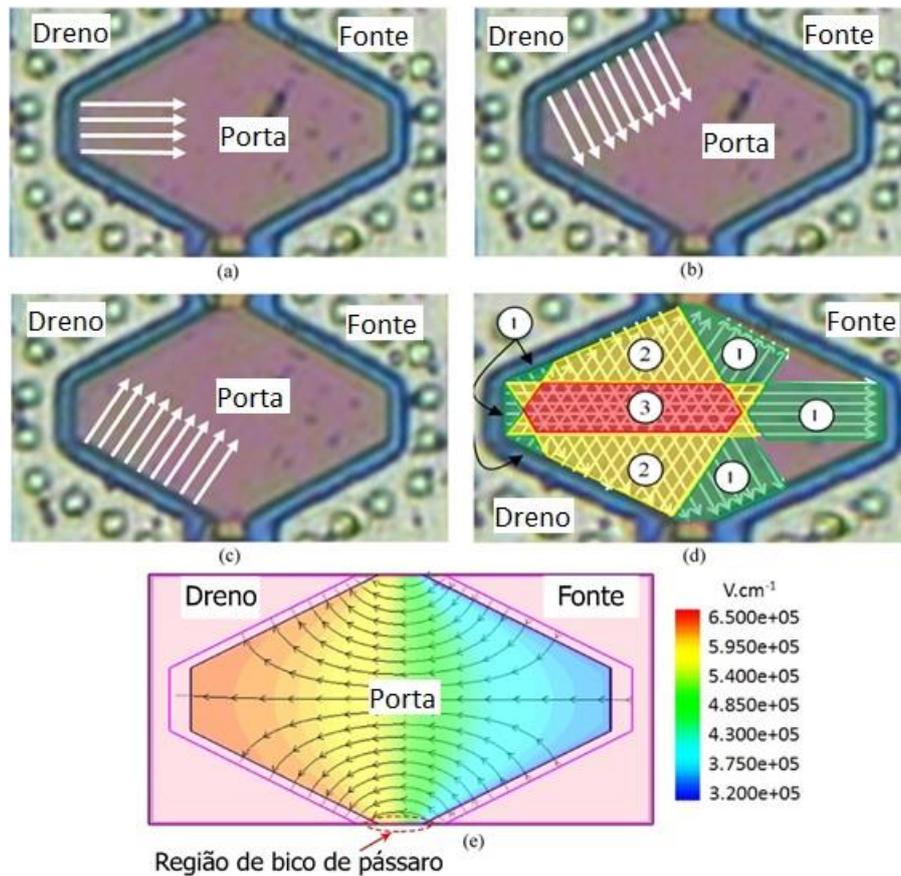
Substituindo a equação 6 na equação 5, pode-se obter o comprimento efetivo de canal (L_{EQ}) (equação 7) (Gimenez S. P., 2016).

$$L_{EQ} = \frac{1}{\frac{1-c}{B-b} \ln\left(\frac{B}{b}\right) + \frac{c}{B}} \quad (\text{Equação 7})$$

Através figura 12 pode-se observar a interação dos componentes dos campos elétricos longitudinais do efeito LCE. Na figura (12. a,b,c) estão individualmente representadas as componentes do campo elétrico longitudinal do MOSFET do tipo OCTO. Na fig. 12 (d) temos a interação dos campos citados anteriormente criando áreas com diferentes campos elétricos longitudinais resultantes. Pode-se verificar na área 1, representada em verde, a atuação de apenas uma componente vetorial do campo elétrico longitudinal. Na área 2, representada em amarelo, a atuação de duas componentes vetoriais do campo elétrico longitudinal. Na área 3, a atuação de todas as componentes do campo elétrico longitudinal. Na fig. 12 (e) temos uma simulação numérica de três

dimensões do campo elétrico longitudinal resultante formado devido ao LCE, tendo um perfil curvo e sofrendo do DEPAMBBRE (Gimenez S. P., 2016) (Fino, 2017).

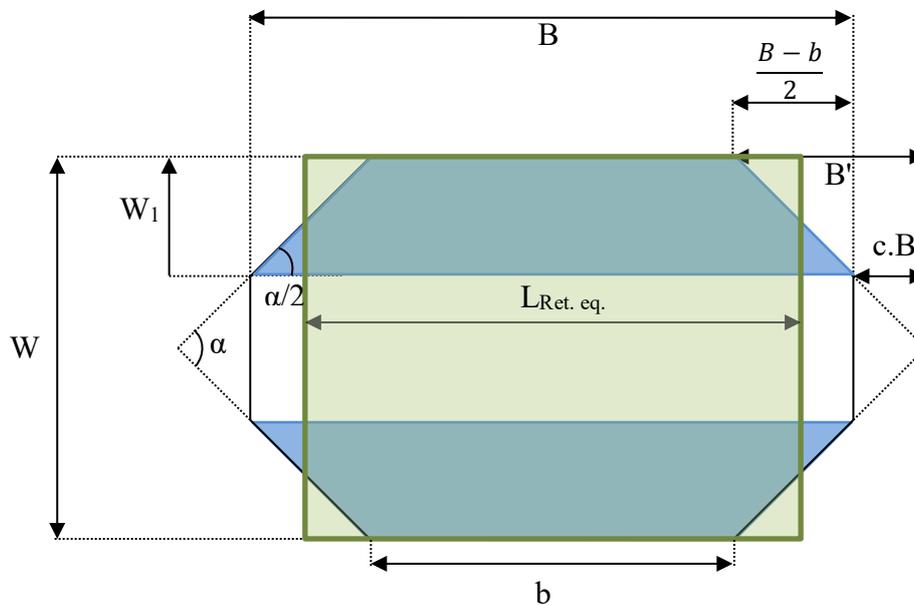
Figura 12 - (a,b,c) Representação individual das componentes do campo elétrico longitudinal de cada aresta da geometria octogonal do MOSFET de tipo OCTO, (d) representação do campo elétrico longitudinal resultante e (e) campo elétrico longitudinal resultante obtido através de uma simulação numérica (Fino, et al., 2015).



Fonte: (Fino, et al., 2015)

Para estudo entre MOSFETs de geometrias de porta diferentes é importante considerar que eles apresentem a mesma área de porta e a mesma largura do canal. Desta forma, a figura 13 ilustra dois MOSFETs, sendo que um possui geometria de porta octogonal e o outro possui geometria de porta retangular. Sendo W_1 a largura do canal que representa a altura do trapézio azul formado e $L_{Ret. eq.}$ o comprimento de canal equivalente da geometria retangular.

Figura 13 – Vista da comparação entre as dimensões da região de porta entre as geometrias retangular e octogonal.



Fonte: Autor.

Para que um MOSFET de porta retangular tenha a mesma área de porta que um MOSFET de porta octogonal é necessário a determinação do L deste MOSFET de porta retangular considerando o mesmo W e área de porta. Assim, a soma de três áreas, na qual uma é retangular (A_{ret}) e duas são trapezoidais (A_{trap}), indicadas pelas equações 8 e 11, respectivamente, dá-se a área da região de porta octogonal (A_{octo}), definida na equação 12.

$$A_{ret} = b \cdot W \quad (\text{Equação 8})$$

$$A_{trap} = \frac{B_{maior} + B_{menor}}{2} \cdot h = \frac{[W + (W - 2W_1)]}{2} \cdot \frac{B - b}{2} \quad (\text{Equação 9})$$

Simplificando a equação 9, obtemos a equação 10.

$$A_{trap} = (W - W_1) \cdot \frac{B - b}{2} \quad (\text{Equação 10})$$

Como existem dois trapézios, tem-se a equação 11.

$$2A_{trap} = (W - W_1) \cdot (B - b) \quad (\text{Equação 11})$$

Somando as áreas do retângulo e dos dois trapézios que compõe a área do octógono, tem-se:

$$A_{octo} = A_{ret} + 2A_{trap} = b.W + (W - W_1).(B - b) \quad (Equação 12)$$

Substituindo W_1 por $\left(\frac{B-b}{2}\right) \cdot \tan\left(\frac{\alpha}{2}\right)$, que pode ser obtido a partir da figura 13, na equação 12, tem-se:

$$A_{octo} = b.W + \left[W - \left(\frac{B-b}{2}\right) \cdot \tan\left(\frac{\alpha}{2}\right)\right].(B - b) \quad (Equação 13)$$

A área de um MOSFET de geometria retangular equivalente ($A_{ret\ eq}$) é dada por $W.L_{ret\ eq}$. Assim, pode-se obter o valor do comprimento de canal de um MOSFET de geometria de porta retangular equivalente ($L_{ret\ eq}$) que apresente o mesmo W e A_G que um MOSFET do tipo octogonal. Igualando a área de porta de ambos MOSFETs no intuito de obter o $L_{Ret.eq.}$, obtém-se a equação 14.

$$W.L_{Ret.eq.} = b.W + \left[W - \left(\frac{B-b}{2}\right) \cdot \tan\left(\frac{\alpha}{2}\right)\right].(B - b) \quad (Equação 14)$$

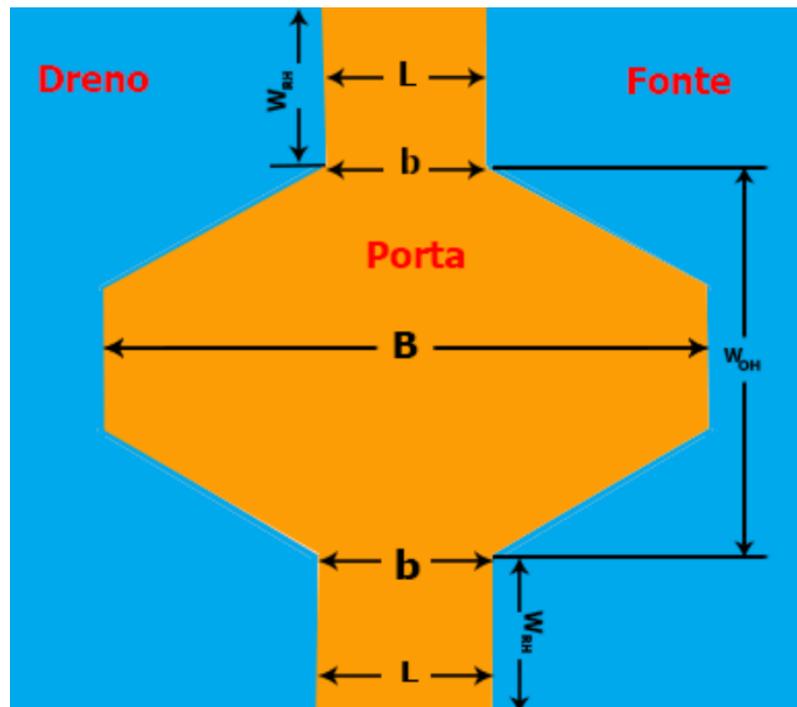
Resolvendo a equação 14, obtemos a equação 15 para extração de $L_{Ret. eq.}$.

$$L_{Ret. eq.} = b + \left[1 - \left(\frac{B-b}{2W}\right) \cdot \tan\left(\frac{\alpha}{2}\right)\right].(B - b) \quad (Equação 15)$$

2.1.3 MOSFET do tipo OCTO-HI (geometria de porta octogonal híbrida)

Devido a regras de projeto para fabricação da geometria de porta octogonal ao se utilizar a tecnologia de processo de fabricação da TSMC, deu-se origem a uma nova geometria de porta híbrida, composta pela geometria retangular e octogonal, conforme ilustra a figura 14. Onde L é o comprimento de canal das partes retangulares, W_{RH} é a largura de canal das partes retangulares e W_{OH} é a largura de canal da parte octogonal.

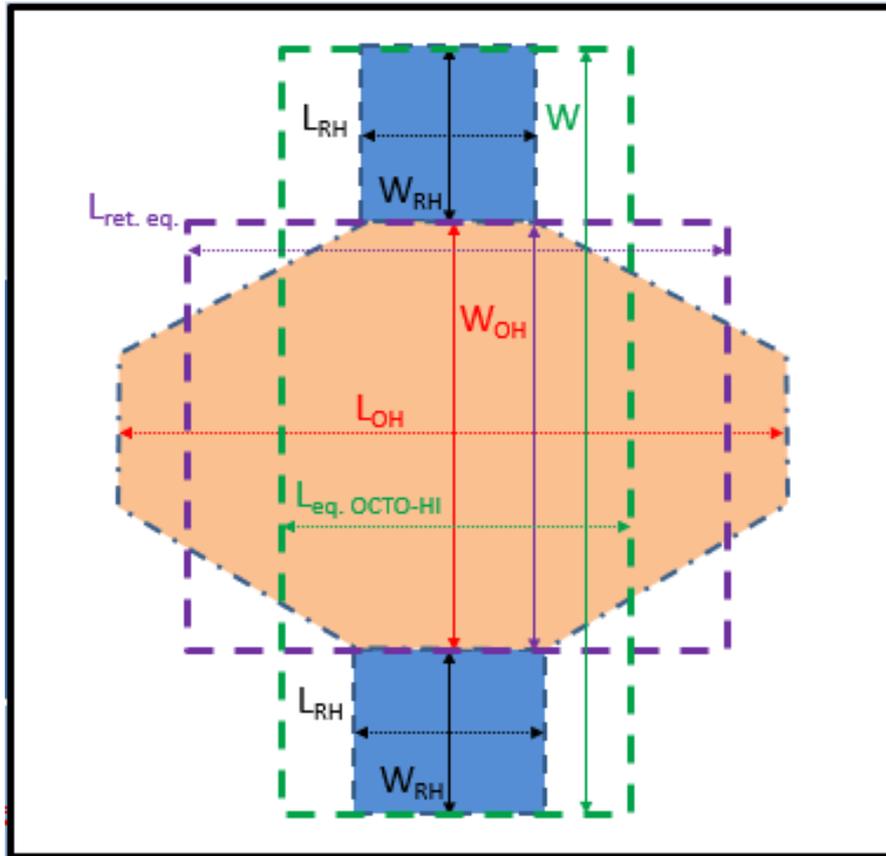
Figura 14 - Exemplo de um MOSFET de porta com geometria de porta octogonal híbrida.



Fonte: Autor.

Com uma associação matemática é possível obter uma equação que define o L necessário para transformar a geometria octogonal híbrida em uma retangular equivalente, considerando mesma área e largura de porta. A associação matemática pode ser dividida em três etapas. Etapa um, a divisão da geometria octogonal híbrida em três partes, sendo dois transistores retangulares (com comprimento de porta L_{RH} e largura de porta W_{RH}) e um transistor octogonal (com comprimento de porta L_{OH} e largura de porta W_{OH}), conforme apresenta a figura 15, destacados nas cores azul e laranja, respectivamente. Etapa dois, uma aproximação geométrica da geometria porta octogonal para transformá-la em uma geometria de porta retangular equivalente (com comprimento de porta $L_{eq. eq.}$ e largura de porta W_{OH}), considerando mesma área e largura de porta, apresentado na figura 15 pela área tracejada em roxo. Etapa três, a aproximação geométrica das duas já existentes da geometria octogonal híbrida com a geometria proveniente da aproximação geométrica da geometria octogonal realizada anteriormente para uma geometria de porta retangular equivalente (com comprimento de porta $L_{eq. OCTO-HI}$ e largura de porta W), considerando mesma área de porta e largura de porta, sendo apresentada na figura 15 pela área tracejada verde.

Figura 15 - Ilustração da geometria de porta OCTO-HI, detalhando as geometrias de porta retangulares equivalentes provenientes de associações matemáticas



Fonte: Autor.

A partir da equação 15 obtida no item 2.1.2, onde $L_{Ret. eq.} = b + \left[1 - \left(\frac{B-b}{2W} \right) \cdot \tan \left(\frac{\alpha}{2} \right) \right] \cdot (B - b)$ para a aproximação geométrica da região de porta octogonal, pôde-se desenvolver as seguintes equações para a aproximação geométrica final do OCTO-HI, onde $A_{eq. OCTO-HI}$ é a área de uma geometria retangular equivalente a geometria octogonal híbrida, $A_{OCTO-HI}$ é a área do OCTO-HI:

$$A_{eq. OCTO-HI} = A_{OCTO-HI} \quad (Equação 16)$$

Expandindo a equação 16, tem-se:

$$W \cdot L_{eq. \text{OCTO-HI}} = W_{OH} \cdot L_{Ret. eq.} + 2 \cdot W_{RH} \cdot L_{RH} \quad (\text{Equação 17})$$

A partir da equação 17, onde temos que W é igual à soma de W_{OH} com duas vezes W_{RH} , podemos obter a equação 18.

$$L_{eq. \text{OCTO-HI}} = \frac{W_{OH} \cdot L_{Ret. eq.} + 2 \cdot W_{RH} \cdot L_{RH}}{W_{OH} + 2 \cdot W_{RH}} \quad (\text{Equação 18})$$

2.1.4 Parâmetros elétricos do MOSFET considerados neste estudo

O MOSFET do tipo enriquecimento pode operar em diferentes condições de operação, isto é, corte, sub-limiar, tríodo e saturação. No corte, o transistor possui valores de tensão nulos em seus terminais. O regime de operação de sub-limiar é aquele em que uma tensão de porta está sendo aplicada, mas não o suficiente para atingir sua tensão de limiar, esta região será citada com mais profundidade no item 2.1.4.3 (Sedra & Smith, 2000). Ao ser aplicada uma tensão de porta suficiente para atingir sua tensão de limiar (V_T), o transistor pode operar ou na região Tríodo ou de saturação. Para uma tensão entre dreno e fonte (V_{DS}) maior que a diferença entre a tensão entre porta e fonte (V_{GS}) e a tensão de limiar ($V_{DS} > V_{GS} - V_T$), o transistor está na região de saturação. Caso contrário, o MOSFET está operando na região Tríodo (Sedra & Smith, 2000).

2.1.4.1 Tensão de limiar (V_T)

Este parâmetro elétrico indica a tensão que deve ser aplicada aos terminais de porta e fonte para inverter os portadores de carga da região de canal, ou seja, na interface do óxido de porta (SiO_2) com o substrato. Em outras palavras, podemos dizer que é a tensão necessária para “ligar” o transistor. Este trabalho será focado na região após o limiar, chamadas regiões de tríodo e saturação (Colinge & Colinge, 2002).

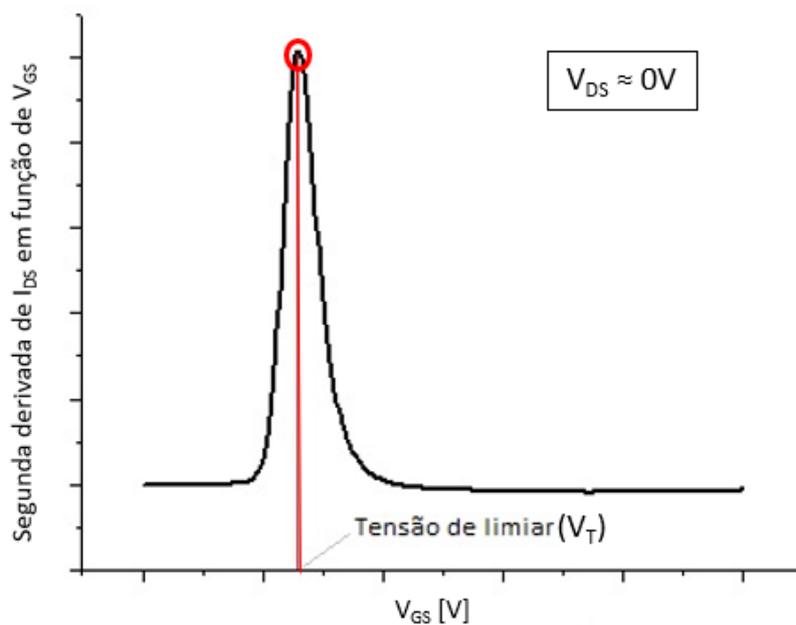
A equação 19 define a tensão de limiar em um MOSFET convencional (*Bulk*) do tipo N, onde Φ_{MS} é a diferença da função trabalho entre o metal de porta e o semiconductor, C_{ox} é a capacitância do óxido de porta por unidade de área, Q_{ox} é a densidade de carga

fixa no óxido de porta por unidade de área, Q_d é a carga de depleção por unidade de área e Φ_f é o potencial de Fermi (Colinge & Colinge, 2002).

$$V_T = \Phi_{MS} - \frac{Q_{ox}}{C_{ox}} - \frac{Q_d}{C_{ox}} + 2\Phi_f \quad (\text{Equação 19})$$

Uma das formas de obtenção da tensão de limiar de um MOSFET é através do valor de V_{GS} , onde ocorre o pico máximo da segunda derivada da curva característica definida como a corrente entre dreno e fonte em função da tensão de porta, considerando um valor de V_{DS} próximo de zero, conforme ilustra a figura 16 (Martino, Pavanello, & Verdonck, 2003).

Figura 16 - Curva ilustrativa indicando a obtenção da tensão de limiar através do pico da curva da 2ª derivada da corrente entre dreno e fonte I_{DS} em função da tensão entre porta e fonte V_{GS} .



Fonte: Autor.

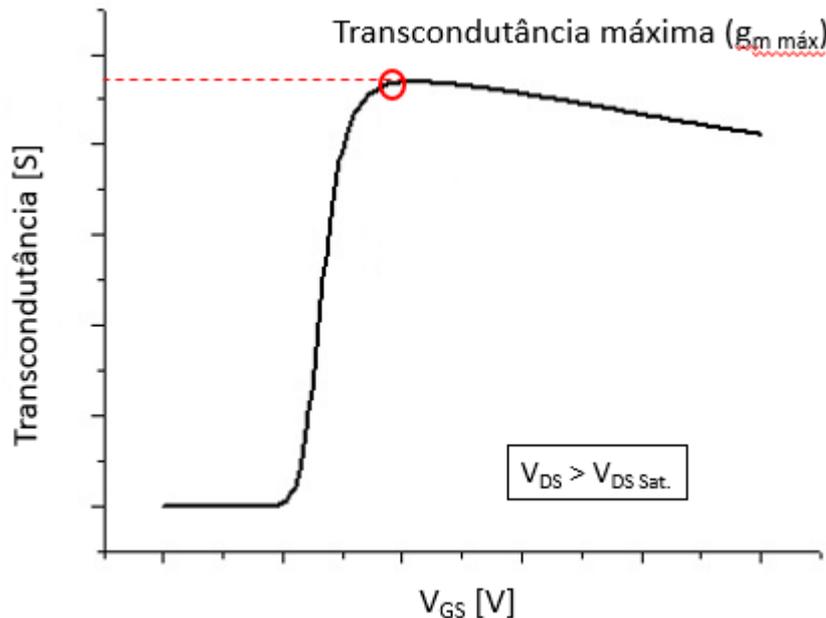
2.1.4.2 Transcondutância (g_m)

Esse parâmetro elétrico define a eficiência do dispositivo para realizar a conversão de tensão aplicada entre os terminais de porta e fonte em corrente entre dreno e fonte (Colinge & Colinge, 2002). A transcondutância é descrita pela equação 20, utilizando uma tensão entre dreno e fonte V_{DS} constante.

$$g_m = \frac{dI_{DS}}{dV_{GS}} \quad (\text{Equação 20})$$

A figura 17 ilustra um exemplo de uma curva da transcondutância, em que a transcondutância máxima ($g_{m \text{ máx}}$) é definido como o maior valor dessa curva.

Figura 17 - Exemplo de uma curva da transcondutância (g_m) em função da tensão entre porta e fonte de um MOSFET convencional (*Bulk*).



Fonte: Autor

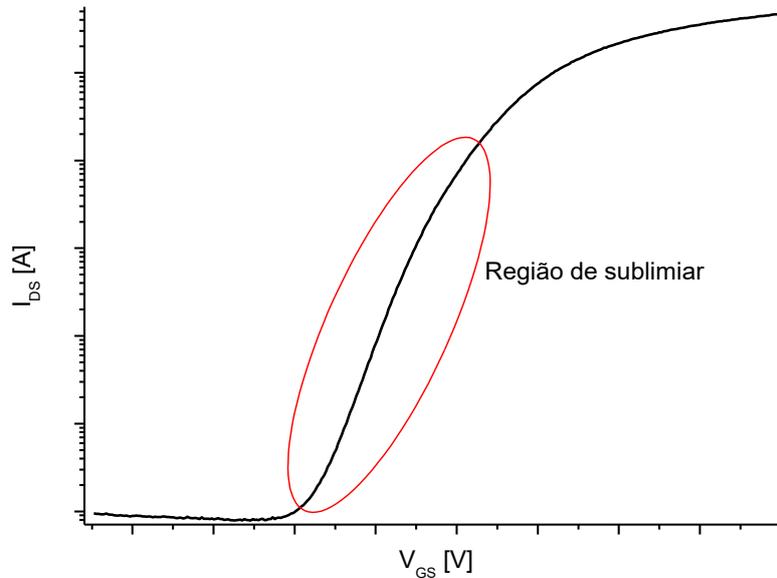
2.1.4.3 Inclinação de sublimiar (S)

Polarizando-se a porta de um MOSFET do tipo n com um valor menor que o valor da tensão de limiar, faz com esse dispositivo opere na região sublimiar (Colinge & Colinge, 2002). A equação 21 define o valor da inclinação de sublimiar.

$$S = \frac{dV_{GS}}{d(\log I_{DS})} = \frac{kT}{q} \ln(10) \left(1 + \frac{C_D + C_{it}}{C_{ox}} \right) \quad (\text{Equação 21})$$

Onde k é a constante de Boltzmann, T é a temperatura absoluta, q é a carga do elétron, C_D é a capacitância de depleção por unidade de área, C_{it} é a capacitância das armadilhas de interface por unidade de área e C_{ox} é a capacitância do óxido de porta por unidade de área. Extraindo a inclinação de uma curva da corrente de dreno em escala logarítmica em função da tensão de porta, invertendo o valor obtido, temos a inclinação de sublimiar, ilustrada na figura 18 (Martino, Pavanello, & Verdonck, 2003).

Figura 18 - Curva ilustrativa da corrente de dreno em escala logarítmica em função da tensão de porta indicando a região de sublimiar onde deve-se obter a inclinação de sublimiar.

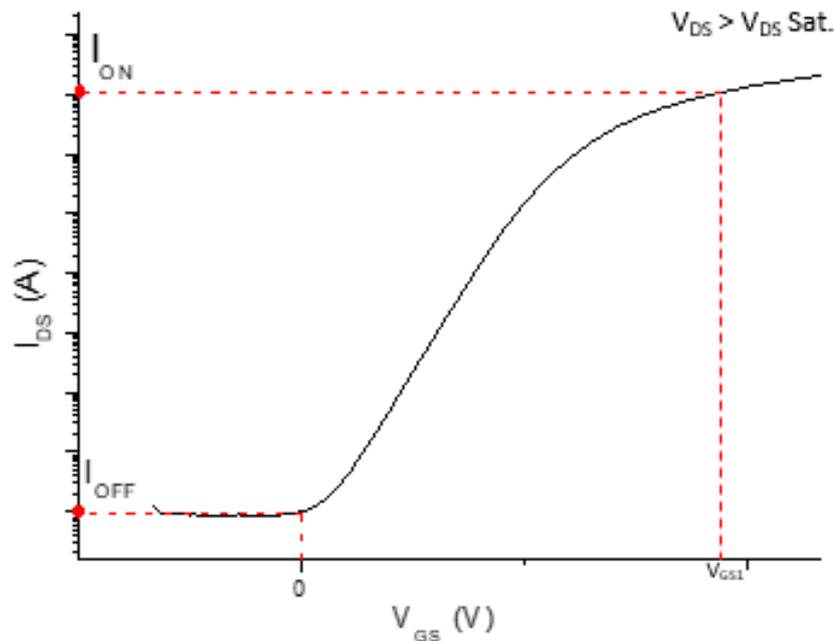


Fonte: Autor

2.1.4.4 Corrente de estado ligado e corrente de estado desligado (I_{on} e I_{off})

A tensão de limiar é a intersecção entre o estado ligado e o estado desligado de um MOSFET. O consumo de energia elétrica de um MOSFET quando vai do estado desligado para o estado ligado e vice-versa, se dá durante o carregamento e descarregamento das capacitâncias envolvidas de um circuito integrado, estando diretamente ligado ao valor da inclinação de sublimiar (S) e velocidade de chaveamento para circuitos analógicos e dissipação de potência para circuitos analógicos (Sedra & Smith, 2000). No estado desligado, as correntes atuantes são a corrente de estado desligado (I_{off}), onde V_{GS} é igual a zero. No estado ligado a corrente atuante é a corrente de estado ligado (I_{on}), onde V_{GS} é maior que V_T . A figura 19 apresenta a curva de I_{DS} em função de V_{GS} exemplificando os valores de I_{ON} e I_{OFF} do MOSFET (Colinge & Colinge, 2002).

Figura 19 - Curva da corrente de dreno em escala logarítmica em função da tensão de porta indicando os valores das correntes I_{ON} e I_{OFF} do MOSFET.



Fonte: Autor.

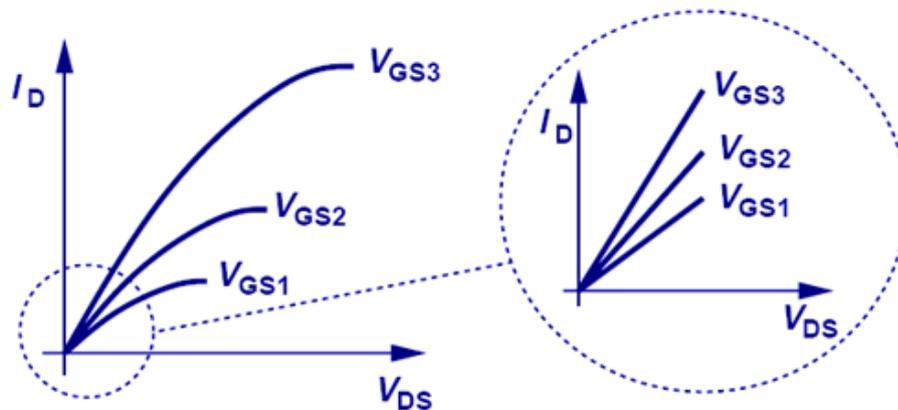
2.1.4.5 Resistência de estado ligado (R_{ON})

A resistência de estado ligado (R_{ON}) é definida pela resistência série entre as regiões de fonte e dreno quando o MOSFET está operando na região Tríodo. É definida pela soma das resistências de fonte, de dreno e do canal. Ao estudar a resistência de estado ligado (R_{ON}), podemos também investigar a velocidade de chaveamento do MOSFET (Mead & Conway, 1979), parâmetro elétrico muito importante para circuitos integrados (CIs) digitais, no qual grandes investimentos são realizados visando aumentar a frequência de chaveamento dos CIs (Colinge & Colinge, 2002). A equação 22 define a resistência de estado ligado (R_{ON}) (Sedra & Smith, 2000).

$$R_{ON} = \frac{V_{DS}}{I_{DS}} \quad (\text{Equação 22})$$

Pode-se caracterizar o R_{ON} de um MOSFET graficamente. Isso é feito através da razão entre a variação da tensão de dreno e fonte e a variação da corrente de dreno e fonte na região linear da região Tríodo (Martino, Pavanello, & Verdonck, 2003), como mostra a fig. 20, onde I_D é a corrente de dreno, V_{GS1} , V_{GS2} e V_{GS3} são tensões de porta distintas e V_{DS} é a tensão entre dreno e fonte.

Figura 20 - Curva da corrente de dreno em função da tensão entre dreno e fonte, mostrando em detalhe a parte linear da região Tríodo dessa curva.



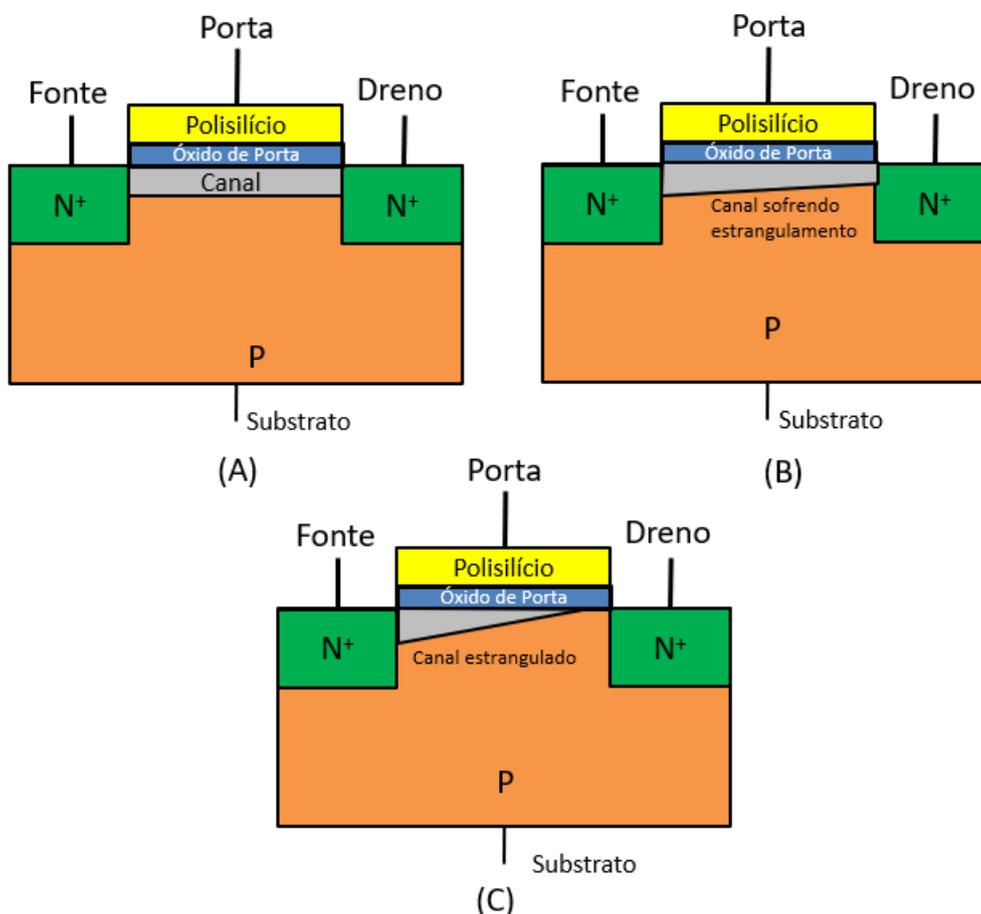
Fonte: (Martino, Pavanello, & Verdonck, 2003).

2.1.4.6 Tensão Early (V_{EA})

A tensão Early (V_{EA}) é um parâmetro elétrico muito importante a ser considerado durante o projeto de CIs analógicos. O ganho de tensão intrínseco é diretamente proporcional ao valor de V_{EA} (Sedra & Smith, 2000). A tensão Early varia de acordo com a forma que o canal é estrangulado próximo a região de dreno quando o MOSFET está operando na região de saturação.

A figura 21 ilustra como se dá o estrangulamento do canal de um MOSFET. Ao MOSFET operar na região Tróodo, o canal entre as regiões de fonte e dreno está totalmente formado, com formato similar ao de um retângulo [Figura 21 (A)]. Com o aumento da tensão de dreno, ocorre um fenômeno de estreitamento do canal, devido a diferença de potencial gerada na interface entre as regiões de dreno e substrato (formato trapezoidal). [Figura 21 (B)]. Assim, com uma tensão de dreno ainda maior que a anterior, a diferença de potencial na interface entre as regiões de dreno e de substrato é suficiente para estreitar o canal ainda mais de forma a se afastar da região de dreno, assimilando a um formato triangular e consequentemente reduzindo o comprimento de canal do MOSFET e, subseqüentemente aumentando a corrente entre dreno e fonte do MOSFET, pois ela é inversamente proporcional ao seu L [Figura 21 (C)] (Colinge & Colinge, 2002).

Figura 21 - Representação do estrangulamento de canal. (A) MOSFET com canal totalmente formado, cujo formato é retangular; (B) Início do estrangulamento do canal do MOSFET, canal cujo formato é trapezoidal; (C) MOSFET com canal estrangulado, cujo formato é triangular.



Fonte: Autor.

Esse efeito de estreitamento, de mudança de forma do canal é chamado de estrangulamento, ou conhecido em inglês como *Pinch-off*. Como consequência deste estrangulamento o comprimento de canal efetivo diminui, causando um aumento da corrente de dreno e campo elétrico longitudinal (Colinge & Colinge, 2002).

O estrangulamento gera alterações na inclinação da curva da corrente de dreno em função da tensão de dreno na região de saturação do MOSFET (Colinge & Colinge, 2002). A tensão Early influencia a corrente de dreno (equação 23) que pode ser modelada pela equação 24 (Sedra & Smith, 2000).

$$I_{DS} \cong \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}); \text{Onde } \lambda = \left(-\frac{1}{V_{EA}} \right). \quad (\text{Equação 23})$$

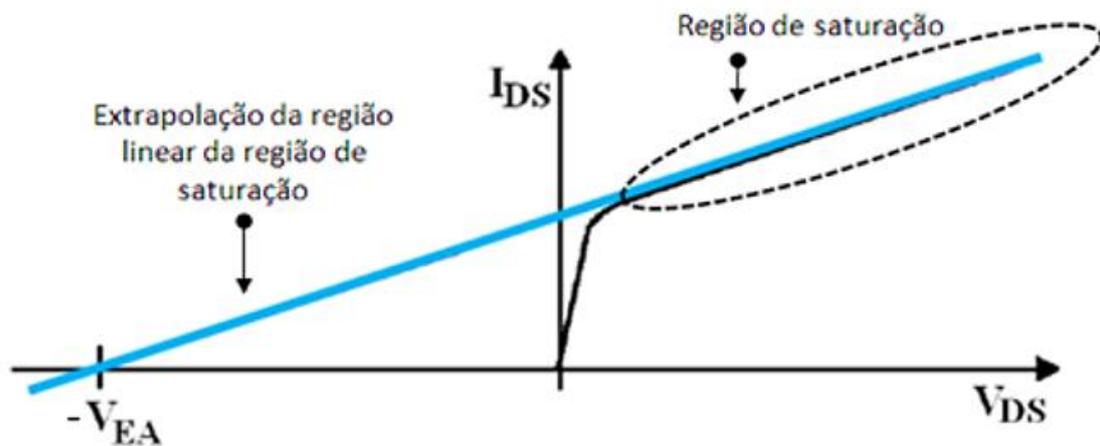
$$V_{EA} = \frac{I_{DS}}{g_D} \quad (\text{Equação 24})$$

Onde G_D é a condutância de saída do MOSFET considerando-se que ele opera na parte linear da região de saturação, obtida pela razão entre a corrente entre dreno e fonte pela tensão entre dreno e fonte, conforme apresenta a equação 25. A tensão Early diminui quanto maior for a inclinação da parte linear da região de saturação de um MOSFET (Colinge & Colinge, 2002).

$$g_D = \frac{dI_{DS}}{dV_{DS}} \quad (\text{Equação 25})$$

Podemos obter a tensão Early através do gráfico de I_{DS} em função de V_{DS} , extrapolando-se a parte linear da região de saturação do MOSFET até atingir o eixo da V_{DS} , como mostra a figura 22 (Martino, Pavanello, & Verdonck, 2003).

Figura 22 - Extrapolação da parte linear da região de saturação da curva I_{DS} em função de V_{DS} do MOSFET para obtenção da tensão Early.



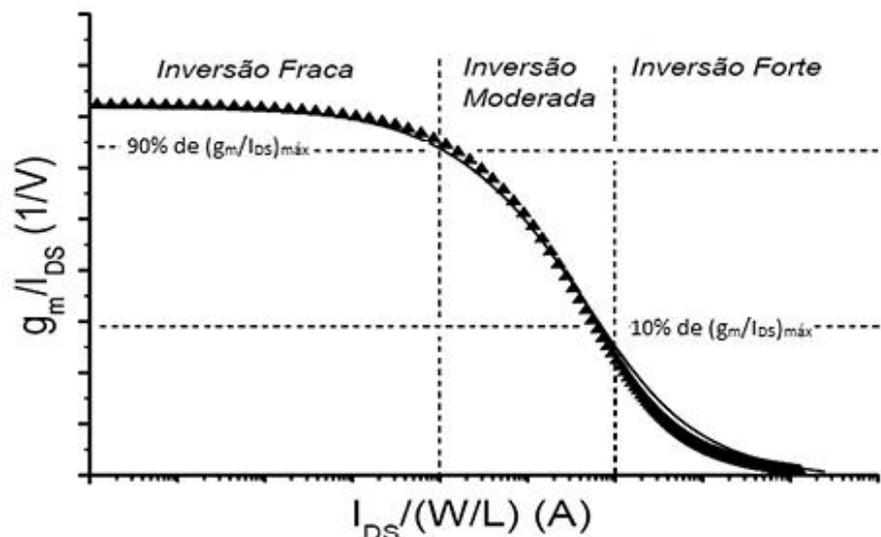
Fonte: Autor.

2.1.4.7 Razão da transcondutância pela corrente entre dreno e fonte em função da razão da corrente entre dreno e fonte pelo fator geométrico do MOSFET

O regime de inversão de canal de um MOSFET pode ser classificado de três formas diferentes: fraca, moderada e forte. Uma das formas de se obter o regime de

inversão do canal de um MOSFET é através da curva definida pela razão $\frac{g_m}{I_{DS}}$ em função de $\frac{I_{DS}}{\left(\frac{W}{L}\right)}$ (Ravazi, 2000), ilustrado na figura 23. Pelo fato de a I_{DS} estar normalizada pelo fator geométrico do MOSFET, esta característica se torna uma figura de mérito universal para os MOSFETs. Ela é muito importante para o projeto de CIs analógicos de baixa potência e baixa tensão, pois de acordo com a sua aplicação, determinado CI pode ser mais adequado operar num determinado regime de inversão de canal (Binkley, 2008). Por exemplo, se polarizarmos o MOSFET no regime de inversão de canal fraca, teremos os maiores valores de ganho de tensão intrínseco desse CI, porém com valores menores de frequência de ganho de tensão unitário. Quando polarizarmos o MOSFET no regime de inversão de canal forte, conseguimos alcançar as maiores frequências de ganho de tensão unitário, porém com os menores valores dos ganhos de tensão intrínsecos. Além disso, certas aplicações de CIs analógicos que necessitam apresentar um bom compromisso entre o ganho de tensão intrínseco e a frequência de ganho unitário, melhor opção seria ele operar no regime de inversão de canal moderada (Ravazi, 2000).

Figura 23 - Curva ilustrativa da relação g_m/I_{DS} em função de $I_{DS}/(W/L)$ indicando os regimes de intensidade de inversão



Fonte: Adaptado de (Colinge & Colinge, 2002).

2.1.4.8 Ganho de tensão intrínseco (A_V)

Este parâmetro é diretamente proporcional à tensão Early e à razão da transcondutância pela corrente entre dreno e fonte, como indica a equação 26 (Ravazi, 2000).

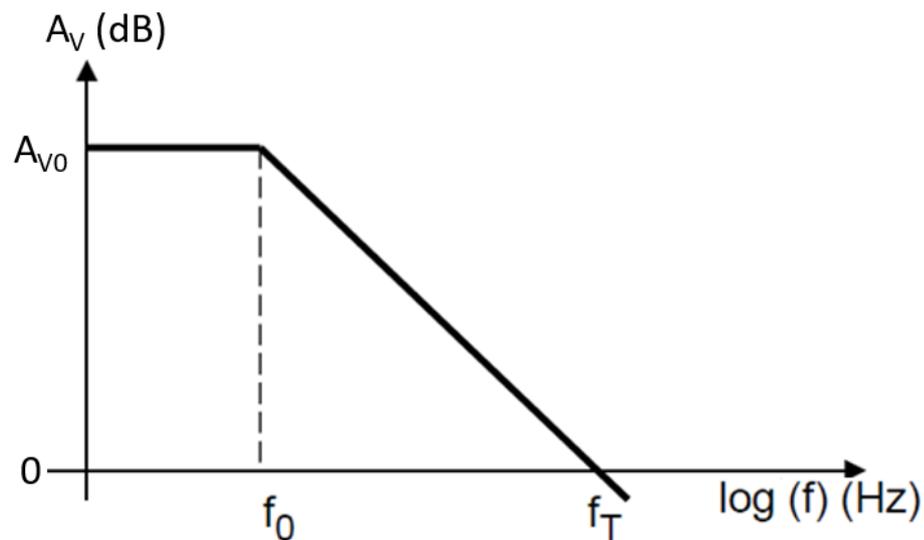
$$A_V = \frac{g_m}{I_{DS}} \cdot V_{EA} \quad (\text{Equação 26})$$

Uma outra forma de realizar a caracterização elétrica do ganho de tensão intrínseco de um MOSFET é através da razão entre a sua transcondutância (g_m) e a sua condutância de saída (g_D), de acordo com a equação 27 (Sedra & Smith, 2000).

$$A_V = \frac{g_m}{g_D} \quad (\text{Equação 27})$$

A figura 24 mostra a curva característica do ganho de tensão intrínseco em função da frequência de um MOSFET, onde f_0 é a frequência de corte, f_i é a frequência de ganho de tensão unitário e A_V é o ganho de tensão intrínseco.

Figura 24 - Curva característica do ganho de tensão intrínseco em função da frequência, com as indicações de A_V , f_0 e (f_i).

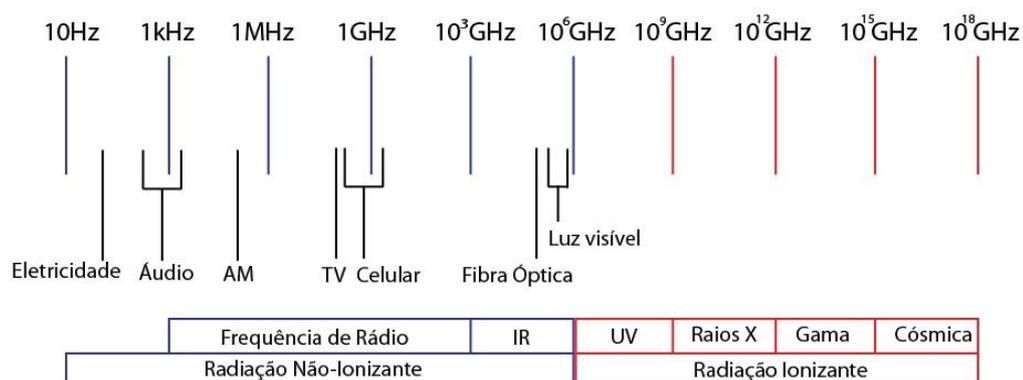


Fonte: Autor

2.2 RADIAÇÃO IONIZANTE

Radiações podem ser definidas como ondas eletromagnéticas com uma alta velocidade e possuindo uma grande energia. Os efeitos em dispositivos semicondutores podem ser permanentes ou temporários (Johnston, 2010). A figura 25 mostra o espectro eletromagnético de uma onda eletromagnética, indicando as faixas de frequência onde as radiações são consideradas ionizantes e não-ionizantes.

Figura 25 - Espectro Eletromagnético



Fonte: Autor

O estudo sobre os efeitos das radiações ionizantes em MOSFETs vem se desenvolvendo cada vez mais, por conta do uso de dispositivos cada vez menores. Ao se fabricar dispositivos cada vez menores, a tolerância às radiações ionizantes do dispositivo acaba se deteriorando. Durante as últimas décadas, descobriu-se quais eram as principais causas do mau funcionamento dos dispositivos semicondutores sob ou após exposição as radiações ionizantes, partículas de baixa e de alta energia cósmica, que reagem com o material do dispositivo, criando distúrbios elétricos (Ziegler & Lanford, 1981) (W. McKee, 1996).

Explica-se que os raios cósmicos são acelerados por campos magnéticos ao longo do universo. Explica-se também que as ondas eletromagnéticas são criadas por explosões das supernovas. A radiação cósmica é um conjunto de ondas eletromagnéticas e partículas providas pelo universo, tais como os raios-gama, raios-X, prótons de explosões solares e nêutrons de interações dos diferentes tipos de radiações com a atmosfera (Johnston, 2010).

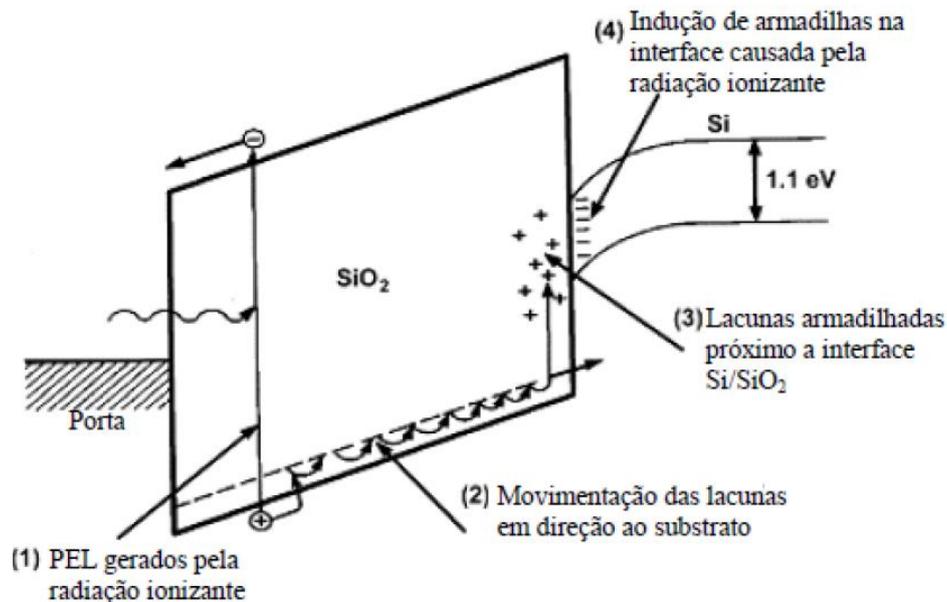
A interação dos raios cósmicos com a matéria geralmente gera alguns efeitos a serem considerados. Uma partícula da radiação cósmica quando atinge a matéria colide com o átomo e conseqüentemente pode ejetar cargas desse átomo, gerando portadores de carga livres no material, que posteriormente poderão se recombinar. Nos MOSFETs é mais significativo a geração de pares elétrons-lacunas tanto no óxido de porta, no óxido de isolamento e na interface entre o óxido de porta e a região de corpo do semicondutor. Quando um elétron se torna um portador de carga livre ele gera a chamada armadilha nesses óxidos que possui carga positiva (Johnston, 2010).

2.2.1 Dose total ionizante (TID)

A dose total ionizante (*Total Ionizing Dose, TID*) corresponde ao acúmulo de radiação ionizante nas partes constituintes de um dispositivo semicondutor ao longo do tempo. A dose total ionizante cria pares elétrons-lacunas nas camadas de dióxido de silício (SiO_2). Os elétrons são geralmente drenados por certas regiões do MOSFET por possuírem uma maior mobilidade que a das lacunas (Barnaby, 2006). Algumas lacunas são aprisionadas nesses óxidos e sob o efeito de um campo elétrico, podem ou não migrar para a interface do óxido com o substrato. Ao final, tem-se um acúmulo de cargas positivas aprisionadas no óxido de porta e na interface definida pelo óxido de porta e o substrato (região de canal) (Johnston, 2010).

A figura 26 mostra a interação de uma partícula proveniente de uma radiação ionizante com a estrutura de um MOSFET do tipo N: (1) Após a incidência da radiação ionizante ocorre a criação de pares elétrons lacunas (PEL) no óxido de porta, (2) devido a tensão positiva na porta, os elétrons são atraídos pela região de porta e as lacunas são repelidas na direção da interface entre o óxido de porta e o substrato (região de canal). (3) e (4) Essas lacunas podem alcançar a interface entre o óxido de porta e substrato. Portanto, essas lacunas podem ser armadilhadas ou no óxido de porta ou na interface entre o óxido de porta e o substrato (região de canal) durante este processo.

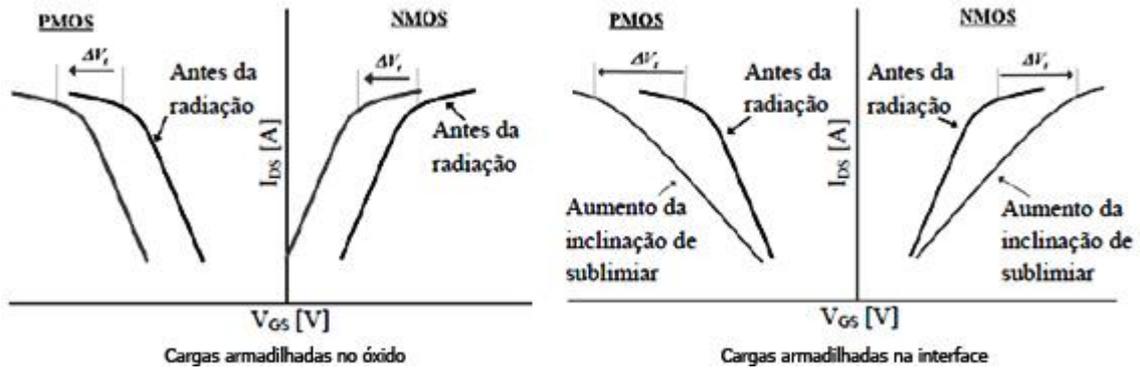
Figura 26 - Comportamento dos pares elétron-lacunas criados pelas radiações ionizantes.



Fonte: (Oldham & Mclean, Junho 2003).

A fig. 27 mostra os efeitos das cargas armadilhadas em MOSFETs do tipo N e do tipo P na V_T e S. Quando a quantidade de cargas positivas é maior no óxido de porta que na interface entre o óxido de porta e o substrato, a V_T de ambos os tipos de MOSFETs (P e N) são reduzidas. Quando a quantidade de cargas positivas armadilhadas é maior na interface entre o óxido de porta e o substrato (região de canal), o V_T aumenta num MOSFET do tipo N e reduz no MOSFET do tipo P enquanto que a inclinação e sub-limiar (S) de ambos os MOSFETs aumenta. Quando a quantidade de cargas armazenadas no óxido e na interface de porta forem similares, não há variação de V_T para o MOSFET do tipo N e um grande deslocamento de V_T em direção a valores mais negativos para MOSFET do tipo P, porém um aumento de S para ambos os tipos de MOSFETs (Oldham & Mclean, Junho 2003).

Figura 27 - Efeito causado pelas cargas armadilhadas no óxido de porta e na interface entre o óxido de porta e o substrato na V_T e na S dos MOSFETs dos tipos N e P. À esquerda cargas armadilhadas no óxido e à direita cargas armadilhadas na interface.



Fonte: (Barnaby, 2006).

3. EQUIPAMENTOS E PROCEDIMENTOS

Foram realizados dois experimentos com diferentes dispositivos sob análise. Devido a motivos de sigilo acordados na parceria com a *MOSIS*, não será possível apresentar maiores informações sobre os chips utilizados, tais informações podendo ser consultadas no site da *MOSIS* (<https://www.mosis.com/products/fab-processes>).

No primeiro experimento foram utilizados MOSFETs do tipo N que foram fabricados com tecnologia de fabricação de circuitos integrados (CIs) CMOS convencional (*Bulk*) de 180nm da TSMC sem a exposição desses transistores as radiações ionizantes de raios-X. No segundo experimento foram utilizados MOSFETs do tipo N que foram com fabricados com tecnologia de fabricação de CIs CMOS convencional (*Bulk*) de 130nm Silício-Germanio da *GlobalFoundries* em três diferentes condições de polarização durante os procedimentos de radiação ionizante de raio-X, sendo elas: a condição de estado ligado (ON), a condição de estado desligado (OFF) e a condição sem polarização (*floating*).

A figura 28 mostra o equipamento da Keithley, modelo 2636 A que foi utilizado para realizar a caracterização elétrica dos MOSFETs.

Figura 28 - Foto do equipamento da Keithley modelo 2636A



Fonte: Autor.

A figura 29 mostra o equipamento Keithley, modelo LR:8028 que foi utilizado também para acomodar os MOSFETs encapsulados no CTI Renato Archer.

Figura 29 - Foto do *test-fixture* da Keithley modelo LR:8028



Fonte: <https://www.tek.com/datasheet/test-fixtures/test-fixtures> , acessado em 16/11/2017.

A figura 30 mostra o difractor de raios-X da Shimadzu, modelo XRD-6100 utilizado para realizar a exposição as radiações ionizantes de raios-X nos MOSFETs encapsulados pelo CTI Renato Archer.

Figura 30 - Foto do Difractor da Shimadzu modelo XRD-6100 do laboratório do projeto CITAR no Centro Universitário da FEI



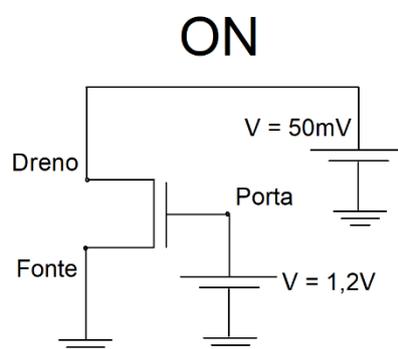
Fonte: Autor

Para a realização dos estudos experimentais sobre a eficiência dos efeitos da TID no comportamento elétrico dos MOSFETs dos tipos OCTO e CONV foram considerados os ensaios sem e com a presença da TID. As doses de radiação ionizante de raios-X foram

aplicadas nos transistores ao longo do dia. O intervalo entre as doses de radiação de raios-X nos MOSFETs foi definido pelo tempo gasto para realizar a caracterização elétrica desses dispositivos (tempo médio igual a 40 minutos) e a disponibilidade do laboratório. Cabe aqui ressaltar que os MOSFETs OCTO e convencional sempre foram medidos no mesmo período do dia para evitar que o processo de recuperação natural (*annealing* natural) nesses dispositivos de forma diferente. As doses a serem aplicadas nos dispositivos foram feitas de forma experimental. A mínima dose iniciada com o valor de 1 krad. Para cada dose de radiação aplicada realizava-se a caracterização elétrica dos MOSFETs afim de verificar se as V_T eram alteradas de forma a não permitir que as V_T ficassem negativas.

O segundo experimento foi dividido em quatro etapas. A primeira etapa foi realizada visando a caracterização elétrica dos MOSFETs sem a presença das radiações de raios-X. Segunda etapa, um dos *chips* foi exposto as radiações ionizantes de raios-X utilizando uma polarização em configuração de estado desligado (OFF) durante a irradiação com o intuito de intensificar os efeitos das radiações ionizantes de raios-X através da aplicação de um campo elétrico longitudinal ao longo da região de canal (Silvestri, et al., 2009). Esta configuração foi realizada polarizando-se o dreno com 1,2V e a porta e a fonte com 0V, conforme apresenta o esquema da figura 31.

Figura 31 - Esquema de configuração de polarização dos terminais do MOSFET para o modo de estado ligado (ON)

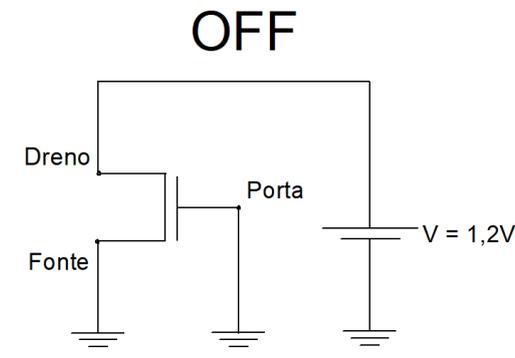


Fonte: Autor.

Terceira etapa, um outro *chip*, diferente do utilizado na segunda etapa, foi exposto as radiações ionizantes de raios-X utilizando uma polarização em configuração de estado ligado (ON) durante a irradiação, com o intuito de induzir a formação de campo elétrico

vertical na região de canal do MOSFET (Silvestri, et al., 2009). Esta configuração foi realizada polarizando-se a porta com 1,2V, dreno com 0,05V e a fonte com 0V, conforme apresenta o esquema da figura 32.

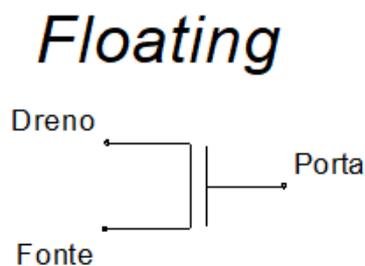
Figura 32 - Esquema de configuração de polarização dos terminais do MOSFET para o modo de estado desligado (OFF)



Fonte: Autor.

A quarta etapa, um outro *chip*, diferente dos demais, foi exposto à radiação ionizante de raios-X sem polarização (*floating*) durante a irradiação, com o intuito de analisar o comportamento elétrico para casos como reposição de peças para missões espaciais. A figura 31 apresenta o esquema de configuração da polarização dos terminais do MOSFET utilizados para o segundo experimento, conforme apresenta o esquema da figura 33.

Figura 33 - Esquema de configuração sem polarização dos terminais do MOSFET (*floating*)



Fonte: Autor.

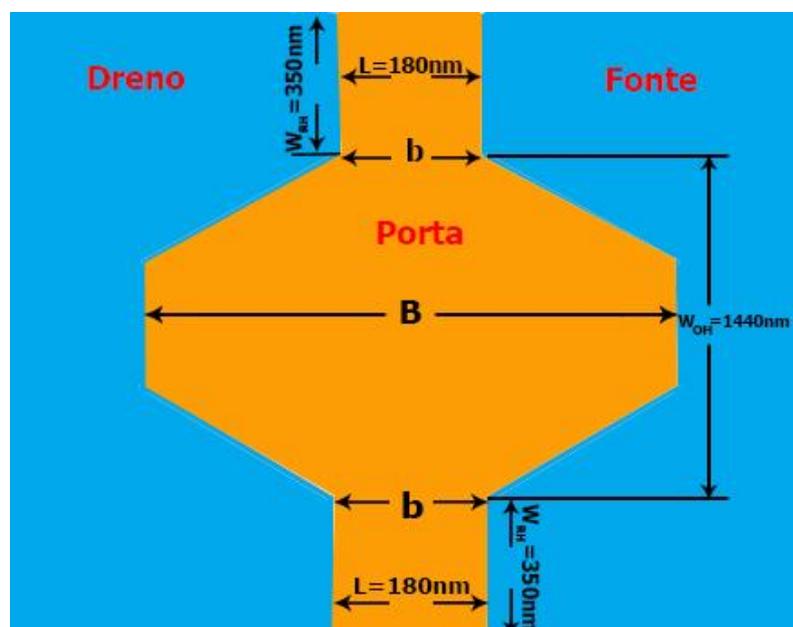
4. ANÁLISE DOS RESULTADOS

Este capítulo apresenta os resultados experimentais dos principais parâmetros analógicos e digitais dos MOSFETs do tipo convencional e do tipo OCTO, utilizando mesmas condições de polarização, dos estudos realizados para verificar a influência da TID nesses dispositivos.

4.1 ESTUDO COMPARATIVO EXPERIMENTAL ENTRE OS MOSFETS DOS TIPOS OCTO HÍBRIDO (OCTO-HI) E CONVENCIONAL (CONV) SEM A PRESENÇA DAS RADIAÇÕES IONIZANTES DE RAIOS-X

Os MOSFETs do tipo N foram fabricados com tecnologia de fabricação de CIs CMOS 180nm convencional (*Bulk*) de 180nm da TSMC (programa universitário *mini@asic* da IMEC). Os MOSFETs de tipo OCTO, por questões de regras de fabricação (regras de leiaute) da tecnologia de CIs CMOS da TSMC, foram implementados utilizando dois MOSFETs de geometria retangular nas extremidades superior e inferior, cujo W é igual a 350nm e L é igual 180nm, sendo então esse MOSFET denominado como MOSFET do tipo OCTO híbrido (OCTO-HI), conforme apresenta a figura 34.

Figura 34 - Ilustração de um leiaute implementado do MOSFET do tipo OCTO híbrido (OCTO-HI) geometria híbrida, contendo as geometrias retangular e octogonal



Fonte: Autor.

Onde W_{RH} é a largura de canal da área da região de porta do OCTO-HI com geometria retangular, W_{OH} é a largura de canal da área da região de porta do OCTO-HI com geometria octogonal.

A Tabela 1 apresenta as características dimensionais dos MOSFETs com a geometria de porta híbrida (octogonal e retangular combinadas) (OCTO-HI) e a geometria de porta convencional (retangular) (CONV) que foram utilizados para realizar o primeiro estudo desse projeto de pesquisa.

Tabela 1 - Dimensões dos MOSFETs utilizados para a realização do primeiro estudo desse projeto de pesquisa.

MOSFET	W [nm]	L [nm]	$L_{ret. eq.}$ [nm] (Equação 15)	$L_{eq.OCTO-HI}$ [nm] (Equação 25)	b [nm]	B [nm]	(W/L)
CONV	420	180	-	-	-	-	2,33
OCTO-HI ($\alpha=90^\circ$; $c=25\%$)	1440	-	544	425	180	690	3,39
OCTO-HI ($\alpha=90^\circ$; $c=50\%$)	1440	-	458	367	180	525	3,92

Fonte: Autor.

Devido a diferença de área de porta, os parâmetros elétricos e figuras de mérito foram normalizados pelo fator geométrico $[W/L]$, onde o L para o OCTO-HI é o obtido na equação 18 ($L_{eq. OCTO-HI}$). Tendo ciência de possíveis efeitos de segunda ordem para o MOSFET de geometria de porta retangular, como efeito de canal curto que poderá acarretar certas alterações nos resultados obtidos.

4.1.1 Tensão de limiar (V_T)

Para a extração das tensões de limiar (V_T) dos MOSFETs foi considerado um valor de tensão de dreno (V_{DS}) de 100mV. Utilizando o método da segunda derivada, foram extraídos os valores de tensão de limiar descritos na Tabela 2.

Tabela 2 - Tensões de limiar extraídas através do método da segunda derivada com V_{DS} constante de 100mV.

MOSFET	CONV	OCTO-HI ($c=25\%$)	OCTO-HI ($c=50\%$)
Tensão de Limiar [V]	0,53	0,56	0,52

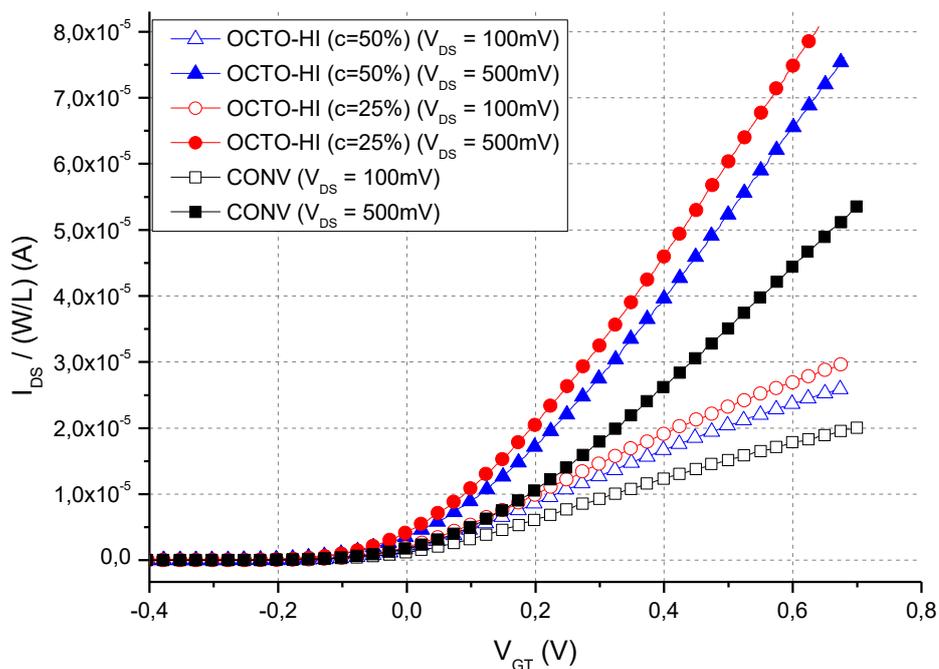
Fonte: Autor

Essas variações entre as tensões de limiar entre os OCTO-HI e CONV estão dentro da variação do processo de fabricação da tecnologia CMOS convencional (Bulk) de CIs de 180nm da TSMC (0,45V~0,6V).

4.1.2 Corrente de dreno (I_{DS})

A figura 35 apresenta as curvas da corrente de dreno normalizadas pelo o fator geométrico [$I_{DS}/(W/L)$] em função da sobretensão de porta (V_{GT}), considerando V_{DS} iguais a 100mV e 500mV.

Figura 35 - Curvas de I_{DS} normalizadas pelos fatores geométricos em função de V_{GT} para V_{DS} constantes de 100mV e 500mV.

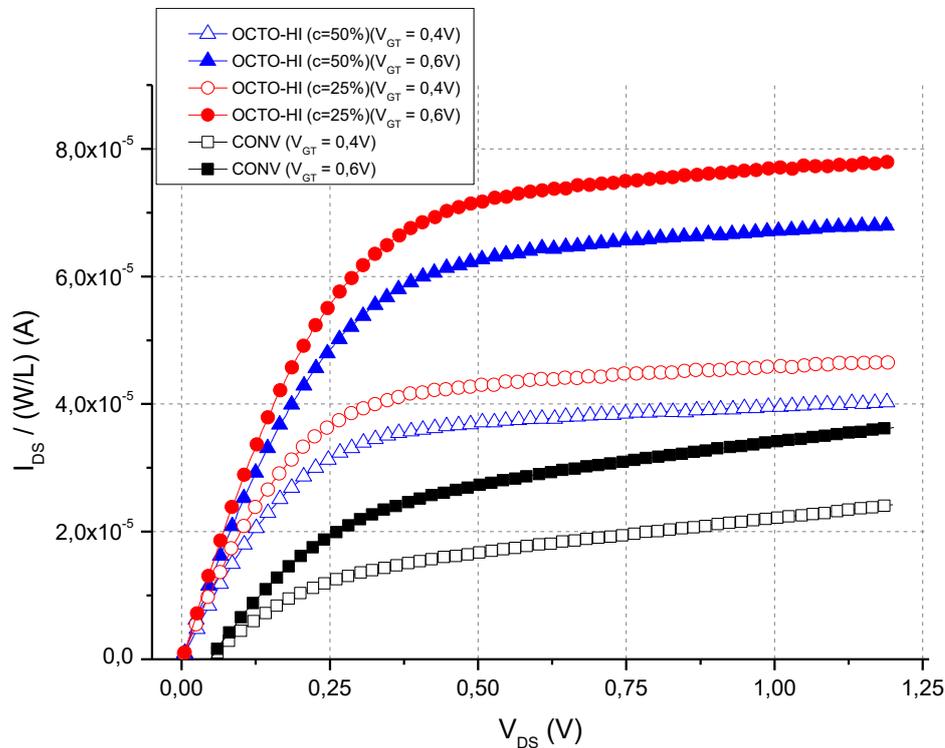


Fonte: Autor.

Considerando um V_{GT} igual a 0,6V (Região Trípodo), podemos observar que as $I_{DS}/(W/L)$ dos OCTO-HI com c iguais a 25% e 50% são 54% e 34%, respectivamente, maiores que aquele observado no CONV, considerando-se um V_{DS} de 100mV. Considerando o mesmo V_{GT} de 0,6V e um V_{DS} igual a 500mV, a $I_{DS}/(W/L)$ dos OCTO-HI com c iguais a 25% e 50% foram 68% e 46% maiores em relação ao valor observado no CONV. Com isso, observa-se que para maiores valores de V_{DS} , maiores são os ganhos da $I_{DS}/(W/L)$ dos OCTO-HI em comparação ao CONV.

A figura 36 apresenta a curva de I_{DS} normalizada pelo fator geométrico em função de V_{DS} para valores de V_{GT} iguais a 0,4V e 0,6V.

Figura 36 - Curvas das I_{DS} normalizadas pelos fatores geométricos em função da V_{DS} dos MOSFETs OCTO-HI e CONV, considerando V_{GT} iguais a 0,4V e 0,6V.



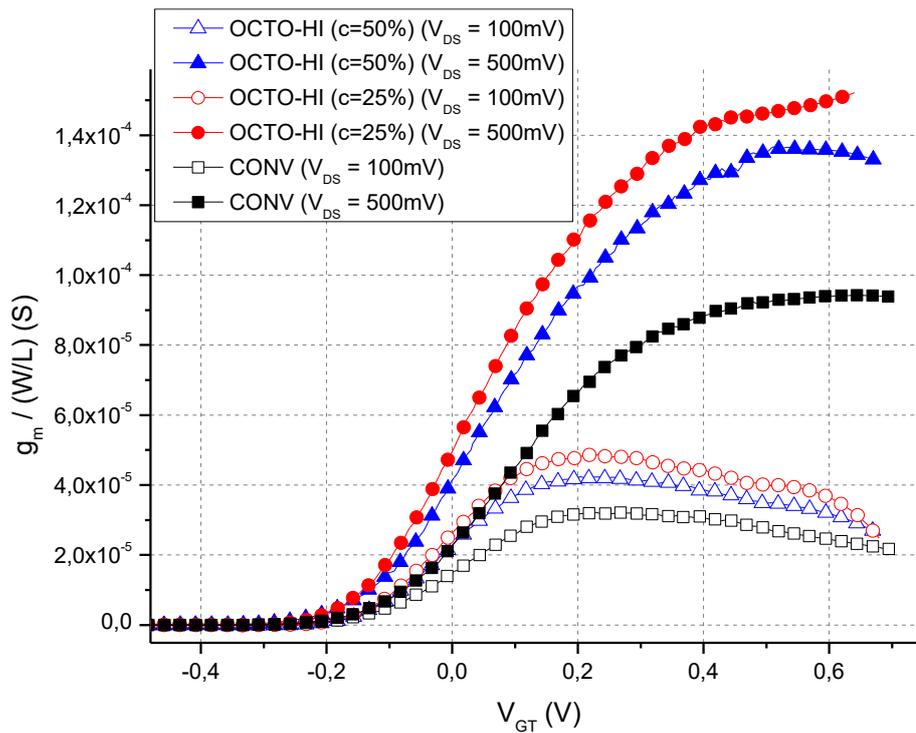
Fonte: Autor.

Considerando um V_{DS} igual a 1V (Região Saturação), podemos observar que as $I_{DS}/(W/L)$ dos OCTO-HI de c iguais a 25% e 50% apresentaram valores 108% e 79%, respectivamente, maiores, considerando um V_{GT} igual a 0,4V, em comparação ao observado do CONV. Para o mesmo V_{DS} igual a 1V, porém considerando um V_{GT} igual a 0,6V, os OCTO-HI de c iguais a 25% e 50% apresentaram valores 127% e 98%, respectivamente, maiores em comparação ao CONV. Podemos observar uma diminuição dos ganhos de $I_{DS}/(W/L)$ dos OCTO-HI em comparação ao CONV, com o aumento de V_{GT} .

4.1.3 Transcondutância (g_m)

Derivando a corrente de dreno em função da tensão de porta, considerando valores de V_{DS} iguais a 100mV e 500mV, obtém-se as curvas de transcondutância (g_m) apresentadas na figura 37.

Figura 37 - Gráfico da transcondutância em função da V_{GT} para duas diferentes V_{DS} iguais a 100mV e 500mV



Fonte: Autor.

Analisando as curvas da fig. 37, a Tabela 3 apresenta os valores das transcondutâncias máximas ($g_{m \text{ máx}}$) dos MOSFETs em estudo e as porcentagens do aumento da $g_{m \text{ máx}}$ dos OCTO-HI em relação ao do CONV (G).

Tabela 3 - Transcondutâncias máximas dos MOSFETs utilizando diferentes polarizações de V_{DS} .

V_{DS}	MOSFET				
	CONV	OCTO-HI (c=25%)		OCTO- HI (c=50%)	
	$g_m \text{ máx} [S]$	$g_m \text{ máx} [S]$	G[%]	$g_m \text{ máx} [S]$	G[%]
100mV	$3,04 \times 10^{-5}$	$4,83 \times 10^{-5}$	+59	$4,12 \times 10^{-5}$	+35
500mV	$9,33 \times 10^{-5}$	$1,45 \times 10^{-4}$	+55	$1,36 \times 10^{-4}$	+46

Fonte: Autor.

Conforme a Tabela 3, os OCTO-HI de c iguais a 25% e 50% apresentaram valores 55% e 46%, respectivamente, maiores que os observados no CONV, considerando V_{DS} igual a 500mV.

4.1.4 Inclinação de sublimiar (S)

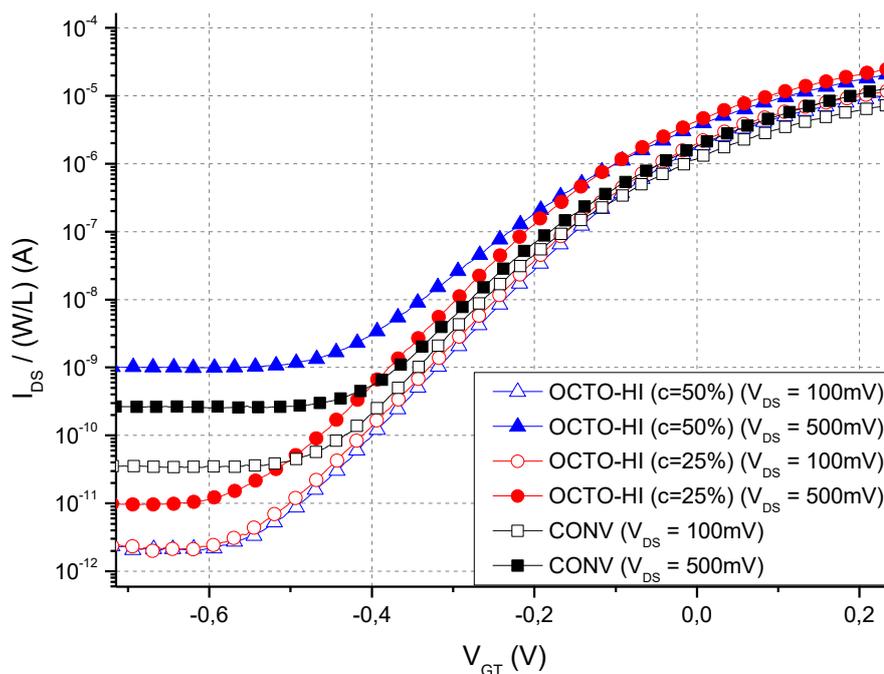
A Tabela 4 apresenta os valores obtidos das inclinações de sublimiar dos MOSFETs em estudo, através dos valores obtidos com as curvas de $I_{DS}/(W/L)$ em função de V_{GT} apresentadas na figura 38.

Tabela 4 - Inclinações de Sublimiar considerando valores de V_{DS} iguais a 100mV e 500mV.

MOSFET	Inclinação de Sublimiar (S)			
	$V_{DS} = 100\text{mV}$		$V_{DS} = 500\text{mV}$	
	[mV/déc]	G[%]	[mV/déc]	G[%]
CONV	80,5	-	91	-
OCTO 25%	80,5	0	80,5	-12
OCTO 50%	80,5	0	103	+13

Fonte: Autor.

Figura 38 - Detalhe da curva de $I_{DS} / (W/L)$ em função de V_{GT} para extração da inclinação de sublimiar.



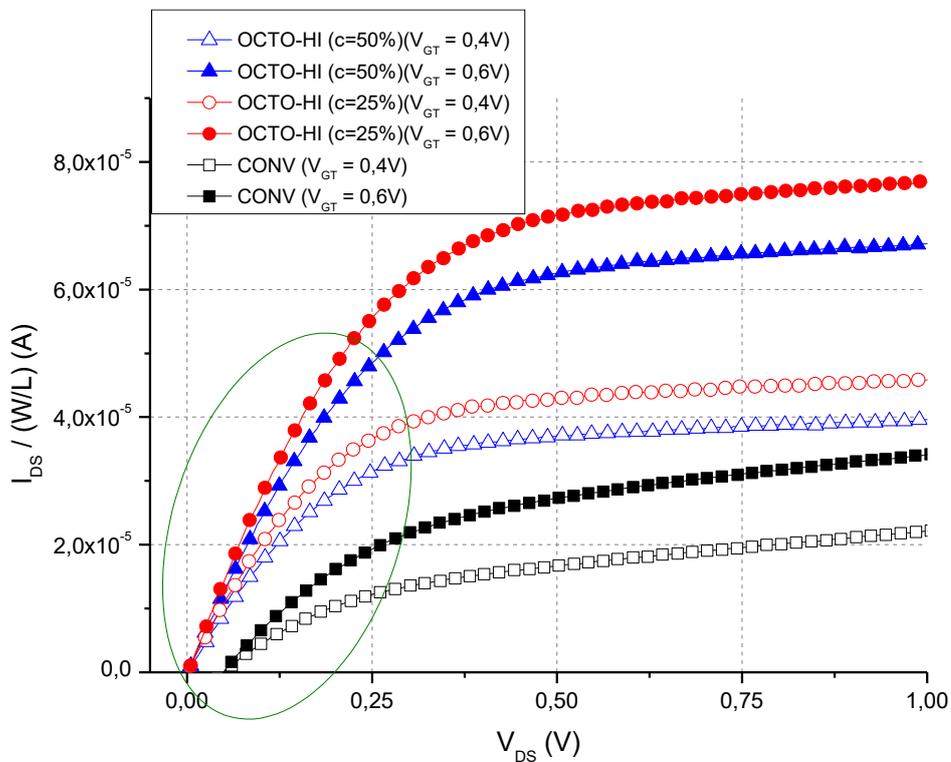
Fonte: Autor.

Os OCTO-HI apresentaram praticamente os mesmos valores de S que o do CONV (erro máximo em torno de 10%).

4.1.5 Resistência em estado ligado (R_{ON})

A partir das curvas da $I_{DS}/(W/L)$ em função da V_{DS} apresentadas na figura 39, foram obtidos os valores apresentados na Tabela 5 para a resistência em estado ligado (R_{ON}) considerando valores de V_{GT} iguais a 0,4V e 0,6V.

Figura 39 - Detalhe das curvas de $I_{DS}/(W/L)$ em função de V_{DS} para a obtenção da R_{ON} .



Fonte: Autor.

Tabela 5 - Valores para a R_{ON} dos MOSFETs e diferença dos OCTO-HI em relação ao CONV (G).

MOSFET	Resistência série (R_{ON})			
	$V_{GT} = 0,4V$		$V_{GT} = 0,6V$	
	[Ω]	G[%]	[Ω]	G[%]
CONV	21422	-	13557	-
OCTO-HI (c=25%)	5362	-75	3751	-72
OCTO-HI (c=50%)	6256	-71	4477	-67

Fonte: Autor.

Os OCTO-HI apresentaram menores valores de R_{ON} , considerando os diferentes valores de V_{GT} em comparação ao do CONV (75% e 71% para os OCTO-HI com c iguais a 25% e 50% respectivamente, quando utilizado um V_{GT} igual a 0,4V e 72% e 67% para os OCTO-HI com c iguais a 25% e 50% respectivamente, quando utilizado um V_{GT} igual a 0,6V). Com o aumento da V_{GT} , foram obtidos menores valores de R_{ON} e os OCTO-HI obtiveram menores diminuições de R_{ON} . Estes menores valores de R_{ON} para os OCTO-HI em comparação ao CONV são capazes de reduzir a constante de tempo de carga e descarga das capacitâncias de porta dos OCTO-HI e, conseqüentemente aumentar a velocidade de processamento dos MOSFETs (Mead & Conway, 1979). Portanto, o OCTO-HI pode ser considerado um dispositivo alternativo para potencializar o desempenho elétrico de CIs CMOS digitais.

4.1.6 Tensão Early (V_{EA})

Utilizando-se as mesmas características utilizadas para se obter os valores de R_{ON} , considerando valores de V_{GT} iguais a 0,4V e 0,6V, através do método de extrapolação da parte linear da curva de $I_{DS}/(W/L)$ em função de V_{DS} , obtemos os valores da tensão Early apresentados na Tabela 6.

Tabela 6 - Tensões Early.

MOSFET	Tensão Early (V_{EA})			
	$V_{GT} = 0,4V$		$V_{GT} = 0,6V$	
	[V]	G[%]	[V]	G[%]
CONV	-1,02	-	-1,47	-
OCTO-HI ($c=25\%$)	-7,71	+656	-9,27	+531
OCTO-HI ($c=50\%$)	-7,22	+607	-9,57	+551

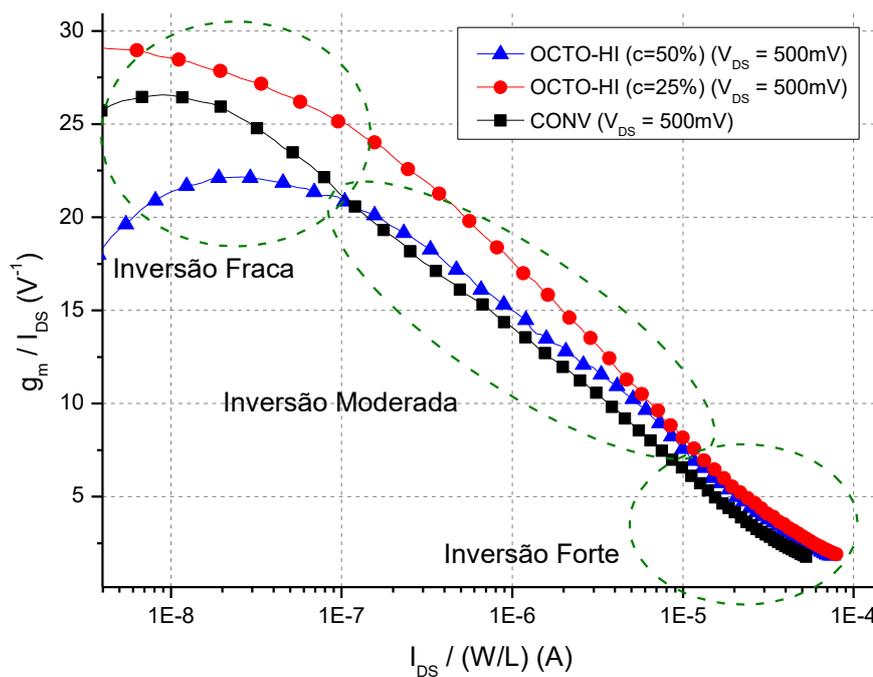
Fonte: Autor.

Para V_{GT} igual a 0,4V as V_{EA} dos OCTO-HI com c iguais a 25% e 50% são 656% e 607% maiores que o do CONV, enquanto que para V_{GT} igual a 0,6V foram 531% e 551%, respectivamente.

4.1.7 Razão da transcondutância pela corrente entre dreno e fonte em função da razão da corrente entre dreno e fonte pelo fator geométrico dos OCTO-HI e CONV, considerando um V_{DS} igual a 500mV

A figura 40 apresenta a razão transcondutância pela corrente entre dreno e fonte em função da razão da corrente entre dreno e fonte pelo fator geométrico, considerando uma polarização de V_{DS} constante igual a 500mV (Região de saturação).

Figura 40 - Razão da transcondutância pela corrente entre dreno e fonte em função da razão da corrente entre dreno e fonte pelo fator geométrico.



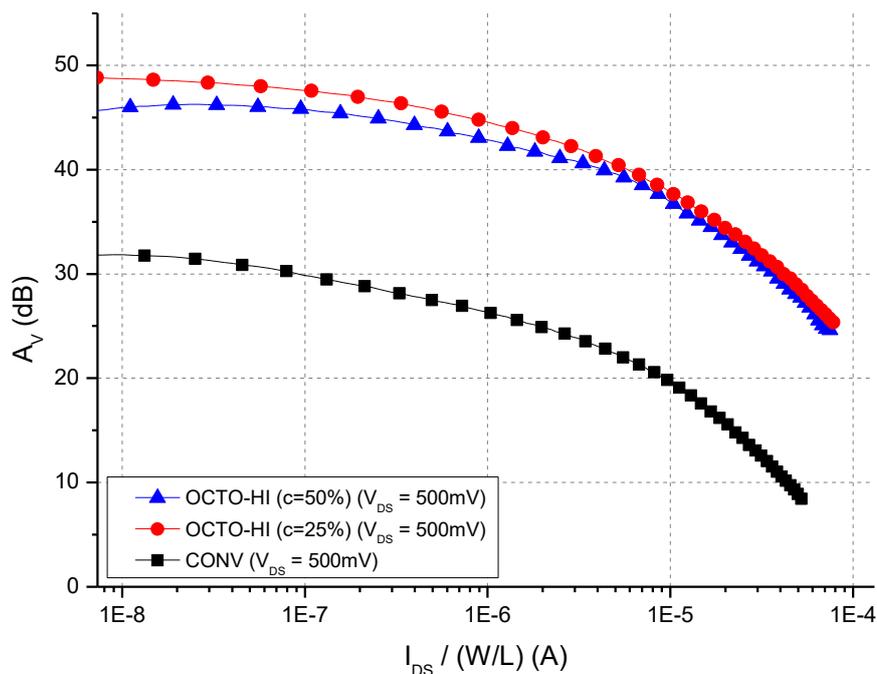
Fonte: Autor.

Analisando-se os OCTO-HI, quando operando na região de saturação, o OCTO com c igual a 25% apresentou uma melhor razão g_m/I_{DS} para todos os regimes de inversão (aproximadamente, 12% para fraca, 24% para moderada e 32% para forte) em comparação ao CONV, enquanto o OCTO-HI com c igual a 50% obteve valores 14% menor para o regime de inversão fraca, 4% maior para o regime de inversão moderada e 25% maiores para o regime de inversão forte. Portanto, o OCTO-HI pode ser considerado uma alternativa para melhorar o desempenho elétrico dos CIs CMOS analógicos, tais como amplificadores operacionais de baixa tensão e de baixa potência (Silveira, Flandre, & Jaspers, 1996).

4.1.8 Ganho de tensão intrínseco (A_v)

A figura 41 apresenta a curva de ganho de tensão intrínseco (A_v) em função da corrente entre dreno e fonte normalizada pelo fator geométrico, considerando uma polarização de V_{DS} igual a 500mV.

Figura 41 - Curva do ganho de tensão intrínseco em função da corrente entre dreno e fonte normalizada pelo fator geométrico, considerando um V_{DS} igual a 500mV (Região de saturação)



Fonte: Autor.

Considerando $I_{DS}/(W/L)$ igual a 1×10^{-8} (regime de inversão fraca) por exemplo, o OCTO-HI de c igual a 25% obteve um valor de A_v 52% maior, enquanto o OCTO-HI de c igual a 50% obteve um valor de A_v 44%, quando comparados ao valor de A_v obtido pelo CONV.

4.1.9 Quadro geral comparativo entre o desempenho elétrico dos MOSFETs OCTO-HI e CONV

A figura 42 apresenta o quadro geral comparativo entre o desempenho elétrico dos MOSFETs OCTO-HI com fatores de corte de 25% e 50% e CONV.

Figura 42 - Quadro geral comparativo entre o desempenho elétrico do OCTO-HI e CONV

Parâmetros elétricos	OCTO-HI (c=25%)	OCTO-HI (c=50%)	CONV	Comparação OCTO-HI (c=25%) x CONV	Comparação OCTO-HI (c=50%) x CONV	Comparação OCTO-HI (c=25%) x OCTO-HI (c=50%)
V_T [V]	0,54	0,53	0,5	8%	7%	1%
I_{DS} Triodo [A] ($V_{DS} = 500mV$; $V_{GT} = 0,6V$)	$7,5 \times 10^{-5}$	$6,5 \times 10^{-5}$	$4,5 \times 10^{-5}$	69%	47%	15%
I_{DS} Saturação [A] ($V_{GT} = 0,6V$; $V_{DS} = 1V$)	$7,7 \times 10^{-5}$	$6,7 \times 10^{-5}$	$3,4 \times 10^{-5}$	128%	98%	15%
S [V] ($V_{DS} = 500mV$)	85,5	103	91	-6%	13%	-17%
I_{ON} [A] ($V_{DS} = 500mV$; $V_{GT} = 0,5V$)	$6,2 \times 10^{-5}$	$5,5 \times 10^{-5}$	$3,4 \times 10^{-5}$	83%	62%	12%
I_{OFF} [A] ($V_{DS} = 500mV$; $V_{GT} = 0,5V$)	$2,5 \times 10^{-11}$	$1,2 \times 10^{-9}$	$2,7 \times 10^{-10}$	1 década	- 1década	2 décadas
R_{ON} [Ω] ($V_{GT} = 0,6V$)	2968	4176	5652	-47%	-26%	-29%
V_{EA} [V] ($V_{GT} = 0,6V$)	-9,2	-8,2	-6,1	51%	34%	12%
g_m máx [S] ($V_{DS} = 500mV$)	$1,5 \times 10^{-4}$	$1,4 \times 10^{-4}$	$9,3 \times 10^{-5}$	55%	46%	7%
A_V [dB] ($V_{DS} = 500mV$)	48,8	46,1	32	53%	44%	6%

Fonte: Autor.

O OCTO-HI com fator de corte de 25% obteve melhores valores para todos os parâmetros elétricos estudados, como exemplos, aumentos de I_{ON} em 83% e 12%, de V_{EA} em 51% e 12% ou diminuição de R_{ON} em 47% e 29% quando comparado em relação ao CONV e ao OCTO-HI com fator de corte de 50%, respectivamente. Com isso, tem-se que o OCTO-HI com fator de corte de 50% tem um menor aumento devido aos efeitos LCE e PAMDLE em relação ao OCTO-HI com fator de corte de 25%.

Apesar do OCTO-HI apresentar melhores características elétricas em comparação ao do CONV, para o estudo experimental da influência da dose total ionizante (TID), utilizou-se um MOSFET com geometria de porta puramente octogonal (OCTO) ao invés de um com geometria de porta híbrida que não possui o efeito DEPAMBBRE. Assim, foi projetado um estudo experimental comparativo entre o OCTO e o CONV, utilizando uma tecnologia de CIs CMOS de Silício-Germânio da *GlobalFoundries* de 130nm apresentado no item 4.2.

4.2 ESTUDO DOS EFEITOS DA DOSE TOTAL IONIZANTE DAS RADIAÇÕES DE RAIOS-X ENTRE OS MOSFETS OCTO E CONV

Nesta seção é descrito o estudo experimental comparativo, citado no item 3, entre os MOSFETs de geometria de porta octogonal (OCTO) e geometria de porta convencional (CONV) fabricados utilizando tecnologia de fabricação de CIs CMOS de 130nm Silício-Germânio da *GlobalFoundries* sob radiação ionizante de raios-X. A Tabela 7 apresenta as dimensões físicas dos MOSFETs utilizados nesse estudo, sendo o $L_{ret. eq.}$ obtido através da equação 15 no item 2.1.2 e o utilizado para as normalizações W/L efetuadas para o OCTO com fator de corte de 50%.

Tabela 7 - Dimensões dos MOSFETs utilizados

Geometria de porta	W [nm]	L [nm]	$L_{ret. eq.}$ [nm]	B [nm]	b [nm]	(W/L)
CONV	800	130	-	-	-	6,15
OCTO (c=50%)	1520	-	1200	1450	690	1,27

Fonte: Autor.

4.2.1 Estudo dos efeitos da TID utilizando uma condição de polarização de estado ligado (ON) para o OCTO e o CONV

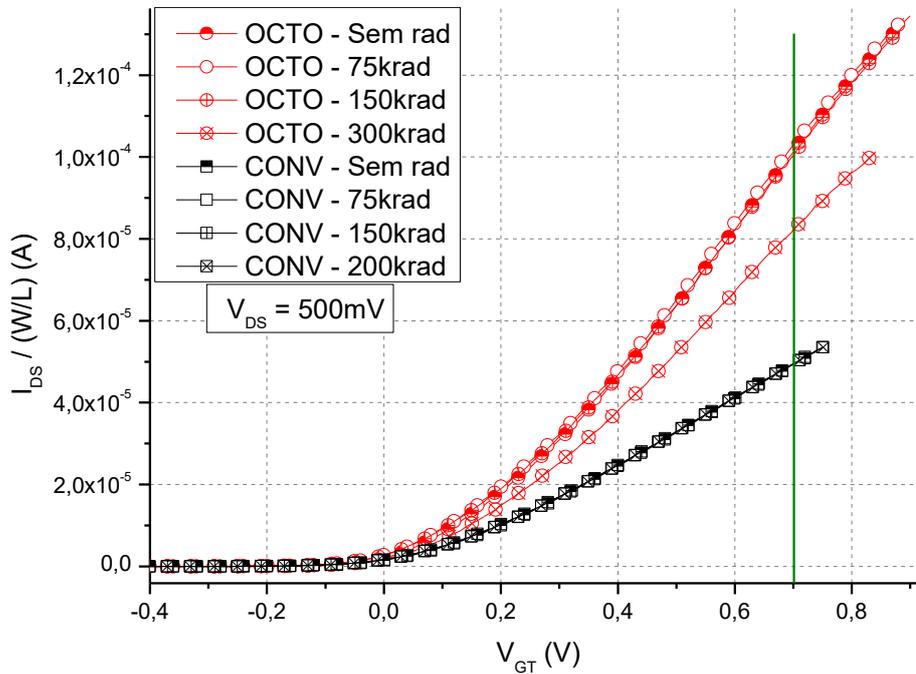
Nesta seção é apresentado o estudo dos efeitos da TID nos MOSFETs utilizando a condição de polarização de estado ligado (ON) durante o processo de exposição as radiações ionizantes de raios-X, condição essa que simula uma chave digital fechada.

Nesse estudo, utilizando a condição ON, o OCTO suportou uma TID de 300 krad sem que ocorresse a falha em seu funcionamento e o CONV suportou uma TID de 200 krad, ocorrendo a falha em seu funcionamento com a dose subsequente.

4.2.1.1 *Análise da corrente entre dreno e fonte em função da sobretensão de porta*

A figura 43 apresenta o gráfico da I_{DS} em função da V_{GT} para uma polarização constante de dreno igual a 500 mV, após a exposição à radiação ionizante com os MOSFETs na condição ON.

Figura 43 - Curvas de I_{DS} em função de V_{GT} do OCTO e CONV, considerando uma V_{DS} constante igual a 500mV, após a exposição à radiação ionizante de raios-X na condição ON

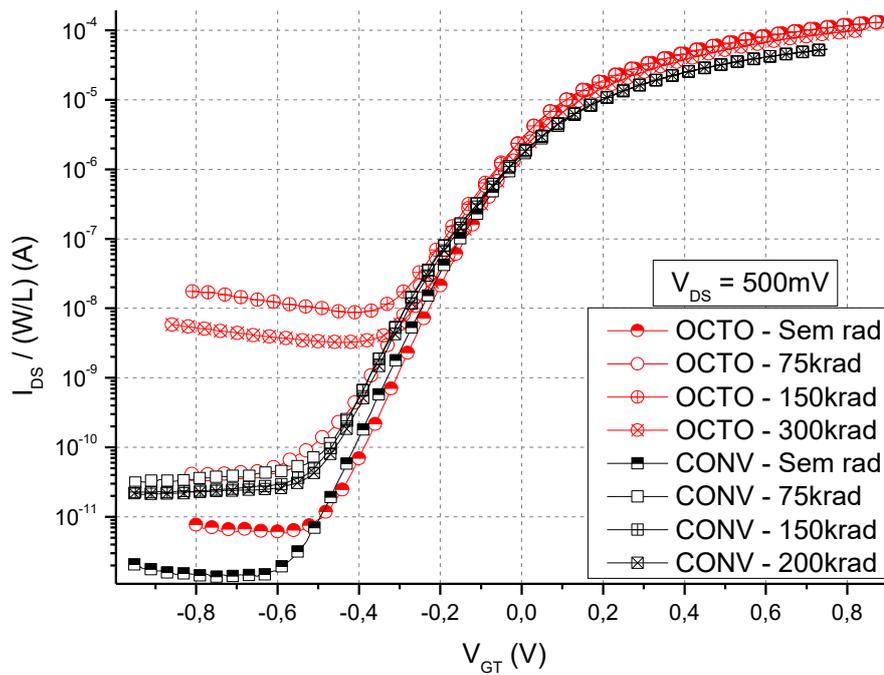


Fonte: Autor.

Considerando uma V_{GT} igual a 0,7V (região Trípodo), a $I_{DS}/(W/L)$ do OCTO reduziu 20% para uma TID igual 300 krad. Já o CONV, apesar de ter seu funcionamento interrompido com a TID de 300 krad, não apresentou nenhuma variação de $I_{DS}/(W/L)$ até a TID de 200krad. O OCTO com uma TID de até 200 krad apresentou um valor de $I_{DS}/(W/L)$ aproximadamente duas vezes maior que o obtido pelo CONV.

A figura 44 apresenta o gráfico de $I_{DS}/(W/L)$ dos MOSFETs em escala logarítmica em função de V_{GT} , considerando uma V_{DS} igual a 500mV após a exposição as radiações ionizantes de raios-X na condição ON.

Figura 44 - Gráfico da I_{DS} em escala logarítmica em função de V_{GT} para uma V_{DS} de 500mV após a exposição à radiação ionizante na condição ON



Fonte: Autor.

A $I_{OFF}/(W/L)$ [obtida considerando V_{GT} igual a $-V_T$ (0,31V para o OCTO de TID de até 150 krad, 0,36V para OCTO de TID de 300 krad e 0,45V para CONV)], a $I_{ON}/(W/L)$ (obtida considerando V_{GT} igual a 0,6V) e a S obtidas são apresentadas na Tabela 8 obtidas a partir das curvas de $I_{DS}/(W/L)$ apresentadas na figura 43.

Tabela 8 - Tabela de valores para $I_{ON}/(W/L)$, $I_{OFF}/(W/L)$ e S após exposição à radiação ionizante na condição ON

Dose Acumulada	$I_{ON}/(W/L)$ [A]		$I_{OFF}/(W/L)$ [A]		S [mV/década]	
	OCTO	CONV	OCTO	CONV	OCTO	CONV
Sem radiação	$8,24 \times 10^{-5}$	$4,12 \times 10^{-5}$	$1,12 \times 10^{-9}$	$3,11 \times 10^{-11}$	83	85
75krad	$8,37 \times 10^{-5}$	$4,12 \times 10^{-5}$	$4,19 \times 10^{-9}$	$1,33 \times 10^{-10}$	103	101
150krad	$8,24 \times 10^{-5}$	$4,12 \times 10^{-5}$	$1,27 \times 10^{-8}$	$1,33 \times 10^{-10}$	129	97
200krad	$8,11 \times 10^{-5}$	$4,12 \times 10^{-5}$	$5,37 \times 10^{-10}$	$1,33 \times 10^{-10}$	121	96
300krad	$6,72 \times 10^{-5}$	-	$3,93 \times 10^{-9}$	-	114	-

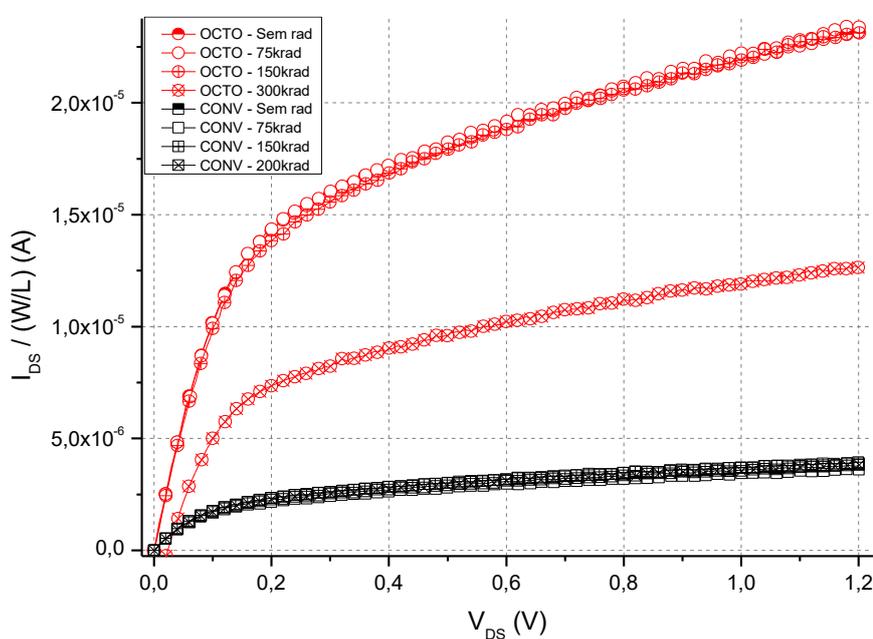
Fonte: Autor.

As $I_{ON}/(W/L)$ não sofreram alterações significativas, variações menores que 2%, para valores de TID de até 200 krad para ambas geometrias de porta, sendo o valor de $I_{ON}/(W/L)$ para o OCTO de aproximadamente duas vezes maior que o valor obtido pelo CONV. Com o aumento da TID para 300 krad o CONV teve seu funcionamento interrompido e o OCTO sofreu uma diminuição de 18% em comparação ao seu valor sem radiação. Para a $I_{OFF}/(W/L)$, o OCTO sofreu a maior variação com a TID de 150 krad, onde houve uma variação de aproximadamente uma década de grandeza, já para as demais TIDs, o OCTO apresentou um aumento de aproximadamente quatro vezes. E o CONV sofreu um aumento de 4,25 vezes após a exposição as radiações ionizantes de raios-X. Para a S, com o aumento da TID ambas geometrias sofreram variações, sendo de até 55% para o OCTO e de até 20% para o CONV, refletindo em um acúmulo de armadilhas na interface entre o óxido de porta e a região de canal.

4.2.1.2 Análise da corrente entre fonte e dreno em função da tensão de dreno

A figura 45 apresenta o gráfico de $I_{DS}/(W/L)$ em função V_{DS} para as diferentes TIDs aplicadas aos MOSFETs, considerando um valor de V_{GT} igual a 500mV após a exposição as radiações ionizantes de raios-X na condição ON.

Figura 45 - Gráfico de $I_{DS}/(W/L)$ em função de V_{DS} para V_{GT} igual a 500mV após exposição à radiação ionizante na condição ON



Fonte: Autor.

Considerando um valor de V_{DS} igual a 1V, o OCTO teve uma diminuição de 83% com a dose total de 300 krad em comparação ao valor sem radiação e apresentou um valor de $I_{DS}/(W/L)$ seis vezes maior quando comparado ao valor do CONV, considerando os valores de $I_{DS}/(W/L)$ para TIDs de até 200 krad. A partir da fig. 45 foram obtidos R_{ON} e V_{EA} , onde são apresentados na Tabela 9.

Tabela 9 - Tabela de valores de R_{ON} e V_{EA} após exposição à radiação ionizante na condição ON

Dose Acumulada	R_{ON} [k Ω]		V_{EA} [V]	
	OCTO	CONV	OCTO	CONV
Sem radiação	8,8	43,5	-1,93	-1,69
75krad	8,8	41,8	-1,89	-1,68
150krad	9,2	41,3	-1,71	-1,65
200krad	9,7	42,5	-1,68	-1,59
300krad	20,7	-	-1,52	-

Fonte: Autor.

A R_{ON} para o OCTO teve valores de até aproximadamente cinco vezes menor quando comparados aos do CONV. Apesar do aumento de R_{ON} para o OCTO com a TID de 300 krad ser de aproximadamente duas vezes comparada a TID anterior de 150 krad, ainda sim o OCTO permaneceu com uma R_{ON} de metade do valor da do CONV. Esses menores valores de R_{ON} para o OCTO comparados aos do CONV são capazes de consequentemente aumentar a velocidade de processamento dos MOSFETs (Mead & Conway, 1979). O valor de V_{EA} para o OCTO foi superior, em módulo, em até 14% comparado ao valor de V_{EA} do CONV, considerando uma TID inferior a 100 krad, porém pode-se observar uma equalização dos valores de V_{EA} com o aumento da TID.

4.2.1.3 Análise de demais parâmetros elétricos

A Tabela 10 apresenta os valores de transcondutância máxima (g_m máx), considerando uma tensão de dreno igual a 500mV, após a exposição as radiações ionizantes de raios-X na condição ON.

Tabela 10 - Tabela de valores de transcondutância máxima ($g_m \text{ máx}$) após a exposição à radiação ionizante na condição ON, considerando uma V_{DS} igual a 500mV

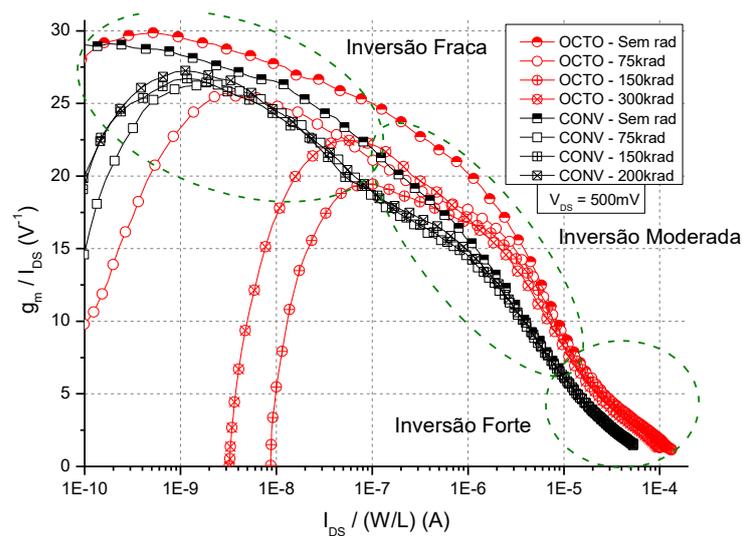
Geometria de porta	Transcondutância Máxima ($g_m \text{ máx}$) [S]				
	Sem rad	75 krad	150 krad	200 krad	300 krad
CONV	$8,29 \times 10^{-5}$	$8,3 \times 10^{-5}$	$8,49 \times 10^{-5}$	$8,26 \times 10^{-5}$	-
OCTO	$1,88 \times 10^{-4}$	$1,89 \times 10^{-4}$	$1,84 \times 10^{-4}$	-	$1,52 \times 10^{-4}$

Fonte: Autor.

A g_m máxima foi superior em aproximadamente duas vezes para todas as TIDs aplicadas para o OCTO em comparação ao CONV. Com a TID igual a 300 krad, o OCTO sofreu uma diminuição de 20% de $g_m \text{ máx}$ em comparação ao valor sem radiação.

A figura 46 apresenta o gráfico da razão g_m/I_{DS} em função da razão de $I_{DS}/(W/L)$ após a exposição às radiações ionizantes de raios-X na condição ON, considerando uma V_{DS} igual a 500mV, apresentando aproximadamente os regimes de inversão dos MOSFETs (fraca, moderada e forte).

Figura 46 - Gráfico da razão g_m/I_{DS} em função da razão de $I_{DS}/(W/L)$ após exposição à radiação ionizante na condição ON



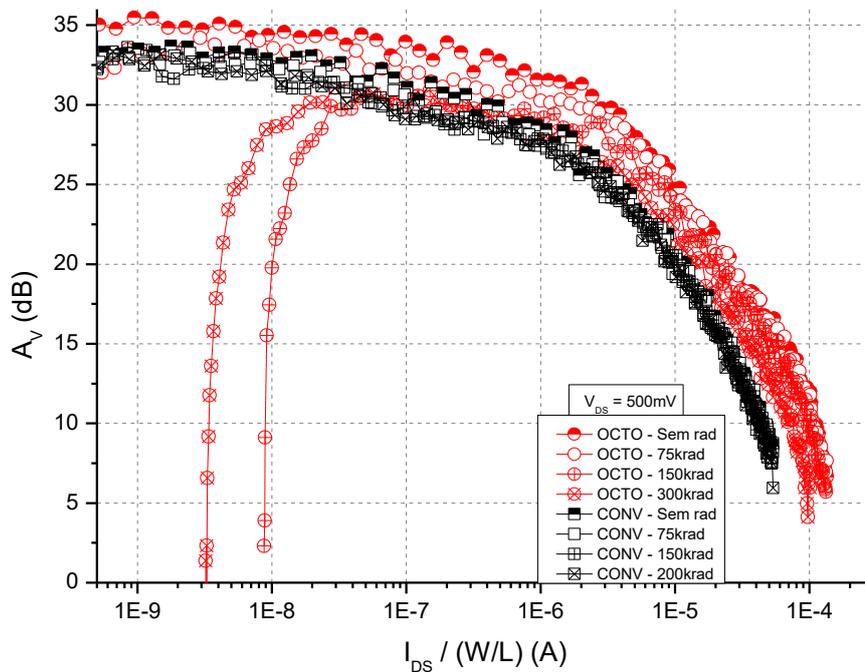
Fonte: Autor.

O OCTO apresentou uma variação da razão g_m/I_{DS} em função da $I_{DS}/(W/L)$ sendo de até 30%, enquanto o CONV apresentou variações de até 20%. Porém, o OCTO demonstra um melhor balanceamento entre o ganho de tensão intrínseco e a frequência de ganho unitário, apresentando valores superiores nos regimes de inversão moderado e forte, quando comparado ao CONV. Portanto, o OCTO pode ser considerado uma

alternativa para melhorar o desempenho elétrico dos CIs CMOS analógicos, tais como amplificadores operacionais de baixa tensão e de baixa potência.

A figura 47 apresenta o gráfico do ganho de tensão intrínseco (A_V) em função da $I_{DS}/(W/L)$, considerando um valor de V_{DS} igual a 500mV após a exposição as radiações ionizantes de raios-X na condição ON.

Figura 47 - Gráfico de A_V após exposição à radiação ionizante na condição ON



Fonte: Autor.

Apesar do OCTO apresentar um maior valor de ganho para a condição sem radiação em aproximadamente 4% comparado ao CONV, sofreu uma maior variação com o aumento da TID (até 19% para TID igual a 300 krad). Para valores de $I_{DS}/(W/L)$ acima de 1×10^{-7} (regimes de inversão moderada e forte).

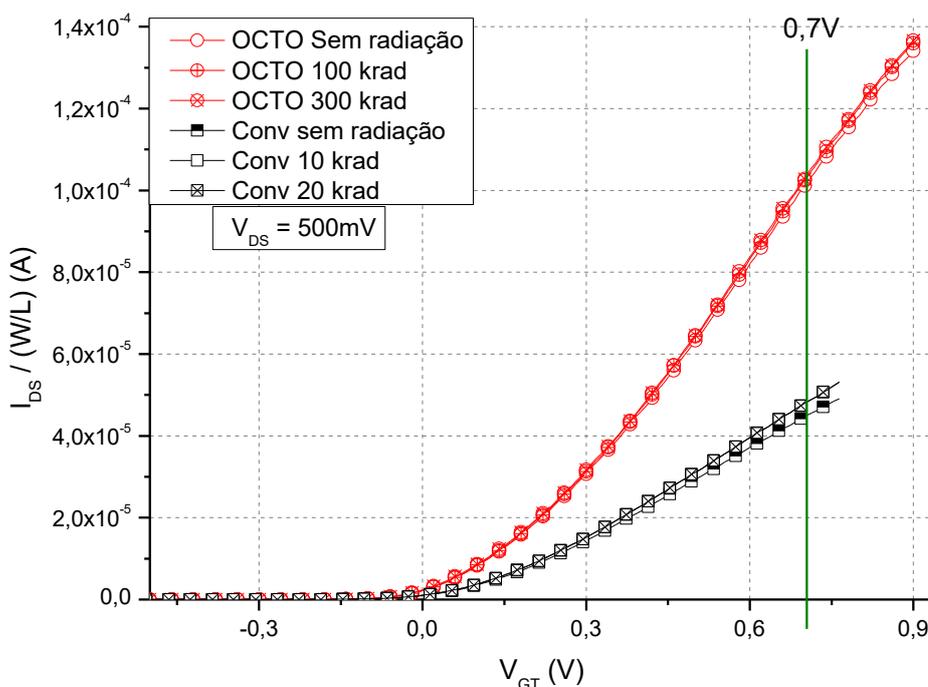
4.2.2 Estudo dos efeitos da TID utilizando uma condição de polarização de estado desligado (OFF) para o OCTO e o CONV

Utilizando a condição de polarização do estado desligado (OFF) durante o processo de exposição as radiações ionizantes de raios-X. Nesse estudo o OCTO suportou uma TID igual a 300 krad. Porém, o CONV teve seu funcionamento interrompido na TID subsequente a 20 krad.

4.2.2.1 Análise da corrente entre dreno e fonte em função da sobretensão de porta

A figura 48 apresenta o gráfico de $I_{DS}/(W/L)$ em função da V_{GT} após a exposição à radiação ionizante de raios-X na condição OFF, considerando uma polarização entre dreno e fonte constante igual a 500mV.

Figura 48 - Gráfico de I_{DS} em função de V_{GS} após exposição à radiação na condição OFF, considerando V_{DS} constante igual a 500mV

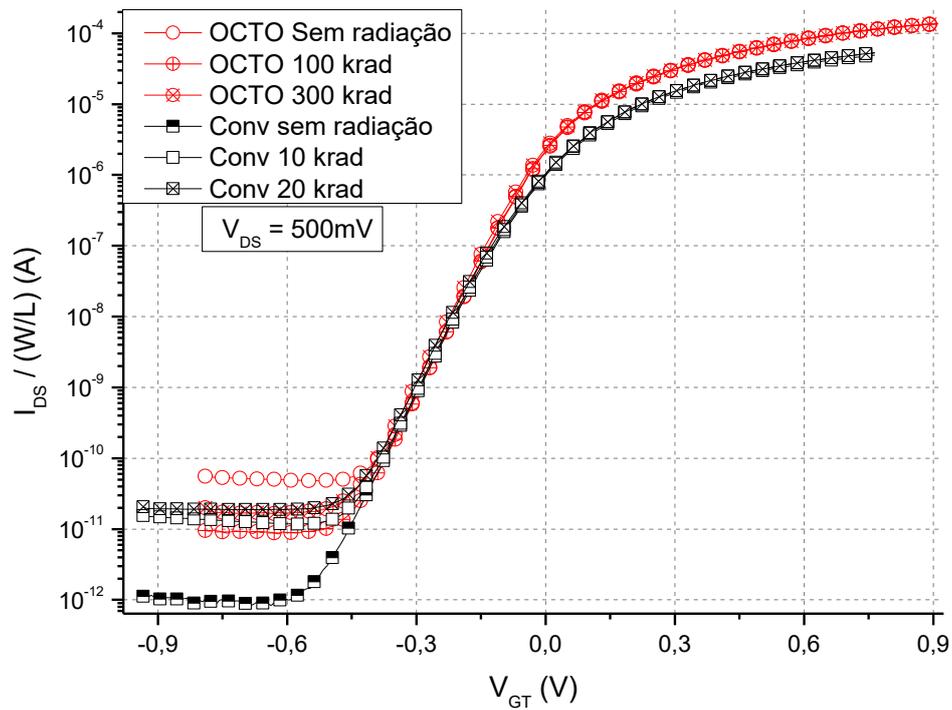


Fonte: Autor.

Considerando um valor de V_{GT} de 0,7V (região Triodo), a $I_{DS}/(W/L)$ do OCTO foi duas vezes maior em comparação ao CONV. Pode-se observar variação muito pequena com o aumento da $I_{DS}/(W/L)$ para o OCTO.

A figura 49 apresenta o gráfico de $I_{DS}/(W/L)$ dos MOSFETs na escala logarítmica em função de V_{GT} , considerando uma V_{DS} igual a 500mV após a exposição as radiações ionizantes de raios-X na condição OFF.

Figura 49 - Gráfico da I_{DS} em escala logarítmica em função de V_{GT} após exposição à radiação na condição OFF, considerando um valor de V_{DS} de 500mV



Fonte: Autor.

A $I_{ON}/(W/L)$ (obtida considerando um valor de V_{GT} igual a 0,6V), a $I_{OFF}/(W/L)$ [obtida considerando V_{GT} igual a $-V_T$ (0,29V para o OCTO e 0,43V para o CONV)] e a S obtidas a partir das curvas de $I_{DS}/(W/L)$ em escala logarítmica em função da V_{GT} da fig. 49 são apresentadas na Tabela 11.

Tabela 11 - Tabela de valores para $I_{ON}/(W/L)$, $I_{OFF}/(W/L)$ e S após exposição à radiação ionizante em OFF

Dose Acumulada	$I_{ON}/(W/L)$ [A]		$I_{OFF}/(W/L)$ [A]		S [mV/década]	
	OCTO	CONV	OCTO	CONV	OCTO	CONV
Sem radiação	$8,2 \times 10^{-5}$	$3,97 \times 10^{-5}$	$1,14 \times 10^{-9}$	$1,88 \times 10^{-11}$	83	83
10krad	$8,2 \times 10^{-5}$	$3,98 \times 10^{-5}$	$1,14 \times 10^{-9}$	$3,12 \times 10^{-11}$	83	84
20krad	$8,2 \times 10^{-5}$	$3,98 \times 10^{-5}$	$1,14 \times 10^{-9}$	$3,60 \times 10^{-11}$	83	86
100krad	$8,31 \times 10^{-5}$	-	$1,14 \times 10^{-9}$	-	83	-
300krad	$8,37 \times 10^{-5}$	-	$1,14 \times 10^{-9}$	-	83	-

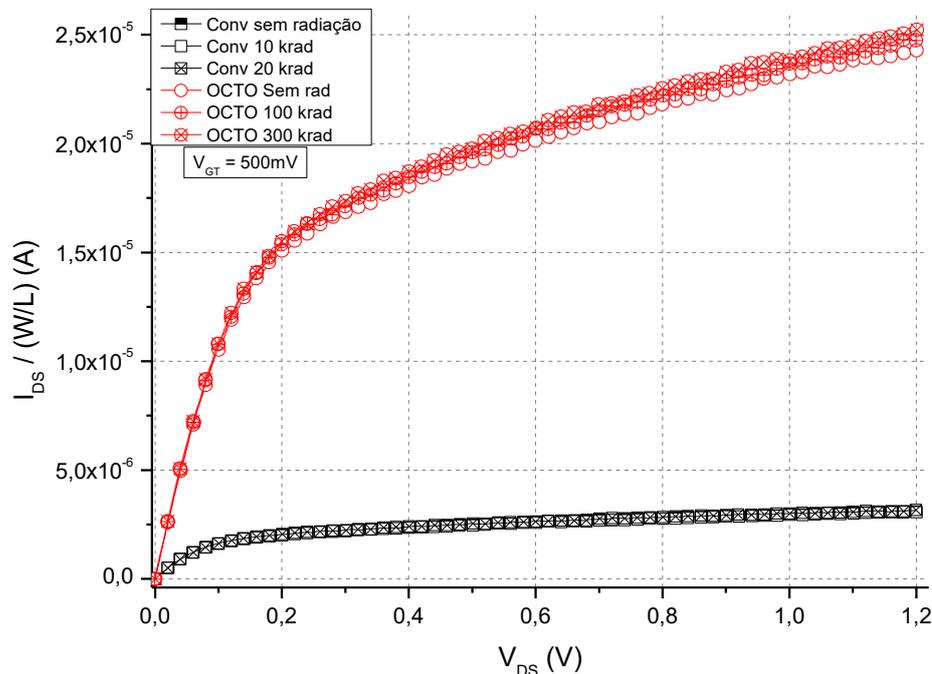
Fonte: Autor.

A $I_{ON}/(W/L)$ observada para ambas geometrias não sofreu alterações com o aumento da TID. A $I_{ON}/(W/L)$ observada para o OCTO foi duas vezes maior que a observada no CONV. A $I_{OFF}/(W/L)$ do OCTO não sofreu alterações com o aumento da TID, porém a $I_{OFF}/(W/L)$ do CONV sofreu alterações, tendo seu valor na condição sem radiação duplicado quando comparado ao valor com TID de 20 krad. S para ambos MOSFETs sofreu alterações menores que 3% com o aumento da TID.

4.2.2.2 Análise da corrente entre dreno e fonte em função da tensão de dreno

A figura 50 apresenta o gráfico de $I_{DS}/(W/L)$ em função da V_{DS} para as diferentes TIDs aplicadas nos dispositivos, considerando uma sobretensão de porta igual a 500mV após a exposição as radiações ionizantes de raios-X na condição OFF.

Figura 50 - Gráfico da $I_{DS}/(W/L)$ em função de V_{DS} após a exposição as radiações ionizantes na condição OFF, considerando V_{GT} constante igual a 500mV



Fonte: Autor.

Ambos MOSFETs sofreram alterações menores que 5% de $I_{DS}/(W/L)$ com o aumento da TID. Onde o OCTO apresentou um valor de $I_{DS}/(W/L)$ oito vezes maior em comparação ao CONV devido aos efeitos de intensificação da corrente entre fonte e dreno, LCE e PAMDLE. Além disso, o OCTO apresentou uma maior inclinação da parte

da $I_{DS}/(W/L)$ na região de saturação com o aumento da TID, o que reflete diretamente na tensão Early, causando a diminuição da V_{EA} , conforme é apresentado na Tabela 12 juntamente com as demais V_{EA} obtidas.

Tabela 12 - Tabela de valores de V_{EA} após exposição à radiação ionizante na condição OFF

MOSFET	Tensão Early V_{EA} [V]				
	Sem rad	10 krad	20 krad	100 krad	300 krad
CONV	-2,05	-2,55	-2,18	-	-
OCTO	-2.29	-	-	-1,92	-1,81

Fonte: Autor.

Demonstrando o impacto causado pela radiação ionizante, o valor da tensão Early oscilou para o CONV, tendo seu valor sem radiação menor em 24% que o valor com TID igual a 10 krad e menor em 6% em que o valor com TID igual a 20 krad. O OCTO sofreu uma diminuição contínua com o aumento da TID, sendo de até 20% para a TID de 300 krad em comparação ao valor sem radiação.

A Tabela 13 apresenta os valores da resistência de estado ligado (R_{ON}) após a exposição as radiações ionizantes de raios-X na condição OFF.

Tabela 13 - Valores obtidos para R_{ON} após exposição à radiação ionizante na condição OFF

MOSFETs	Resistência de Estado Ligado R_{ON} [k Ω]				
	Sem rad	10 krad	20 krad	100 krad	300 krad
CONV	8,76	8,85	8,59	-	-
OCTO	6,94	6,91	6,83	6,39	6,30

Fonte: Autor.

Ambos MOSFETs sofreram alterações inferiores a 10% com o aumento da TID. Onde o OCTO demonstrou uma R_{ON} aproximadamente 20% menor em comparação ao CONV. Esse menor valor de R_{ON} para o OCTO significa uma menor constante de tempo de carga e descarga das capacitâncias de porta e, conseqüentemente uma maior velocidade de processamento.

4.2.2.3 Análise de demais parâmetros elétricos

A Tabela 14 apresenta os valores das $g_{m \text{ máx}}$ dos MOSFETs após a exposição as radiações ionizantes de raios-X na condição OFF, considerando uma polarização constante de V_{DS} igual a 500mV.

Tabela 14 - Transcondutância máxima após a exposição à radiação ionizante em OFF, considerando um V_{DS} igual a 500mV

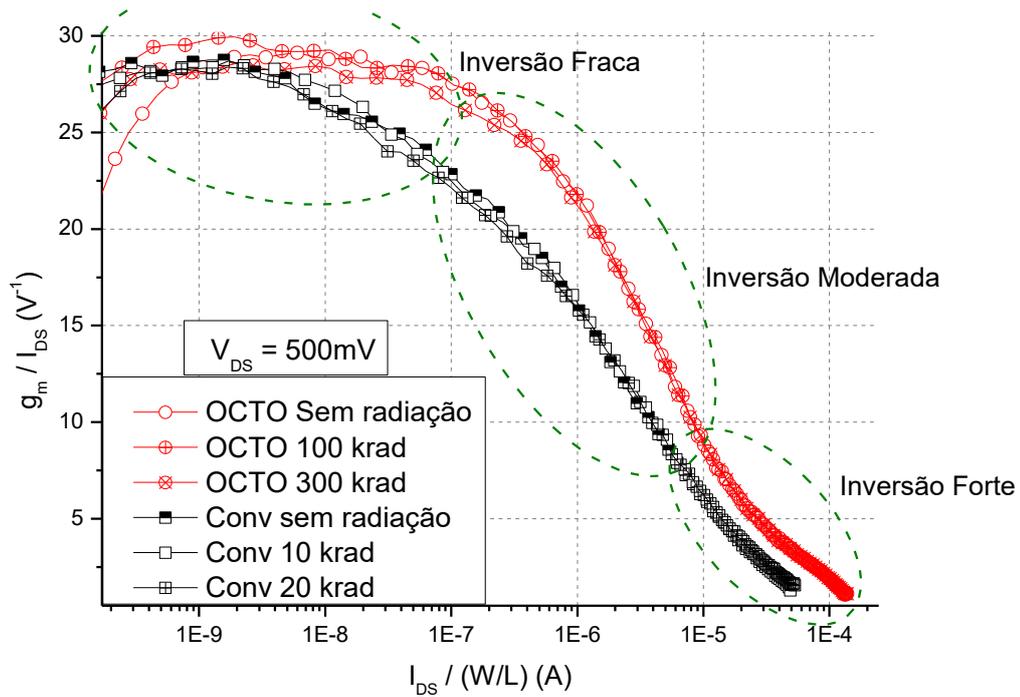
MOSFETs	Transcondutância Máxima $g_{m \text{ max}}$ [S]				
	Sem rad	10 krad	20 krad	100 krad	300 krad
CONV	$7,69 \times 10^{-5}$	$8,33 \times 10^{-5}$	$8,41 \times 10^{-5}$	-	-
OCTO	$1,96 \times 10^{-4}$	-	-	$1,91 \times 10^{-4}$	$1,55 \times 10^{-4}$

Fonte: Autor.

O OCTO apresentou uma variação de $g_{m \text{ máx}}$ de 21% menor para a TID de 300 krad em comparação ao valor sem radiação e um valor aproximadamente duas vezes e meia maior em comparação ao do CONV, devido aos efeitos LCE e PAMDLE.

A figura 51 apresenta o gráfico da razão da g_m/I_{DS} em função da razão da $I_{DS}/(W/L)$ após a exposição as radiações ionizantes de raios-X na condição OFF, considerando um valor de V_{DS} igual a 500mV.

Figura 51 - Gráfico da razão de g_m por I_{DS} em função da razão de I_{DS} pelo fator geométrico após a exposição radiação ionizante na condição OFF

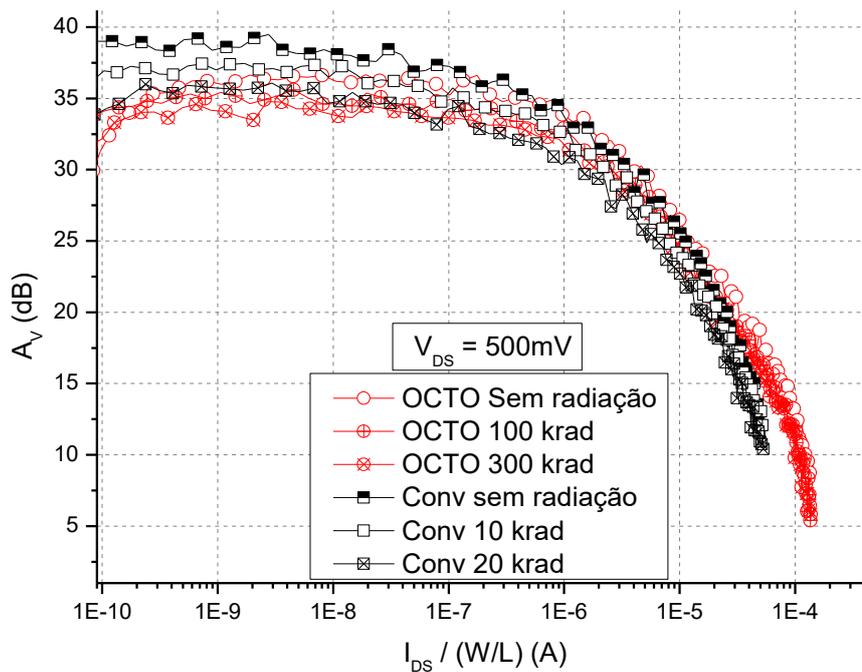


Fonte: Autor.

Ambos MOSFETs não sofreram alterações significativas com o aumento da TID, menores que 5%. Podemos observar melhores valores da razão g_m / I_{DS} em função de $I_{DS} / (W/L)$ para o OCTO em todos os regimes de inversão (aproximadamente de 15% maior para fraca, de 35% maior para moderada e de 54% maior para forte) quando comparados aos do CONV.

A figura 52 apresenta o gráfico de A_V após a exposição as radiações ionizantes de raios-X na condição OFF, considerando um valor de V_{DS} igual a 500mV.

Figura 52 - Gráfico do A_V após a exposição à radiação ionizante na condição OFF, considerando um valor de V_{DS} igual a 500mV



Fonte: Autor.

Com a exposição à radiação, o ganho A_V foi depreciado para ambos MOSFETs. Com o aumento da TID, o OCTO obteve uma diminuição de 5% e 8%, para 100 krad e 300 krad respectivamente, enquanto o CONV obteve uma diminuição de 3% e 8%, para 10 krad e 20 krad respectivamente. Levando em conta a diferença de TID entre os MOSFETs analisados, ainda sim o valor de A_V para TID igual a 100 krad do OCTO em comparação ao valor de A_V para TID igual 20 krad do CONV, podemos observar uma diferença entre esses valores menor que 5%. Portanto, o OCTO pode ser considerado uma alternativa para potencializar o desempenho elétrico de CIs CMOS analógicos, além de suportar uma maior TID devido ao efeito DEPAMBBRE.

4.2.3 Estudo dos efeitos da TID utilizando uma condição sem polarização (*floating*) para o OCTO e o CONV

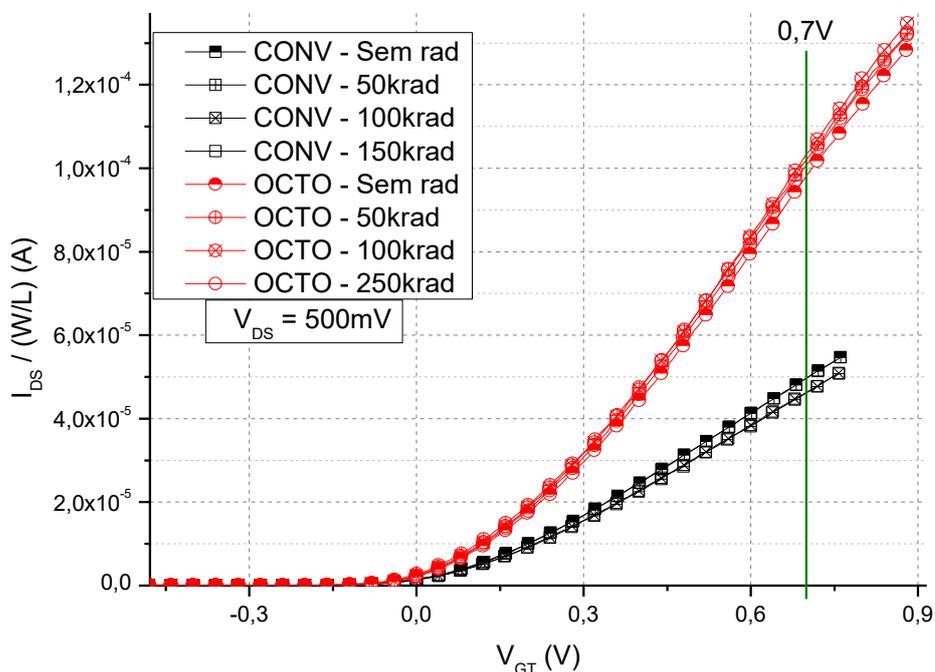
Nessa seção é apresentado o estudo dos efeitos da TID nos MOSFETs utilizando a condição sem polarização (*floating*) durante o processo de exposição dos MOSFETs as radiações ionizantes de raios-X.

Nesse estudo, utilizando a condição sem polarização, O OCTO suportou uma TID igual a 250 krad, enquanto o CONV teve seu funcionamento interrompido na dose subsequente à 150 krad.

4.2.3.1 Análise da corrente entre dreno e fonte em função da sobretensão de porta

A figura 53 apresenta o gráfico de $I_{DS}/(W/L)$ em função de V_{GT} após a exposição às radiações ionizantes de raios-X na condição sem polarização, considerando uma polarização constante de V_{DS} igual a 500mV.

Figura 53 - Gráfico da $I_{DS}/(W/L)$ em função de V_{GT} após a exposição à radiação ionizante na condição sem polarização, considerando uma V_{DS} constante igual a 500mV

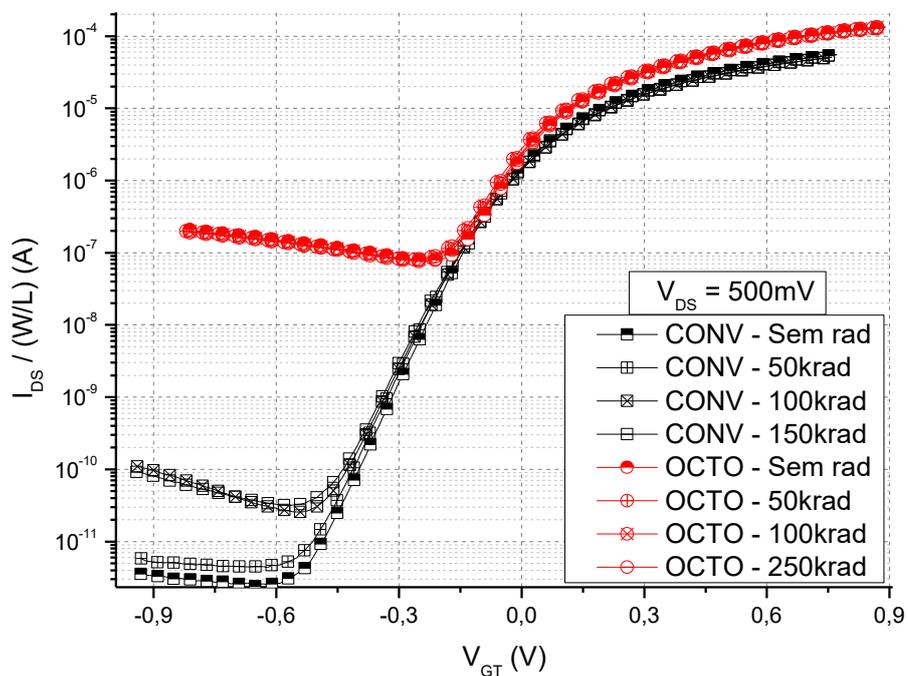


Fonte: Autor.

Considerando um valor de V_{GT} de 0,7V (região Tríodo), a $I_{DS}/(W/L)$ do OCTO apresentou um valor duas vezes maior que a apresentada pelo CONV. Ambos MOSFETs não sofreram alterações maiores que 5% com o aumento da TID.

A figura 54 apresenta o gráfico de $I_{DS}/(W/L)$ na escala logarítmica em função da V_{GT} após a exposição às radiações ionizantes de raios-X na condição sem polarização, considerando um valor de V_{DS} igual a 500mV.

Figura 54 - Gráfico da $I_{DS}/(W/L)$ em escala logarítmica em função de V_{GT} , considerando V_{DS} constante igual 500mV, após a exposição à radiação ionizante na condição sem polarização



Fonte: Autor.

A $I_{ON}/(W/L)$ (obtida considerando V_{GT} de 0,5V), a $I_{OFF}/(W/L)$ [obtida para V_{GT} igual a $-V_T$ (0,31V para o OCTO e 0,43V para o CONV)] e a S obtidas são apresentados na Tabela 15.

Tabela 15 - Tabela de valores de $I_{ON}/(W/L)$, $I_{OFF}/(W/L)$ e S após a exposição à radiação ionizante na condição sem polarização

Dose Acumulada	$I_{ON}/(W/L)$ [A]		$I_{OFF}/(W/L)$ [A]		S [mV/década]	
	OCTO	CONV	OCTO	CONV	OCTO	CONV
Sem radiação	$6,15 \times 10^{-5}$	$3,28 \times 10^{-5}$	$8,52 \times 10^{-8}$	$3,62 \times 10^{-11}$	111	86
50krad	$6,46 \times 10^{-5}$	$3,29 \times 10^{-5}$	$8,52 \times 10^{-8}$	$5,79 \times 10^{-11}$	121	87
100krad	$6,46 \times 10^{-5}$	$3,05 \times 10^{-5}$	$8,52 \times 10^{-8}$	$7,07 \times 10^{-11}$	124	92
150krad	$6,42 \times 10^{-5}$	$3,03 \times 10^{-5}$	$8,52 \times 10^{-8}$	$9,25 \times 10^{-11}$	125	96
250krad	$6,34 \times 10^{-5}$	-	$8,52 \times 10^{-8}$	-	127	-

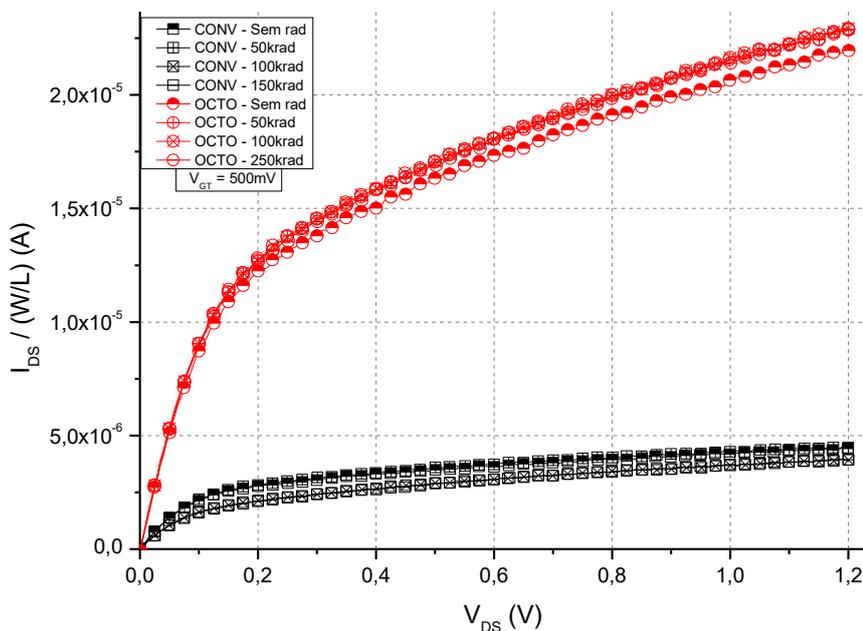
Fonte: Autor.

A $I_{ON}/(W/L)$ para o OCTO foi de aproximadamente duas vezes maior. Os valores de $I_{ON}/(W/L)$ para o OCTO sofreram alterações menores que 5% com o aumento da TID, enquanto o CONV sofreu alterações em seus valores de até 8%. A $I_{OFF}/(W/L)$ para o OCTO não sofreu alterações com o aumento da TID, enquanto o CONV sofreu um aumento de até duas vezes e meia com o aumento da TID. A S com o aumento da TID, o OCTO sofreu variações de até 14% e o CONV sofreu variações de até 11%, considerando o valor sem radiação como base de comparação.

4.2.3.2 Análise da corrente entre dreno e fonte em função da tensão de dreno

A figura 55 apresenta o gráfico de $I_{DS}/(W/L)$ em função de V_{DS} para uma polarização de V_{GT} constante igual a 500mV após a exposição as radiações ionizantes de raios-X na condição sem polarização.

Figura 55 - Gráfico de $I_{DS}/(W/L)$ em função de V_{DS} após exposição à radiação ionizante na condição sem polarização, considerando um valor de V_{GT} igual a 500mV



Fonte: Autor.

Considerando um valor de V_{DS} de 1V, ambas geometrias apresentaram alterações de $I_{DS}/(W/L)$ menores que 5%. O OCTO apresentou um valor de $I_{DS}/(W/L)$ cinco vezes maior em comparação ao do CONV. A Tabela 16 apresenta os valores de R_{ON} e V_{EA} obtidos a partir do gráfico da figura 55.

Tabela 16 - Tabela de valores de R_{ON} e V_{EA} após a exposição à radiação ionizante em estado passivo

Dose Acumulada	R_{ON} [k Ω]		V_{EA} [V]	
	OCTO	CONV	OCTO	CONV
Sem radiação	9,97	33,93	-1,61	-1,73
50krad	9,55	35,10	-1,55	-1,97
100krad	9,63	44,67	-1,37	-1,4
150krad	9,65	48,54	-1,37	-1,26
250krad	9,69	-	-1,39	-

Fonte: Autor.

O OCTO apresentou uma diminuição da R_{ON} em até 5% com o aumento da TID, enquanto o CONV apresentou um aumento de R_{ON} em até 43% com o aumento da TID. O OCTO também apresentou um valor de R_{ON} de quatro vezes e meia menor em comparação ao CONV, considerando uma TID de 100 krad. O CONV obteve uma melhor V_{EA} sem radiação, 7% maior em módulo, porém com o aumento da TID, obteve uma maior depreciação em comparação ao OCTO, sendo 10% menor na TID final para ambos MOSFETs. Isto é justificado devido ao efeito DEPAMBRE que potencializa a tolerância à radiação ionizante no OCTO. Portanto, com esses resultados o OCTO pode ser considerado uma alternativa para potencializar o desempenho elétrico de CIs CMOS digitais, devido aos menores valores de R_{ON} , ou analógicos, devido aos resultados obtidos de V_{EA} .

4.2.3.3 Análise de demais parâmetros elétricos

As máximas transcondutâncias ($g_{m \text{ máx}}$) para ambos MOSFETs após a exposição as radiações ionizantes de raios-X na condição sem polarização, considerando um valor de V_{DS} igual a 500mV, são apresentadas na Tabela 17.

Tabela 17 - Valores de $g_{m \text{ máx}}$ dos MOSFETs após a exposição à radiação ionizante na condição sem polarização, considerando um valor de V_{DS} igual a 500mV

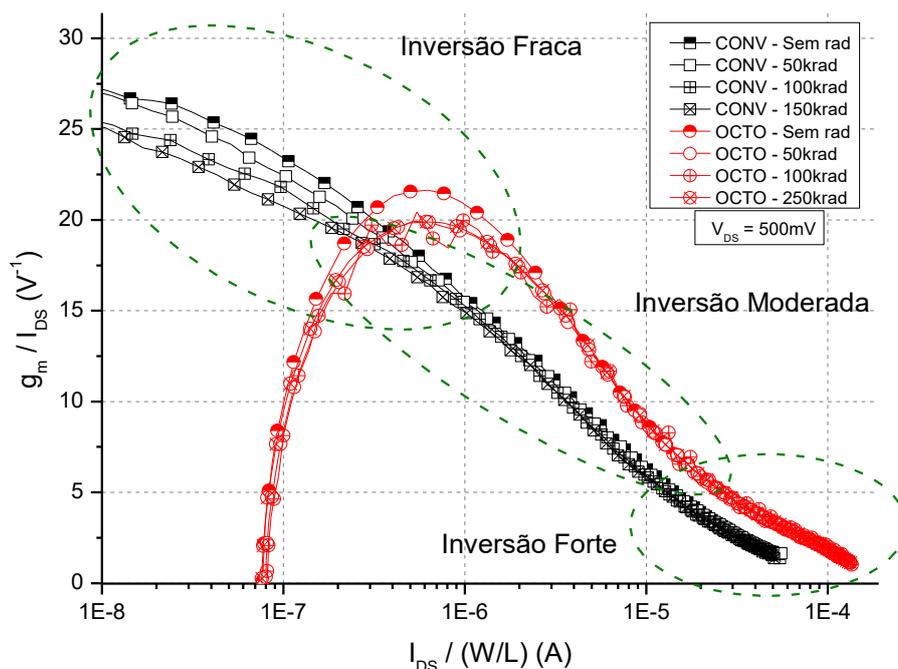
MOSFETs	Transcondutância Máxima $g_{m \text{ máx}}$ [S]				
	Sem rad	50 krad	100 krad	150 krad	250 krad
CONV	$8,3 \times 10^{-5}$	$8,41 \times 10^{-5}$	$7,85 \times 10^{-5}$	$7,83 \times 10^{-5}$	-
OCTO	$1,84 \times 10^{-4}$	$1,86 \times 10^{-4}$	$1,87 \times 10^{-4}$	-	$1,90 \times 10^{-4}$

Fonte: Autor.

Ambos MOSFETs apresentaram alterações de $g_{m \text{ máx}}$ menores que 6% com o aumento da TID. Sendo que o OCTO apresentou valores de $g_{m \text{ máx}}$ até aproximadamente 140% maiores, considerando uma TID igual a 100 krad.

A figura 56 apresenta o gráfico da razão da g_m/I_{DS} em função de $I_{DS}/(W/L)$ após a exposição às radiações ionizantes de raios-X, considerando um valor de V_{DS} igual a 500mV.

Figura 56 - Gráfico da razão de g_m/I_{DS} em função da razão de $I_{DS}/(W/L)$ após exposição à radiação ionizante em estado passivo



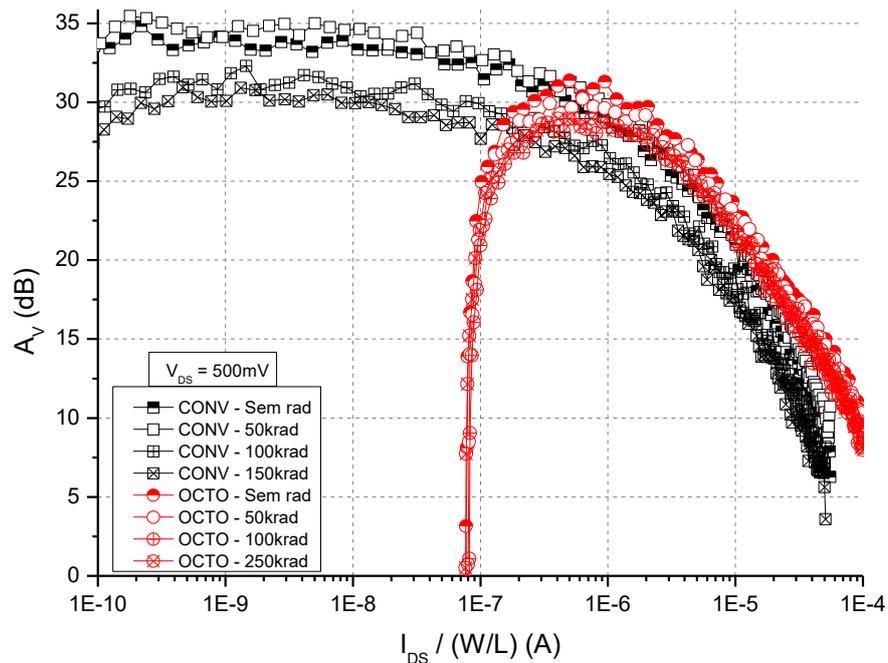
Fonte: Autor.

Com o aumento da TID, ambos MOSFETs apresentaram alterações inferiores a 10% em seus picos (região de inversão fraca). Pode-se observar valores 36% e 57%

maiores para o OCTO nos regimes de inversão forte e moderada, respectivamente, e valores 20% menores no regime de inversão fraca em comparação aos do CONV.

A figura 57 apresenta o gráfico de A_V dos MOSFETs após a exposição à radiação ionizante de raios-X na condição sem polarização, considerando um valor de V_{DS} igual a 500mV.

Figura 57 - Gráfico do A_V após exposição à radiação ionizante na condição sem polarização, considerando um valor de V_{DS} igual a 500mV



Fonte: Autor.

O A_V para o OCTO teve uma diminuição de 7% com o aumento da dose acumulada enquanto o CONV teve uma diminuição de 11%. Essa maior tolerância à radiação ionizante do OCTO se dá em decorrência do efeito DEPAMBBRE. Porém, os valores de ganhos foram até 10% menores para o OCTO em comparação ao CONV.

4.2.4 Quadro geral comparativo entre o desempenho elétrico dos MOSFETs do estudo realizado

As Tabelas 18 e 19 apresentam tabelas gerais comparativas entre o desempenho elétrico dos MOSFETs do estudo realizado. Os valores de comparação do MOSFET com geometria de porta octogonal em relação ao MOSFET com geometria de porta convencional (Comp. OCTO x CONV) e os valores de variação de pós radiação em

comparação aos seus respectivos valores pré radiação (Δ) foram divididos em três cores para facilitar a visualização, sendo verdes (representam valores favoráveis, amarelos (valores com uma variação pequena ou neutros) e vermelhos (representam valores desfavoráveis). A Tabela 18 apresenta os parâmetros elétricos e figuras de mérito obtidos de um *chip* sem a exposição à radiação ionizante de raios-X e de um outro *chip* exposição à radiação ionizante de raios-X na condição ON.

Tabela 18 - Quadro geral comparativo de parâmetros elétricos e figuras de mérito entre as geometrias de porta pré exposição à radiação ionizante e pós exposição à radiação ionizante na condição ON

Parâmetros Elétricos e Figuras de Mérito	Sem radiação			Estado ligado (ON)				
	OCTO	CONV	Comp. OCTO x CONV	OCTO (TID até 300 krad)		CONV (TID até 200 krad)		Comp. OCTO x CONV
	Valor	Valor		Valor	Δ	Valor	Δ	
V_T [V]	0,3	0,43	-30,2%	0,36	-20,0%	0,45	0,0%	-20,0%
I_{DS} Triodo / (W/L) [A] ($V_{GT}=0.7V$)	$8,8 \times 10^{-5}$	$4,7 \times 10^{-5}$	88,9%	$8,2 \times 10^{-5}$	-17,7%	$5,0 \times 10^{-5}$	0,0%	66,3%
I_{DS} Saturação / (W/L) [A] ($V_{DS}=1V$)	$7,1 \times 10^{-5}$	$2,5 \times 10^{-5}$	178,3%	$1,2 \times 10^{-5}$	-45,5%	$3,7 \times 10^{-6}$	5,1%	220,9%
S [V]	114	85	34,1%	114	37,3%	96	12,9%	18,8%
I_{ON} / (W/L) [A]	$8,9 \times 10^{-5}$	$2,9 \times 10^{-5}$	203,8%	$6,7 \times 10^{-5}$	-18,4%	$4,1 \times 10^{-5}$	0,0%	63,1%
I_{OFF} / (W/L) [A]	$7,4 \times 10^{-8}$	$3,7 \times 10^{-11}$	3 déc.	$3,9 \times 10^{-9}$	250,9%	$1,3 \times 10^{-10}$	327,7%	1 déc.
I_{ON} / I_{OFF} [A/A]	1202	794038	-99,8%	17099	-76,8%	309774	-76,6%	-94,5%
R_{ON} [Ω]	4449	8819	-49,6%	20714	136,1%	42467	-2,3%	-51,2%
V_{EA} [V]	-4,11	-4	2,8%	-1,52	-21,2%	-1,59	-5,9%	-4,4%
g_m max / (W/L) [S]	$1,6 \times 10^{-4}$	$9,0 \times 10^{-5}$	79,6%	$1,5 \times 10^{-4}$	-19,1%	$8,3 \times 10^{-5}$	-0,4%	84,0%
A_v [dB]	37,3	38,9	-4,1%	29,9	-25,1%	31,8	-5,1%	-6,0%

Fonte: Autor.

Sem exposição à radiação ionizante, o OCTO obteve 70% melhores valores dos parâmetros elétricos e figuras de mérito em comparação ao CONV, apresentando apenas piores valores para a inclinação de sublimiar, $I_{OFF}/(W/L)$ e I_{ON}/I_{OFF} . Demonstrando eficácia da potencialização da corrente entre dreno e fonte pelos efeitos PAMDLE e LCE.

Utilizando a condição ON durante a exposição à radiação ionizante, a TID decisiva para ambas as geometrias foi igual a 200 krad, para o OCTO significou uma maior depreciação na dose subsequente e para o CONV significou a última dose suportada. Essa maior tolerância às radiações ionizantes de raios-X se dá em decorrência do efeito DEPAMBBRE. Com isso, a variação dos parâmetros e figuras de mérito para o OCTO foi maior em relação ao CONV com o aumento da TID, porém comparando os valores obtidos por ambos MOSFETs, o OCTO obteve 70% melhores valores dos parâmetros elétricos e figuras de mérito, sendo inferior para S, $I_{OFF}/(W/L)$ e I_{ON}/I_{OFF} . A Tabela 19 apresenta os parâmetros elétricos e figuras de mérito obtidos após a exposição à radiação ionizante de raios-X nas condições OFF e sem polarização.

Tabela 19 - Quadro geral comparativo de parâmetros elétricos e figura de mérito entre as geometrias de porta após a exposição à radiação ionizante nas condições OFF e sem polarização

Parâmetros Elétricos	Estado desligado (OFF)					Sem polarização				
	OCTO (TID até 300 krad)		CONV (TID até 20 krad)		Comp. OCTO x CONV	OCTO (TID até 250 krad)		CONV (TID até 150 krad)		Comp. OCTO x CONV
	Valor	Δ	Valor	Δ		Valor	Δ	Valor	Δ	
V_T [V]	0,29	0,0%	0,42	2,3%	-31,0%	0,31	0,0%	0,44	-12,0%	-29,5%
I_{DS} Trípodo / (W/L) [A] ($V_{GT}=0.7V$)	$1,0 \times 10^{-4}$	1,0%	$4,7 \times 10^{-5}$	4,7%	119,1%	$1,0 \times 10^{-4}$	6,1%	$4,6 \times 10^{-5}$	-7,2%	124,1%
I_{DS} Saturação / (W/L) [A] ($V_{DS}=1V$)	$2,4 \times 10^{-5}$	1,3%	$2,9 \times 10^{-6}$	-0,3%	716,0%	$2,2 \times 10^{-5}$	5,4%	$3,6 \times 10^{-6}$	-14,6%	496,7%
S [V]	83	0,0%	86	3,6%	-3,5%	127	14,4%	87	1,2%	46,0%
$I_{ON}/(W/L)$ [A]	$8,4 \times 10^{-5}$	2,1%	$4,0 \times 10^{-5}$	-48,2%	110,3%	$6,3 \times 10^{-5}$	3,1%	$3,3 \times 10^{-5}$	0,3%	92,7%
$I_{OFF}/(W/L)$ [A]	$1,1 \times 10^{-9}$	0,0%	$3,6 \times 10^{-11}$	91,5%	2 déc.	$8,5 \times 10^{-8}$	0,0%	$9,3 \times 10^{-11}$	155,5%	3 déc.
I_{ON} / I_{OFF} [A/A]	73421	2,1%	1×10^6	-47,6%	-93%	744,13	3,1%	355676	-60,7%	-99,8%
R_{ON} [Ω]	6307	-9,1%	8591	-2,0%	-26,6%	9689	-2,8%	48543	43,1%	-80,0%
V_{EA} [V]	-1,81	-21,0%	-2,18	6,3%	-17,0%	-1,39	-13,7%	-1,26	-27,2%	10,3%
g_m máx / (W/L) [S]	$1,6 \times 10^{-4}$	-20,9%	$8,4 \times 10^{-5}$	9,4%	84,3%	$1,9 \times 10^{-4}$	3,3%	$7,8 \times 10^{-5}$	-5,7%	142,7%
A_V [dB]	34	-6,8%	35,4	-8,1%	-4,0%	28,7	-6,5%	30,3	-9,9%	-5,3%

Fonte: Autor.

Utilizando a configuração de estado desligado (OFF) durante a exposição à radiação ionizante, o OCTO obteve um valor 9% menor para R_{ON} , porém uma depreciação de aproximadamente 20% de V_{EA} e $g_{m\text{ máx}}$, com o aumento da TID. O CONV sofreu uma depreciação principalmente de I_{OFF} e obteve também um aumento de 9,4% de $g_{m\text{ máx}}/(W/L)$ com o aumento da TID. O OCTO obteve cerca de 60% dos parâmetros elétricos e figuras de mérito com melhores valores, tendo um aumento de sete vezes para a I_{DS} de saturação normalizada pelo fator geométrico medida para um V_{DS} igual a 1V. Apesar da maior corrente não foi suficiente para a compensação da V_{EA} , devido a inclinação causada na parte da região de saturação da I_{DS} .

Sem a utilização de polarização durante a exposição à radiação ionizante podemos ver o efeito DEPAMBBRE causando uma grande diferença para o OCTO, obtendo menores variações e melhores valores para a maioria dos parâmetros elétricos e figuras de mérito em comparação ao CONV. O OCTO apresentou um valor de $I_{DS\text{ sat.}}/(W/L)$ aproximadamente cinco vezes maior, um valor de $g_{m\text{ máx}}/(W/L)$ 142% maior e um valor de R_{ON} 80% menor em comparação ao CONV, apresentando apenas piores valores para S , $I_{OFF}/(W/L)$ e I_{ON}/I_{OFF} em comparação aos apresentados pelo CONV.

5. CONCLUSÃO

Este projeto de pesquisa se propôs a estudar o desempenho elétrico do leiaute octogonal para MOSFETs planares em comparação ao leiaute convencional (retangular). Além disso, fez um estudo comparativo dos efeitos da TID no comportamento elétrico dos MOSFETs do tipo octo e convencional em três diferentes condições de polarização durante a exposição às radiações ionizantes de raios-X, estado ligado (ON), estado desligado (OFF) e sem polarização (*floating*).

No primeiro estudo experimental os parâmetros elétricos e as figuras de mérito dos MOSFETs com geometrias de porta híbrida (OCTO-HI) obtiveram um melhor desempenho elétrico em comparação aos da geometria de porta convencional (CONV). Como exemplos, os OCTO-HI apresentaram valores para a R_{ON} em torno de 70% menores, para a I_{DS} em trípode para V_{GT} de 0,6V 68% e 46% maiores, para os c iguais a 25% e 50% respectivamente, considerando um V_{DS} igual a 500mV, para a I_{DS} em saturação para V_{DS} igual a 1V 127% e 98% maiores, para os c iguais a 25% e 50% respectivamente, considerando um V_{GT} igual a 0,6V, para o A_V 67% maiores para ambos fatores de corte em comparação aos valores do CONV. O OCTO-HI com c igual a 25% foi o MOSFET que apresentou o melhor desempenho elétrico em relação aos demais estudados. Isso pode ser justificado pelo efeito LCE ser mais pronunciado nesse dispositivo do que aquele que ocorre no de c igual a 50%. Demonstrando que o OCTO-HI pode ser uma alternativa para potencializar o desempenho elétrico dos MOSFETs.

No segundo estudo experimental, o OCTO apresentou um melhor desempenho elétrico na maioria dos parâmetros elétricos e figuras de mérito analisados em relação ao CONV, tanto antes da exposição à radiação, como posteriormente a exposição à radiação ionizante nas condições ON, OFF e sem polarização. Como exemplos, a corrente entre dreno e fonte medidas em trípode para V_{GT} de 0,7V sendo no mínimo 89% maiores e medidas em saturação para V_{DS} de 1V sendo de até sete vezes maior na saturação pós radiação em estado desligado ou cinco vezes maior na saturação pós radiação em estado passivo, a resistência de estado ligado, sendo metade do valor para pré radiação e pós radiação em estado ligado ou 80% menor pós radiação em estado passivo, como a transcondutância máxima, sendo no mínimo 80% maior.

Apresentando uma pior performance elétrica para o OCTO em relação ao CONV em determinados parâmetros ou figuras de mérito, como exemplos, a inclinação de sublimiar sendo pior em até 46% para o caso de pós radiação na condição sem polarização, a corrente de estado desligado e a razão entre a corrente de estado ligado e a corrente de estado desligado sendo piores em até três décadas de grandeza para os casos de pré radiação e pós radiação na condição sem polarização.

Dessa forma, podemos verificar através desse estudo que os efeitos LCE, PAMDLE e DEPAMBBRE, descobertos com estudo realizados em tecnologias de CIs CMOS de 1 μ m e 350nm, continuaram a existir ao se diminuir o comprimento de porta, utilizando tecnologias de CIs CMOS de 180nm para o caso do primeiro estudo experimental e de 160nm para o caso do segundo estudo experimental. Além de confirmar a melhor performance da maioria dos parâmetros elétricos e figuras de mérito do OCTO em relação ao convencional, mesmo após a exposição em ambientes de radiação ionizante de raios-X.

6. TRABALHOS FUTUROS

- a) Comparar o OCTO com diferentes larguras de canal para estudar a modulação do canal devido a sua redução e impacto dos efeitos descobertos com a geometria nessas diferentes larguras de canal (LCE, PAMDLE e DEPAMBBRE).
- b) Comparar o OCTO utilizando diferentes fatores de corte (c) e ângulos (α).

7. PUBLICAÇÕES

Loesch, D. S.; Gimenez, S. P.; Swart, J. W.; & Silva, G. A. (Agosto de 2018). Impact of the Octagonal Layout Style for MOSFETs using 180nm Bulk CMOS ICs Technology Node. *33rd Symposium on Microelectronics Technology and Devices (SBMicro)*.

Loesch, D. S., & Gimenez, S. P. (Abril de 2018). Study of OCTO type MOSFET (180nm Bulk CMOS Technology of TSMC). *Seminatec 2018 - XIII Workshop on Semiconductors and Micro & Nano Technology*.

8. BIBLIOGRAFIA

- Alati, D. M. (2012). ESTUDO DO COMPORTAMENTO ELÉTRICO DE ESTRUTURAS MOSFETs NÃO CONVENCIONAIS E DO MOSFET DIAMANTE EM AMBIENTES RADIOATIVOS. 197. São Bernardo do Campo.
- Barnaby, H. J. (2006). *Total-Ionizing-Dose effects in modern CMOS technologies* (6 ed., Vol. 53).
- Benigni, M., Liberali, V., Stabile, A., & Calligaro, C. (2010). Design of Rad-Hard SRAM Cells: A Comparative Study. *IEEE-2010 27th International Conference on Microelectronics*. Nis, Servia.
- Bennett, R. (2017, 05 20). *HighTech Forum*. Retrieved from <http://hightechforum.org/100-years-of-moores-law/>
- Binkley, D. (2008). *Tradeoffs and Optimazation in analog CMOS Design*. John Wiley & Sons.
- Camplani, A., Shojaii, S., Shrimali, H., Stabile, A., & Liberali, V. (2014, Junho). CMOS IC RADIATION HARDENING BY DESIGN. *Facta Universitatis - Eletronics and Energetics*, 27(2^a), 251-258. doi:10.2298/FUEE1402251C
- Colinge, J. P., & Colinge, C. A. (2002). *Physics of Semiconductor Devices* (3^a ed.). Kluwer Academic Publishers.
- Correia, M. M. (2016). ESTUDO DOS MOSFETs COM ESTILO DE LEIAUTE DO TIPO ELIPSOIDAL. 231. São Bernardo do Campo.
- Fino, L. N. (2017). EFEITOS DAS RADIAÇÕES IONIZANTES DE RAIOS-X NO SOI MOSFET DE GEOMETRIA DE PORTA OCTOGONAL. São Bernardo do Campo: Centro Universitário da FEI.
- Fino, L. N., Neto, E. D., Silveira, M. A., Renaux, C., Flandre, D., & Gimenez, S. P. (2015). Boosting the total ionizing dose tolerance of digital switches by using OCTO SOI MOSFET. *Semiconductor Science and Technology*, 12.
- Gimenez, S. P. (2016). *Layout Techniques for MOSFETs*. 82. Morgan & Claypool Publishers.

- Gimenez, S. P., Correia, M. M., Neto, E. D., & Silva, C. R. (2015). An Innovative Ellipsoidal Layout Style to Further Boost the Electrical Performance of MOSFETs. *IEEE ELECTRON DEVICE LETTERS*, 36(7), 705-707.
- Hohl, J. H., & Galloway, K. F. (1987). Analytical model for single event burnout of power MOSFETs. *IEEE Transactions on Nuclear Science*, NS-34(6), 1275-1280.
- J. R. Schwank, e. a. (2006). Effects of angle of incidence on proton and neutron-induced single-event latchup. *IEEE Transactions on Nuclear Science*, 53(6), 3122-3131.
- Johnston, A. H. (2010). *Reliability and Radiation Effects in Compound Semiconductors*. World Scientific.
- Loesch, D. S., & Gimenez, S. P. (2018, Abril). Study of OCTO type MOSFET (180nm Bulk CMOS Technology of TSMC). *Seminatec 2018 - XIII Workshop on Semiconductors and Micro & Nano Technology*.
- Loesch, D. S., Gimenez, S. P., Swart, J. W., & Silva, G. A. (2018, Agosto). Impact of the Octagonal Layout Style for MOSFETs using 180nm Bulk CMOS ICs Technology Node. *33rd Symposium on Microelectronics Technology and Devices (SBMicro)*.
- M. J. Beck, B. R., Schrimpf, R. D., Fleetwood, D. M., & Pantelides, S. T. (2008). Atomic Displacement Effects in Single-Event Gate Rupture. *IEEE Transactions on Nuclear Science*, 55, 3025-3031.
- Makowski, D. (2006). The Impact of Radiation on Electronic Devices with the Special Consideration of Neutron and Gamma Radiation Monitoring.
- Martino, J. A., Pavanello, M. A., & Verdonck, P. B. (2003). *Caracterização Elétrica de Tecnologia e Dispositivos MOS*. Thomson Learning.
- Mead, C. A., & Conway, L. A. (1979). *Introduction to VLSI Systems*. Addison-Wesley.
- Moore, G. E. (1965, Abril 19). Cramming more components onto integrated circuits. *Electronics*, 38(8).
- Oldham, T. R., & Mclean, F. B. (Junho 2003). *Total Ionizing Dose Effects in MOS Oxides and Devices* (50 ed.). IEEE Transactions on Nuclear Science.

- Peruzzi, V. V. (2013). ESTUDO COMPARATIVO EXPERIMENTAL ENTRE O CASAMENTO DO SOI nMOSFETs DO TIPO DIAMANTE E DOS SEUS RESPECTIVOS CONVENCIONAIS EQUIVALENTES. São Bernardo do Campo: Centro Universitário da FEI.
- Ravazi, B. (2000). *Design of Analog CMOS Integrated Circuits* (1 ed.). Mc Graw Hill Education.
- Sedra, A. S., & Smith, K. C. (2000). *Microeletrônica* (4 ed.). Makron Books.
- Silva, G. A. (2015). Implementação dos leiautes e estudo comparativo experimental entre MOSFETs planares de potência com diferentes estilos de leiaute.
- Silveira, F., Flandre, D., & Jespers, P. G. (1996, Setembro). A gm/ID Based Methodology for the Design of CMOS Analog Circuits and Its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA. *IEEE Journal of Solid-State Circuits*, 31(9).
- Silvestri, M., Gerardin, S., Schrimpf, R., Fleetwood, D., Faccio, F., & Paccagnella, A. (2009). The role of irradiation bias on the time-dependent dielectric breakdown of 130-nm MOSFETs exposed to X-rays. *IEEE Transactions on Nuclear Science*(56), 3244-3249.
- Sour, J. R., Marshall, C. J., & Marshall, P. W. (2003). Review of displacement damage effects in silicon devices. *IEEE Transactions on Nuclear Science*, 50(3), 653-670.
- Souza, R. N. (2016). ESTUDO COMPARATIVO DO COMPORTAMENTO ELÉTRICO ENTRE OS MOSFETS DOS TIPOS WAVE E CONVENCIONAIS EQUIVALENTES OPERANDO EM AMBIENTES DE RADIAÇÕES IONIZANTES. 201. São Bernardo do Campo.
- Tek. (2017, novembro 16). Retrieved from <https://www.tek.com/datasheet/test-fixtures/test-fixtures>
- Theis, T. N., & Wong, H. S. (2016, Maio/Junho). The end of Moore's Law: A New Beginning for Information Technology. *Computing in Science & Engineering*, 41-50.

- W. McKee, e. a. (1996). Cosmic ray neutron induced upsets as a major contributor to the soft error rate of current and future generation DRAMs. *IEEE IRPS*, p. 1.
- Wang, F., & Agrawal, V. D. (2008). Single event upset: An embedded tutorial. *IEEE International Conference on VLSI Design*(21), 429-434.
- Ziegler, J., & Lanford, W. (1981). *The effect of sea level cosmic rays on electronic devices* (Vol. 52). J. App. Physics.