

CENTRO UNIVERSITÁRIO FEI

PEDRO LUIZ BENKO

**UMA NOVA ABORDAGEM DE PROJETO DE AMPLIFICADORES
INTEGRADOS PARA BIOPOTENCIAIS, BASEADOS EM PSEUDO-RESISTORES
NÃO LINEARES**

São Bernardo do Campo

2016

PEDRO LUIZ BENKO

**UMA NOVA ABORDAGEM DE PROJETO DE AMPLIFICADORES
INTEGRADOS PARA BIOPOTENCIAIS, BASEADOS EM PSEUDO-RESISTORES
NÃO LINEARES**

Tese de Doutorado apresentado ao Centro
Universitário FEI como parte dos requisitos
para obtenção do título de doutor em
Engenharia Elétrica, orientado pelo Prof.
Dr. Renato Camargo Giacomini.

São Bernardo do Campo

2016

Benko, Pedro Luiz.

Uma nova abordagem de projeto de amplificadores integrados para biopotenciais, baseados em pseudo-resistores não lineares / Pedro Luiz Benko. São Bernardo do Campo, 2016.

161 f. : il.

Tese - Centro Universitário FEI.

Orientador: Prof. Dr. Renato Camargo Giacomini.

1. pseudo-resistor. 2. amplificador para bio-potenciais. 3. eletrodos ativos. I. Giacomini, Renato Camargo , orient. II. Título.

Aluno: Pedro Luiz Benko

Matrícula: 512302-1

Título do Trabalho: Uma nova abordagem de projeto de amplificadores integrados para biopotenciais, baseados em pseudo-resistores não lineares.

Área de Concentração: Dispositivos Eletrônicos Integrados

Orientador: Prof. Dr. Renato Camargo Giacomini

Data da realização da defesa: 14/09/2016

ORIGINAL ASSINADA

Avaliação da Banca Examinadora

São Bernardo do Campo, 14 / 09 / 2016.

MEMBROS DA BANCA EXAMINADORA

Prof. Dr. Renato Camargo Giacomini

Ass.: _____

Prof. Dr. Julio Cesar Lucchi

Ass.: _____

Prof. Dr. Valter Fernandes Avelino

Ass.: _____

Prof. Dr. Denys Emilio Campion Nicolosi

Ass.: _____

Prof. Dr. Roberto d'Amore

Ass.: _____

A Banca Examinadora acima-assinada atribuiu ao aluno o seguinte:

APROVADO

REPROVADO

VERSÃO FINAL DA TESE

**ENDOSSO DO ORIENTADOR APÓS A INCLUSÃO DAS
RECOMENDAÇÕES DA BANCA EXAMINADORA**

Aprovação do Coordenador do Programa de Pós-graduação

Prof. Dr. Carlos Eduardo Thomaz

AGRADECIMENTOS

Ao, Prof. Dr. Renato C. Giacomini, meu Orientador, pela paciência, incentivo e trabalho dedicado nas revisões e elaboração desse trabalho.

Ao Prof. Dr. Julio C. Lucchi, meu co-orientador, pelas valiosas sugestões, incentivo e esclarecimentos de dúvidas pertinentes à definição desse trabalho.

Ao amigo e colega MSc. Cleiton F. Pereira pela ajuda nas pesquisas, elaboração e testes de modelos simulados em ambiente SPICE.

À minha esposa, Engenheira Rosana de Oliveira, pelo suporte, apoio, incentivo, carinho e ajuda na confecção e formatação desse trabalho.

Ao Centro Universitário da FEI pelo apoio, estrutura e concessão de bolsa parcial ao meu programa de Doutorado, dando-me essa oportunidade.

“Conhecimento não é aquilo que você sabe, mas
o que você faz com aquilo que você sabe.”

Aldous Huxley

RESUMO

Biopotenciais aparecem como resultado de atividades eletroquímicas de certos tipos de células, conhecidas como células excitáveis, existentes em tecidos nervosos, musculares e glandulares. Essas células possuem um potencial de repouso e quando estimuladas geram potenciais transitórios eletroquímicos de ação. A transformação desses potenciais eletroquímicos para sinais eletrônicos mensuráveis é realizada por dispositivos chamados eletrodos-eletrólitos, que realizam a interface entre a pele e sistemas de medição. De forma geral, os biopotenciais captados apresentam níveis contínuos (CC) intrínsecos muito altos em relação ao sinal de interesse, bem como alto nível de ruído, alta impedância de saída e baixa frequência. Amplificadores utilizados para formatarem esses sinais, devem possuir: largura de banda limitada, alta estabilidade de ganho; frequência de corte inferior adequada; baixa distorção; baixo ruído intrínseco (“*flicker*” e térmico); remoção dos níveis CC intrínsecos dos sinais; alta impedância de entrada e baixa de saída; alta rejeição de ruídos de modo comum; rápida recuperação do sinal de saída após transitório CC e amplificação adequada. Essa pesquisa estudou e analisou o estado da arte em topologias de implementações de circuitos integrados, ponderando vantagens e desvantagens das opções pesquisadas e propõe uma metodologia para novos projetos e sua avaliação. Isso foi executado através de análises de métodos de projeto de circuitos analógicos, simulações e medidas experimentais. Particularmente é apresentada, como estudo de caso, uma nova solução de pré-amplificador em BiCMOS SiGe tecnologia 0,13 μm , a ser instalado diretamente em eletrodos, constituindo eletrodos ativos. Ponderando sobre a instalação direta nos eletrodos, destaca-se a aplicação da estrutura MOS conectada de modo a constituir um resistor de valor ôhmico muito elevado (10^{11} a 10^{13} Ω), conhecido nas publicações como pseudo-resistor. Essa estrutura permite a obtenção de constantes de tempo RC muito elevadas (segundos) com capacitâncias implementadas diretamente na estrutura MOS (alguns pFs). Esse trabalho utiliza essa estrutura e exibe um método pioneiro de caracterização e modelagem para sua aplicação em simulações SPICE. Também é apresentado o projeto e simulação em CMOS tecnologia AMIS 0,50 μm para efeito de comparações.

Palavras-chave: Amplificadores para Biopotenciais. Eletrodos ativos. Pseudo-resistor.

ABSTRACT

Bio-potentials appearing as a result of electrochemical activity of certain types of cells, known as excitable cells existing in nerve, muscle and glandular tissue. These cells have a resting potential and when stimulated generate electrochemical potentials transient action. The transformation of these electrochemical potentials for measurable electronic signals is carried out by so-called electrode-electrolyte devices, which realize the interface between the skin and measuring systems. In general, the bio-potential obtained has very high intrinsic DC levels relative to the signal of interest, as well as high noise, high impedance output and low frequency. Amplifiers used for former these signs shall have: limited bandwidth, high stability gain; suitable lower cutoff frequency; low distortion; low intrinsic noise ("flicker" and thermal); Removal of the intrinsic DC levels of the signals; high input impedance and low output; High rejection of common mode noise; fast output signal recovery after off-set DC and suitable amplification. This research aims to study and analyze the state of the art topologies of integrated circuit implementations, considering advantages and disadvantages of search options and proposes a methodology for new projects and their evaluation. This study is performed through the analysis of methods of analog circuit design, simulations and experimental measurements. Particularly it is presented as a case study, a new solution preamp in BiCMOS SiGe technology 0,13 μ m, to be installed directly to electrodes, forming active electrodes. Pondering the direct installation on the electrodes, there is the application of MOS structure connected to constitute a very high ohmic value resistor (10^{11} to 10^{13} Ω), known in the literature as pseudo-resistor. This structure allows obtaining very high RC timing constants (seconds) with capacitances implemented directly in MOS integrated circuit (some pFs). This work uses this structure and exhibits a pioneer method of characterization and modeling for application in SPICE simulations. It also presents the design and simulation of CMOS AMIS 0,50 μ m technology for comparison purposes.

Keywords: Biopotential amplifiers. Active-electrodes. Pseudo-resistor.

LISTA DE TABELAS

Tabela 1- Biopotenciais mais comuns	22
Tabela 2 - Expressões p/ transistores: método gm/Ids, coeficiente de inversão IC	72
Tabela 3 - Ajuste de parâmetros de precisão do SPICE.	85
Tabela 4 - Variação do valor do pseudo-resistor em função de W e L - 0,13 μ m	93
Tabela 5 - Dados de projeto do OTA - tecnologia 0,50 μ m AMIS.	100
Tabela 6: Buffer para conexão diferencial – tecnologia 0,50 μ m AMIS.....	101
Tabela 7 - Dados dimensionais do OTA proposta (b) – tecnologia 0,13 μ m	108
Tabela 8 - Dados dimensionais do buffer proposta (b) – tecnologia 0,13 μ m.....	108
Tabela 9 - Dados de simulação do bio-amplificador proposta (b) – 0,13 μ m	109
Tabela 10 - Desempenho do bio-amplificador proposta (c) e pseudo polarizado	112
Tabela 11 - Quadro comparativo simulado entre as propostas de amplificadores	115
Tabela 12 - Bio-amplificador com transistores compostos no OTA	119
Tabela 13 - Desempenho geral dos amplificadores na tecnologia 0,13 μ m	119
Tabela 14 - Desempenho do amplificador proposta(e) com Rp polinomial.....	124
Tabela 15 - Comparativo: simulação x medidas experimentais de pseudo-resistores	130
Tabela 16- Coeficientes do polinômio para modelagem de Rp do estudo de caso	133

LISTA DE FIGURAS

Figura 1- Exemplo sistema tradicional de obtenção de bio-sinais	19
Figura 2 - ilustração exibindo concentração iônica de células excitáveis	21
Figura 3 - exemplo de instalação de eletrodos para coleta de biopotenciais	23
Figura 4 – Ilustração de eletrodo de Ag-AgCl.....	24
Figura 5- modelo elétrico equivalente de eletrodo externo conectado na pele.....	25
Figura 6 - Exemplo de sistema de aquisição de biopotenciais	27
Figura 7 - Exemplo de interferência de 60Hz em sinal de ECG	28
Figura 8 - Circuito para determinar CMRR em amplificador diferencial	30
Figura 9 - Modelo de avaliação de PSRR.....	31
Figura 10 - Modelo de ruído para resistor	33
Figura 11 - Modelo de ruído para MOSFET	35
Figura 12 - Espectro de ruído de transistor MOS com detalhe para f_c	36
Figura 13 - Modelo de ruído “ <i>flicker</i> ” e térmico para baixas frequências.....	36
Figura 14 - Amplificador CMOS com MOSFETS exibindo fontes de ruído.....	37
Figura 15 - Modelo para ruído referente à entrada (<i>inoise</i>).....	37
Figura 16 - Modelagem para <i>onoise</i> e <i>inoise</i>	39
Figura 17 - Símbolos do OTA	41
Figura 18 - Circuito OTA clássico de um estágio de amplificação	42
Figura 19 - Conexão para pseudo-resistor em PMOS e NMOS.....	45
Figura 20 - esquema funcional do PMOS-bipolar pseudo-resistor	45
Figura 21- bio-amplificador “ <i>feedforward</i> ” com R_{in} como pseudo-resistor.....	48
Figura 22 - Resposta em frequência - amplificador “ <i>feedforward</i> ” com rejeição CC..	48
Figura 23 - Arranjo em cascata de amplificadores com CMOS pseudo-resistor	49
Figura 24 - Esquema dos amplificadores para cascata “ <i>feedforward</i> ” neural	49
Figura 25 - Amplificador Neural com cancelamento CC por integrador Miller	50
Figura 26 – Dois OTAs, sendo o integrador Miller na rede de realimentação	51
Figura 27 - Integrador Miller.....	52
Figura 28 - Amplificador Neural com tolerância CC	53
Figura 29 - Esquema do amplificador neural com desacoplamento e pseudo-resistor.	54
Figura 30 - Esquema elétrico, amplificador neural – OTA com saída “ <i>cascode</i> ”	55
Figura 31 - Tabela com dimensões e características dos transistores do OTA	55
Figura 32 - Esquema do amplificador para sinais neurais de ganho programável	56

Figura 33 - Amplificador diferencial em malha aberta com compensação Miller	57
Figura 34 - Esquema do bio-amplificador (a) e função de transferência	58
Figura 35 - Modelo para análise de ruídos do amplificador de aplicação neural	59
Figura 36 - Esquema do amplificador com sintonia de largura de banda.....	60
Figura 37 - OTA diferencial com “ <i>cascode</i> ” e degeneração de espelho de corrente. ..	60
Figura 38 - Arquitetura de amplificador CCIA p/ caracterização do pseudo-resistor ..	61
Figura 39 - Diagrama proposto da metodologia para projeto de bio-amplificadores...	66
Figura 40 - Relação de comprimento de canal L x IC para nMOSFET na saturação ..	70
Figura 41 - Curvas G_m/I_D x $I_D/I_0(W/L)$ para faixa de L_{eff} - nMOS tecnologia 0,5 μ m ..	71
Figura 42 - Esquema elétrico de OTA clássico com transistores PMOS	73
Figura 43 - Circuitos seguidores de tensão com cargas ativas (a) e classe AB (b)	75
Figura 44 - Pré-amplificador instalado diretamente no eletrodo	79
Figura 45 - Tempo de recuperação de sinal de ECG após transitório CC	80
Figura 46 - proposta de arquitetura para bio-amplificador com buffer de saída	81
Figura 47 - Modelo do OTA realimentado - fonte de corrente dependente de tensão .	82
Figura 48 - Modelo bio-amplificador com cancelamento CC	83
Figura 49 - Ganho simplificado do OTA em malha aberta	83
Figura 50 - Rede de realimentação do bio-amplificador	84
Figura 51 – I_{rp} x V_{Rp} para um pMOS-bipolar como “pseudo-resistor” 0,50 μ m	86
Figura 52 - Configuração “ <i>back-to-back</i> ” pMOS-bipolar pseudo-resistor.....	86
Figura 53 – I_{rp} x V_{Rp} - pMOS pseudo-resistor L(fixo), W(variável): 0,50 μ m	87
Figura 54 - I_{Rp} x V_{Rp} - pMOS pseudo-resistor L(variável), W(fixo): 0,50 μ m	88
Figura 55 – I_{rp} x V_{Rp} - pseudo-resistor – variação de L para W=0,36 μ m fixo	89
Figura 56 - I_{Rp} x V_{Rp} - pseudo-resistor – variação de W para L=0,24 μ m fixo.....	90
Figura 57 - Corrente x Tensão “ <i>back-to-back</i> ” pMOS pseudo-resistor – 0,13 μ m.....	91
Figura 58: Pseudo-resistor em 3x “ <i>back-to-back</i> ” transistores PMOS.....	92
Figura 59 – I x V para “pseudo-resistores” em cascata – tecnologia 0,13 μ m	92
Figura 60 - Propostas para aumento de resistência do pseudo-resistor – 0,13 μ m	94
Figura 61 - Proposta para polarização do pseudo-resistor.....	94
Figura 62 - Circuito para avaliação do pseudo-resistor polarizado	95
Figura 63 - pseudo-resistor em tecnologia 0,13 μ m – polarizado	95
Figura 64 - Variante de circuito para avaliação do pseudo-resistor polarizado.....	96
Figura 65 - Curva de resposta para variante de polarização do pseudo-resistor	96
Figura 66 - Esquema detalhado da proposta (a) para o bio-amplificador.....	99

Figura 67 - Esquema do pseudo-resistor para bio-amplificador, proposta (a).....	100
Figura 68 - Módulo do ganho e largura de Banda proposta (a) 0,50 μ m AMIS.....	101
Figura 69 - Resposta do modelo do bio-amplificador proposta (a).....	102
Figura 70 - À esquerda “ <i>inoise</i> ”; à direita espectro Fourier - 10Hz – proposta (a)....	103
Figura 71 - Curvas de ganho em malha fechada e fase – proposta (a)	103
Figura 72 - Esquema para avaliação do ganho de malha – proposta (a)	104
Figura 73 - Ganho de malha – Margem de fase – proposta (a).	104
Figura 74 - tempo de recuperação de sinal após transitório CC – proposta (a).....	105
Figura 75 - Modelo para comportamento do tempo de recuperação aproximado	106
Figura 76 - Tempo de recuperação hipotético para um resistor fixo – saída buffer... 107	
Figura 77 - Curva de ganho e largura de banda – tecnologia 0,13 μ m – proposta(b) . 109	
Figura 78 – Desempenho geral do bio-amplificador - 0,13 μ m – proposta (b).....	110
Figura 79 - Proposta (c) de arquitetura de projeto com pseudo-resistor polarizado... 112	
Figura 80 - Curva de ganho e largura de banda – proposta (c).....	113
Figura 81 - Desempenho do amplificador- tecnologia 0,13 μ m – proposta(c).....	114
Figura 82 - Bio-amplificador com transistores compostos - tecnologia 0,13 μ m	118
Figura 83 - Amplificador com Rp polinomial p/ 2x _{btb} (W=0,36 μ m; L=0,24 μ m).....	120
Figura 84 - Resposta em frequência p/ Rp polinomial e SPICE original	121
Figura 85 - Tempo de recuperação de V _{out} com Rp polinomial, frequência=10Hz.. 122	
Figura 86 - Tempo de recuperação de V _{out} com Rp polinomial para freq.=1Hz	123
Figura 87 - Simulação do tempo de recuperação com resistor de valor fixo	124
Figura 88 - Esquema e leiaute: caracterização do MOS-bipolar pseudo-resistor.....	125
Figura 89 - Imagem do CI utilizado para avaliação do pseudo-resistor – 0,13 μ m.....	126
Figura 90 - forma de onda obtida para 2x _{back-to-back} L=0,24 μ m; W=0,36 μ m	127
Figura 91 - Curva exponencial ajustada sobre dados experimentais	128
Figura 92 - Ilustração do método para determinar o valor do pseudo-resistor	129
Figura 93 - Procedimento para cálculo de Rp em função de VRp	131
Figura 100 - Polinômio de ajuste Rp para 2x _{btb} (W=0,36 μ m, L=0,24 μ m).....	132
Figura 94 - Resposta simulada do circuito para caracterização do pseudo-resistor ... 134	
Figura 95 - Forma de onda mensurada para caracterização do pseudo-resistor	135
Figura 96 - Ajuste de curva exponencial na região não linear do pseudo-resistor	135
Figura 97 - Dependência de Rp x VRp p/ dados experimentais e simulados.....	136
Figura 98 – Rp x VRp para Rp1x, Rp2x e Rp3x “btb” (W=0,36 μ m, L=0,24 μ m)	137
Figura 99 - Rp x VRp para 3x “back-to-back” W=0,72 μ m e L=0,48 μ m.....	138

Figura 101- Curvas de R_p x VR_p , por simulação de R_p polinomial e experimental . 139

LISTA DE SIMBOLOS

A	Ganho de um amplificador
A^2	Ganho elevado ao quadrado de um amplificador
A_{cm}	Ganho em modo comum [dB]
A_d	Ganho diferencial [dB]
AF	Coeficiente expoente “flicker” – vale de 0,5 à 2,0
Ag-AgCl	Eletrodo de prata -cloreto de prata
ANSI	“American National Standards Institute”
A_{ol}	Ganho de malha aberta [dB]
A_{vo}	Ganho de reposta plana
BSIM	“Berkeley Short-channel IGFET Mode” – modelo criado na universidade de Berkeley-USA para projetos de circuitos integrados MOSFET
btb	Abreviatura para conexão cascata “back-to-back”
BW	“Band Width” ou largura de banda em frequência [Hz]
C_b	Capacitância entre o corpo humano e rede elétrica 60Hz [F]
C'_{ox}	Capacitância de oxido de porta [F]
C_L	Capacitância de carga do OTA [F]
$C_1 C_2$	Capacitâncias de acoplamento de ruídos ambientais em cabos de transmissão de Biopotenciais [F]
CMRR	“Common Mode Ratio Rejection” ou razão de rejeição de modo comum [dB]
C_{ox}	Capacitância de oxido de porta/unidade de área [F/m ²]
dB	Decibel – relação de potencias expressa em $20\log\text{Volts}/\text{Voltsref}$.
dBm	Relação de potencias em dB com referência a 1mV
DC	“direct current” ou corrente contínua
ECG	Eletrocardiograma
EEG	Eletroencefalograma
E_K	Potencial de equilíbrio – equação de Nernst
EKV	Modelo “Enz Krummenacher Vittoz” para projetos

	analógicos com MOSFETS
Eldo	Simulador SPICE do fabricante Mentor Graphics
EMG	Eletromiograma
EMI	Electro magnetic interference
EOG	Eletrooculograma
F	Constante de Faraday (96.485 C/mol)
f	Frequência medida em Hertz [Hz]
fc	“corner frequency” frequência de ponto de equilíbrio entre ruídos térmicos e “flicker”.
f_T ou f_u	Frequência de corte com ganho unitário
Gds	Condutância entre dreno e fonte do MOSFET [Ω^{-1}]
Gm ou gm	Transcondutância [Ω^{-1}]
GND	“Ground” potencial de terra.
H(s)	Função de transferência no domínio da frequência complexa “s”.
IBM	“International Business Machine”
IC	Coefficiente de Inversão
I_D	Corrente de dreno do MOSFET [A]
I_o	Corrente tecnológica [A]
inoise	Ruído referente à entrada
I_{pol}	Corrente de polarização [A]
I_{Rp}	Corrente fluindo pelo pseudo-resistor [A]
$J_{shot}^2(f)$	Densidade espectral de ruído “shot” [A^2/Hz]
I_{SS}	Fonte de corrente de polarização ou alimentação [A]
I_{total}	Corrente total consumida pelo sistema [A]
k	Constante de Boltzmann 1.38×10^{-23} [Joules/Kelvin] no SI
K	Característica de processo de fabricação de dispositivo MOS
k_e	Ganho do amplificador fornecido pelos espelhos de corrente
KF	Coefficiente de ruído flicker
L	Comprimento de canal de dispositivo MOS, geralmente em [μm]

L_{eff}	Comprimento efetivo de canal [μm]
MOSFET	“Metal Oxide Semiconductor Field Effect Transistor”
MOSIS	“Metal Oxide Semiconductor Implementation System”
n	Coefficiente de inclinação ou fator de substrato
NEF	“Noise efficiency factor” ou fator de eficiência de ruído
noise	Ruído referente à saída
OTA	“Operational Transconductance Amplifier” ou amplificador operacional de transcondutância.
P_{AV}	Potência Média [Watts]
PM	Margem de fase do amplificador [graus]
PSD	“Power Spectral Density” ou densidade espectral de potência
PSRR	“Power Supply Ratio Rejection” ou razão de rejeição de fonte de alimentação.
\mathcal{R}	Constante universal dos gases perfeitos [0.082atm*l/mol*K]
R_{ds} ou r_{ds}	Resistência entre dreno e fonte do MOSFET [Ω]
RF	Radiofrequência
R_p	Abreviatura MOS-Bipolar pseudo-resistor
R_s	“Resistor Source” ou Resistência interna de fonte
s	Frequência complexa definida com $s=\alpha \pm j\omega$ (Laplace)
SNR	“Signal to Noise Ratio” ou relação sinal – ruído [dB]
SPICE	“Simulation Program with Integrated Circuits Emphasis” simulador para circuitos eletrônicos desenvolvido na Universidade de Berkeley- USA
$S_x(f)$	Densidade espectral de ruído em função da frequência f
T	Temperatura absoluta em Kelvin – unidade [K]
t_{ox}	Espessura da camada de óxido [m]
U_T	Tensão térmica [25.9mV]
V_{DD}	Tensão de alimentação de amplificadores [Volts]
V_{ds} V_{DS}	Tensão entre dreno e fonte do MOSFET [Volts]
V_{EA} ou V_A	Tensão Early [Volts]

V_{AL}	Fator de tensão Early, igual a 10 no modelo EKV
V_{EFF}	Tensão efetiva entre porta e fonte $V_{EFF} = V_{gs} - V_{th}$
V_{icm}	Tensão de entrada modo comum [Volts]
V_{id}	Tensão de entrada diferencial [Volts]
V_{inoise}	Fonte de ruído referente à entrada [$V/Hz^{1/2}$]
V_{onoise}	Fonte de ruído referente à saída [$V/Hz^{1/2}$]
V_{pol}	Tensão de polarização [Volts]
V_{i+}	Tensão na entrada não inversora do amplificador [Volts]
V_{i-}	Tensão na entrada inversora do amplificador [Volts]
V_{tn} V_{tp} V_{th}	Tensão de limiar para transistor NMOS ou PMOS ou genérico [Volts]
V_{gs}	Tensão entre porta e fonte do MOSFET [Volts]
V_{Rp}	Tensão entre terminais do pseudo-resistor [Volts]
$V_{x(rms)}^2$	Valor normalizado de potência de sinal expresso em Volts
$V_{n(rms)}^2$	Valor normalizado de potência de ruído expresso em Volts
$\overline{V_n^2}(f)$	Representação de densidade espectral de ruído em tensão (V/Hz)
$\overline{I_n^2}(f)$	Representação de densidade espectral de ruído em corrente (A/Hz)
$X(t)$	Definição de sinal de ruído variável no tempo
Z_1 Z_2	Impedâncias ohmicas de cabos para condução de biosinais [Ω]
W	Largura de canal de dispositivo MOS, geralmente em [μm]
W/L	Razão de largura por comprimento de canal do MOSFET
η	Carga de valência do íon
μ	Mobilidade de eletrons no canal [$cm^2/V \cdot seg.$]
ω	Frequência angular [rads/seg.]

SUMÁRIO

1	INTRODUÇÃO	19
2	MOTIVAÇÃO	20
2.1	CONTRIBUIÇÃO	20
3	BIOPOTENCIAIS	21
3.1	TIPOS MAIS COMUNS DE BIOPOTENCIAIS	22
3.2	ELETRODOS DE CAPTAÇÃO	24
3.3	TIPOS DE ELETRODOS	26
4	AQUISIÇÃO DE BIO-SINAIS - AMPLIFICADORES	27
4.1	CARACTERÍSTICAS BÁSICAS DE AMPLIFICADORES PARA BIOPOTENCIAIS	29
4.1.1	CMRR – Razão de rejeição de modo comum	30
4.1.2	PSRR – Razão de rejeição de fonte de alimentação	31
4.1.3	SNR – (<i>signal to noise ratio</i>) Relação sinal / ruído	31
4.1.4	Ruídos intrínsecos.....	32
4.1.4.1	<i>Tipos de Ruídos Intrínsecos (inerentes).....</i>	<i>33</i>
4.1.5	Modelagem de ruído em dispositivos	33
4.1.6	Parâmetros para avaliação de ruído – <i>inoise e onoise</i>.....	38
4.1.7	Noise efficiency factor (NEF).....	39
5	AMPLIFICADORES MOS APLICADOS EM BIOPOTENCIAIS.....	41
5.1.1	Amplificadores de Transcondutância – OTA	41
5.2	MOS-BIPOLAR PSEUDO-RESISTOR (CONCEITO)	44
5.2.1	Considerações para o pseudo-resistor	46
5.3	ARQUITETURAS PARA AMPLIFICADORE DE BIOPOTENCIAIS.....	47
5.3.1	Arquitetura “Feedforward”	47
5.3.2	Arquitetura “feedback “com cancelamento intrínseco CC	50
5.3.4	Arquitetura com desacoplamento de nível CC por capacitores.....	54
5.4	CONCLUSÕES QUANTO ÀS ARQUITETURAS DE AMPLIFICADORES	62
5.5	COMENTÁRIOS FINAIS	63
6	MÉTODO PARA PROJETO DE BIO-AMPLIFICADOR.....	64
6.1	DIAGRAMA GERAL DA METODOLOGIA PROPOSTA	65

6.1.1	Fases propostas pela metodologia	67
6.1.2	Projeto de transistores para bio-amplificador pelo coeficiente de inversão ...	69
6.1.3	Estágio buffer de baixa impedância.....	74
6.1.4	Métricas para avaliação do pré-amplificador de bio-sinais.....	76
6.2	CONSIDERAÇÕES FINAIS DO MÉTODO	77
7	ESTUDO DE CASO – NOVA TOPOLOGIA PROPOSTA.....	78
7.1.1	Justificativa da topologia proposta	78
7.2	PROPOSTA DE AMPLIFICADOR PARA BIOPOTENCIAIS	81
7.3	MODELAGEM ANALÍTICA DO AMPLIFICADOR.....	81
7.4	CARACTERIZAÇÃO EM SIMULAÇÃO DO PSEUDO-RESISTOR	85
7.4.1	Caracterização de comportamento em sub-limiar por simulação SPICE	85
7.4.1.1	<i>Variação do pseudo-resistor em função das dimensões – tecnologia 0,5μm</i>	<i>87</i>
7.4.1.2	<i>Variação do pseudo-resistor em função das dimensões – tecnologia 0,13μm</i>	<i>89</i>
7.4.1.3	<i>Comportamento “back-to-back”, em simulação para tecnologia 0,13μm</i>	<i>91</i>
7.4.1.3.1	<i>Variação de resistência do pseudo-resistor versus dimensões – 0,13μm</i>	<i>93</i>
7.4.1.4	<i>Proposta para aumento de valor pseudo-resistor para tecnologia 0,13μm</i>	<i>93</i>
7.4.2	Conclusões da caracterização do pseudo-resistor por simulação	97
7.5	SOLUÇÕES PARA O ESTUDO DE CASO	98
7.5.1	Solução com AMIS 0,50 μ m – proposta (a).....	98
7.5.2	Largura de banda, ruído e distorção harmônica obtidos para proposta (a).101	
7.5.3	Verificação do comportamento transitório e tempo de recuperação.....	105
7.5.4	Conclusões da proposta (a), tecnologia 0,50 μ m, com cancelamento CC	107
7.5.5	Soluções com tecnologia IBM 0,13 μ m – proposta (b)	108
7.5.6	Conclusão para bio-amplificador proposta (b).....	111
7.5.7	Proposta (c) – tecnologia 0,13 μ m	112
7.5.8	Conclusão para a proposta (c).....	115
7.5.9	Comparativo entre as propostas (a), (b) e (c).....	115
7.5.10	Variante da solução – 0,13 μ m BiCMOS proposta (d).....	117
7.5.11	Proposta (e) - amplificador 0,13 μ m, simulado com modelo Rp polinomial ..	120
7.5.11.1	<i>Verificação do tempo de recuperação com Rp polinomial.....</i>	<i>122</i>
7.5.11.2	<i>Simulação do tempo de recuperação de um resistor Rp fixo.....</i>	<i>123</i>
7.6	CARACTERIZAÇÃO PRÁTICA DO PSEUDO-RESISTOR	125
7.6.1	Verificação de faixa linear do pseudo-resistor observada em simulações.....	127
7.6.2	Determinação do valor do pseudo-resistor na faixa linear	128

7.6.2.1	<i>Comparações entre valores reais e valores simulados de pseudo-resistores</i>	130
7.6.3	Modelagem do pseudo-resistor operando na região não linear	130
7.6.4	Modelagem polinomial do pseudo-resistor para uso na ferramenta SPICE	132
7.6.5	Medidas experimentais $R_p=2x$ back-to-back $W=0,36\mu\text{m}$ e $L=0,24\mu\text{m}$	134
7.6.5.1	<i>Curvas de R_p experimentais para 1x, 2x e 3x “btb” ($W=0,36\mu\text{m}$, $L=0,24\mu\text{m}$)</i> .	137
7.6.5.2	<i>Comportamento de R_p x VR_p para 3xbtb($W=0,72\mu\text{m}$, $L=0,48\mu\text{m}$)</i>	138
7.6.6	Comparação de R_p experimental com modelo polinomial SPICE	139
7.7	CONCLUSÕES GERAIS PARA CARACTERIZAÇÃO DO PSEUDO-RESISTOR E MÉTODO PROPOSTO	140
8	CONCLUSÃO GERAL	141
9	PROPOSTA DE CONTINUIDADE	143
	REFERÊNCIAS.....	144
	ANEXO A – LISTA DE EQUAÇÕES.....	148
	ANEXO B – MODELAGENS DO AMPLIFICADOR EM MATHCAD.....	151
	ANEXO C – LEIAUTE DO AMPLIFICADOR – TECNOLOGIA $0,13\mu$	155
	APÊNDICE: ARTIGOS PUBLICADOS	157

1 INTRODUÇÃO

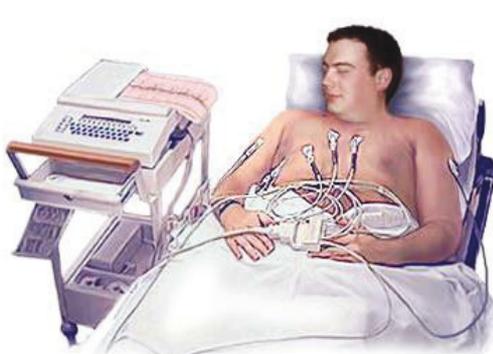
Desde que o uso de biopotenciais passou a fazer parte de diagnósticos médicos e monitoramentos clínico/cirúrgicos, sua medição e avaliação tem sido um desafio para engenheiros eletrônicos projetistas.

Para obtenção desses sinais, procuram-se cada vez mais soluções que agreguem estabilidade, baixo ruído, baixa distorção, respostas rápidas a transientes do sinal de entrada e baixo consumo. Sistemas de aquisição de dados são utilizados para colher essas informações e processá-las, fornecendo assim um rápido diagnóstico com enfoques em pontos chaves para auxílio do médico em suas decisões. Também, esses sistemas indicam anormalidades através de alarmes sonoros e visuais, mas para isso é necessário que a integridade desses sinais seja preservada.

Logo, um papel importante deve ser cumprido por eletrodos captadores e pré-amplificadores formatadores desses sinais. Uma vez que o ambiente de recepção é ruidoso e sendo os níveis de bio-sinais muito baixos, esforços têm sido executados no sentido de melhorar as formas de recepção.

A obtenção desses sinais é realizada por meio de eletrodos-eletrólitos [1], e como solução mais popular, conectados através de cabos a pré-amplificadores formatadores de sinais, que por sua vez se conectam a sistemas de aquisição de dados, Figura 1. Uma solução mais recente e ainda em desenvolvimento faz uso de eletrodos ativos, ou seja, de pré-amplificadores instalados diretamente nos eletrodos, enviando sinais já pré-formatados via cabos.

Figura 1- Exemplo sistema tradicional de obtenção de bio-sinais



Fonte: Rämö, 2006, p. 9 [2]

2 MOTIVAÇÃO

Apesar de ainda estarem em estágio de pesquisa e desenvolvimento, eletrodos ativos foram propostos há muito tempo. Um dispositivo foi relatado em 1968 [3] e publicações mais recentes têm descrito o desenvolvimento, bem como as vantagens intrínsecas de eletrodos ativos [3]. Mas a maior parte dos eletrodos ativos relatados tem ganho unitário, porque isso pode ser conseguido de forma muito precisa, e são construídos utilizando componentes discretos [6].

2.1 CONTRIBUIÇÃO

Este trabalho propõe uma solução integrada de eletrodos ativos, onde o amplificador será totalmente implementado em um Circuito Integrado MOS (Metal Oxide Semiconductor) e instalado diretamente em eletrodos convencionais. A solução não utiliza componentes externos, a não ser dispositivos de proteção eletromagnética e eletrostática. Assim, a proposta desse trabalho visa analisar as topologias e os métodos de projeto específicos existentes, sempre focando uma solução de pré-amplificador para biopotenciais com cancelamento DC intrínseco, onde filtros e elementos reativos (capacitores) para definição de largura de banda são implementados diretamente na pastilha CMOS. De posse desses dados, são propostos um método para projeto desse tipo de amplificador, uma topologia inovadora com várias opções de implementação e um procedimento de caracterização prática e obtenção de modelo matemático para o simulador SPICE de um dispositivo denominado pseudo-resistor que pode alcançar valores de Teraohms, permitindo o uso de capacitores implementados no CI (circuito integrado) para alcançar constantes de tempo elevadas, necessárias no projeto de amplificadores para biopotenciais. Além disso, propõe uma alternativa para aumentar o valor da resistência ôhmica do MOS-bipolar pseudo-resistor através de uma polarização reversa entre gate e source e que pode ser aplicada na topologia citada.

3 BIOPOTENCIAIS

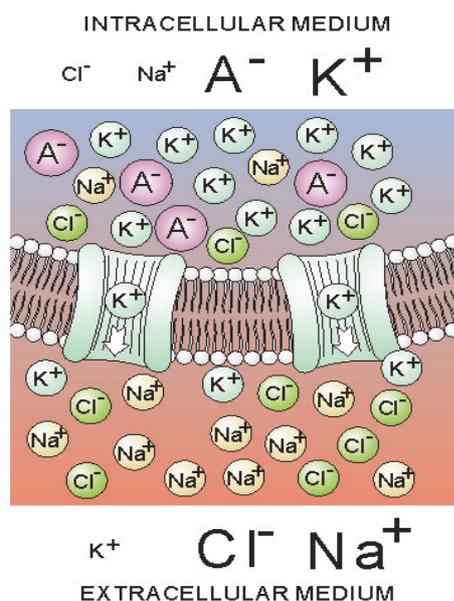
Os sinais elétricos mensuráveis, oriundos do corpo humano, que permitem uma série de diagnósticos médicos, através da avaliação de seu aspecto, amplitude e forma, são denominados biopotenciais.

Biopotenciais elétricos são o resultado de atividades eletroquímicas de certa classe de células conhecidas como “células excitáveis” [5], que fazem parte de tecidos musculares, nervosos e glandulares. Normalmente apresentam um potencial elétrico de descanso e quando adequadamente estimuladas, um potencial elétrico de ação.

Esse potencial de descanso pode ser medido, através da inserção de um eletrodo tipo sonda, na pele, até alcançar as células excitáveis. Os valores encontram-se no intervalo entre -40mVolts e -90mVolts em relação ao meio externo da célula.

A geração dos biopotenciais deve-se ao movimento de íons, geralmente de potássio (K^+), sódio (Na^+) e cloro (Cl^-). Não há movimento de elétrons na geração de biopotenciais, o fenômeno é puramente iônico. O potencial de repouso estabelece-se entre a membrana externa e interna das células excitáveis, tendo o comportamento semelhante a um capacitor com fuga onde a membrana externa atua como um dielétrico composto de lipoproteína e onde ocorre a separação de cargas, Figura 2.

Figura 2 - ilustração exibindo concentração iônica de células excitáveis



Fonte: Rämö, 2006, p. 4 [2]

Esse potencial de equilíbrio para K^+ (E_K) pode ser avaliado pela equação de Nernst (1)

$$E_K = \frac{\mathcal{R} \cdot T}{\eta \cdot F} \cdot \ln \frac{[K]_e}{[K]_i} \quad (1)$$

Onde \mathcal{R} é a constante universal dos gases, T é temperatura do corpo humano a 37°C em Kelvin, η é a carga de valência do íon K^+ , F é a constante de Faraday (96.485 C/mol) e dentro do logaritmo temos a razão da concentração dos íons K^+ extracelular $[K]_e$ e intracelular $[K]_i$ em moles/litro.

A concentração de íons de K^+ é 50 a 100 vezes maior dentro do que fora das células excitáveis, e a concentração de Na^+ é 10 vezes maior fora da membrana da célula do que dentro, Figura 2.

3.1 TIPOS MAIS COMUNS DE BIOPOTENCIAIS

Os tipos mais comuns de exames baseados em biopotenciais gerados pelas células excitáveis são 5: eletrocardiograma (ECG), eletroencefalograma (EEG), eletro-oculograma (EOG), eletromiograma (EMG), e “*extracelular neuro actions potentials*” (ENAP) se referenciam respectivamente ao coração, cérebro, movimento dos olhos, músculos e neurônios. A faixa de valores de tensão e frequência referentes a esses biopotenciais são apresentados na 1.

Tabela 1- Biopotenciais mais comuns

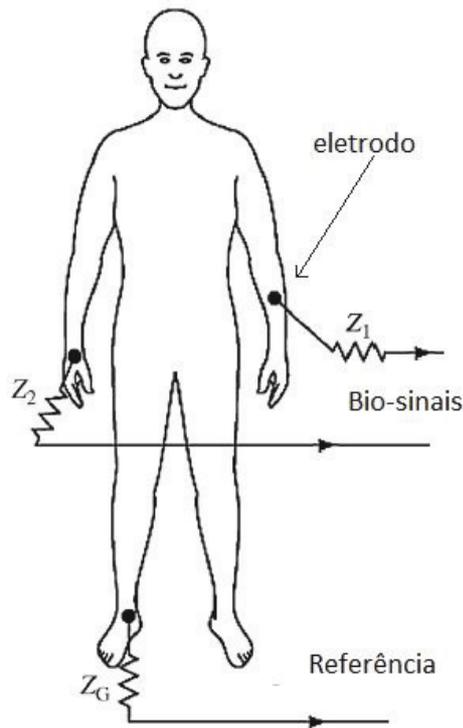
Biopotenciais	Faixa de frequência	Típica faixa de amplitude
ECG	0.05Hz ~ 100Hz	1 – 5 mV
EEG	0,5Hz ~ 100Hz	1 - 10 μ V
EOG	DC ~ 40Hz	10 - 100 μ V
EMG	20Hz ~ 2kHz	1 – 10 mV
ENAP	0.1Hz ~ 10kHz	50 - 500 μ V

Fonte: Ghovanloo; 2007, p. 321 [22]

A captação de biopotenciais envolve o uso de eletrodos que realizam a transdução do sinal de corrente iônica oriunda do corpo para corrente elétrica. Esses eletrodos podem ser externos ou internos e são instalados em pontos diversos do corpo humano, dependendo do tipo de biopotencial a ser mensurado. Potenciais DC intrínsecos entre os eletrodos de captação de bio-sinais e o eletrodo de referência aparecem, sendo que tipicamente podem

atingir valores de até $\pm 300\text{mV}$ conforme a norma “*American National Standards Institute-Advance Association Medical Instruments*” ANSI/AAMI [7]. A Figura 3 exemplifica uma situação de medição. Como os bio-sinais possuem amplitude muito menor que níveis DC intrínsecos, na amplificação é necessário eliminar esses níveis.

Figura 3 - exemplo de instalação de eletrodos para coleta de biopotenciais



Fonte: Autor “adaptado de” Neuman, 2008, p. 259 [1]

Problemas de tensão contínua intrínseca (offset DC), não são as únicas dificuldades na medição de biopotenciais. A presença de ruídos ambientais de alta e baixa frequência constitui um verdadeiro desafio na aquisição e distinção dos bio-sinais de interesse. De certa forma, cada tipo de ruído é mais ou menos afetado por um certo tipo de interferência. Dentre as mais comuns podemos citar:

- a) 60/50Hz referente à rede elétrica que nos envolve sempre;
- b) motores, equipamentos elétricos e transmissores em geral causam interferências de RF (radiofrequências);
- c) acoplamentos capacitivos causam ruídos de modo comum.

3.2 ELETRODOS DE CAPTAÇÃO

Os eletrodos são responsáveis pela captação e transdução de correntes iônicas para correntes elétricas na aquisição dos biopotenciais. Os detalhes físico-químicos dessa transdução, não serão abordados, pois fogem do objetivo do trabalho, mas esses detalhes podem ser encontrados em [1]. O que será abordado é o modelo elétrico de eletrodos externos que vão interagir com a entrada de pré-amplificadores para biopotenciais, objetivo do trabalho.

A medição de biopotenciais exige que os eletrodos sejam selecionados de acordo com a sua aplicação. Existem diversos tipos de eletrodos sendo que basicamente devem possuir:

- a) corpo e invólucro;
- b) eletrodos construídos com material de alta condutividade;
- c) cabo elétrico de conexão;
- d) cavidade para o gel-eletrolítico;
- e) borda adesiva para fixação na pele.

Dentre os diversos tipos de eletrodos, há os internos e os externos. A abordagem do trabalho visa os eletrodos externos. O mais comum dos eletrodos é o de Ag-AgCl (prata-cloreto de prata), Figura 4, [8] que oferece boa condutividade reduzindo o potencial de junção, sendo que o gel-eletrolítico tem a função de aumentar a condutividade e a reduzir ainda mais esse potencial de junção. Normalmente o gel-eletrolítico é constituído de cloreto de sódio ou potássio em uma baixa concentração que evita a irritabilidade da pele.

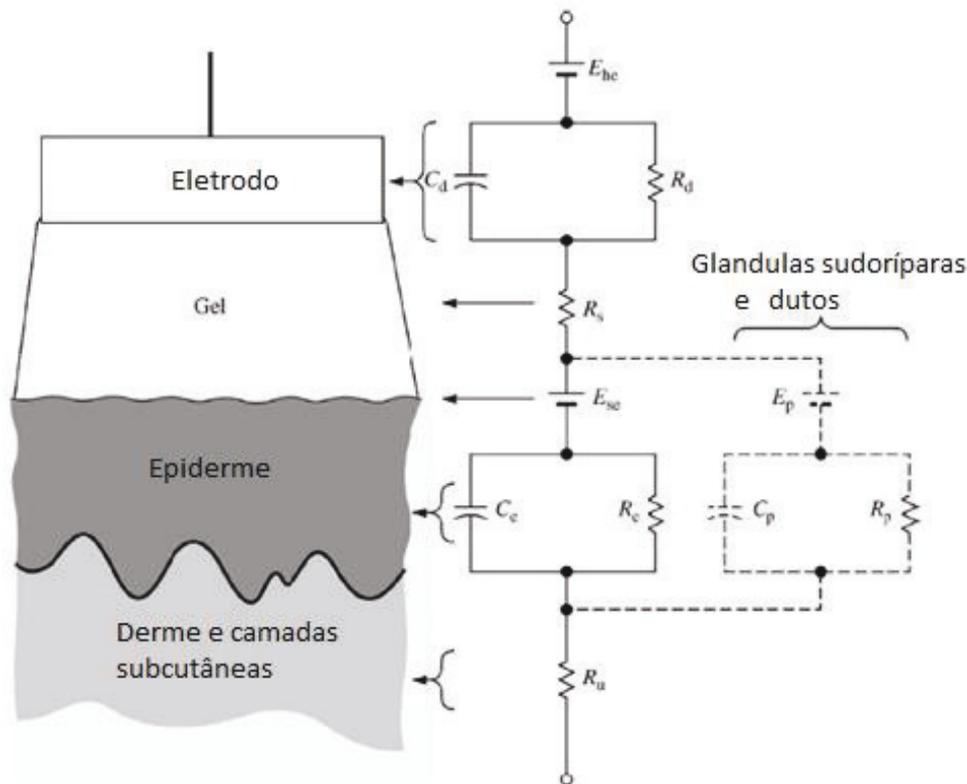
Figura 4 – Ilustração de eletrodo de Ag-AgCl



Fonte: Rämö, 2006, p. 27 [2]

O comportamento da impedância com relação à frequência varia de forma não linear e depende muito do tipo de material do eletrodo bem como da região da pele e do gel-eletrólítico utilizado. Quando biopotenciais são gravados a partir da superfície da pele, as interfaces eletrodo-eletrólito e eletrólito-pele devem ser consideradas, bem como as interfaces entre as várias camadas de pele. A Figura 5 exibe os detalhes biológicos e sua representação em modelo elétrico.

Figura 5- modelo elétrico equivalente de eletrodo externo conectado na pele



Fonte: Neuman, 2008, p. 207 [1]

A resistência ôhmica R_d e a capacitância C_d modelam o comportamento do eletrodo com a frequência sendo que para baixas frequências esse valor aumenta demasiado, representado por $R_d + R_s$ e para altas frequências permanece um valor limitado em R_s . C_d representa a capacitância e sua carga entre a interface eletrodo-eletrólito, sendo que R_d a sua resistência de fuga através desse dielétrico. Os valores do modelo são determinados pelo material dos eletrodos, concentração de eletrólito e de sua geometria. E_{hc} é o potencial de $\frac{1}{2}$ célula, definido como a diferença de potencial entre o gel eletrólito e o metal do eletrodo. R_s é associada aos efeitos de interface do gel-eletrólito com a pele. Considerando a epiderme como uma membrana semipermeável a íons, tem-se uma diferença de concentração iônica gerando

uma diferença de potencial E_{se} dada pela equação de Nernst (1). A camada epidérmica também possui uma impedância elétrica que se comporta como um RC paralelo, R_c e C_c . Para 1cm^2 essa impedância se reduz de $200\text{K}\Omega$ à 1Hz para 200Ω a 1MHz [1]. R_p , E_p e C_p representam potenciais e impedâncias referentes a glândulas sudoríparas e dutos, cujos valores não são significativos e normalmente desprezados face às outras grandezas. As camadas subcutâneas mais internas, como a derme, têm em geral o comportamento como resistências ôhmicas puras e o potencial DC gerado não é significativo.

3.3 TIPOS DE ELETRODOS

Eletrodos podem ser externos ou internos, dependendo do tipo de exame e aplicação [8]. Dos internos temos o “Ag-AgCl” que é mais comum e com aplicações ambulatoriais diversas e com custo baixo; os “eletrodos em ouro” já apresentam alta condutividade, possuem o corpo em forma de cavidade, são reutilizáveis e adequados para medidas de EEG e EMG por apresentarem alto potencial de junção e baixo ruído, mas apresentam um custo elevado; os eletrodos construídos em “polímeros condutores” que são condutores e adesivos, pela adição de íons metálicos monovalentes, vêm crescendo muito em aceitação pois não necessitam de gel e adesivos, mas apresentam altas-resistividades, o que prejudica medidas com baixo-ruído, mas com atrativo de baixo-custo; outros como metal ou carbono possuem mais valor histórico e não são adequados aos níveis de evolução de medidas atuais.

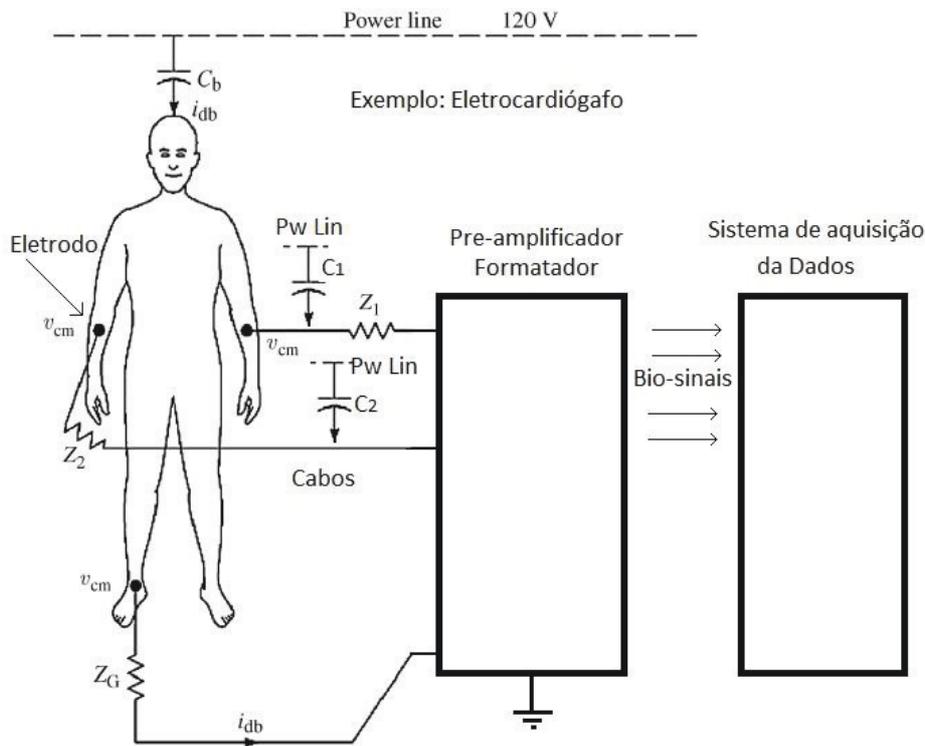
Dos eletrodos internos, totalmente invasivos, temos os do tipo agulha de aço para exames no interior de órgãos.

Pelo modelo dos eletrodos externos apresentado [1], verifica-se a necessidade de que a impedância de entrada de bio-amplificadores deva ser elevada para que não haja interferências nos níveis e forma dos bio-sinais adquiridos, causados pelos circuitos de entrada do bio-amplificador.

4 AQUISIÇÃO DE BIO-SINAIS - AMPLIFICADORES

Um sistema de aquisição de sinais oriundos de biopotenciais segue a arquitetura exemplificada na Figura 6. O modelo exhibe a instalação de eletrodos na pele conectados a pré-amplificadores sendo que os sinais são coletados nos pulsos, tendo como referência o tornozelo do corpo. Cabos conectam os eletrodos aos amplificadores que por sua vez enviam os bio-sinais, filtrados e formatados à sistemas de aquisição de dados. A Figura 6 exhibe o modelo do meio representado por uma capacitância C_b que modela o acoplamento do corpo à rede elétrica, fonte de ruídos de 60/50Hz, prejudiciais à aquisição dos biopotenciais [3].

Figura 6 - Exemplo de sistema de aquisição de biopotenciais



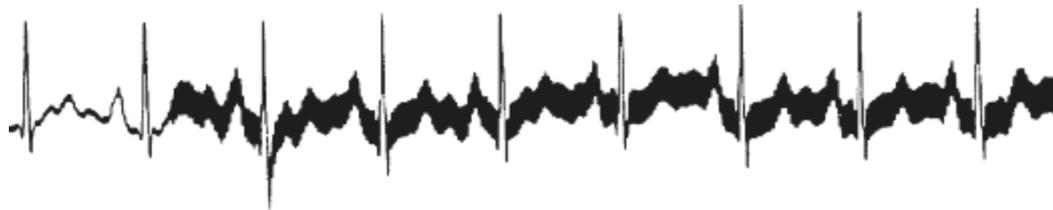
Fonte: Autor "Adaptado de" Neumann, 2008, p. 260 [1]

Esses ruídos podem ser minimizados pela arquitetura dos amplificadores, mas serão eliminados pelos filtros digitais adequados do sistema de aquisição de dados. As capacitâncias C_1 e C_2 modelam o acoplamento da rede elétrica, através de campos elétricos, nos cabos que fazem a conexão com os amplificadores. O eletrodo do tornozelo estabelece um nível para compensar o ruído AC na aquisição de dados dos eletrodos dos pulsos de modo que o ruído 60Hz/AC apareça de modo comum na entrada dos amplificadores, minimizando o seu efeito

por cancelamento. Fontes de ruído que incidem sobre cabos de transferência de sinal podem ser minimizadas pela utilização da proposta de pesquisa, que visa a instalação de pré-amplificadores formatadores diretamente nos eletrodos, uma vez que a impedância de saída do pré-amplificador será baixa.

Segundo Neumann [3], considerando-se uma extensão de cabos de 9 metros a diferença de potencial que aparece entre as entradas dos amplificadores compreendidos entre Z_1 e Z_2 seriam da ordem de $120\mu\text{V}$, o que representa uma interferência considerável. Esses dados contabilizaram uma sala comum onde as correntes de acoplamentos capacitivo seriam da ordem de $9,0\text{ nA}$ por cabo e as impedâncias pele-eletrodo seriam da ordem de $20\text{K}\Omega$, sendo que esses valores podem diferir de acordo com o ambiente. A capacitância do corpo, C_b seria responsável pela tensão de modo comum V_{cm} entre os eletrodos Z_1 , Z_2 e Z_g por um valor interferente acoplado da ordem de 10mV , onde foram considerados valores típicos de I_{db} de $0,2\mu\text{A}$ de corrente de acoplamento e impedâncias de $50\text{K}\Omega$. Esses níveis, por serem acoplamentos em modo comum, deveriam ser totalmente rejeitados por amplificadores diferenciais ideais, mas na prática isso é limitado pela qualidade e topologia dos amplificadores e sistema de aquisição de dados. A Figura 7 exibe um exemplo de interferência de 60Hz em um bio-sinal de eletrocardiograma (ECG).

Figura 7 - Exemplo de interferência de 60Hz em sinal de ECG



Fonte: Neuman, 2008, p. 258 [1]

4.1 CARACTERÍSTICAS BÁSICAS DE AMPLIFICADORES PARA BIOPOTENCIAIS

A função essencial de um bio-amplificador é amplificar um sinal de baixo nível, de baixa frequência, de alta impedância, e com uma possível interferência de “*offset*” DC intrínseca indesejada que é centenas de vezes maior que a amplitude do bio-sinal de interesse e manter sua integridade. Esse sinal também é sujeito a interferências elétricas (rede elétrica), eletromagnéticas (equipamentos diversos) e a ruídos intrínsecos gerados no interior da pastilha semicondutora causados pela tecnologia utilizada e processo de fabricação do semicondutor [4]. Assim, as seguintes características devem ser observadas na construção desses amplificadores para biopotenciais:

- a) alta impedância de entrada (normalmente $\geq 10M\Omega$);
- b) alto CMRR (*common mode rejection ratio*) ou seja razão de rejeição de modo comum. Não há um valor definido, normalmente procura-se o maior possível, sendo que o CMRR aumenta com o ganho e diminui com a frequência;
- c) alto PSRR (*power supply ratio rejection*) ou razão de rejeição de fonte de alimentação. Avalia quanto um amplificador rejeita ruídos ou variações de tensão de alimentação (V_{DD}) ou comum (GND);
- d) alto SNR (*signal to noise ratio*), ou seja, relação sinal/ruído. Para essa avaliação, considera-se o ruído inerente que é causado internamente nos circuitos do pré-amplificador e ruído de origem externa, causado por interferências do meio-ambiente;
- e) resposta em frequência adequada à medição. Geralmente, perto de DC até 10KHz para cobertura total dos mais comuns biopotenciais;
- f) baixo tempo de recuperação a transitórios. Procura-se minimizar esse tempo pela arquitetura, pois devido à frequência baixa de operação na medida de alguns biopotenciais (por exemplo ECG – 50mHz de frequência de corte inferior), esse tempo pode se tornar muito longo, da ordem de vários minutos;
- g) rejeição de níveis DC intrínsecos entre a referência e eletrodos de coleta. Amplificadores para biopotenciais devem rejeitar pelo menos $\pm 300mVdc$, conforme [7];
- h) ganho adequado à aplicação. Geralmente entre 30dB e 80dB;
- i) baixa impedância de saída. Não há um valor limite definido;

- j) estabilidade de ganho com flutuações de temperatura e tensão de alimentação; exemplo ECG: Limite 5% de variação. Taxa de variação máxima de 0,33% / minuto, variação máxima de 3,3% / hora [3];
- k) linearidade na faixa operacional de entrada de $\pm 5\text{mV}$.

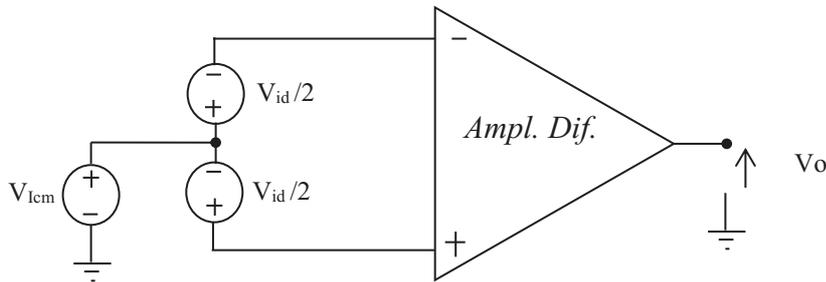
4.1.1 CMRR – Razão de rejeição de modo comum

Define-se a razão de rejeição de modo comum (CMRR) para um amplificador diferencial, como sendo:

$$CMRR = \frac{A_d}{A_{cm}}, (\text{Volt/Volt}) \text{ ou, } CMRR = 20 \cdot \log_{10} \frac{|A_d|}{|A_{cm}|} \text{ dB, onde } A_d \text{ é o ganho}$$

em modo diferencial e A_{cm} é o ganho em modo comum. Como exemplo, a Figura 8 exibe um amplificador diferencial clássico, onde podemos determinar os ganhos de modo comum e modo diferencial:

Figura 8 - Circuito para determinar CMRR em amplificador diferencial



Fonte: Autor

$V_o = A_d V_{id} + A_{cm} V_{icm}$, onde V_{id} é o sinal diferencial de entrada e V_{icm} o sinal de modo comum, aplicado em ambas entradas.

A capacidade de rejeitar sinais de modo comum, mede a eficácia de um amplificador diferencial, já que essa qualidade é importante para eliminação de interferências ambientais que incidem sobre ambas entradas. No projeto isso é obtido pela simetria de dimensões entre pares diferenciais e espelhos de corrente.

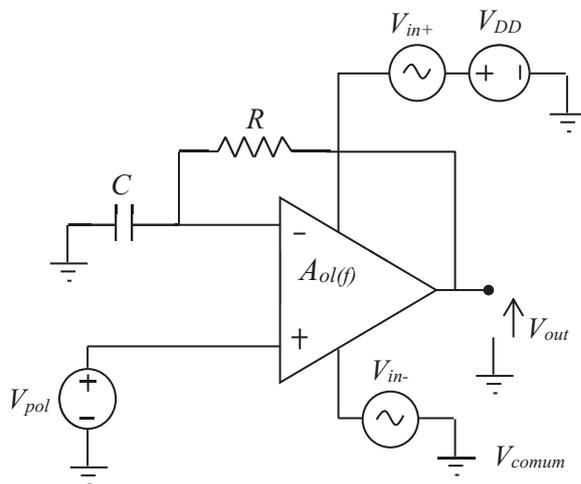
4.1.2 PSRR – Razão de rejeição de fonte de alimentação

Define o quanto o amplificador rejeita ruídos ou variações nas tensões de alimentação ou no terminal comum (terra) da alimentação. Pode ser avaliado pelas expressões (2) abaixo [11].

$$PSRR^+ = \frac{A_{ol(f)}}{V_{out}/V_{in+}} \quad PSSR = \frac{A_{ol(f)}}{V_{out}/V_{in-}} \quad (2)$$

Onde $A_{ol(f)}$ é o ganho de malha aberta e V_{in+} e V_{in-} representam o modelo de variação das tensões de alimentação V_{DD} e V_{comum} conforme o esquema de avaliação da Figura 9. Assim temos que R e C devem ser suficientemente grandes para permitir ganho “1” para DC (V_{pol}) e permitir que o ruído de alimentação, representados por V_{in+} e V_{in-} , sejam diretamente aplicados na saída do amplificador. Idealmente, a simetria do circuito torna esse valor de ruído igual a “zero” mas na prática, isso não acontece.

Figura 9 - Modelo de avaliação de PSRR



Fonte: Autor “adaptado de” Baker, 2010, p. 791[11].

4.1.3 SNR – (signal to noise ratio) Relação sinal / ruído

Dentro do contexto, ruídos podem ser inerentes ou de origem externa. Ruídos inerentes significam os ruídos gerados dentro do semiconductor causados principalmente pela passagem de corrente pelas junções PN, agitação térmica de elétrons, flutuações quânticas,

recombinação de pares elétrons-lacunas e defeitos na estrutura cristalina do Si em regiões de depleção ou junto à interface com outros materiais por onde flui a corrente. De forma geral são aleatórios e nunca eliminados totalmente, pois fazem parte do processo físico do semiconductor. Podem ser minimizados pela disposição de “layout” do circuito bem como utilizando-se técnicas apropriadas de projeto [9]. Ruídos de origem externa, ou interferentes, é o resultado de interação do circuito com o mundo externo ou mesmo de diferentes partes do próprio circuito. Podem aparecer de forma aleatória ou não, como por exemplo, interferências eletromagnéticas de máquinas elétricas ou mesmo da rede de 60/50Hz que, para medição de biopotenciais, torna-se bastante problemática.

A relação sinal / ruído é definida em dB (decibéis) como:

$SNR = 10 \log_{10} \left[\frac{\text{Potencia de sinal}}{\text{Potencia de ruído}} \right]$, que considerando a tensão $V_x(t)$ em um nó de um circuito, temos como valor normalizado de potência de sinal, expresso em volts, como sendo $V_{x(rms)}^2$ e valor normalizado de potência de ruído como: $V_{n(rms)}^2$. Assim, a relação sinal/ ruído expresso em dB fica: $SNR = 20 \log_{10} \left[\frac{V_{x(rms)}}{V_{n(rms)}} \right]$

Comumente expressa-se essa relação em dBm onde todas as referências, tanto de sinal como de ruído são relativas à 1mW ou 1μW.

4.1.4 Ruídos intrínsecos

Os ruídos intrínsecos são gerados quase em sua totalidade em circuitos eletrônicos e tem probabilidade gaussiana, os quais são denominados de “ruído branco”, onde sua potência média, P_{AV} , é definida em V^2 ao invés de Watts, sendo que seu espectro de frequências mostra quanto de potência é transportado por cada frequência. Esse espectro é denominado Densidade Espectral de Potência (*Power Spectral Density*) PSD.

A densidade espectral de potência $S_x(f)$ de um ruído $X(t)$ de tensão com a frequência é definida como sendo a potência média transportada pelo sinal de ruído $X(t)$ em 1,0Hz de largura de banda em torno da variável frequência [10]. Isso significa que, aplica-se o ruído variável no tempo $X(t)$ à um filtro passa faixa de largura de banda 1Hz centrado em $f1$, eleva-se ao quadrado o resultado e calcula-se a média durante um longo tempo, obtendo-se o valor $S_x(f1)$. Repetindo-se o processo de $f1$ à fn se obtém $S_x(f)$. Embora, o valor de PSD seja possivelmente aleatório, muitas fontes de ruído exibem um espectro previsível. O valor de

PSD é expresso em V^2/Hz ou mais popularmente, V/\sqrt{Hz} , por exemplo: um amplificador que tenha ruído de tensão de entrada “*input noise voltage*” igual à $3nV/\sqrt{Hz}$ à $100MHz$ significa que a potência média de ruído a $100MHz$ com largura de banda de $1,0Hz$ é de $(3 \times 10^{-9})^2 V^2$ [10]. Todas as definições apresentadas, consideram o ruído em tensão.

4.1.4.1 Tipos de Ruídos Intrínsecos (*inerentes*)

Os ruídos intrínsecos mais comuns e dominantes para o projeto de amplificadores para biopotenciais são: ruídos térmicos e ruídos “*flicker*”. Outros tipos, como por exemplo ruído “*shot*” não são significativos no projeto de bio-amplificadores.

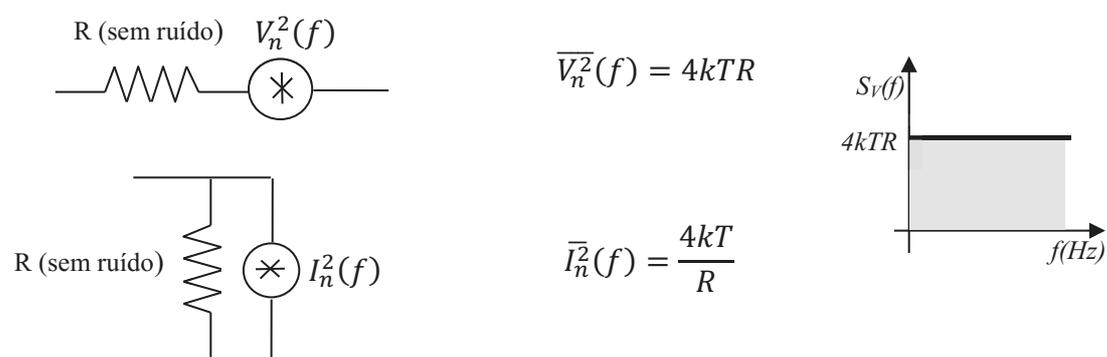
Ruídos térmicos (*thermal noise*) têm por origem as flutuações aleatórias do movimento de elétrons que causam flutuações nas tensões de medição mesmo se a corrente média for zero, em MOSFETS origina-se principalmente na região do canal, e aumentam com a temperatura.

Ruídos “*flicker*”, também chamado de ruído rosa “*pink noise*” devido sua característica de aumentar com a redução da frequência. É bem significativo em MOSFETS operando em baixas frequências. Amplificadores para biopotenciais são potencialmente afetados por esse tipo de ruído, dado o fato de que certos tipos de biopotenciais operam em frequência muito baixa, por exemplo ECG que parte de $50mHz$.

4.1.5 Modelagem de ruído em dispositivos

Resistor: apenas ruído térmico, a modelagem é feita com a inclusão da fonte de ruído em série com um resistor sem ruído. Figura 10.

Figura 10 - Modelo de ruído para resistor



Fonte: Autor “adaptado de” Razavi 2001, [10]

A potência de ruído normalizada pode ser expressa em corrente como tensão. k é a constante de Boltzmann = 1.38×10^{-23} J/K, T a temperatura em Kelvin e R o valor ôhmico do resistor. Seções ôhmicas do MOSFET, também contribuem para o ruído térmico. Esse tipo de ruído térmico não apresenta dependência com a frequência.

MOSFET: apresentam ruído térmico e ruído de geração e recombinação “*flicker*”. O ruído térmico origina-se principalmente na região do canal. De acordo com [10], para transistores com canal longo, o ruído térmico de canal pode ser modelado como sendo uma fonte de corrente conectada no MOSFET entre dreno e fonte. Seções ôhmicas, na construção do transistor, contribuem para o aumento desse tipo de ruído. Portanto um bom layout pode colaborar para a sua minimização. A densidade espectral do ruído térmico pode ser representada na região de inversão forte pela expressão (3).

$$\overline{I_n^2}(f) = \frac{4KT2gm}{3} \quad (3)$$

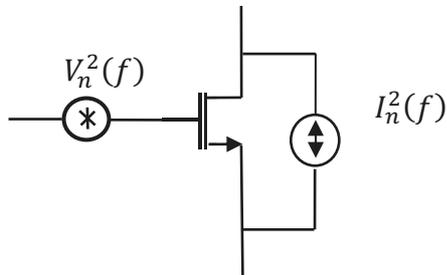
O ruído “*flicker*” é crítico em transistores MOSFETS operando na região ativa e é gerado principalmente entre o óxido de porta e o substrato de silício devido principalmente ao confinamento de portadores na interface. A essa característica, assume-se que transistores PMOS apresentam melhor figura de ruído do que NMOS devido à menor probabilidade de confinamento de lacunas ao invés de elétrons [9], mas essa característica pode variar de acordo com a tecnologia empregada segundo [10]. A densidade espectral de ruído “*flicker*” é representada por uma fonte de tensão em série com a porta do transistor e pode ser representada pelo modelo de corrente conforme equações 4):

$$\overline{V_n^2}(f) = \frac{K}{C_{ox}WLf} \quad \text{ou} \quad \overline{I_n^2}(f) = \frac{Kg_m^2}{C_{ox}WLf} \quad (4)$$

Onde K é uma característica de processo de fabricação, C_{ox} a capacitância de porta / unidade de área, W e L são, respectivamente, largura e comprimento de canal e f a frequência. Verifica-se que o aumento de área do transistor é benéfico para minimização da densidade espectral de ruído. Por isso frequentemente implementações de amplificadores para biopotenciais resultam em transistores de grande dimensão para o par diferencial. Essa densidade de ruído possui uma forte dependência com a baixa frequência, portanto, frequentemente técnicas de chaveamento (modulação “*chopper*”) são utilizadas para amplificadores com frequência de corte inferior baixa. No caso de amplificadores para

biopotenciais, procura-se minimizar o ruído “flicker” por construção. A Figura 11 exibe o modelo de um transistor NMOS com as representações de ruídos térmicos e “flicker”.

Figura 11 - Modelo de ruído para MOSFET



Fonte: Autor “adaptado de” Johns 1997, [9]

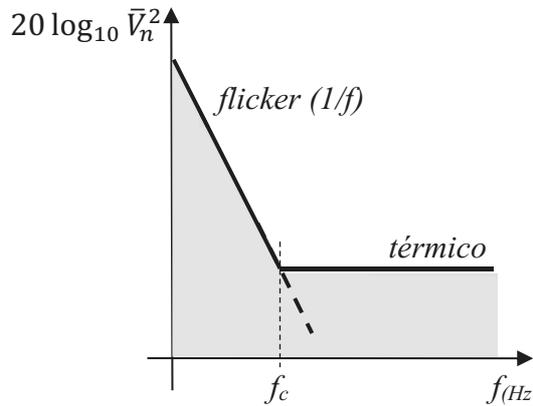
O modelo considera um transistor sem ruído onde modelos de fontes de ruído são inseridas como: uma fonte de corrente entre dreno e fonte para ruído térmico e uma fonte de tensão em série com a porta “gate”, para ruído “flicker”.

Para operações em baixa frequência, existem regiões de predominância térmica e regiões de predominância “flicker”, como é o caso de aplicações em biopotenciais onde os efeitos de baixa frequência são significativos. Define-se f_c (corner frequency) 5) como sendo a frequência do ponto de equilíbrio entre os dois tipos de ruídos [10].

$$\frac{K g_m^2}{C_{ox} W L f_c} = \frac{4 k T^2 g_m}{3} \quad \Rightarrow \quad f_c = \frac{K}{C_{ox} W L} \cdot g_m \cdot \frac{3}{8 k T} \quad (5)$$

Assim a curva de banda de espectro de ruído, linearizado em dB pode ser expressa conforme Figura 12.

Figura 12 - Espectro de ruído de transistor MOS com detalhe para f_c

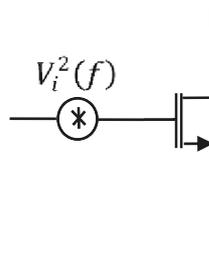


Fonte: Autor “adaptado de” Razavi 2001, [9]

Conforme [9] Para frequências baixas e moderadas o ruído pode ser modelado de forma simplificada para MOSFETs na região ativa, equação (6). A Figura 13 exibe o modelo de circuito para avaliação de forma simplificada.

$$V_i^2(f) = 4kT \left(\frac{2}{3}\right) \frac{1}{g_m} + \frac{K}{WLC_{ox}f} \quad (6)$$

Figura 13 - Modelo de ruído “flicker” e térmico para baixas frequências

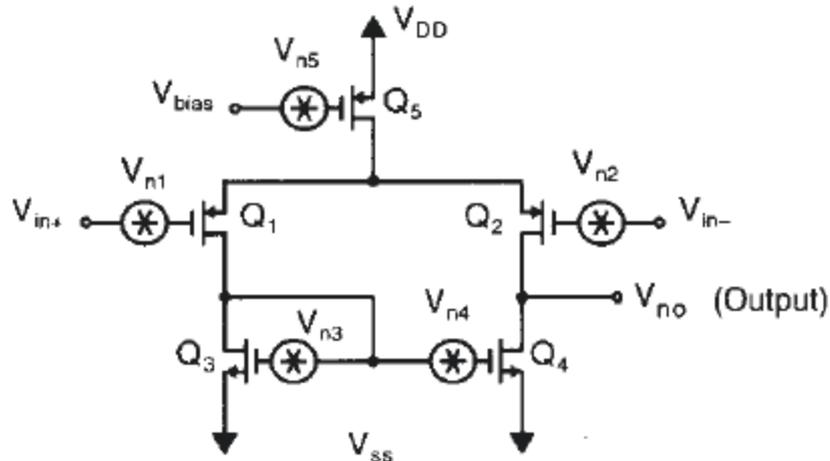


Fonte: Johns, 1997, p. 199 - [9]

Capacitores e indutores de uma forma geral não apresentam ruído, mas possuem a capacidade de armazenar ruídos [9]. Portanto sua modelagem não leva em conta a presença de uma fonte de ruído.

Assim, de uma forma geral a modelagem de ruído de um amplificador pode ser feita considerando-se cada MOSFET sem ruído associado a uma fonte de ruído particular, conforme ilustra a Figura 14.

Figura 14 - Amplificador CMOS com MOSFETS exibindo fontes de ruído

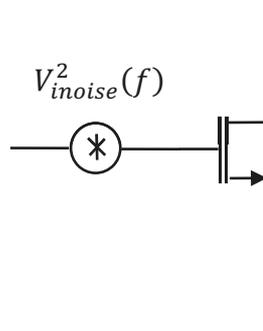


Fonte: Johns, 1997, p. 211 [9]

Outro modelo para o espectro de ruído referenciado na entrada é apresentado para o MOSFET com parâmetros que podem ser configurados no SPICE [11]. O modelo é apresentado na Figura 15, equação (7)

O modelo abrange ruídos térmicos e “flicker” para o MOSFET.

Figura 15 - Modelo para ruído referente à entrada (*inoise*)



Fonte: Autor “adaptado de” Baker, 2010, p. 304 [11]

$$V_{inoise}^2(f) = \frac{KFI_D^{AF}}{f(C'_{ox})^2 LW gm^2} + \frac{8kT}{3gm} \quad (7)$$

KF é o coeficiente de ruído “*flicker*” e vale $10^{-28} A^{2-AF} (F/m)^2$, I_D é a corrente de dreno DC, AF é o expoente “*flicker*” e vale de 0,5 a 2, LW é a área do MOSFET, f é a frequência, gm a transcondutância, C'_{ox} a capacitância de óxido de porta, k constante de *Boltzmann* e T a temperatura absoluta [11].

Outro tipo de ruído denominado “*shot noise*” não aparece em MOSFETS de canal longo. Na realidade o ruído “*shot*” aparece em dispositivos de canal curto ($t_{ox} < 20nm$) devido ao efeito de corrente de tunelamento de porta. O ruído “*shot*” acontece devido ao movimento de cargas através da barreira de potencial, por exemplo, em um diodo [11]. A densidade espectral do ruído “*shot*” é dada pela expressão (8)

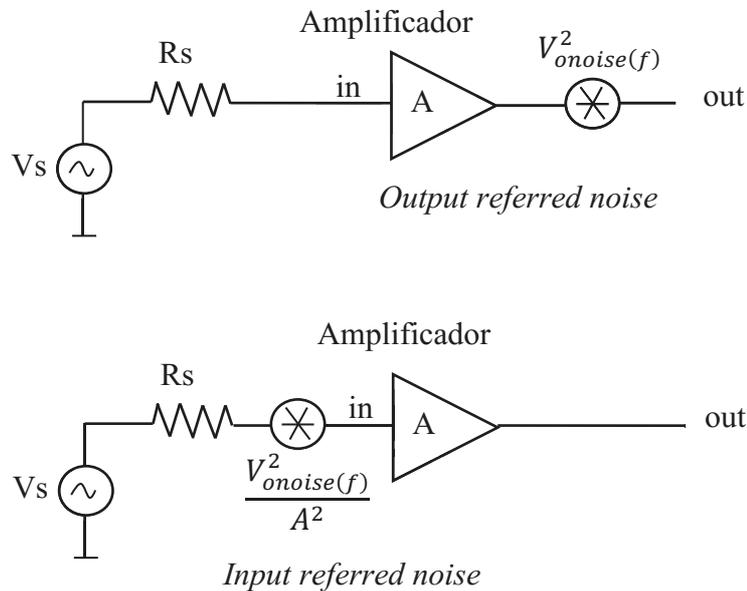
$$I_{shot(f)}^2 = 2qI_{DC} A^2 / Hz \quad (8)$$

Para sua existência, deve haver uma barreira de potencial e corrente fluindo.

4.1.6 Parâmetros para avaliação de ruído – *inoise* e *onoise*

O ruído normalmente é medido na saída do amplificador, e a sua modelagem pode ser feita considerando-se uma fonte de ruído associada à saída de um amplificador sem ruído. Esse parâmetro é denominado *onoise*, sendo que essa fonte de ruído pode ser referenciada à entrada, onde é mais comumente apresentada para efeitos de comparação: *inoise* [11]. O esquema é apresentado na Figura 16.

Figura 16 - Modelagem para *onoise* e *inoise*



Fonte: Autor “adaptado de” Johns, 2001 [9]

Considerando-se que R_{in} do amplificador tende para infinito (“gate” de amplificador diferencial CMOS em baixas frequências), temos que, em face de R_{in} , podemos assumir R_s tende a zero, conforme modelo apresentado em [11] e desprezar o efeito de R_s .

$$A \cdot V_{inoise,rms} \frac{R_{in}}{R_{in} + R_s} = V_{onoise,rms} \quad \Rightarrow \quad A \cdot V_{inoise,rms} = V_{onoise,rms}$$

Assim, o efeito de R_s pode ser desprezado e o modelo para análise pode ser a fonte de ruído associada ao amplificador sem ruído.

4.1.7 Noise efficiency factor (NEF)

NEF, equação (9), descreve a razão do ruído referente à entrada (*input referred noise*, $V_{inoise,rms}$) de um amplificador para um único transistor bipolar operando sobre a mesma largura de banda (BW) e com mesma corrente de alimentação I_{ss} [13]. É utilizado em várias publicações [15], [17], [18], para quantificar o equilíbrio entre ruído intrínseco e a potência utilizada da fonte de alimentação do amplificador. De certa forma, descreve quantas vezes o ruído referente à entrada (térmico e “flicker”) de um circuito amplificador com mesmo consumo de corrente é maior comparado com um transistor bipolar ideal. No caso, apenas

com ruído térmico e resistência de base nula [14]. O projeto do amplificador deve buscar os mínimos valores.

$$NEF = V_{noise,rms} \cdot \sqrt{\frac{2I_{total}}{4\pi T U_T k BW}} \quad (9)$$

Onde, I_{total} é a corrente total consumida pelo sistema; T a temperatura absoluta; U_T a tensão térmica (25,9mV); k a constante de Boltzmann; BW a largura de banda de frequência do amplificador; $V_{noise,rms}$ o ruído referente à entrada.

5 AMPLIFICADORES MOS APLICADOS EM BIOPOTENCIAIS

Pretende-se detalhar as topologias dos principais circuitos utilizados em projetos de amplificadores para biopotenciais em CMOS e que são encontrados na maioria das arquiteturas e soluções pesquisadas em publicações referentes ao tema.

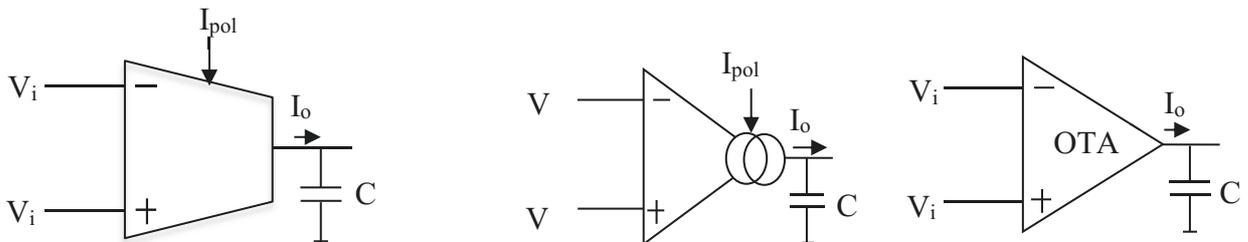
5.1.1 Amplificadores de Transcondutância – OTA

Amplificadores de transcondutância (OTA), têm sido aplicados como parte da maioria dos projetos de bio-amplificadores propostos, principalmente devido ao fato de que esses amplificadores, possuem como restrição, uma frequência de corte superior relativamente baixa ($\approx 10\text{KHz}$ ou menor dependendo do tipo de sinal captado). Esse requisito de projeto torna o bio-amplificador mais robusto quanto a ruídos extrínsecos do meio-ambiente em faixas de frequência que excedem os valores necessários para a aquisição dos bio-sinais de interesse.

A característica do OTA com sua alta-impedância de saída associada a uma carga capacitiva baixa, facilita a limitação dessa frequência de corte superior para valores que possibilitam a filtragem desses ruídos extrínsecos no bio-sinal.

O amplificador de transcondutância, Figura 17 pode ser definido como uma topologia de circuito onde todos os seus nós possuem baixa impedância com exceção da entrada e saída que possui alta-impedância, sendo que um amplificador de transcondutância só pode ser conectado a cargas capacitivas [11]. Uma carga resistiva, a não ser que seja muito elevada, vai eliminar o ganho do amplificador. Por isso, normalmente esses amplificadores devem ser conectados a buffers ou a estágios de aquisição de dados de alta impedância.

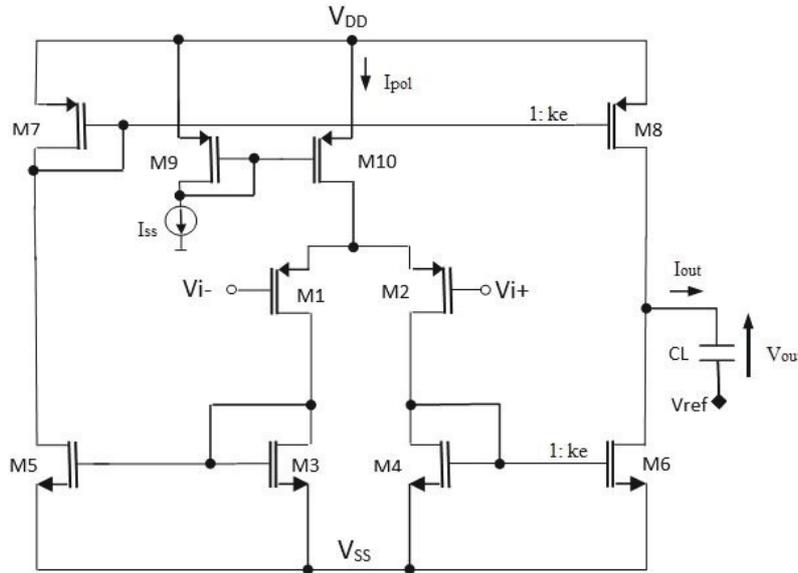
Figura 17 - Símbolos do OTA



Fonte: Autor

A topologia clássica de um OTA com um estágio de amplificação É apresentada na, Figura 18 bastante comum em trabalhos publicados de amplificadores para biopotenciais.

Figura 18 - Circuito OTA clássico de um estágio de amplificação



Fonte: Autor

Os transistores M1 e M2 constituem o estágio amplificador diferencial, M3 e M4 cargas ativas, M5, M6, M7 e M8 espelhos de corrente e M9 a fonte de corrente de polarização. As impedâncias de entrada são elevadas, portas de M1 e M2. A impedância de saída é dada pelas resistências dreno-fonte (r_{ds}) dos transistores M8 e M6 em paralelo ($r_{ds8} // r_{ds6}$) com a capacitância de carga C_L . Se a impedância de carga C_L for muito maior que $r_{ds8} // r_{ds6}$, o ganho do amplificador é dado por (10).

$$A_V = \frac{V_{out}}{V_{i+} - V_{i-}} = k_e g_m (r_{ds8} // r_{ds6}) \quad (10)$$

Onde k_e é a relação de ganho dado pelos espelhos de corrente, sendo que $(W/L)_8$ e $(W/L)_6$ podem ser representados por $1:k_e$ como a relação dos espelhos de corrente; g_m é a transcondutância dos transistores M1, M2; a tensão de entrada V_{in} é dada pela entrada diferencial ($V_{i+} - V_{i-}$). A frequência de ganho unitário f_{un} pode ser escrita a partir de $V_{out} = I_{out} \frac{1}{j\omega C_L} = g_{m1,2} V_{in} \frac{1}{j\omega C_L}$, assim a frequência onde o ganho de tensão $|V_{out} / V_{in}| = 1$ é escrita como $f_{un} = g_m \frac{1}{2\pi C_L}$ e corresponde à frequência de ganho unitário.

A frequência de corte superior f_{-3dB} , desprezando-se capacitâncias parasitas das junções, é dada pela localização do polo dominante dado por $rds6//rds8$ e C_L , a capacitância de carga, e que pode ser determinada pela equação (11).

$$f_{-3dB} = \frac{1}{2\pi(rds6//rds8)C_L} \quad (11)$$

Em termos ideais, o amplificador de transcondutância OTA possui impedância de saída infinita onde toda corrente de saída fluiria pela capacitância de carga. Em termos reais, não, pois parte da corrente flui pela impedância de saída rds_{equ} . O aumento da impedância equivalente de saída rds_{equ} pode ser realizado introduzindo-se circuitos “cascode” [37], nos espelhos de corrente [11] ou transistores compostos [42]. Como consequência há uma redução do limite de excursão máxima do sinal de saída. A aplicação em biopotenciais envolve frequência de corte superior baixa, o que para um OTA implica em valores de C_L e rds_{equ} altos. O aumento de C_L contribui para o aumento de estabilidade do amplificador pois reduz a frequência de ganho unitário. Assim a resposta de um OTA a uma entrada degrau, tem o formato de uma função de primeira ordem (circuito RC) e margem de fase (PM) em torno de 90° . Considerando as tensões Early (V_{EA}) dos transistores de saída, temos que, $rds_6 = V_{EA6}/I_{D6}$ e $rds_8 = V_{EA8}/I_{D8}$. Logo, a expressão completa, desprezando-se polos e zeros superiores e não significativos, é expressa na equação (12).

$$A_V = K_e g_{m1,2} \frac{1}{i_{d1,2}} \cdot \frac{V_{EA6} \cdot V_{EA8}}{V_{EA6} + V_{EA8}} \cdot \frac{1}{1 + s \cdot (rds6//rds8) \cdot C_L} \quad (12)$$

Portanto a o ganho de resposta plana, desprezando-se polos e zeros não significativos, pode ser expressa conforme a equação (13) permitindo que a metodologia de projeto $Gm/Ids \times Ids/(W/L)$, [39] com a variante relativa ao coeficiente de inversão introduzida por [30] possa ser utilizada.

Essa metodologia [30], com controle das regiões de operação de inversão dos transistores, permite um projeto mais adequado aos níveis de ruídos intrínsecos envolvidos e significativos ao projeto de bio-amplificadores. A determinação das tensões Early (V_{EA}) pode ser feita pelo processo apresentado em [15].

O ganho do OTA, Figura 18 pode ser escrito, de acordo com [39] como mostra a equação (13) e transistores dimensionados conforme item 6.1.2.

$$A_{v0} = \left(\frac{(W/L)_6}{(W/L)_4} \right) \left(\frac{Gm}{I_{ds}} \right)_{1,2} \frac{V_{EA6} V_{EA8}}{V_{EA6} + V_{EA8}} \quad (13)$$

5.2 MOS-BIPOLAR PSEUDO-RESISTOR (CONCEITO)

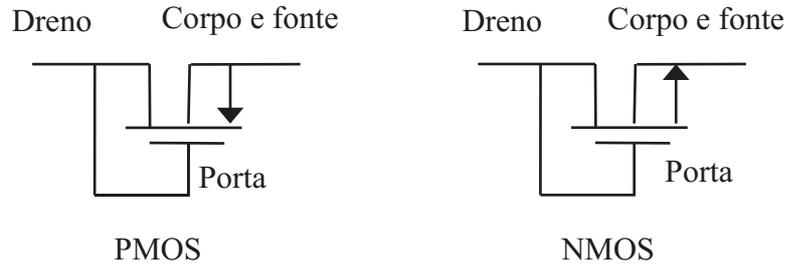
A implementação de amplificadores para biopotenciais implica em manipular sinais de interesse muito baixos associados a níveis de “*offset*” DC indesejáveis até centenas de vezes superiores. Essa característica envolve a utilização de desacoplamentos e implementação de filtros passa altas para eliminação desses níveis DC. A implementação desses filtros com componentes convencionais, utilizaria capacitores de alto valor (ordem de dezenas de μF), o que torna impraticável a implementação desses capacitores diretamente no circuito integrado.

Vários trabalhos publicados [16] à [26] apresentam como alternativa o uso da configuração de conexão do transistor MOS-bipolar denominada pseudo-resistor, Figura 19, que pode atingir valores elevados de resistência ôhmica ($10^{11}\Omega$ a $10^{16}\Omega$) para uma faixa de tensão entre seus terminais menor que 100mV, dependendo da tecnologia. Essa característica permite a implementação de filtros de frequência de corte muito baixa com capacitores implementados diretamente no CI, uma vez que seus valores raramente ultrapassam 10pF.

Mas nenhum desses trabalhos caracterizou completamente o MOS-bipolar pseudo-resistor. São apresentados diversos resultados práticos e de simulações com muitas divergências sobre os valores alcançados [23], [17]. Apenas estima-se que o valor resistivo é muito alto sem uma definição de valor ou mesmo comprovação de linearidade.

O pseudo-resistor foi introduzido por T. Delbruck in [28] como um elemento adaptativo. Delbruck detalha que a resistência efetiva é alta para pequenos sinais em seus terminais e baixa para grandes sinais. O MOS-bipolar pseudo-resistor (para transistores PMOS) utiliza o corpo do transistor conectado à fonte, e a porta conectada ao dreno atuando como um diodo PMOS para tensão fonte-porta positiva e um diodo *BJT* para tensão fonte-porta negativa, Figura 19. Pode ser implementado com transistores NMOS ou PMOS.

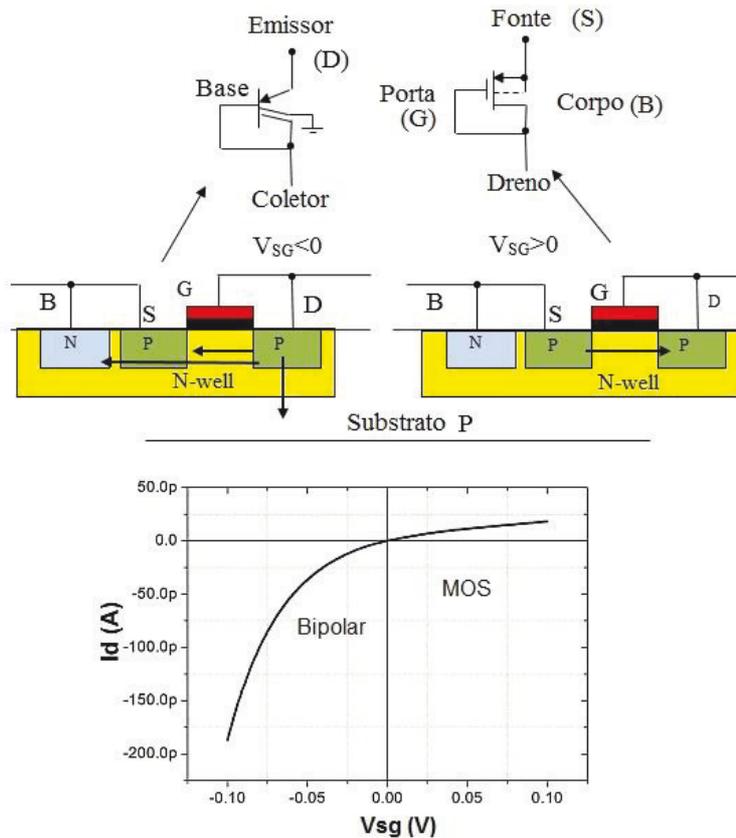
Figura 19 - Conexão para pseudo-resistor em PMOS e NMOS



Fonte: Autor

O detalhamento do comportamento do MOS-bipolar pseudo-resistor implementado em PMOS, para tensões de fonte-porta (V_{SG}) positiva e negativa, é mostrado na Figura 20. As setas indicam os sentidos de corrente.

Figura 20 - esquema funcional do PMOS-bipolar pseudo-resistor



Fonte: Autor

Assim, para $V_{SG} > 0$ nos terminais do dispositivo, o transistor MOS está em condição ligado (*on*) e o transistor bipolar desligado (*off*). O lado conectado ao corpo atua como fonte

do transistor MOS (*source*) e p a porta (*gate*). Para $V_{SG} < 0$, o circuito se comporta como um transistor bipolar com 2 coletores, sendo um para o substrato e o outro conectado à base terminal para o outro terminal do pseudo-resistor. O circuito apresenta o comportamento de 2 diodos reversos em paralelo, onde a corrente aumenta exponencialmente ao se aproximar da região de condução, que difere quando o comportamento é de um bipolar para uma dada condição de polarização do sinal e de um diodo MOS para condição inversa [28].

5.2.1 Considerações para o pseudo-resistor

O dispositivo PMOS configurado como pseudo-resistor, opera em uma região de sub-limiar profundo, e a referência [30] apresenta as equações (14) e (15) como modelo de comportamento de corrente de fonte-dreno (I_{SD}) x tensão expressa pelo modelo EKV para PMOS como,

$$I_{SD} = I_s \cdot e^{\left(\frac{V_{BG}-V_{th}}{n \cdot U_T}\right)} \cdot \left(e^{\frac{-V_{BS}}{U_T}} - e^{\frac{-V_{BD}}{U_T}} \right) \quad (14)$$

$$I_s = 2 \cdot \eta \cdot \mu \cdot C_{OX} \cdot \left(W / L_{eff} \right) \cdot U_T^2 \quad (15)$$

Onde, I_s é a corrente tecnológica, n é o fator de inclinação de sub-limiar, μ é a mobilidade, C_{OX} é a capacitância de óxido de porta por unidade de área, V_{th} é a tensão de limiar do transistor, U_T a tensão térmica V_{BG} a tensão *bulk-gate* V_{BS} a tensão *bulk-source* e V_{BD} a tensão *bulk-drain*. Aplicando-se esse modelo para análise do comportamento do pseudo-resistor na tecnologia BiCMOS 8HP 0,13 μ m IBM, verificou-se que o mesmo não corresponde quando confrontado por medidas experimentais. Assim esse trabalho desenvolveu um modelo matemático, vinculado a essa tecnologia, baseado em medidas reais para aplicação em simulação SPICE, e é utilizado nesse trabalho [38].

A técnica com utilização de pseudo-resistores em simulação tem sido utilizada para projetos de bio-amplificadores publicados na comunidade técnica, mas são citadas faixas prováveis de valores. Isso ficou evidenciado com os dados experimentais mensurados dos pseudo-resistores, que na prática revelaram a existência de diferenças em termos de ordem de grandeza alcançada entre valores simulados e mensurados, como veremos a seguir.

5.3 ARQUITETURAS PARA AMPLIFICADORE DE BIOPOTENCIAIS

Vários artigos foram pesquisados referentes ao tema proposto e o que se verificou de uma forma geral foi o seguinte:

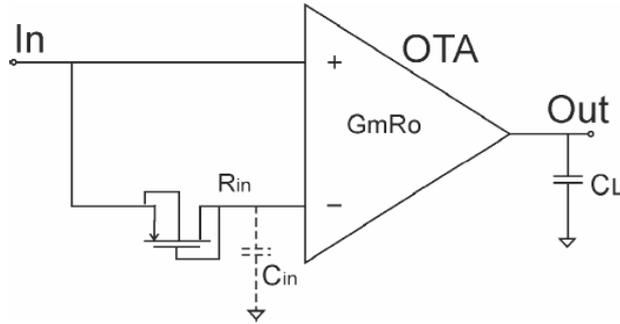
- a) a preocupação com consumo e dimensões, em amplificadores para biopotenciais é geral;
- b) a preocupação com baixo nível de ruído intrínseco é outra premissa importante já que os biopotenciais possuem níveis da ordem de μV até mV e operam em uma faixa de frequência muito baixa onde predomina o ruído “*flicker*”;
- c) a eliminação de potenciais de offset DC, com e sem capacitores de desacoplamento, pois constituem um nível muito superior aos sinais de interesse;
- d) foram observados basicamente **3 tipos** de abordagem: *feedforward* com cancelamento intrínseco DC por CMOS “pseudo-resistores” e com capacitores de desacoplamentos; feedback com e sem integrador Miller, também com CMOS “pseudo-resistores” e sem capacitores de desacoplamento; feedback com capacitores de desacoplamento, mas com CMOS “pseudo-resistores”.

5.3.1 Arquitetura “Feedforward”

Foram analisadas duas topologias diferentes.

A primeira, [23] com cancelamento intrínseco DC, é baseada em um OTA tradicional. Ela utiliza o conceito do CMOS pseudo-resistor, onde o bio-sinal é aplicado em ambas as entradas diferenciais do OTA, sendo que em uma delas há um filtro passa baixa capacitivo de primeira ordem composto pelo pseudo-resistor denominado R_{in} e a capacitância de entrada de porta (C_{in}), Figura 21. Assim níveis de bio-sinal, muito baixos e sem amplificação da ordem de dezenas de μV à alguns mV , são aplicados em ambas entradas. Segundo [23], isso garante uma resistência ôhmica, do pseudo-resistor, polarizado em sub-limiar profundo, superior à $10^{14}\Omega$, de modo que a frequência de corte inferior seja $< 50\text{mHz}$. A topologia aponta como vantagens a simplicidade e a não necessidade de compensações uma vez que a capacitância de carga é relativamente alta para garantir a estabilidade. A frequência de corte superior é dada pelo polo dominante de saída do OTA. A desvantagem é a presença de níveis DC na saída devido a “descasamentos” internos no processo produtivo e ausência de realimentações para compensação.

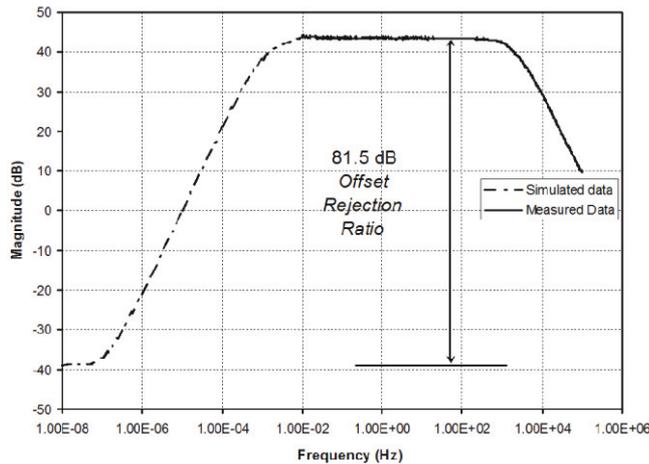
Figura 21- bio-amplificador “*feedforward*” com R_{in} como pseudo-resistor



Fonte: Parthasarathy, 2006, p. 2975 [23]

A função de transferência do circuito é de um filtro passa faixa com inclinações de primeira ordem $H(s) = \frac{Out}{In} = -Gm \left(\frac{1}{1+sRoCL} \right) \left(\frac{sRinCin}{1+sRinCin} \right)$ com frequência de corte inferior da parte passa alta (-3dB) dada por $R_{in} \times C_{in}$ e frequência de corte superior da parte passa baixa dada por $Ro \times CL$. A frequência de corte superior foi determinada conforme item 5.1.1. A resposta é exibida na Figura 22, tecnologia 1.5 μ m AMI.

Figura 22 - Resposta em frequência - amplificador “*feedforward*” com rejeição CC



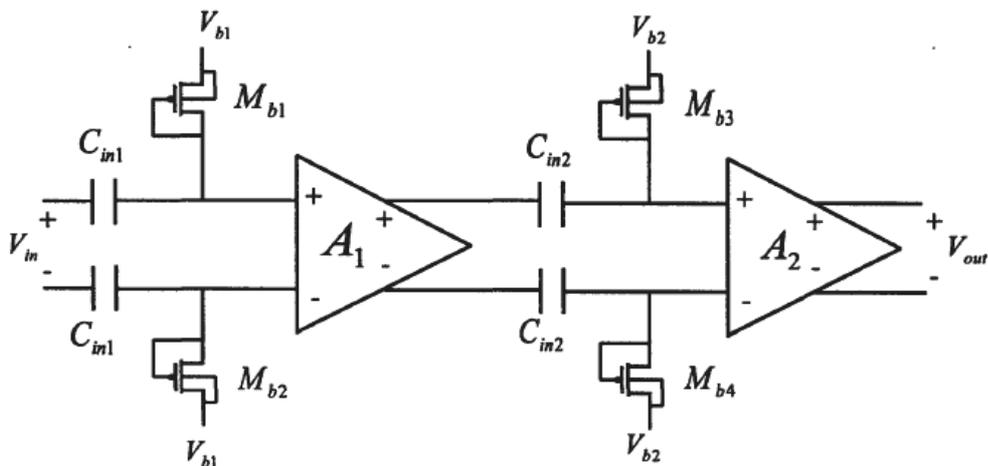
Fonte: Parthasarathy, 2006, p. 2976 [23]

O ruído referente à entrada (*inoise*) apresentado foi de 3.66 μ Vrms (de 1Hz à 10kHz) o ruído “*flicker*” para frequências inferiores não foi apresentado. A medida do NEF (*noise efficiency factor*), item 4.1.7, por área foi 10 para uma área ocupada menor que 0.1 mm². Não há meios de se quantificar qual o valor do pseudo-resistor dada a faixa de operação de valores

de bio-sinais ser muito baixa e esse valor é imensurável diretamente. Uma desvantagem é a ausência de realimentação do amplificador, pois qualquer descasamento de polarização do par diferencial de entrada, será amplificado na saída, também temos o tempo de recuperação do sinal de saída após a presença de transitório de tensão contínua somado ao sinal de entrada, que em simulação ($\pm 50\text{mV}$) demorou minutos. Outra desvantagem é a exposição de um polo do pseudo-resistor ao ambiente externo.

A segunda arquitetura analisada é um arranjo de amplificadores com saída diferencial, em cascata sem realimentação (“*feedforward*”), com capacitores e CMOS- bipolar “pseudo-resistores” na implementação de redes passa altas para desacoplamento DC dos eletrodos [26]. Propõe-se a utilização do arranjo para amplificadores de biopotenciais neurais. O arranjo inicialmente apresentado é exibido na Figura 23.

Figura 23 - Arranjo em cascata de amplificadores com CMOS pseudo-resistor

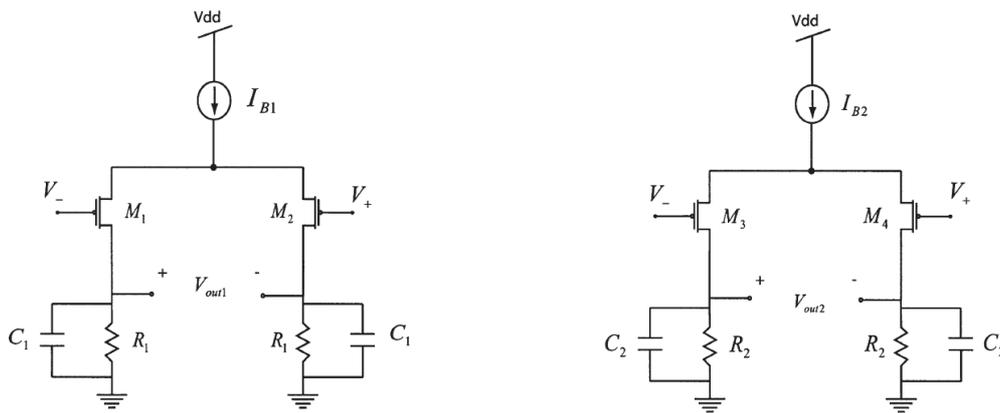


Fonte: Wattanapanitch, 2007, p. 28 [23]

A função de transferência de cada amplificador, $A_1(s) \Rightarrow \frac{V_{out1}}{V_{in1}} = Gm1 \left(\frac{R1}{1+sR1C1} \right)$ e $A_2(s) \Rightarrow \frac{V_{out2}}{V_{in2}} = Gm2 \left(\frac{R2}{1+sR2C2} \right)$ e a função de transferência do arranjo em cascata é dado por $\frac{V_{out}}{V_{in}} = \left(\frac{sRpCin1}{1+sRpCin1} \cdot \frac{Gm1R1}{1+sR1C1} \right) \cdot \left(\frac{sRpCin2}{1+sRpCin2} \cdot \frac{Gm2R2}{1+sR2C2} \right)$ onde o símbolo Rp , nessa equação representa a resistência incremental do MOS-bipolar pseudo-resistor.

O esquema de cada amplificador é apresentado na Figura 24

Figura 24 - Esquema dos amplificadores para cascata “*feedforward*” neural



Fonte: Wattanapanitch, 2007, p. 29, [26]

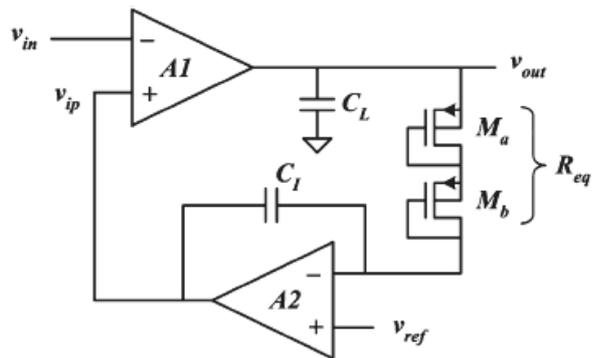
A arquitetura, apesar de apresentar uma boa resposta em amplitude e frequência, se mostrou inadequada para o tempo de recuperação após um transitório de *offset* de entrada, devido a ausência de mecanismos para controle do ponto de operação DC [26]. De acordo com o autor, 150mV de transitório na entrada gerou vários minutos de espera até o sinal aparecer novamente na saída. O trabalho demonstrou que essa solução não é adequada e propôs outra solução utilizando OTAs em cascata e realimentação negativa e com “*cascode*” dobrado no primeiro OTA para limitação da frequência de corte superior. Essa solução apresenta bons resultados.

5.3.2 Arquitetura “feedback “com cancelamento intrínseco CC

Foram analisadas 2 alternativas de arquitetura, com propostas interessantes.

A primeira proposta, para amplificador neural, utiliza 2 OTAs tradicionais de um estágio de amplificação, sendo que o primeiro OTA realiza a amplificação do sinal e o segundo é um integrador Miller em realimentação negativa, “feedback” do primeiro OTA [17]. O integrador Miller utiliza CMOS “pseudo-resistores” de alto valor sendo que a função de transferência implementa um filtro passa altas com frequência de corte inferior muito baixa, e com isso o cancelamento intrínseco CC, sem uso de capacitores de desacoplamento. A arquitetura foi implementada em tecnologia 0.18 μ m dissipando 8,6 μ W e ruído referente à entrada (inoise) igual a 5.6 μ Vrms. O esquema macro do circuito é apresentado na Figura 25.

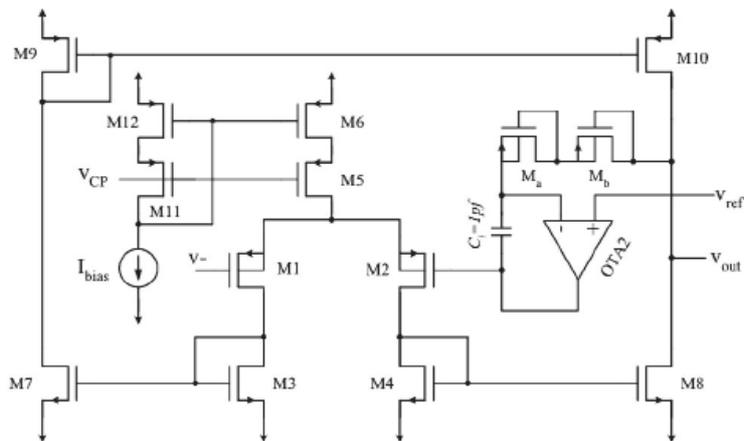
Figura 25 - Amplificador Neural com cancelamento CC por integrador Miller



Fonte: Gosselin, 2008, p. 185 [17]

O esquema do circuito é apresentado na Figura 26.

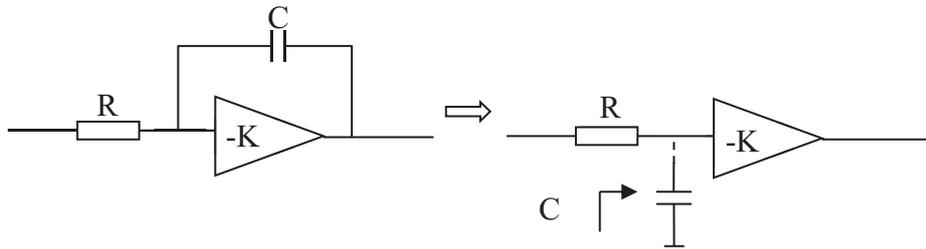
Figura 26 – Dois OTAs, sendo o integrador Miller na rede de realimentação



Fonte: Gosselin, 2006, p. 2186 [17]

A topologia se baseia em técnica de multiplicação de capacitâncias por efeito Miller. Essa técnica é apresentada na Figura 27.

Figura 27 - Integrador Miller.



Fonte: Autor “adaptado de” Sedra, 2000, p. 363 [27]

Sendo R = resistor de entrada, C =capacitor de realimentação, $-K$ = ganho de malha aberta do amplificador realimentado.

Onde: $Z_c = \frac{1}{sC}$ e por efeito Miller [27] a impedância capacitiva aparece refletida na entrada como: $Z_{c1} = \frac{1}{sC(k+1)}$ ou seja, multiplicada por $k+1$ [27].

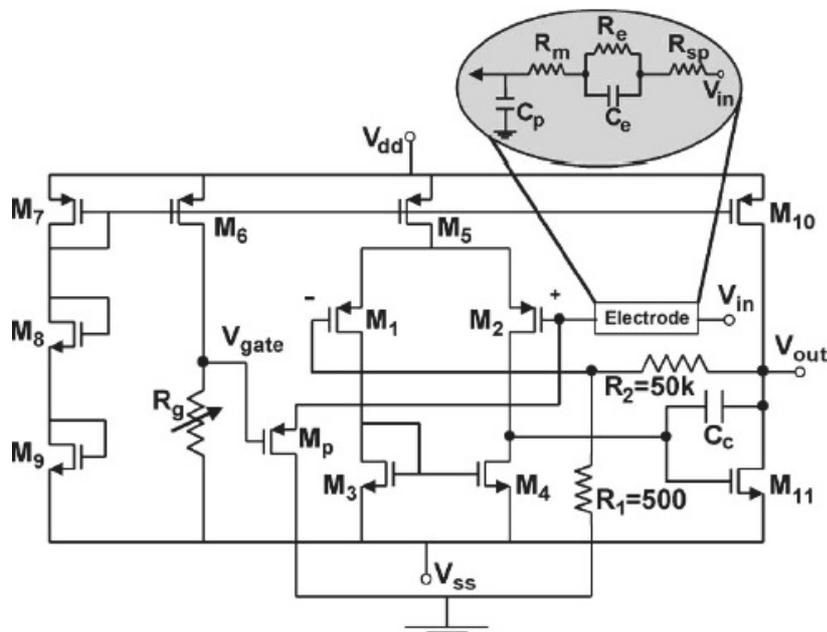
A função de transferência do $V_{out}(s)/V_{in}(s)$, considerando-se os amplificadores como ideais assume $G(s)=A1$ e $H(s)=-1/s\tau$ logo $\frac{V_{out}(s)}{V_{in}(s)} = \frac{-G(s)}{1-G(s)H(s)} = \frac{-s\tau A1}{s\tau + A1}$ que representa um filtro passa altas com frequência de corte inferior $\omega=A1/\tau$ e com isso o cancelamento intrínseco DC. A frequência de corte superior é dada por $R_o C_L$ onde R_o é a impedância de saída do OTA_1 , Figura 26, sendo que Req é um MOS pseudo-resistor muito maior do que R_o do OTA_1 ($Req > 10^{13}\Omega$). $Req C_I$ é a constante de tempo representada por τ onde C_I é o capacitor do integrador Miller. O projeto dos amplificadores foi baseado na metodologia dos coeficientes de inversão IC para um melhor controle das regiões de operação dos transistores e ruídos intrínsecos [13]. Essa arquitetura apresenta como vantagem a ausência de componentes entre a entrada da porta do amplificador diferencial do OTA_1 e com isso não interfere no comportamento dos eletrodos e mantém a integridade do sinal. O fator de eficiência de ruído (NEF) desse amplificador foi de 4,6 em simulação e 4,9 medidos sendo que o valor de ruído referente à entrada ficou em $5,4\mu V_{rms}$ simulados e $5,6\mu V_{rms}$ medidos, com largura de banda de 105Hz à 9KHz e ganho de 50dBs, o que implica adequação somente para neuro-sinais devido à alta frequência de corte inferior.

A desvantagem dessa arquitetura é a necessidade de um maior cuidado no quesito estabilidade, já que a mesma apresenta um amplificador na malha de realimentação, e a necessidade de um estágio “*Buffer*” para acoplamento com a saída, pois o OTA possui alta

impedância em V_{out} e o mesmo é inadequado para medição de biopotenciais que possuem frequência de operação baixas ($< 1\text{Hz}$), como no caso de eletrocardiógrafos.

A segunda arquitetura com cancelamento DC sem capacitores de desacoplamentos na entrada possui um ajuste de “*offset*” que permite tolerar até $\pm 250\text{mV}_{DC}$. Pretende-se que seja conectado diretamente nos eletrodos e utiliza um Amplificador diferencial de 2 estágios realimentado [30]. O circuito opera de 0.1Hz à 10KHz com amplitudes de bio-sinal entre $50\mu\text{V}$ e $500\mu\text{V}$. A tecnologia utilizada é de $1.5\mu\text{m}$ AMIS e é aplicado em amplificação neural. Possui ruído referente à entrada (inoise) igual a $7.8\mu\text{V}_{rms}$ e fator de eficiência de ruído (NEF) igual à 19.4 e o ganho de 39dB . O esquema elétrico é apresentado na Figura 28.

Figura 28 - Amplificador Neural com tolerância CC



Fonte: Moheseni, 2004, p. 833 [30]

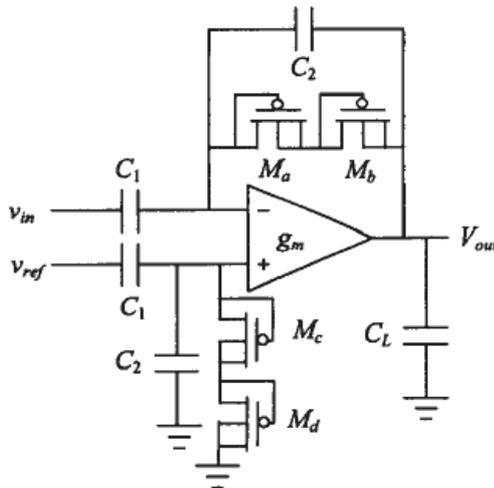
Essa arquitetura foi concebida para acoplar diretamente aos eletrodos-eletrólito (eletrodo-ativo) e utiliza as resistências e capacitâncias do eletrodo que em conjunto com o transistor M_p , permite ajustar a frequência de corte inferior do amplificador, com algumas limitações de ajustes para compensação DC, ou seja, é necessário ajustar a compensação na medição. O mesmo opera realimentado (R_1 e R_2) e possui um capacitor C_c para compensação de estabilidade. Os ensaios apresentados foram satisfatórios embora haja dependência do tipo de eletrodo-eletrólito utilizado, e necessite constantemente de ajustes de “*offset*” CC.

5.3.4 Arquitetura com desacoplamento de nível CC por capacitores

De forma geral, a maioria dos amplificadores de biopotenciais pesquisados segue a arquitetura básica criada por [16] em termos de solução de circuitos. Assim, OTAs são utilizados com filtros de desacoplamentos através de resistores de alto valor em MOS “pseudo-resistores”, e capacitores de baixo valor (ordem de pF), ambos implementados na pastilha do circuito integrado. Variações são propostas em termos de saída “*cascode*”, espelhos de corrente mais eficientes, mas a arquitetura básica se mantém.

A primeira [16] Figura 29, foi de certa forma a pioneira e tem sido referência para vários trabalhos posteriores. Trata-se de um amplificador em topologia diferencial OTA com capacitores e “pseudo-resistores” implementados em CMOS. Embora nesses capacitores apresentem dimensões físicas elevadas dentro do substrato, seu objetivo é cumprido. É utilizado para amplificação de sinais neurais (EEG) possuindo baixo ruído $inoise=2,2\mu Vrms$ e baixa dissipação térmica $0.9\mu W$ em tecnologia $1.5\mu m$ CMOS e $V_{DD}\pm 2.5V$.

Figura 29 - Esquema do amplificador neural com desacoplamento e pseudo-resistor



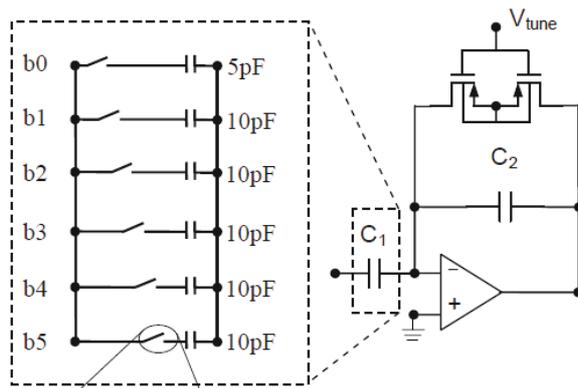
Fonte: Harrison, 2003, p. 958. [16]

O esquema elétrico é apresentado na Figura 30. Trata-se de um OTA tradicional com “*cascode*” na saída para aumento de R_{dsout} .

Nesse trabalho, foi mencionado a dificuldade de caracterizar o pseudo-resistor onde afirma-se que sua medição está fora dos limites de qualquer instrumento e sua avaliação é realizada de modo indireto e não há menção a respeito de seu comportamento linear.

A segunda [20], Figura 32, utiliza um amplificador de dois estágios e compensação Miller, com ganho programável e com desacoplamento de entrada realizado por um banco de capacitores que são selecionados por chave analógica de 6 bits. Essa topologia utiliza capacitores de valores razoavelmente altos e ocupam a maior parte do CI (valores de 10pF e 5pF) e um resistor de alto valor configurável por tensão, MOS pseudo-resistor da ordem de GOhms, como filtro passa baixa do integrador, constituindo o conjunto como um filtro passa altas que determina a frequência de corte inferior. Para ajuste de resposta em frequência de corte superior, a técnica de compensação Miller foi utilizada. Trata-se de uma variante de [5].

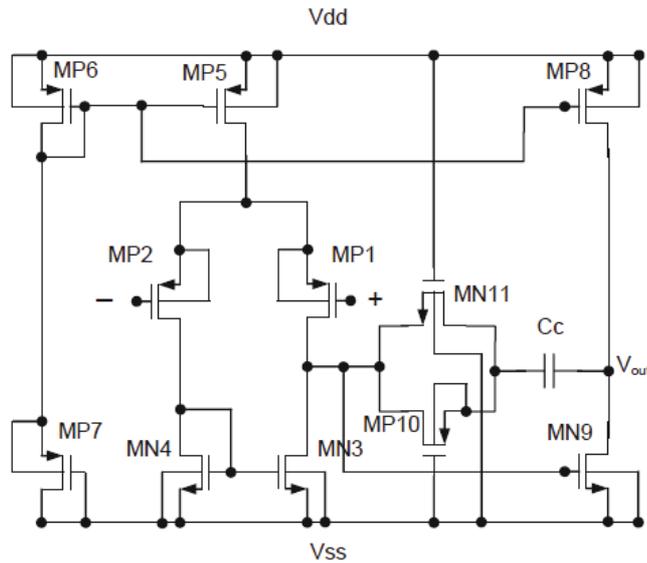
Figura 32 - Esquema do amplificador para sinais neurais de ganho programável



Fonte: Perlin, 2008, p. 3155 [20]

O esquema elétrico da proposta de circuito é apresentado na Figura 33.

Figura 33 - Amplificador diferencial em malha aberta com compensação Miller



Fonte: Perlin, 2008, p. 3155 [20]

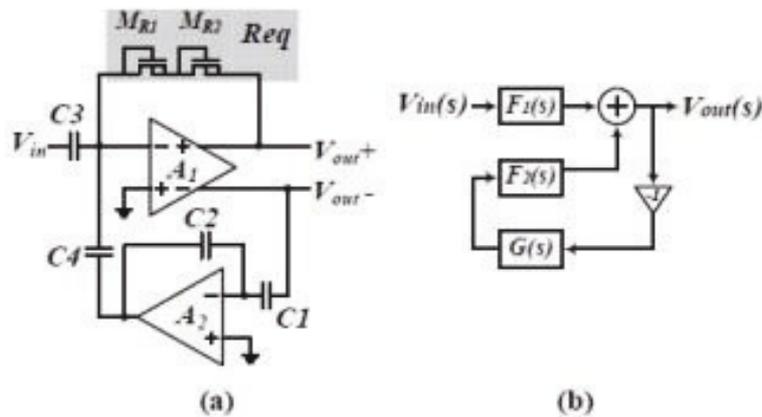
Em resumo, o esquema mostra um amplificador diferencial tradicional no primeiro estágio, com par diferencial MP1 e MP2 e demais transistores operando como espelhos de corrente e cargas ativas. Um segundo estágio para compensação Miller composto por MN11 e MP10 e C_c , define a frequência de corte superior e estabilidade do mesmo.

A vantagem dessa arquitetura é a seleção de frequência de corte inferior por chaves analógicas na entrada. A desvantagem é o espaço gasto por capacitores de valor elevado para implementação em CMOS. Ela foi implementada em tecnologia $0,5\mu\text{m}$ e alimentada com $\pm 1,5V_{DD}$. A potência consumida foi de $50\mu\text{W}$ e área ocupada de $0,098\text{mm}^2$. A frequência de corte superior de 10KHz , ruído referente à entrada (*inoise*) de $4,8\mu\text{Vrms}$, ganho variável de 200 à 1100 configurável em passos de 100 pela sintonia do pseudo-resistor e frequência de corte inferior de 7Hz à 416Hz . A arquitetura precisa de eletrodos com um modelo elétrico conhecido e maior que $1\text{M}\Omega$ de impedância para não afetar a banda passante uma vez que os mesmos estarão associados em série com as capacitâncias de desacoplamentos.

A terceira [19] utiliza uma nova configuração denominada “*active feedback*” (realimentação ativa) e agrega duas abordagens: desacoplamento por capacitores e realimentação ativa. É composta por um amplificador (OTA) com saída diferencial e entrada desacoplada por capacitor. Na realimentação passiva da saída positiva e entrada inversora utiliza “pseudo-resistores” MOS de alto valor (R_{eq}). Na realimentação da saída negativa utiliza outro amplificador (OTA) para essa mesma entrada inversora também com capacitor

de desacoplamento (C4). Esse amplificador de realimentação ativa é composto de capacitores de baixo valor. Cuidados são tomados com relação à estabilidade e simulações foram realizadas nessa natureza. O artigo aponta que tal configuração foi apenas simulada e não implementada, Figura 34.

Figura 34 - Esquema do bio-amplificador (a) e função de transferência

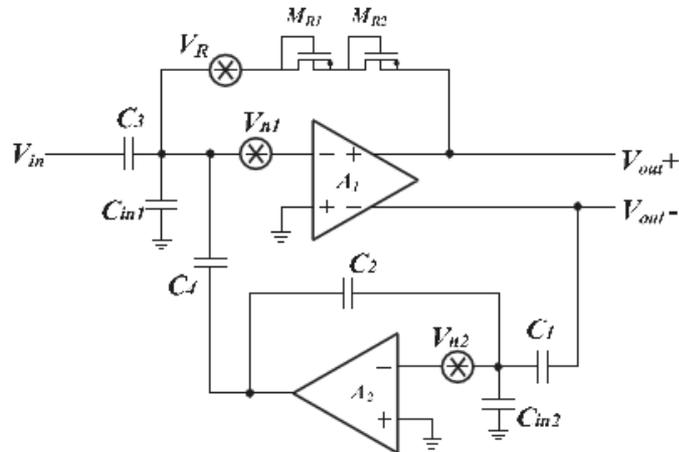


Fonte: Zhao, 2009, p. 6 [19]

A função de transferência é dada por
$$\frac{V_{out}(s)}{V_{in}(s)} = \frac{F1(s)}{1-G(s)F2(s)} = \frac{sR_{eq}C2C3}{sR_{eq}C1C4+C2}$$

considerando-se todos os amplificadores ideais e sem capacitâncias parasitas. Assim, $F1(s) = -sR_{eq}C3$, $F2(s) = -sR_{eq}C4$ e $G(s) = -C1/C2$ de acordo com o artigo. A solução representa um filtro passa altas e o artigo não mostra como a frequência de corte superior é obtida. O bio-amplificador foi simulado em tecnologia 0,35 μ m, com largura de Banda de 13Hz à 8.9kHz, ruído referente à entrada de 5,7 μ Vrms medido de 10Hz à 10kHz, fator de eficiência de ruído (NEF) de 3,1, ganho de 46dB, com todas as capacitâncias não superando 6.1pF, consumo de corrente de 2 μ A para $\pm 1,5 V_{DD}$. O modelo para análise de ruídos é apresentado na Figura 35. Os valores foram obtidos através de simulação. Não há menção da avaliação do pseudo-resistor utilizado e nem de sua caracterização. Apenas que o mesmo permite uma baixa frequência de corte inferior. A faixa permite aplicação para sinais neurais.

Figura 35 - Modelo para análise de ruídos do amplificador de aplicação neural



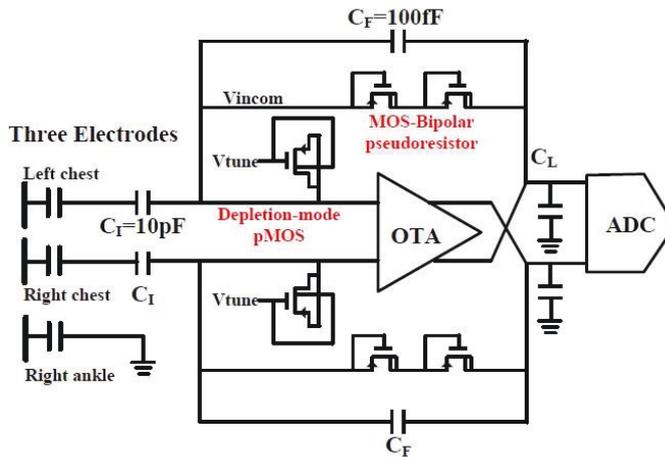
Fonte: Zhao, 2009, p. 6 [19]

O artigo não considera a influência de eletrodos em sua entrada e não mostra como a frequência de corte superior é obtida. Apenas menciona que essa frequência depende da capacitância de carga C_L da transcondutância gm do amplificador A_1 e do ganho de banda média do amplificador como um todo, mas não há C_L no esquema e nem o seu valor. E menciona ajuste crítico de estabilidade devido ao diferenciador de entrada.

A quarta topologia verificada [21] nessa mesma linha, apresenta uma solução de amplificador para biopotenciais, utilizando um OTA com saída diferencial. O esquema é exibido na Figura 36, e implementa um controle de depleção nos transistores PMOS modo depleção. Os mesmos possuem dreno conectado com fonte e substrato conectado com a porta polarizada com “ V_{tune} ” para controle da depleção e ajuste da corrente de polarização do MOS-bipolar pseudo-resistor. Possui resposta adequada à faixa de amplificadores neurais e com ajuste de banda-passante pelo ajuste de tensão “ V_{tune} ” embora o mesmo não detalhe como isso é obtido. Utiliza pseudo-resistor MOS-bipolar como resistor de alto valor da ordem de $10^{11}\Omega$ à $10^{13}\Omega$ com valores simulados e não mensurados para implementação da característica filtro passa altas, com frequência de corte muito baixa para ajuste da largura de banda. Foi implementado em tecnologia $0,18\mu\text{m}$ CMOS com área ocupada do CI de $0,14\text{mm}^2$, ruído referente à entrada ($inoise$) de $200\text{nV}/(\text{Hz})^{1/2}$ para 10Hz. Permite a instalação de 03 eletrodos, sendo 01 em cada lado do tórax e 01 no tornozelo para utilização na medição de eletrocardiograma (ECG). Possui ganho de 39,8dB com frequência de corte inferior ajustáveis entre 0,1Hz à 300Hz por variação de “ V_{tune} ” de 0,5V à 1,65V. A arquitetura é adequada para um sistema de aquisição analógica, pois possui saída diferencial que pode ser conectada

diretamente em um conversor análogo digital, desde que o mesmo possua alta impedância de entrada.

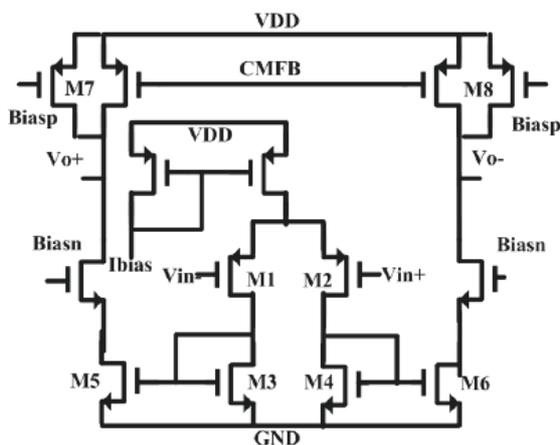
Figura 36 - Esquema do amplificador com sintonia de largura de banda



Fonte: Hwang, 2010, p. 662 [24]

O esquema elétrico do amplificador de transcondutância (OTA saída diferencial) é apresentado na Figura 37.

Figura 37 - OTA diferencial com “cascode” e degeneração de espelho de corrente.



Fonte: Hwang, 2010, p. 663 [21]

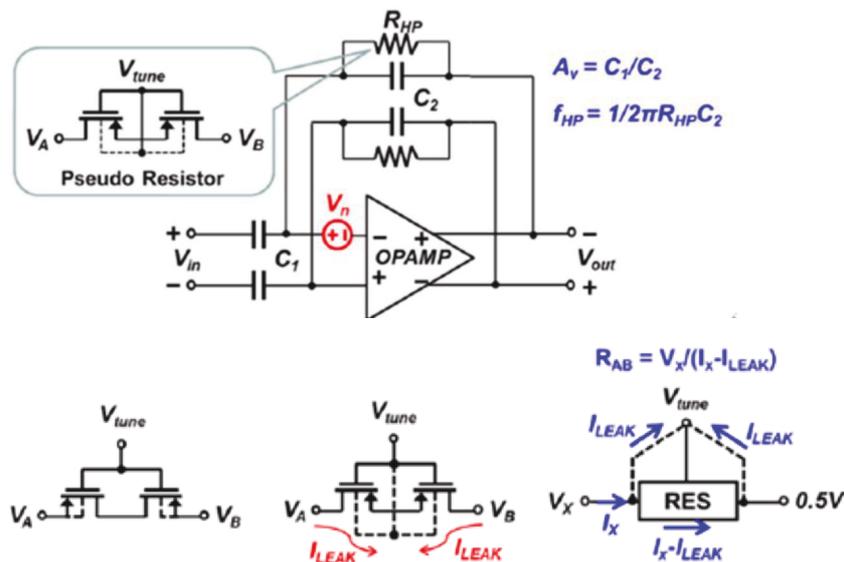
A novidade nesse projeto é o ajuste da corrente de polarização do pseudo-resistor através do ajuste de corrente reversa de diodos modo depleção por “*Vtune*”. Os diodos são implementados com transistores PMOS que ajustam a frequência de corte da função filtro passa altas. O amplificador é um OTA de um estágio, tradicional com cascode modificado,

para ajuste da impedância R_{ds} dos transistores de saída do OTA com ajuste da frequência de corte superior (-3dB) pela impedância de saída do OTA e C_L . A resposta do pseudo-resistor foi simulada. Não há caracterização dos valores reais e nem verificação da faixa de comportamento linear o que o caracteriza como um resistor.

A quinta topologia avaliada, [35] foca na arquitetura básica de Harrison [15], com um amplificador de 2 estágios, a saída diferencial proposta por [21] e visa principalmente a caracterização do MOS-bipolar pseudo-resistor. São apresentadas propostas de polarização para variação do mesmo. O amplificador é baseado na arquitetura CCIA (*capacitive coupled instrumentation amplifier*) onde o ganho do sinal é definido pela relação de capacitâncias $A_v = C_1/C_2$. O pseudo-resistor é implementado com MOS operando em sub-limiar profundo e alcança o valor da ordem de $T\Omega$. A tecnologia utilizada é $0.18\mu\text{m}$ TSMC, com polarização de sintonia do pseudo-resistor para ajuste do valor ôhmico. Esse trabalho é o primeiro a apontar que simulações não modelam adequadamente o comportamento do pseudo-resistor.

O esquema elétrico detalhado do amplificador não é apresentado. O esquema básico com detalhe para o pseudo-resistor é apresentado na Figura 38.

Figura 38 - Arquitetura de amplificador CCIA p/ caracterização do pseudo-resistor



Fonte: Chih, 2014, ISBB [35]

Os resultados apontados para essa arquitetura e polarização do pseudo-resistor aumentaram o ruído “noise” com a polarização e embora os valores de resposta em frequência fossem bons: 158mHz à 7.5kHz , a corrente de fuga da polarização degrada a performance de ruído e leva a saída à saturação para valores altos de sintonia do pseudo-

resistor $V_{tune} > 0.60V$. Para polarização de 0.60V temos: NEF=14.6; ganho=30.1dB; $inoise=3.26\mu V$ para 0,5 à 100Hz. A preocupação com a caracterização do pseudo-resistor nesse artigo relativamente recente (2014), mostra que esse dispositivo continua sendo pesquisado e que ainda não há um consenso sobre sua caracterização. A topologia realizada através da conexão entre a porta “gate” e o corpo “bulk” com polarização para controle do valor do pseudo-resistor torna essa opção bastante incomum,

O autor afirma que obteve sucesso nessa topologia em simulação, fato não confirmado em nossa tentativa similar e, o autor afirma que esse sucesso não foi confirmado em medidas reais devido a prováveis correntes de fuga, o que gerou degradação nos valores de ruído. Logo a caracterização do pseudo-resistor não foi apresentada, e foi mencionado que os valores reais diferiram muito dos valores simulados.

5.4 CONCLUSÕES QUANTO ÀS ARQUITETURAS DE AMPLIFICADORES

Analisando-se os exemplos de arquiteturas apresentadas, conclui-se que aspectos importantes para definição de uma arquitetura, são:

- a) a maioria das arquiteturas é baseada em variantes de amplificadores de transcondutâncias (OTA), devido à facilidade de compensação e obtenção de frequências de corte superior baixas (2KHz à 10 KHz);
- b) devido as frequências de corte inferior serem muito baixas (>50mHz), várias arquiteturas utilizam resistores de alto valor ($G\Omega$ à $T\Omega$) obtidos através da estrutura MOS-bipolar, denominada pseudo-resistor;
- c) a necessidade de bloqueio de nível CC com frequência de corte inferior baixa, implica na utilização de constantes de tempo elevadas tanto com capacitores de desacoplamentos quanto na implementação de filtros passa altas onde, dependendo da arquitetura, um longo tempo será gasto para recuperação do sinal de saída após um transitório de corrente continua adicionado ao sinal de entrada;
- d) devido às baixas amplitudes do sinal de interesse e largura de Banda de frequência, as implementações devem focar na minimização tanto de ruídos intrínsecos (térmicos, “flickers”, “shot”) quanto extrínsecos, oriundos do meio ambiente (EMI);
- e) vários amplificadores apresentados, são aplicados somente na faixa de aplicação para avaliação neural, onde a frequência de corte inferior opera na

faixa superior à 40Hz e nessa faixa apresentam um ruído “*flicker*” baixo devido a sua dependência com o inverso da frequência.

5.5 COMENTÁRIOS FINAIS

Assim, esse trabalho é direcionado na implementação de amplificador que tenha cobertura em toda a faixa de bio-potenciais e que pretende ser instalado diretamente nos eletrodos, utilizando transistores MOS-bipolar conectados como pseudo-resistores e capacitores implementados diretamente no CI. Acrescenta-se, como contribuição: a utilização da característica não linear de pseudo-resistores, para recuperação rápida do sinal de saída após transitórios de “*offset*” CC na sua entrada; apresenta um método de caracterização do pseudo-resistor associado a uma técnica de obtenção de parâmetros e proposta de um modelo comportamental para uso em simulador SPICE; propõe um método para implementação de amplificadores para biopotenciais baseados no modelo EKV [32].

6 MÉTODO PARA PROJETO DE BIO-AMPLIFICADOR

A seguir esse trabalho propõe um método para projeto específico de bio-amplificadores com uso de pseudo-resistores. Ela faz uma abordagem de aplicação dirigida a partir da metodologia genérica para circuitos analógicos descrita em [12], [13] e [30] baseada no coeficiente de inversão (IC).

A metodologia genérica para circuitos analógicos, aponta para o controle da eficiência da transcondutância Gm/Id e indica diversas regiões de operação dos transistores, para projetos dos mesmos com relevância em determinadas características operacionais. Por exemplo: alto ou baixo ganho, alta linearidade, baixos níveis de ruído térmico ou “*flicker*”, alto r_{ds} , resposta em frequência de ganho unitário elevada ou baixa, etc. Enfim, a metodologia referenciada abrange o projeto de transistores analógicos para todos os fins enquanto esse trabalho define quais as regiões de inversão são indicadas para projeto de cada parte específica de amplificadores para biopotenciais. Assim, o trabalho publicado por [32] é utilizado de forma dirigida neste trabalho, para dimensionamento de parte dos dispositivos que compõem os circuitos do bio-amplificador.

Das várias arquiteturas de amplificadores para biopotenciais, implementados totalmente em CMOS com ausência de componentes externos, destacam-se aquelas com uso do pseudo-resistor MOS-bipolar de alto valor. Essa metodologia propõe o uso desse dispositivo e apresenta uma opção para o seu dimensionamento. Assim, exhibe uma forma de sua caracterização para uma determinada tecnologia. Esse procedimento, vinculado à tecnologia, é focado na aplicação em projeto de amplificadores para biopotenciais com uso do pseudo-resistor. Sabe-se, por publicações, que essa estrutura de circuito não foi ainda totalmente caracterizada, e devido aos altos valores de resistência elétrica envolvidos, sua medição é realizada sempre através de simulações, sendo que os valores apresentados em artigos divergem em várias ordens de grandeza (10^9 à $10^{14}\Omega$) e divergem também com relação aos valores obtidos, quando a resposta de amplificadores é mensurada. Um estudo detalhado do pseudo-resistor é apresentado no item 7.4 e 0.

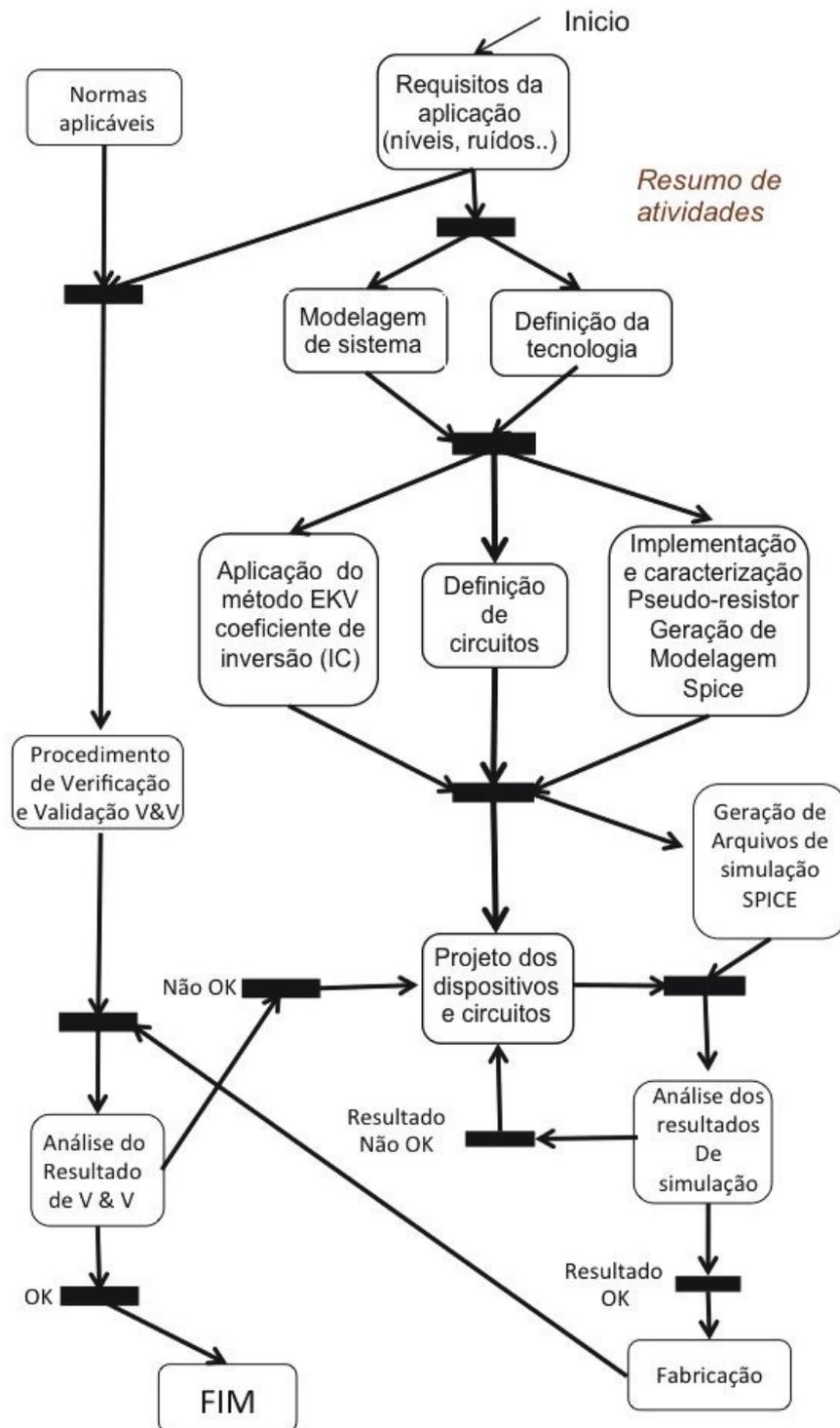
O objetivo de uso do MOS-bipolar pseudo-resistor é a obtenção de constantes de tempo altas (ordem de segundos) utilizando-se capacitores implementados na própria pastilha semicondutora. Isso possibilita a implementação de filtros RC de baixa frequência (ordem de centésimos de Hz) com capacitores da ordem de alguns pF.

6.1 DIAGRAMA GERAL DA METODOLOGIA PROPOSTA

O diagrama, Figura 39, ilustra a proposta de forma maximizada, através de grafo orientado de uma rede de Petri, não segura, a qual exhibe as fases para o projeto e avaliação de bio-amplificadores. São abordados detalhes de: requisitos, arquitetura, circuitos, simulação, fabricação, testes de verificação & validação, refinamento de projeto, modelos e consolidação.

O objetivo do grafo é ilustrar a sequência de atividades e suas dependências, de modo a facilitar a compreensão do fluxo e pré-requisitos de cada atividade.

Figura 39 - Diagrama proposto da metodologia para projeto de bio-amplificadores



A escolha de um grafo orientado, baseado em redes de Petri, deve-se à flexibilidade de representação de atividades paralelas e sincronismo de fases. Assim os lugares representam as atividades executadas (caixas) e quando concluídas, gerariam uma hipotética “marca” que habilitariam a sua progressão. As transições representam o sincronismo de atividades dependentes. Os arcos orientados direcionam o fluxo de atividades. Por exemplo: Uma vez fixado, os requisitos e normas, pode-se passar para a atividade de verificação e validação paralelamente às atividades de: modelagem do sistema e definição de tecnologia. Por sua vez, essas atividades devem estar concluídas para permitir a execução paralela de: definição de curvas do método EKV, definição dos circuitos e caracterização prática do pseudo-resistor. O grafo orientado baseado em redes de Petri permite a visualização rápida do fluxo e dependência dessas atividades. A seguir, essas atividades são detalhadas.

6.1.1 Fases propostas pela metodologia

Requisitos

A fase de requisitos deve definir quais os objetivos a serem atingidos, baseados nas premissas apontadas em 0 onde os objetivos básicos devem ser desdobrados focando-se especificamente os limites do amplificador de biopotencial que se deseja dimensionar. Por exemplo: Para um amplificador de ECG, o foco seria a faixa de frequência entre 50mHz de frequência de corte inferior e 2kHz de frequência de corte superior, com uma faixa de sinal de até 8mV. No caso de um amplificador Neural, a frequência de corte inferior parte de 20Hz com níveis bem mais baixos (10 μ V à 0,5mV). A norma apresentada em [7] serve como referência para os requisitos. Também devem ser definidos os parâmetros elétricos como impedância de entrada, saída, níveis de ruído aceitáveis.

Modelagem de sistema

Essa modelagem visa definir os circuitos e sua função de transferência de modo a estabelecer os objetivos a serem atingidos por cada parte e também quais os valores que devem balizar o seu desenvolvimento. Por exemplo, a análise quantitativa da arquitetura mostra quais os valores de transcondutância e impedâncias foco do projeto para atingir os valores de ganho e resposta em frequência dos circuitos a serem desenvolvidos. Para bio-amplificadores, com baixa frequência de corte superior, o uso de OTA é bastante comum, assim a análise de arquitetura deve definir quais os valores de ganho (transcondutância do par diferencial) e impedância de saída desse amplificador e assim definir se o objetivo pode ser

alcançado com um OTA tradicional ou se é necessário a adição de circuitos extras (“*cascode*” de saída, saída diferencial, estágio extra de ganho, etc.). No caso de cancelamento CC por arquitetura, quais os elementos que devem ser ajustados para esse cancelamento. Para o caso de pré-amplificador instalado nos eletrodos, objetivo deste trabalho, onde é apresentado um estudo de caso, a análise quantitativa da arquitetura mostra quais os valores para definição da impedância de saída.

Definição dos circuitos

Define o esquema elétrico dos circuitos a serem projetados, com suas respectivas metas de projeto, e nesse ponto a tecnologia na qual o projeto será desenvolvido. Por exemplo: OTA mais buffer de baixa impedância na tecnologia BiCMOS 0,13 μ m, que será apresentado como estudo de caso.

Projeto de dispositivos e circuitos

Nessa fase realiza-se o projeto dos dispositivos pela metodologia direcionada do item 6.1.2 onde cada dispositivo deve ser dimensionado de acordo com uma região específica de inversão do MOSFET apresentada por [30].

Caracterização prática do pseudo-resistor.

Como será detalhado no parágrafo 0, a caracterização prática para projetos com pseudo-resistor é necessária para o uso de ferramenta de simulação SPICE no desenvolvimento de amplificadores. A obtenção de um modelo que represente adequadamente o seu comportamento é fundamental para fabricação com sucesso de um determinado projeto.

Simulações e avaliações de desempenho

A execução de simulações em modelagem SPICE permite a verificação de funcionamento e se os requisitos foram atingidos. A aderência com a modelagem de arquitetura mostra a robustez do projeto e em caso de desvios, verificar qual parâmetro não foi atingido no projeto e corrigi-los.

Verificações e validações

A análise dos resultados determina o grau de certeza de sucesso do projeto. Dependendo do que foi obtido, o mesmo pode ser enviado à fabricação ou passar por ajustes prévios e serem novamente submetidos aos ensaios ou passarem para a próxima fase, que é

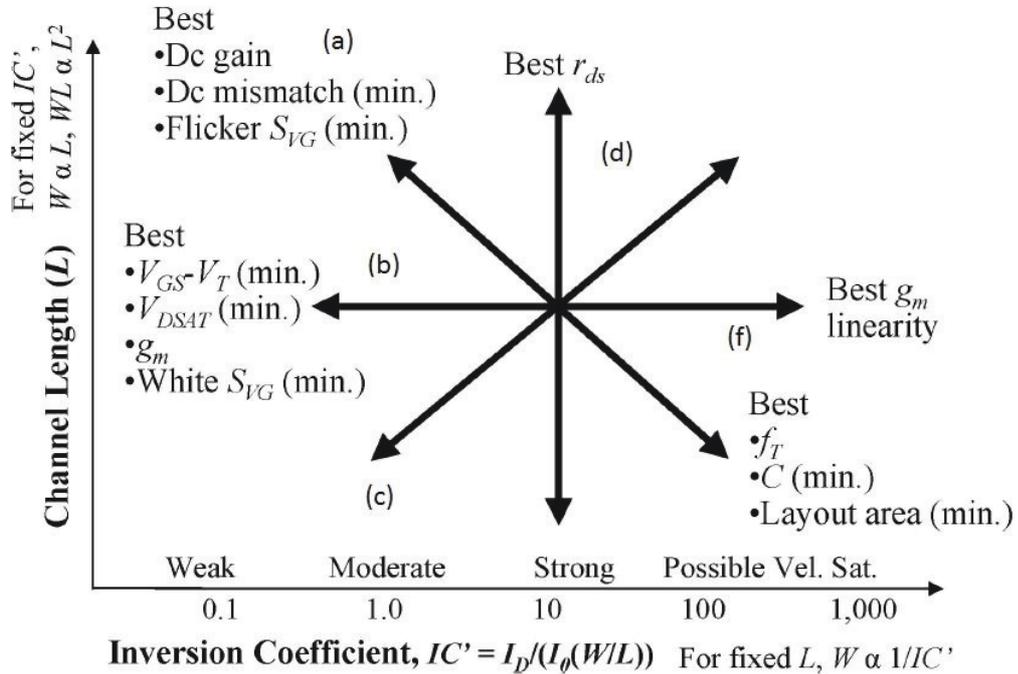
fabricação. Os resultados dos testes práticos podem determinar a finalização ou reavaliação do projeto. Os resultados destes testes geram o “ok” e “não ok” que habilitam as transições.

6.1.2 Projeto de transistores para bio-amplificador pelo coeficiente de inversão

A estratégia de projeto de um bio-amplificador de baixo ruído, deve levar em consideração aspectos construtivos dos transistores de forma a minimizar os ruídos intrínsecos dos dispositivos. Transistores operando como amplificadores devem ser implementados em PMOS e com grande área de modo a minimizar ruídos “*flicker*” que são diretamente proporcionais à 1/freq. sendo que geralmente transistores PMOS exibem menor ruído 1/freq. do que NMOS, desde que suas tensões de porta $V_{ef}=V_{GS}-V_{th}$ estejam menores. Segundo [32] dados obtidos de tecnologia 0.18 μm mostram uma redução substancial de uma ordem de magnitude. Novas técnicas de projeto devem ser utilizadas, principalmente para tecnologias mais modernas e com dimensões menores (0.18 μm , 0,13 μm e 0.1 μm). Atualmente as técnicas anteriores de projeto não garantem mais um bom desempenho do dispositivo no aspecto de ganho, ruído “*flicker*”, frequência de resposta, polarização CC e etc. Uma tendência para projetos modernos é a técnica baseada no Coeficiente de Inversão (IC), equação (16, apresentada em [13] e [32], que são uma evolução de [39] onde todas as regiões de inversão do MOSFET são consideradas. Vários artigos utilizam essa metodologia no desenvolvimento de amplificadores para Biopotenciais, por exemplo: [15], [17]

$$IC = \frac{I_D}{2n\mu C'_{ox}(W/L)U_T^2} = \frac{I_D}{I_0 \cdot (W/L)} \quad (16)$$

Sendo I_0 (W/L) a corrente tecnológica, onde n é o coeficiente de inclinação ou fator de substrato, μ é a mobilidade, C'_{ox} a capacitância de oxido de porta, (W/L) a relação de largura e comprimento de canal U_T a tensão térmica e I_D a corrente de dreno normalizada. $IC < 0.1$ indica inversão fraca, IC entre 0,1 e 10 inversão moderada e $IC > 10$ inversão forte nas curvas de $Gm/I_D \times I_D/I_0(W/L)$ [13].

Figura 40 - Relação de comprimento de canal L x IC para nMOSFET na saturação

Fonte: Binkley, 2006, p. 141 [32]

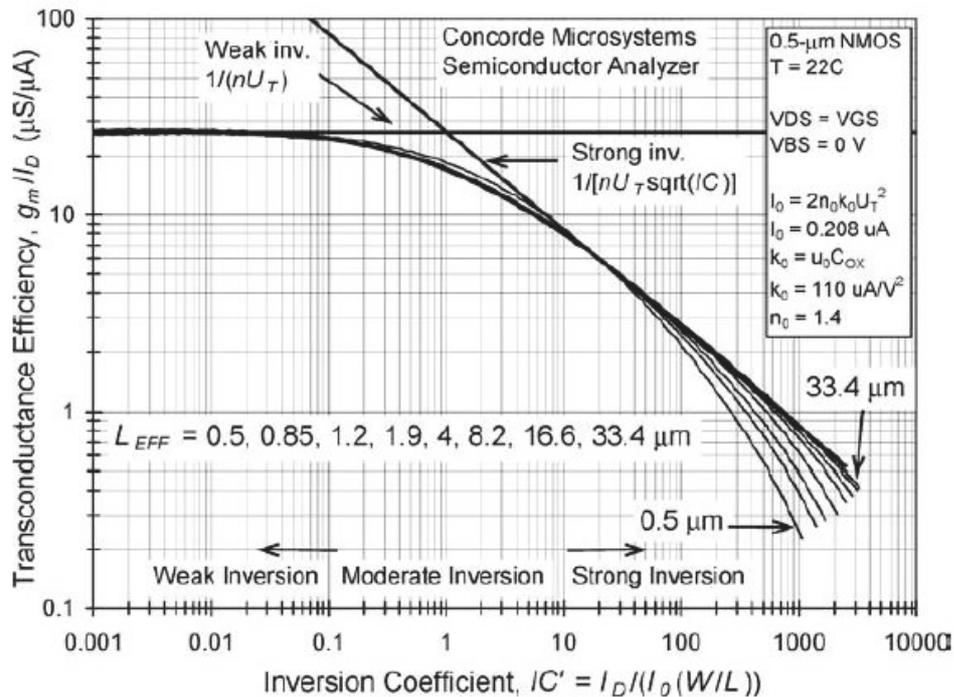
A Figura 40, exibe a relação entre o comprimento de canal (L) e o coeficiente de inversão (IC), para um transistor nMOS, em tecnologia $0,5\mu\text{m}$, para uma corrente de dreno I_D fixa e com proporcionalidade entre W/L [32]. De acordo com o gráfico, podemos verificar o comportamento do transistor com relação ao IC e quais os parâmetros mais afetados. Para um amplificador de biopotenciais, é importante operar em uma região de baixo ruído “flicker” e boa estabilidade no ponto de polarização, o que nos leva à região de inversão de moderada para fraca com transistores de grandes dimensões.

A metodologia propõe o modelo EKV (Enz Krummenacher Vittoz) [12] para projeto dos transistores utilizados na amplificação de biopotenciais. Esse modelo foi introduzido em meados dos anos 90 com enfoque mais em projetos analógicos, onde todas as tensões do transistor são referenciadas ao corpo e não na fonte. Ela basicamente aponta, conforme [30], as regiões de operação do MOSFET, como sendo:

- inversão fraca (weak inversion): $V_{GS} - V_{TH} < -50\text{mV}$;
- inversão moderada (moderate inversion): $-50\text{mV} < V_{GS} - V_{TH} < 250\text{mV}$;
- inversão forte (strong inversion): $V_{GS} - V_{TH} > 250\text{mV}$.

A Figura 41 exibe, como exemplo, as curvas $G_m/I_D \times I_D/I_0(W/L_{eff})$ de um transistor genérico NMOS de tecnologia $0,5\mu\text{m}$, normalizada para o coeficiente de inversão IC' com dimensões, $0,5\mu\text{m} < L_{eff} < 34\mu\text{m}$, onde se destacam claramente nas regiões de operação do MOSFET, assíntotas normalizadas para $IC=1$.

Figura 41 - Curvas $G_m/I_D \times I_D/I_0(W/L)$ para faixa de L_{eff} - nMOS tecnologia $0,5\mu\text{m}$



Fonte: Binkley, 2006, p. 142 [32]

Assim, de acordo com [32] a eficiência da transcondutância é máxima em inversão fraca a $1/nU_T$ caindo para $1/nU_T IC'^{1/2}$ em inversão forte. A expressão da tensão Early (V_A) é proporcional diretamente ao comprimento de canal desde que as dimensões não atinjam a faixa de canal “curto” onde os efeitos DIBL (“*Drain Induced Barrier Lowering*”) reduzem a resistência dreno-fonte. As relações de dependência dadas na Tabela 2, [30] são válidas para determinação de transistores sem canal curto, em função de IC , ID e L , respectivamente coeficiente de inversão (IC), corrente de dreno (ID) e comprimento de canal (L).

Tabela 2 - Expressões p/ transistores: método gm/Ids, coeficiente de inversão IC

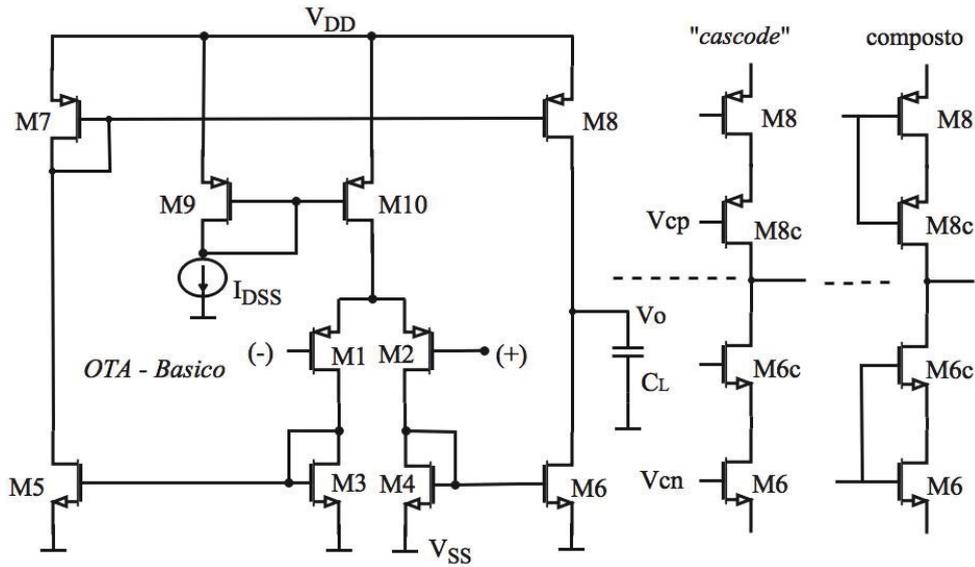
Parâmetros W e L efetivos (↑ = aumento)	IC↑: L, ID fixo	L↑ :IC, ID fixo	ID↑:L, IC fixo
Eficiência de transcondutância $\frac{gm}{I_D} = \frac{1}{nU_T\sqrt{IC + 0.25 + 0,5}}$	Fixo: inv. fraca ↑ 1/(IC) ^{1/2} : inv. forte	Fixa	Fixa
Rds normalizada $V_A = V_{AL} \cdot L \Rightarrow R_{ds} = \frac{V_A + V_{DS}}{I_D} \approx \frac{V_A}{I_D}$	Fixo (não muda)	↑ L	Fixa
Ganho intrínseco de tensão (A _{vi}) $A_{vi} = gm \cdot R_{ds} = \frac{gm}{I_D} \cdot V_A = \frac{V_A}{nU_T\sqrt{IC+0.25+0,5}}$	Fixo: inv. fraca ↓ 1/IC ^{1/2} : inv. forte	↑ L	Fixa
Tensão efetiva entre “gate-source” $V_{EFF} = V_{gs} - V_{th} = 2nU_T \ln(e^{\sqrt{IC}-1})$	↑ ln(IC): inv. fraca ↑ (IC) ^{1/2} : inv. forte	Fixa	Fixa

Fonte: Autor “Adaptado de Binkley”, 2006, p. 142 [32]

Estágio Amplificador – OTA

Para o estágio amplificador, essa metodologia propõe a utilização de um OTA de um estágio de ganho, devido a sua conhecida estabilidade e facilidade de se conseguir alta impedância de saída, permitindo a obtenção da frequência de corte superior adequada com carga capacitiva implementada no circuito integrado. O OTA pode ser projetado com topologia “*cascode*”, transistores compostos, ou normal desde que atinja o objetivo. A Figura 42 exhibe o circuito clássico com variantes que podem ser utilizadas, como transistores compostos [41], e “*cascodes*”.

Figura 42 - Esquema elétrico de OTA clássico com transistores PMOS



Fonte: Autor

Os transistores amplificadores par diferencial M1 e M2 devem ser dimensionados entre as regiões (a) e (b) da Figura 40 o que significa regiões de inversão moderada para fraca ou mesmo fraca dependendo dos dados do projeto. Essa região exibe uma boa eficiência de transcondutância G_m com mínimo desequilíbrio CC e redução de ruído “flicker”. Os transistores espelhos de corrente, M3, M4, M5, M6 e M7 devem ser dimensionados visando a linearidade de G_m com inversão forte e dimensões de médias para grandes, região (f) de inversão. A saída com R_{ds} alto para aumento de impedância de saída deve ser dimensionada na região (d) com corrente de dreno dos transistores M8 e M9 muito baixas e de acordo com a impedância de saída desejada em conjunto com a carga capacitiva C_L . Isso pode ser obtido, alterando-se a relação de espelhos de corrente do OTA entre os transistores espelho de corrente do par diferencial e os transistores de saída para valores menor que 1. A adição de um estágio “cascode”, ou transistores compostos, permite aumentar a impedância de saída, Figura 42.

Onde de acordo com o IC adotado temos, que a corrente de dreno I_{DS} do par diferencial M1, M2 pode ser determinada conforme:

$$I_{DS} = \frac{\mu_{n,p}}{2} C_{ox} \frac{W}{L} (V_{gs} - V_t)^2 \quad \text{para inversão forte} \quad (17)$$

$$I_{DS} = 2n\mu C_{ox} \left(\frac{W}{L}\right) U_T^2 e^{\left(\frac{V_{gs}-V_t}{nU_T}\right)} \quad \text{para inversão fraca} \quad (18)$$

Sendo que não há uma expressão definida para inversão moderada, o uso da curva de transferência universal $Gm/Ids \times Ids/(W/L)$ e coeficiente de inversão (IC) dos transistores de mesma tecnologia associados, constituem a ferramenta para dimensionamento de transistores na região de inversão moderada.

Uma aproximação por interpolação entre as duas curvas pode ser utilizada para determinação da corrente de dreno (I_{DS}), conforme modelo EKV [30] onde é realizada uma transição contínua entre as duas curvas, (19).

$$I_{DS} = 2n\mu C_{ox} \left(\frac{W}{L}\right) U_T^2 \left(\ln\left(1 + e^{\left(\frac{V_{gs}-V_t}{2nU_T}\right)}\right)\right)^2 \quad (19)$$

A curva de transferência universal associada às equações acima auxiliam no cálculo dos transistores do OTA, sendo que para bio-amplificadores, o par diferencial deve ser dimensionado para inversão fraca ou moderada e com grandes dimensões, conforme detalhado no item 4.1.5. O par complementar de saída, M6 e M8 deve ser dimensionado de modo a se conseguir a resistência de saída (R_{ds6} e R_{ds8}) adequada para que em conjunto com a capacitância de carga C_L se obtenha a frequência de corte superior desejada. Os espelhos de corrente e cargas ativas em inversão forte. A topologia “*cascode*”, também é uma opção e pode ser utilizada para aumento da impedância R_{ds} de saída, mas com prejuízo na faixa de excursão do sinal (“*rail-to-rail*”). Uma alternativa é a implementação de transistores compostos “*composite*” [39]. Essa será a técnica empregada para dimensionamento dos OTAs das arquiteturas propostas. Variantes de amplificadores de transcondutância também podem ser aplicados.

6.1.3 Estágio buffer de baixa impedância

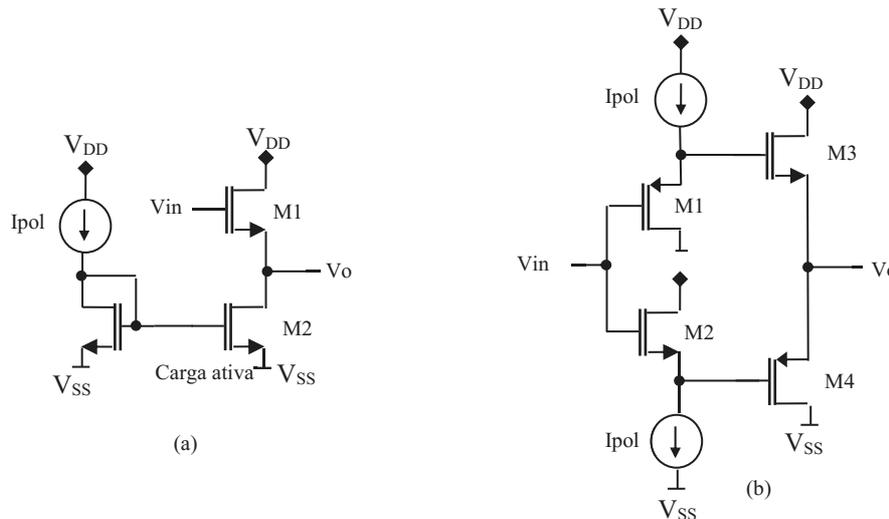
Uma vez que a proposta do projeto é a implementação de pré-amplificação do bio-sinal diretamente nos eletrodos-eletrólitos, é necessário a inclusão de um circuito “isolador de impedâncias” de forma que os agentes elétricos externos não alterem a resposta do pré-amplificador e nem degradem o bio-sinal.

Entende-se por agentes elétricos externos, os cabos de conexão e acoplamentos a ruídos extrínsecos de meio ambiente. No caso dos cabos, temos capacitâncias entre os condutores que alteram a banda de resposta em frequência do OTA. No caso de ruídos extrínsecos, teremos a sua presença com acoplamento capacitivo, detalhado na Figura 6 e Figura 7 degradando o bio-sinal.

O método propõe a utilização de um estágio de acoplamento, com alta impedância de entrada e adequada na saída isolando o OTA do meio externo. Deve possuir também uma topologia para conexão em um sistemas de aquisição de dados (SAD) diferencial para minimizar essas interferências citadas.

Uma opção de circuito sugerida, é o seguidor de tensão classe AB opção (b) da Figura 43 de baixa impedância, que pode ser duplicado constituindo uma interface para ser conectada em uma entrada diferencial.

Figura 43 - Circuitos seguidores de tensão com cargas ativas (a) e classe AB (b)



Fonte: Autor

O ganho da opção (a) é dado por $\frac{V_o}{V_{in}} = \frac{gm_1}{gm_1 + gs_1}$, onde $gs_1 = gds_1 + gds_2 + gc_1$ que representam o inverso das resistências de M1 e M2 e a transcondutância de corpo (gc_1) de M1, o que implica ganho próximo à unidade uma vez que $gm_1 \gg gs_1$. A impedância de saída $Z_o \approx \frac{1}{gm_1}$.

Para a opção de circuito apresentada em (b) temos $Z_o \approx [gm_3 + gm_4]^{-1}$, logo os transistores M3 e M4 devem possuir alta transcondutância gm para redução da impedância de saída e dimensionados de acordo com o item 6.1.3.

Outras alternativas existentes para circuito acoplador (“buffer”) que se mostram promissoras, continuam sendo pesquisadas. Um exemplo seria uma saída diferencial do amplificador em corrente onde uma carga de baixo valor seria acoplada junto ao sistema de aquisição de dados. Nesse caso uma baixa impedância deverá fechar o circuito na entrada do sistema de aquisição de dados.

6.1.4 Métricas para avaliação do pré-amplificador de bio-sinais

As principais métricas apontadas na proposta são:

- a) largura de banda de frequência condizente com tipo de bio-sinal medido;
- b) distorção harmônica $\leq 1\%$ dentro da faixa de frequência de interesse. (Limite da norma [7] = 5%);
- c) mínimo valor de NEF (não há um valor definido);
- d) tolerância de $\pm 300 \text{ mV}_{CC}$ de nível contínuo intrínseco [7];
- e) projeto voltado a minimização de ruídos intrínsecos;
- f) resposta rápida à transitórios “*off-sets*” de tensão intrínseca contínua;
- g) mínimo consumo de potência;
- h) dimensões reduzidas.

Essas métricas devem ser definidas na caixa “requisitos da aplicação” segundo a metodologia proposta. Devem atender os limites das normas aplicáveis.

*Não foram considerados nessa avaliação, os dispositivos de proteção contra descargas atmosféricas e transitórios de alimentação. A metodologia focou somente no bio-amplificador.

6.2 CONSIDERAÇÕES FINAIS DO MÉTODO

Esse método foi proposto baseado na experiência adquirida no desenvolvimento de amplificadores para biopotenciais integrados, com utilização do dispositivo pseudo-resistor. Ele se desenvolveu naturalmente, como pode ser visto a seguir, de acordo com a evolução do projeto que foi realizado por duas tecnologias diferentes, onde as diferenças encontradas nas duas tecnologias foram grandes.

Do ponto de vista de implementação prática, que foi realizada na tecnologia $0,13\mu\text{m}$, salientam-se as diferenças encontradas na modelagem do pseudo-resistor ao se comparar os valores práticos com simulados, justificando plenamente a necessidade de sua caracterização real, e obtenção de modelo que pudesse ser utilizado na ferramenta de simulação SPICE.

A apresentação de um diagrama, Figura 38, representado por um grafo orientado baseado em redes de Petri teve o objetivo de ilustrar o fluxo de atividades e suas dependências, visando ordenar as tarefas que devem ser cumpridas no desenvolvimento de um amplificador para biopotenciais.

Os métodos de desenvolvimento e equações apresentados, baseados no coeficiente de inversão (IC), já são amplamente utilizados como referências na maioria dos trabalhos publicados. Esse trabalho apenas os evidencia como a melhor alternativa encontrada.

7 ESTUDO DE CASO – NOVA TOPOLOGIA PROPOSTA

Propõe-se uma nova topologia de amplificador para biopotenciais, implementado totalmente em CMOS, com cancelamento de “*offset*” de tensões contínuas intrínsecas (CC), sem o uso de capacitores de desacoplamentos na entrada. Propõe-se também o uso de pseudo-resistor MOS-bipolar de alto valor para atingir as frequências de corte inferior adequadas, sem o uso de altos valores capacitivos na implementação de filtros. Pretende ainda que o mesmo possa ter uma resposta rápida aos transitórios de “*offset*” de tensão contínua intrínseca. O estudo justifica a adoção do fluxo de atividades baseados em redes de Petri na metodologia apresentada no item 6.1.

7.1.1 Justificativa da topologia proposta

Essa análise define, dentre as várias propostas observadas, qual opção é mais apropriada para acoplamento direto em vários tipos de eletrodos, fornecendo uma pré-amplificação que permita ganho e robustez suficiente para injeção direta nos amplificadores de um sistema de aquisição de dados.

Analisando-se os três tipos de arquitetura apresentados, verifica-se que na opção 5.3.4 com capacitâncias de desacoplamentos e resistências entre a entrada do amplificador e eletrodos, podem ocorrer interações com o modelo elétrico dos eletrodos e, portanto as mesmas devem ser quantificadas junto ao tipo de eletrodo que está sendo proposto [20], [30]. Observa-se que alguns autores não abordam esse problema nos artigos enquanto outros o mencionam [30].

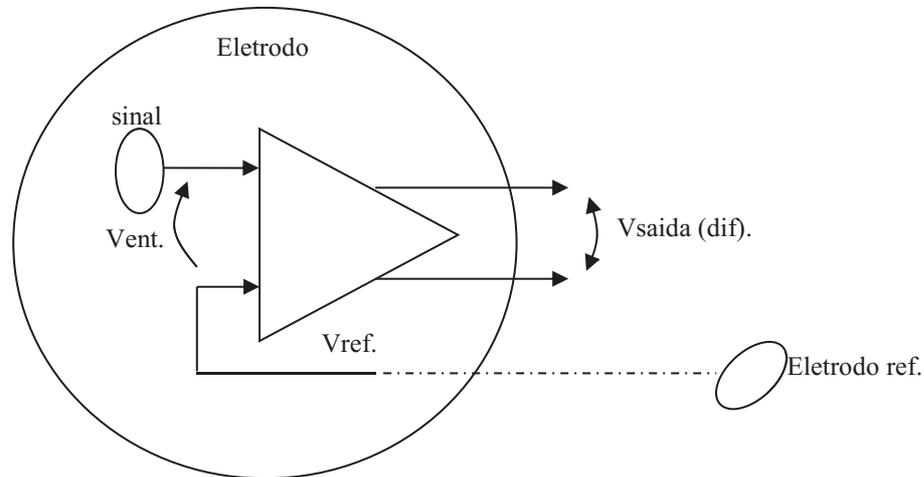
A opção 5.3.1 com cancelamento intrínseco CC do tipo “*feed-forward*”, com pseudo-resistores na entrada, incorre no problema de tempo de recuperação demasiado longo depois de um transitório de tensão contínua, [23], [26], conforme relatado e verificado em simulação SPICE durante a análise das arquiteturas.

Para projeto do amplificador para biopotenciais, indicam-se soluções com cancelamento intrínseco CC, sem capacitores de desacoplamento, conforme 5.3.2 sendo que a entrada de alta impedância da porta do MOSFET será conectada diretamente no sensor do eletrodo, Figura 44 devendo conter apenas dispositivos de proteção eletrostática.

A proposta consiste em uma saída de baixa impedância independente para cada amplificador. Essa saída deve ser consistente para conexão a uma entrada diferencial de um

sistema de aquisição de dados, com cancelamento intrínseco de “*offset*” CC. Essa proposta busca robustez do sinal quanto aos agentes elétricos externos.

Figura 44 - Pré-amplificador instalado diretamente no eletrodo

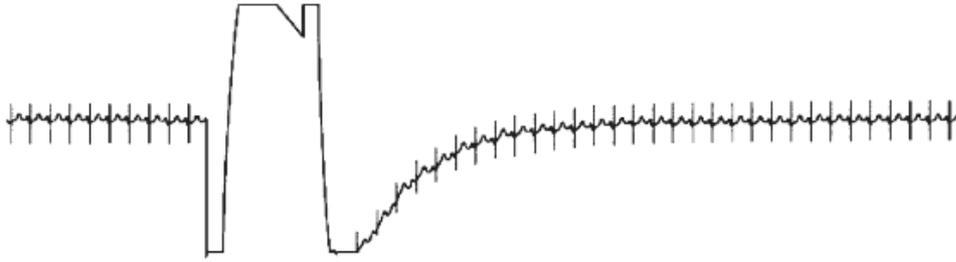


Fonte: Autor

O projeto do amplificador foi realizado com foco em operação em baixas frequências e próximas do valor contínuo. O método proposto no item 6.1.2 aponta as melhores soluções em termos de dimensionamento de transistores dos circuitos para que o objetivo seja atingido.

O método também orienta, em termos de solução de projeto, na redução do tempo de recuperação a transitórios de tensão contínua intrínseca no sinal de entrada de bio-amplificadores. Esse parâmetro raramente é abordado em artigos e é de vital importância conforme ilustrado na Figura 45, [4] que como exemplo, cita que um sinal de ECG de 2mV, na presença de um transitório de “*offset*” CC de 10mV levaria em torno de 36,8s para recuperação, o que é indesejável. A referência citada, demonstra claramente a preocupação no tempo de recuperação do sinal de saída, onde devido as baixas frequências de operação envolvidas (50mHz), as constantes de tempo dos filtros envolvidos são elevadas. Esse problema é crítico principalmente no caso de um procedimento médico de desfibrilação do coração do paciente, onde a leitura do ECG não pode ser interrompida por um tempo longo.

Figura 45 - Tempo de recuperação de sinal de ECG após transitório CC



Fonte: Neumann, 2008, p.256 [4]

Como elemento básico de amplificação, o método sugere o uso de amplificadores de transcondutância “OTA” devido sua característica de alta impedância de saída (R_{ds}) associados a uma carga capacitiva (C_L) de valor relativamente baixo. Essa topologia de circuito facilita na obtenção de baixas frequências de corte superior da banda passante, com capacitores de valor que podem ser implementados diretamente no circuito integrado.

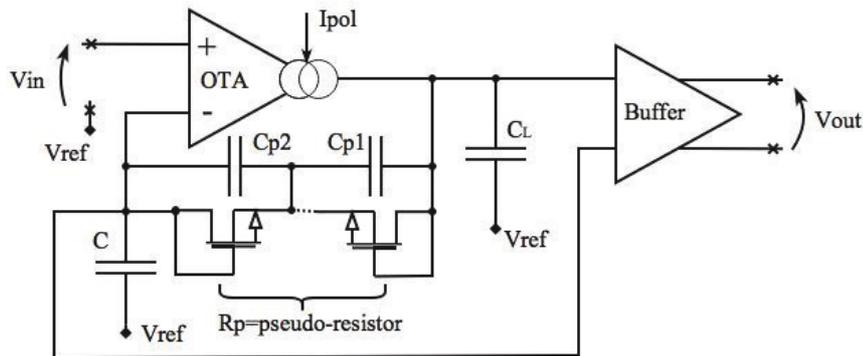
As soluções propostas constituem uma alternativa da apresentada em [17], mas com saídas de baixa impedância, que a torna mais adequada à finalidade. Serão implementadas soluções de amplificadores em tecnologia $0,13\mu\text{m}$ tecnologia BiCMOS com alimentação em $2,5\text{V}$ e com utilização de pseudo-resistor PMOS-bipolar para implementação de filtros com frequência de corte inferior adequada à medição da faixa útil de biopotenciais.

São também apresentados estudos e simulações para caracterização do MOS-bipolar pseudo-resistor na tecnologia de $0,5\mu\text{m}$ AMIS e na tecnologia $0,13\mu\text{m}$ Global Foundries BiCMOS, com dados tecnológicos fornecidos pelo MOSIS bem como uma análise e verificação de distorção harmônica e ruídos intrínsecos, para efeito de comparações.

7.2 PROPOSTA DE AMPLIFICADOR PARA BIOPOTENCIAIS

Como estudo de caso, é apresentada uma topologia básica de bio-amplificador, onde são projetadas soluções diversas em tecnologias diferentes para efeitos de comparação de desempenho. A proposta básica esquemática, é exibida na Figura 46.

Figura 46 - proposta de arquitetura para bio-amplificador com buffer de saída



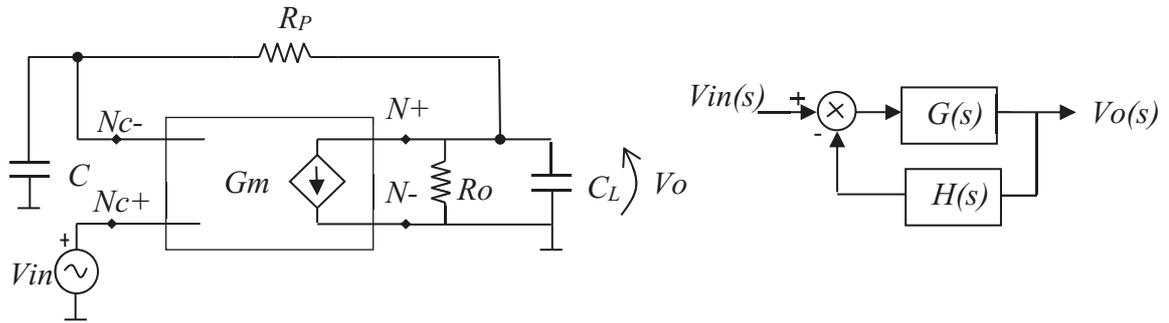
Fonte: Autor

A arquitetura proposta apresenta, na saída do OTA, ganho de tensão do bio-sinal de acordo com o dimensionamento do amplificador e ganho de tensão CC igual a unidade, devido ao filtro passa baixa composto pela rede R_pC que se comporta como um seguidor de tensão para níveis CC. Assim, na entrada do Buffer diferencial temos em uma entrada: bio-sinal amplificado + offset CC e na outra entrada apenas o offset CC. Desse modo na saída do Buffer ao ser conectado a um sistema de aquisição diferencial, ocorre o cancelamento total do sinal de offset CC, permanecendo o sinal biológico amplificado. Essa arquitetura utiliza o pseudo-resistor na rede R_pC de primeira ordem na malha de realimentação e tem como função, além do cancelamento de offset CC, uma baixa impedância de saída, e um curto tempo de recuperação do bio-sinal após um offset transitório CC.

7.3 MODELAGEM ANALÍTICA DO AMPLIFICADOR

A Figura 47 ilustra o modelo do OTA, com sua realimentação representado por uma fonte dependente de corrente, onde R_p é o pseudo-resistor, $R_o = 1/G_{ds}$ (transcondutância de saída), C_L a capacitância de carga do OTA e C a capacitância da rede R_pC .

Figura 47 - Modelo do OTA realimentado - fonte de corrente dependente de tensão



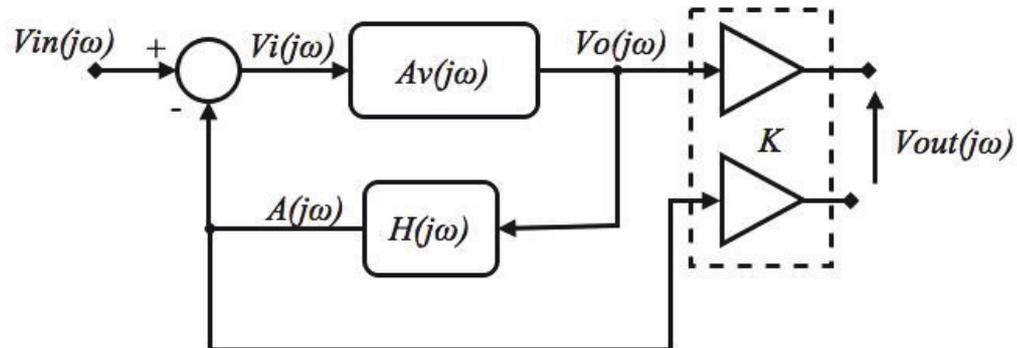
Fonte: Autor

A transcondutância G_m , capacitância de carga C_L e R_P o pseudo-resistor junto com C determinam a frequência de corte inferior do filtro passa baixa, sendo $f_{cinf} = 1/2\pi R_P C$. A função de transferência do modelo, sem o Buffer classe AB diferencial, é exibida na equação (20).

$$A_V = \frac{V_O(s)}{V_{IN}(s)} = \frac{G_m \cdot B \cdot R_o}{(1 + s \cdot R_o \cdot C_L) \cdot \left[\frac{G_m \cdot B \cdot R_o}{(1 + s \cdot R_P \cdot C) \cdot (1 + s \cdot R_o \cdot C_L)} + 1 \right]} \quad (20)$$

Onde G_m é a transcondutância do par de transistores diferencial e B é a relação de ganho de espelhos de corrente de um OTA. Essa análise permite definir valores e parâmetros necessários para o projeto do OTA e sua rede de realimentação. Esse modelo, não contém o cancelamento CC, mas apresenta ganho unitário para ele. Isso é obtido através do modelo apresentado mais o buffer. O modelo completo, com buffer e cancelamento CC para conexão em um sistema de aquisição de dados diferencial é apresentado na Figura 48.

Figura 48 - Modelo bio-amplificador com cancelamento CC

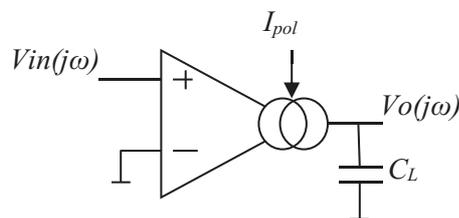


Fonte: Autor

Onde, considerando a operação em regime permanente ($s \Rightarrow j\omega$) temos a resposta em frequência de $Av(j\omega)$, equação (21) como ganho de malha aberta, simplificado do OTA, $H(j\omega)$ a malha de realimentação; K o ganho em tensão do buffer classe AB (no caso < 1) e $G(j\omega) = Vout(j\omega)/Vin(j\omega)$ como resposta da arquitetura em regime permanente. Assim, o ganho simplificado do OTA é dado por:

$$Av(j\omega) = Gm \cdot B \frac{Ro}{1 + j\omega \cdot Ro \cdot CL} \quad (21)$$

Figura 49 - Ganho simplificado do OTA em malha aberta



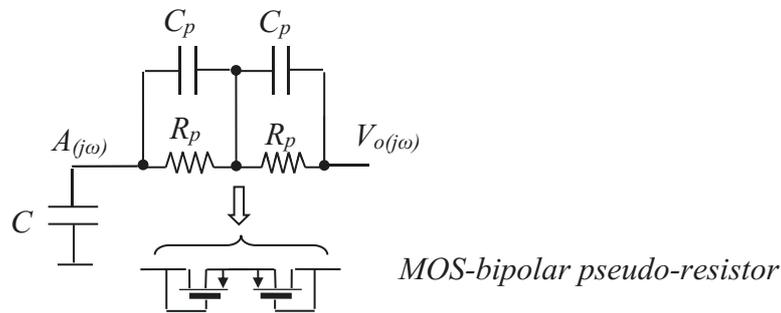
Fonte: Autor

Devido ao alto valor do MOS-bipolar pseudo-resistor, ($\sim 10^{12}\Omega$) o efeito da capacitância entre dreno e fonte, C_P , torna-se significativo, e se devidamente acertada, pode ajustar o ganho e largura de banda do bio-amplificador. Então temos que a função de

transferência da rede de realimentação torna-se $H(j\omega)=V_o(j\omega)/A(j\omega)$, conforme exibido na equação (22) e detalhado na Figura 50.

$$H(j\omega) = \frac{V_o(j\omega)}{A(j\omega)} = \frac{\frac{1}{j\omega C}}{\left(\frac{1}{j\omega C_p} // R_p\right) + \frac{1}{j\omega C}} \quad (22)$$

Figura 50 - Rede de realimentação do bio-amplificador



Fonte: Autor

Assim, para um sistema de realimentação em malha fechada, Figura 48, temos que a função de transferência da proposta (a) do bio-amplificador é dada pelas equações (23), (24) e (25) que definem a resposta da arquitetura do bio-amplificador proposta.

$$G(j\omega) = \frac{V_o(j\omega)}{V_{in}(j\omega)} = \frac{Av(j\omega)}{1+Av(j\omega)\cdot H(j\omega)} \quad (23)$$

$$A(j\omega) = \frac{Av(j\omega)\cdot H(j\omega)}{1+Av(j\omega)\cdot H(j\omega)} \quad (24)$$

$$G_{total}(j\omega) = \frac{v_{out}(j\omega)}{v_{in}(j\omega)} = K \cdot [G(j\omega) - A(j\omega)] \quad (25)$$

7.4 CARACTERIZAÇÃO EM SIMULAÇÃO DO PSEUDO-RESISTOR

A estratégia para caracterização será realizada de duas formas: primeiro com simulações SPICE utilizando transistores CMOS conectados para operar como pseudo-resistores em sub-limiar profundo. Esse procedimento visa determinar o comportamento da resistência em função das dimensões dos transistores e formas de conexão. A segunda forma caracteriza-se na aplicação de um método desenvolvido para mensurar o comportamento real em termos resistivos de pseudos-resistores e compará-los com valores obtidos com simulação SPICE.

7.4.1 Caracterização de comportamento em sub-limiar por simulação SPICE

Conforme detalhado no item 5.2.1 o MOS bipolar pseudo-resistor opera em uma região de condução de inversão fraca em sub-limiar profundo. Esses valores da região de condução também diferem de acordo com a tecnologia empregada, pois são diretamente ligados aos valores de tensões de limiares (V_{THn}) e (V_{THp}). Assim, para tecnologia de $0,50\mu\text{m}$ AMIS, temos valores bem diferentes de, por exemplo, tecnologia $0,13\mu\text{m}$ BICMOS da IBM. A Figura 51 exibe os valores para um PMOS pseudo-resistor, tecnologia $0,5\mu\text{m}$ AMIS, para dimensões mínimas $W=3,0\mu\text{m}$ e $L=3,0\mu\text{m}$. As curvas simuladas foram levantadas pela ferramenta SPICE EldoTM (Mentor Graphics) nível 53 no modelo BSIM3V3.1. Na região de sub-limiar profundo é onde essa topologia de circuito se comporta como uma resistência de alto valor. Para se prevenir de erros de aproximação do SPICE, os parâmetros de precisão foram ajustados conforme a Tabela 3, com dados extraídos de [46].

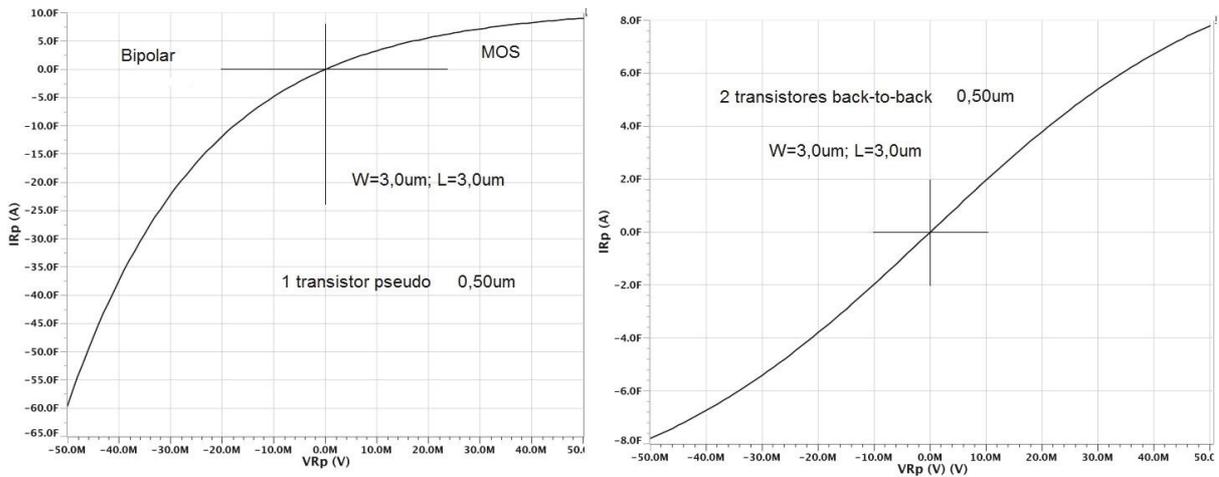
Tabela 3 - Ajuste de parâmetros de precisão do SPICE.

Nome	Descrição	Default	Valor (ultra preciso)
ABSTOL	Erro absoluto de tolerância de corrente (A)	1E-12	1E-14
CHGTOL	Tolerância de carga	1E-14	1E-18
RELTOL	Erro relativo de tolerância	1E-4	1E-6
VNTOL	Erro absoluto de tolerância de tensão (V)	1E-6	1E-9
*GMIN	Mínima condutância entre nós	1E-12	1E-14
EPS	Ajuste global de precisão (Eldo)	1E-3	1E-8

Fonte: Autor.

*GMIN: define a mínima condutância entre 2 nós ou dreno-fonte de MOSFETs. Foi assumido o valor 10^{-14} para que as medidas com o pseudo-resistor não sejam limitadas por esse parâmetro.

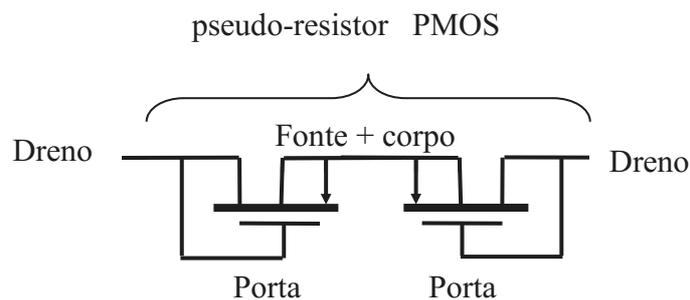
Figura 51 – I_{Rp} x V_{Rp} para um pMOS-bipolar como “pseudo-resistor” 0,50 μ m



Fonte: Autor

Verifica-se claramente, na Figura 51 à direita, um comportamento com tendência linear na região de operação MOS e não linear na região de operação bipolar para essa tecnologia e dimensões. A resistência ôhmica alcançada para esses valores ($\Delta V / \Delta I$) atinge em simulação, $>10^{12}\Omega$, nessa tecnologia AMIS 0,50 μ m. Para contornar o problema de linearidade na região de comportamento bipolar, foram estudadas configurações “*back-to-back*” dos transistores pMOS, Figura 52. O objetivo é uniformizar o comportamento do pseudo-resistor quando na presença de sinais alternados, Figura 51 à direita.

Figura 52 - Configuração “*back-to-back*” pMOS-bipolar pseudo-resistor



Fonte: Autor

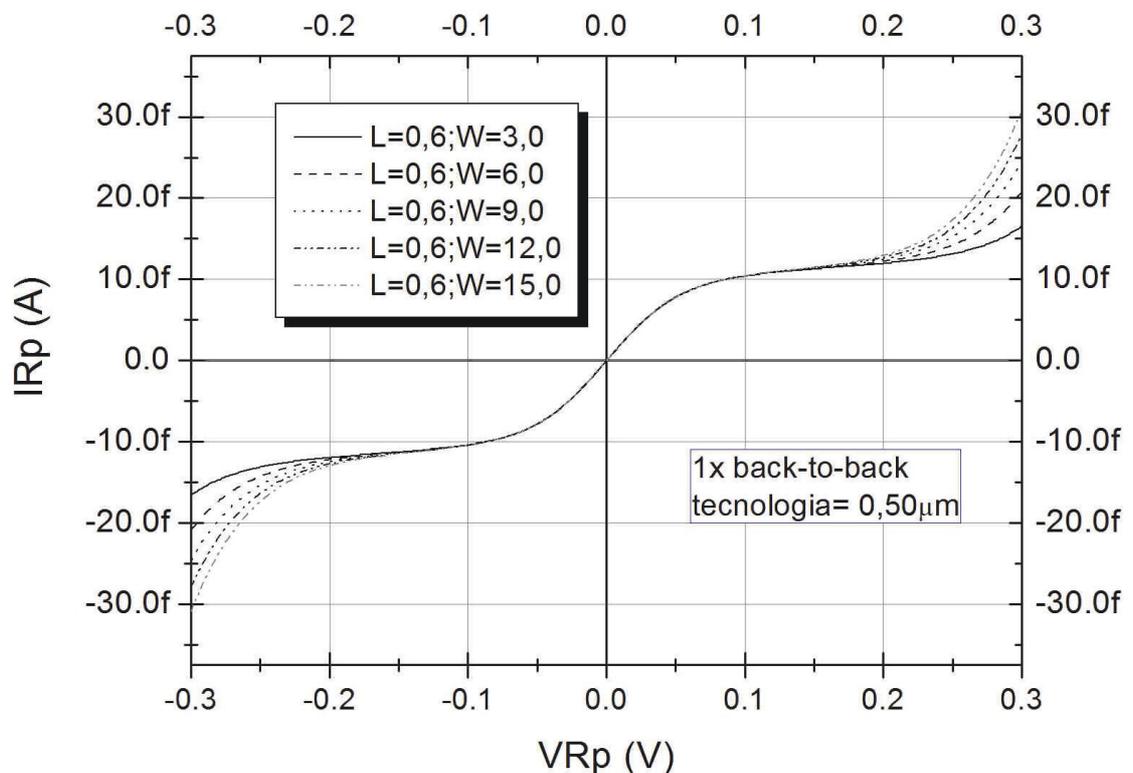
A Figura 52 exhibe o comportamento da configuração PMOS “*back-to-back*”, onde visualmente a região linear se ampliou de forma simétrica, conforme pode ser visto na curva à direita, sendo que o valor de resistência obtido em simulação, considerando-se ($\Delta V / \Delta I$),

atinge a ordem de $T\Omega$. Os transistores possuem dimensionamento de $L=3,0\mu\text{m}$ e $W=3,0\mu\text{m}$. A faixa de tensão aplicada no pseudo-resistor foi de -50mV à 50mV com passo de $0,001\text{V}$.

7.4.1.1 Variação do pseudo-resistor em função das dimensões – tecnologia $0,5\mu\text{m}$

Para definição das dimensões mais apropriadas, nessa tecnologia, uma simulação do comportamento de $\Delta V / \Delta I$ foi realizada. A Figura 53 exibe as curvas de I_{Rp}/V_{Rp} para $L=0,60\mu\text{m}$ fixo e W variável.

Figura 53 – I_{Rp} x V_{Rp} - pMOS pseudo-resistor L (fixo), W (variável): $0,50\mu\text{m}$



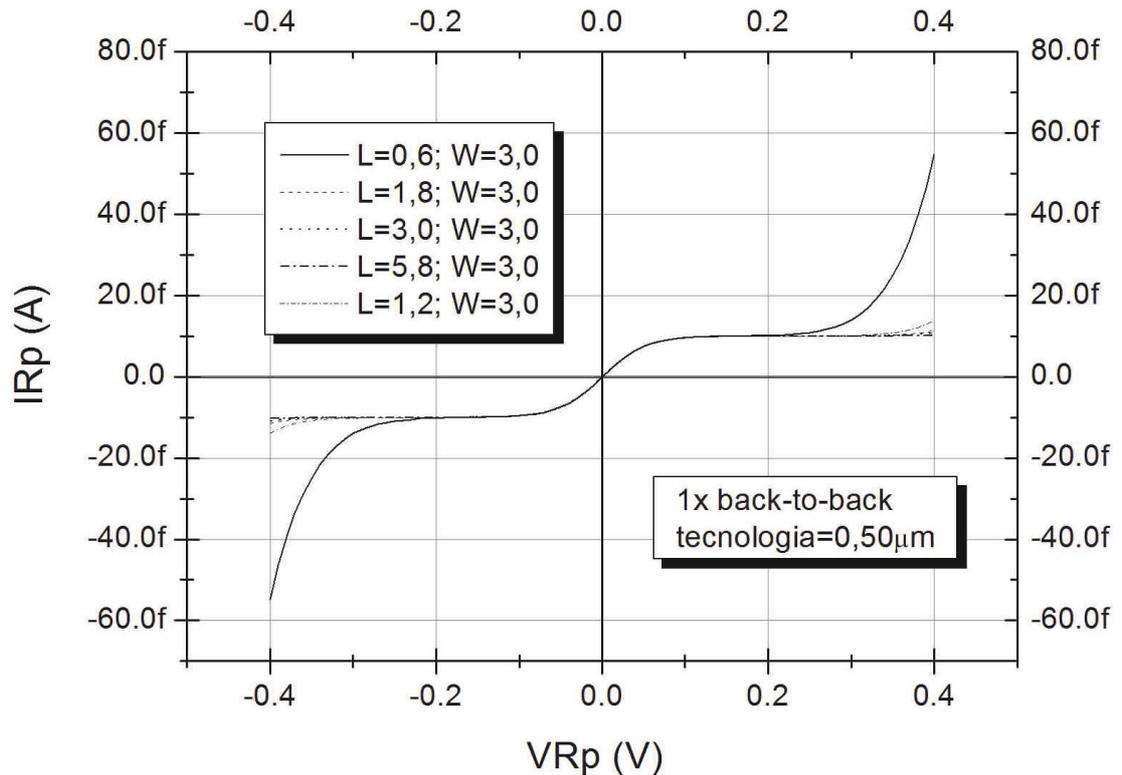
Fonte: Autor

Nessa tecnologia, a simulação SPICE mostrou que o aumento de W não tem influência significativa na faixa de $\pm 100\text{mV}$. Assumindo que esse aspecto não é fisicamente explicável, pode-se concluir que o modelo SPICE não representou adequadamente o comportamento do dispositivo quanto a esse parâmetro. Ainda assim, a faixa útil para pseudo-resistor localiza-se nesse intervalo, muito embora, visualmente ele não apresenta um comportamento linear, de acordo com o modelo BSIM3V3.1 nível 53. Esclarece-se que foram tomados os devidos cuidados quanto ao ajuste de precisão do SPICE devido a ordem de grandeza dos parâmetros

envolvidos, como por exemplo: $G_{min}=10^{-14}s$ (condutância mínima que o SPICE coloca em paralelo com qualquer junção para se evitar problemas de convergência e cujo valor default é $10^{-12}s$).

A Figura 54 apresenta as curvas de comportamento de I_{Rp}/V_{Rp} , mantendo-se L (variável) e W (fixo).

Figura 54 - I_{Rp} x V_{Rp} - pMOS pseudo-resistor L (variável), W (fixo): $0,50\mu m$



Fonte: Autor

A simulação mostrou que na faixa de utilização do pseudo-resistor, $\pm 100mV$, também não há diferenças significativas. Portanto, serão utilizados os valores de $L=0,60\mu m$ e $W=3,0\mu m$, que são as dimensões mínimas recomendadas para essa tecnologia.

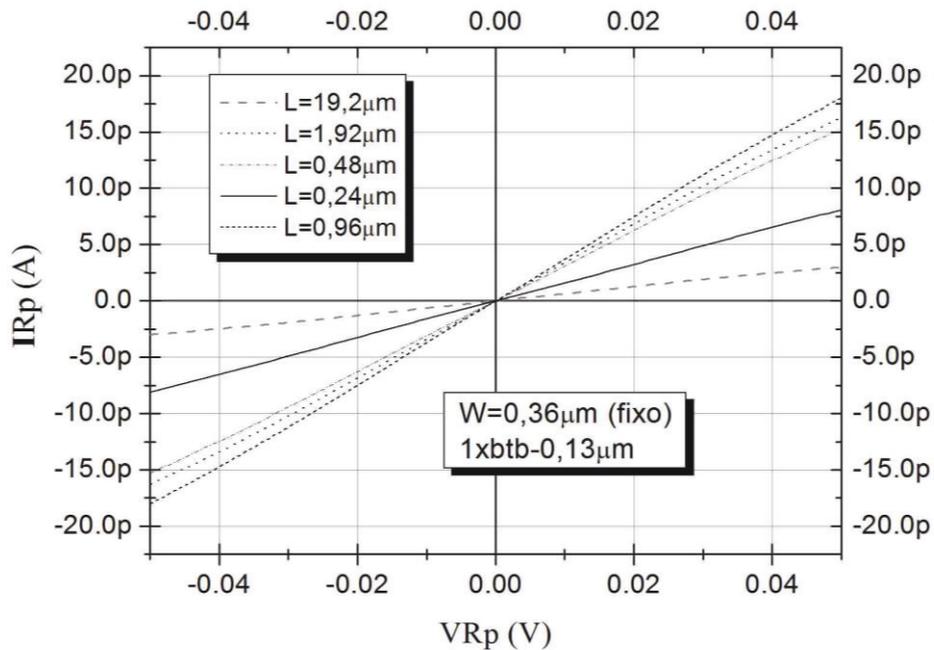
Convém, salientar que esses valores foram obtidos em simulação, dado que a ordem de grandeza das correntes envolvidas é abaixo do limite de qualquer equipamento para uma leitura direta.

Com objetivo de aumentar a faixa com tendência linear, serão implementados pseudo-resistores com vários transistores em cascata em "back-to-back".

7.4.1.2 Variação do pseudo-resistor em função das dimensões – tecnologia 0,13 μm

Foram efetuados ensaios, em simulação SPICE, para estudar o comportamento de $\Delta I/\Delta V$ e determinar qual é a dimensão mais apropriada para se obter altos valores de resistência ôhmica. A Figura 55 exibe os valores para L variável e W constante. Salienta-se que será nessa tecnologia que serão fabricados os circuitos integrados para testes práticos.

Figura 55 – I_{Rp} x V_{Rp} - pseudo-resistor – variação de L para $W=0,36\mu\text{m}$ fixo

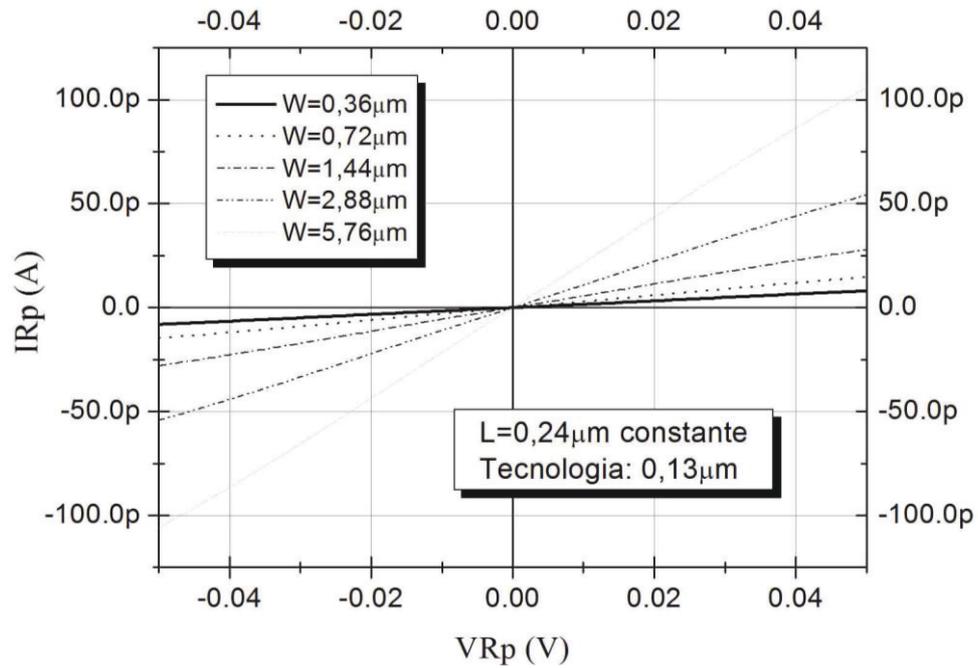


Fonte: Autor

Os valores $L=0,24\mu\text{m}$ e $W=0,36\mu\text{m}$ são os mínimos valores recomendados pela tecnologia 0,13 μm com óxido espesso. Verifica-se que para as dimensões mínimas alcança-se um valor baixo de I_{Rp} e o aumento do comprimento de canal, primeiramente eleva esse valor para depois reduzi-lo.

A Figura 56 exibe os valores de $\Delta I/\Delta V$ com $L=0,24\mu\text{m}$ constante e variando-se W.

Figura 56 - I_{Rp} x V_{Rp} - pseudo-resistor – variação de W para $L=0,24\mu\text{m}$ fixo

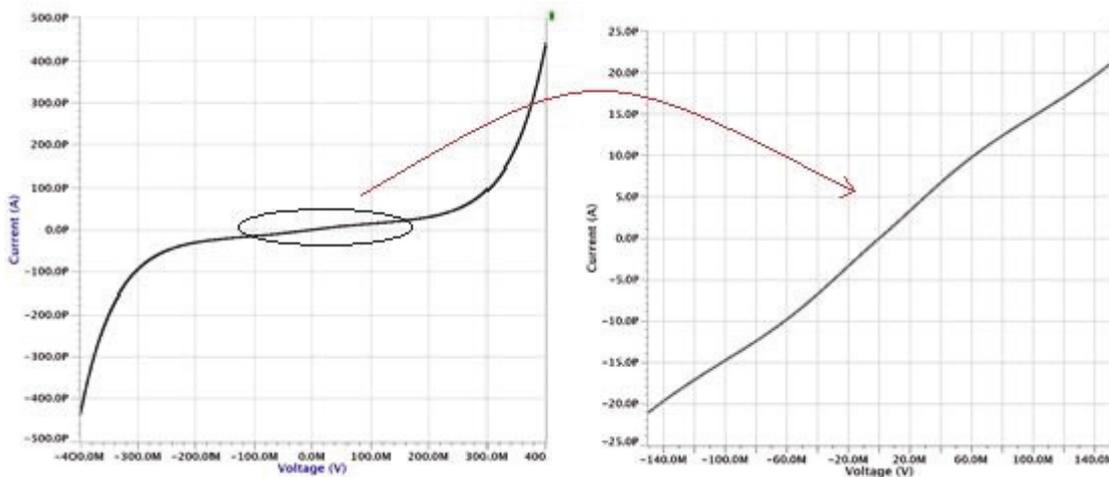


Por simulação SPICE, verifica-se que os maiores valores de R_p são obtidos com dimensões reduzidas de W e L . No caso de $L=\text{constante}$, o comportamento ocorreu como esperado, ou seja, aumenta-se a largura de canal, reduz-se a resistência, mas para $W=\text{constante}$, ocorre inicialmente uma redução de R_p com aumento de L e em seguida aumentando-se mais o L ocorre o aumento de R_p .

7.4.1.3 Comportamento “back-to-back”, em simulação para tecnologia 0,13 μm

Os testes para a tecnologia 0,13 μm BiCMOS IBM, alimentados em 2,5V (óxido de porta espesso), apresentaram resultados diferentes em simulação, quando comparados com a tecnologia 0,50 μm AMIS. O circuito utilizado para avaliação foi o mesmo, e a simulação foi realizada pela ferramenta SPICE Eldo™ (Mentor Graphics) nível 53 modelo BSIM3V3.1. As dimensões, definidas pelo item 7.4.1.2, foram $W=0,36\mu\text{m}$ e $L=0,24\mu\text{m}$, que são os valores mínimos aplicáveis com óxido espesso.

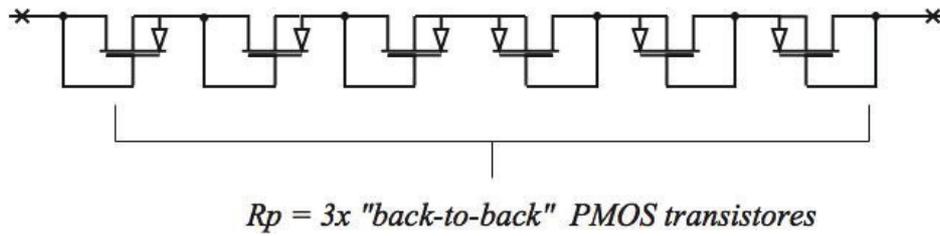
Figura 57 - Corrente x Tensão “back-to-back” pMOS pseudo-resistor – 0,13 μm



Fonte: Autor

Verifica-se, na Figura 57 à direita, que o valor alcançado ($\Delta V / \Delta I$) atinge 6,7G Ω , e muito inferior ao alcançado pela tecnologia 0,50 μm . Isso limita a largura de banda de um filtro com constante de tempo $1/2\pi RC$ a um valor superior a 2,3Hz (o que não é desejável, já que se pretende alcançar valores muito menores que 1Hz). Para aumento da resistência do ôhmica e aumento da região linear entre tensão e corrente, aplicou-se uma conexão de pseudo-resistores em cascata com 6 transistores, conforme exhibe o esquema da Figura 58.

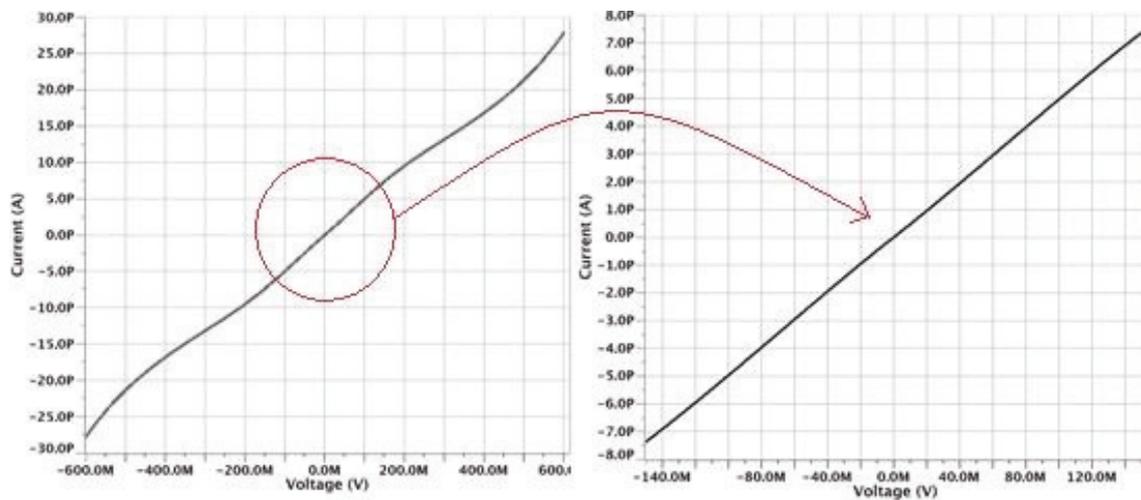
Figura 58: Pseudo-resistor em 3x “back-to-back” transistores PMOS



Fonte: Autor

Os resultados de simulação obtidos, são exibidos na Figura 59.

Figura 59 – I x V para “pseudo-resistores” em cascata – tecnologia 0,13 μm



Fonte: Autor

O valor alcançado ($\Delta V / \Delta I$) atinge a casa de $20\text{G}\Omega$, mas com tendência linear melhor para $\pm 100\text{mV}$, conforme observado à esquerda, para uma faixa de $\pm 150\text{mV}$ de tensão aplicada entre os terminais do pseudo-resistor.

7.4.1.3.1 Variação de resistência do pseudo-resistor versus dimensões – 0,13 μm

A seguir, apresenta-se, em simulação, um estudo do comportamento da variação de resistência do pseudo-resistor em função do comprimento de canal (L) e largura de canal (W). O esquema utilizado é a conexão “back-to-back” em cascata, com 6 transistores PMOS, da, Os dados são apresentados na Tabela 4. Esse estudo destina-se a definir a melhor escolha para o projeto do bio-amplificador.

Tabela 4 - Variação do valor do pseudo-resistor em função de W e L - 0,13 μm

Width(μm)	Length(μm)	$\Delta V/\Delta I$ para $\Delta V=\pm 100\text{mV}$
0,32	0,24	20,0 G Ω
0,32	0,48	11,1 G Ω
0,32	0,72	9,1 G Ω
0,32	0,96	9,1 G Ω
0,32	1,20	9,1 G Ω
0,32	2,40	11,1 G Ω
0,32	4,80	16,7 G Ω
0,32	24	66,7 G Ω
0,32	240	570 G Ω
3,2	0,24	2,4 G Ω
32	0,24	0,25 G Ω

Fonte: Autor

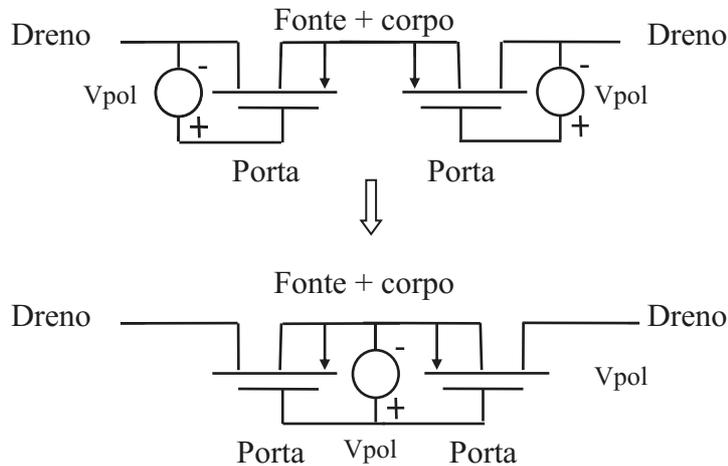
Efetuada-se simulações SPICE verifica-se que, o aumento de W (*width channel*) reduz o valor da resistência, mas o aumento de L (*length channel*) apresenta um comportamento peculiar. Para as dimensões mínimas de L, o valor é da ordem de 20 G Ω , com uma tendência visualmente linear. Aumentando-se o valor, temos redução da resistência, um patamar estável e em seguida um aumento de resistência gradual com L. O circuito de teste proposto para caracterizar de forma real o pseudo-resistor, no item 0, comprova a tendência de aumento de resistência relativo às mínimas dimensões, observado em simulação SPICE, mas com valores de resistência ôhmica superiores ao simulado.

7.4.1.4 Proposta para aumento de valor pseudo-resistor para tecnologia 0,13 μm

Como nessa tecnologia, uma corrente de dreno flui mesmo com polarização reversa, conforme observado em simulação, esse trabalho apresenta uma proposta, Figura 60, para aumento de resistência ôhmica constituindo de uma polarização reversa de tensão fonte-porta

“ V_{sg} ”, buscando reduzir a corrente de dreno para valores que permitem atingir resistências ôhmicas de pseudo-resistores da ordem de $10^{12}\Omega$.

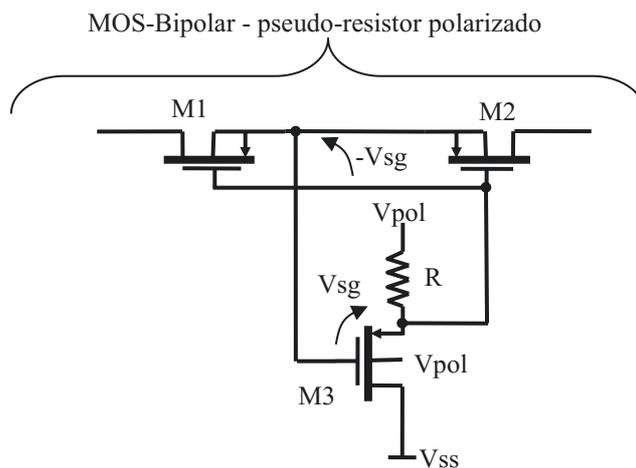
Figura 60 - Propostas para aumento de resistência do pseudo-resistor – $0,13\mu\text{m}$



Fonte: Autor

Uma configuração de circuito é apresentada na Figura 61. A inclusão do circuito com M3 saturado, polariza em reverso M1 e M2 e com isso, pretende-se aumentar o valor do pseudo-resistor e reduzir a frequência de corte inferior na arquitetura planejada.

Figura 61 - Proposta para polarização do pseudo-resistor

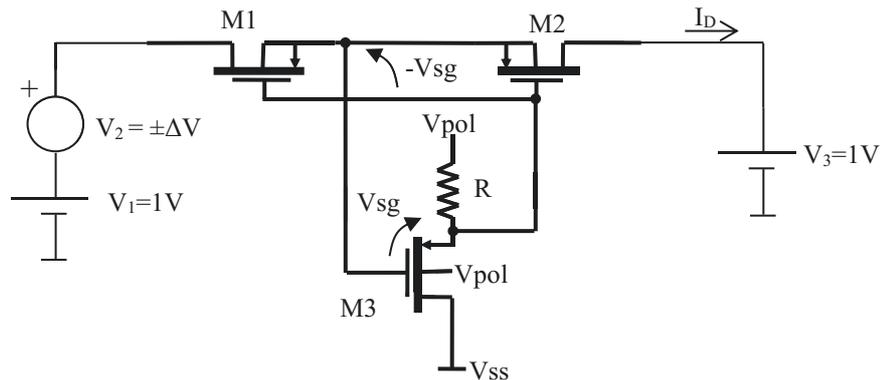


Fonte: Autor

Um circuito de teste para avaliação da proposta, em simulação, é apresentado na Figura 62. Sendo M1 e M2, em forte sub-limiar devido à polarização reversa de fonte-porta, dimensionados com $W=0,32\mu\text{m}$ e $L=0,24\mu\text{m}$. Esses valores atingem o maior valor para a

tecnologia, conforme observado na Tabela 4, e o transistor M3 na saturação com $W=0,48\mu\text{m}$ e $L=0,24\mu\text{m}$ polarizado com um resistor convencional construído no CI de $R=100\text{K}\Omega$ e foram simulados com 2 faixas de valores para ΔV_2 sendo $\pm 600\text{mV}$ e $\pm 150\text{mV}$, passo de 1mV e com M3, $V_{\text{srg}} = 0,41\text{V}$ e $V_{\text{pol}}=1,5\text{V}$.

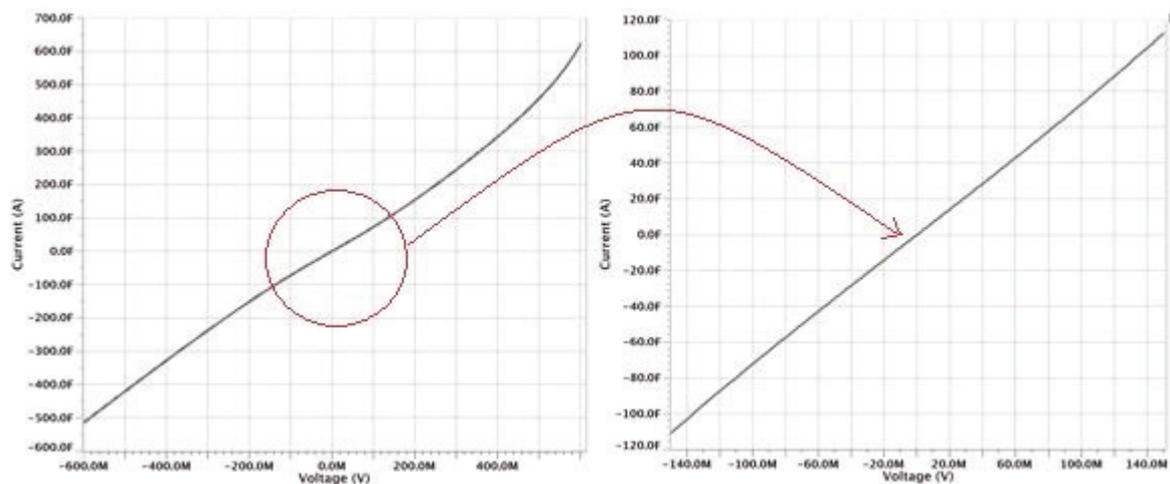
Figura 62 - Circuito para avaliação do pseudo-resistor polarizado



Fonte: Autor

Os resultados obtidos mostram um aumento significativo de resistência ôhmica ($1,5\text{T}\Omega$), em simulação SPICE, conforme exibido na Figura 63.

Figura 63 - pseudo-resistor em tecnologia $0,13\mu\text{m}$ – polarizado

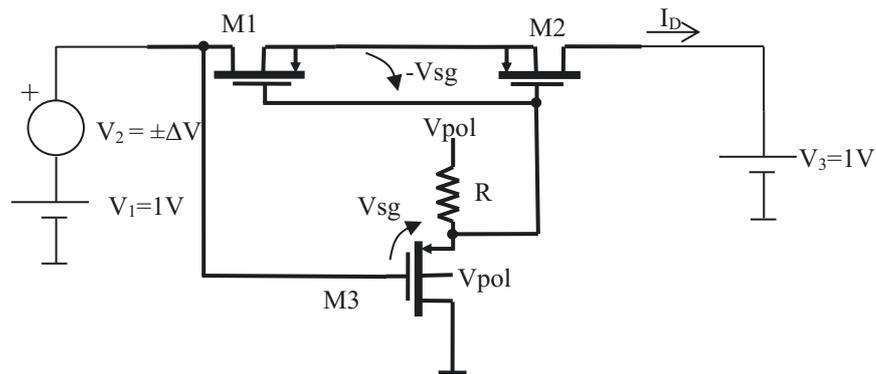


Fonte: Autor

Os valores de resistência ôhmica, através de simulação SPICE, atingiram o patamar obtido pela tecnologia $0,50\mu\text{m}$ (faixa de $\text{T}\Omega$), com comportamento aparentemente linear na faixa de $\pm 100\text{mV}$. Uma variante no circuito, simulando a aplicação na arquitetura do

amplificador para biopotenciais foi efetuada, com vista na arquitetura pretendida da proposta (b), onde se procura também minimizar o tempo de recuperação a transitórios. No caso, a porta de M3 seria colocado na saída do OTA, para manter o efeito ativo na presença de transitórios e mantendo a polarização constante com a flutuação do sinal de interesse. O circuito é uma variante de [30].

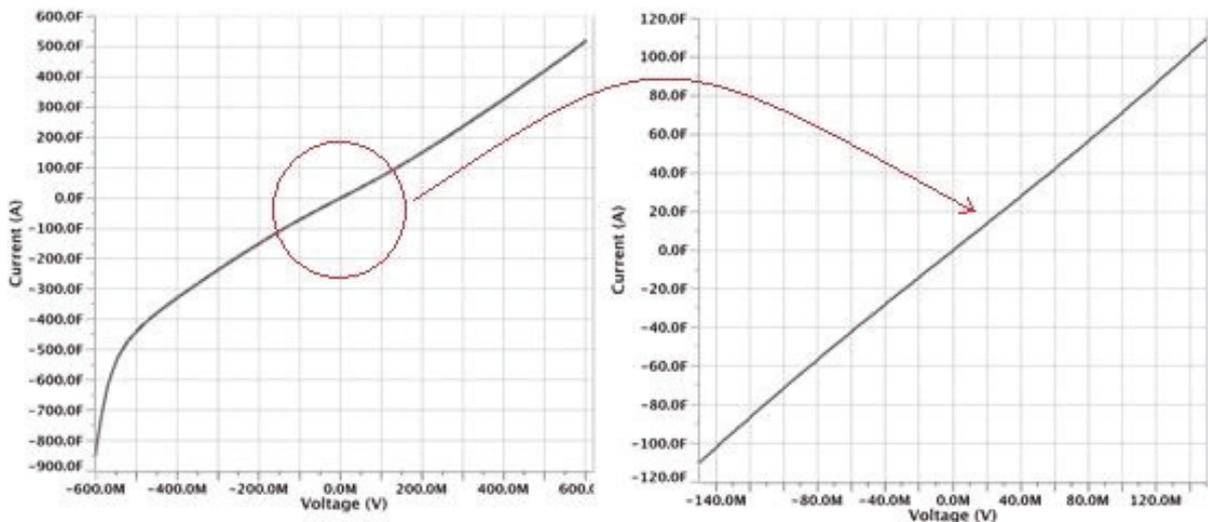
Figura 64 - Variante de circuito para avaliação do pseudo-resistor polarizado



Fonte: Autor

Os resultados obtidos para essa opção, mostraram que na faixa de interesse ($\pm 150\text{mV}$) obteve-se visualmente uma melhora de linearidade, Figura 65, e para valores acima de $\pm 200\text{mV}$ a linearidade é piorada, quando comparada com o circuito da Figura 63.

Figura 65 - Curva de resposta para variante de polarização do pseudo-resistor



Fonte: Autor

7.4.2 Conclusões da caracterização do pseudo-resistor por simulação

Dentre as tecnologias simuladas, verifica-se que a tecnologia CMOS 0,50 μm AMIS apresenta valores mais elevados com relação à tecnologia BiCMOS 0,13 μm Global Foundries, mas apresenta um comportamento um tanto quanto não-linear para valores acima de $\pm 100\text{mV}$. Considerando-se a evolução da técnica, a tecnologia 0,50 μm opera com 5Vcc e a tecnologia 0,13 μm com 2,5Vcc, utilizando óxido espesso. Foram apresentadas alternativas de circuito que permitiram atingir valores similares de pseudo-resistor, em simulação, entre as duas tecnologias, o que torna a de 0,13 μm , mais atraente para uma verificação prática, já que podemos trabalhar com correntes menores, dimensões menores e alimentação também menor, o que facilita a meta desse trabalho de apresentar um amplificador para biopotenciais aplicado diretamente nos eletrodos.

A ferramenta de simulação SPICE utilizada, EldoTM do fabricante Mentor Graphics, rodou os modelos de transistores configurados como pseudo-resistores, com simulação no modelo BSIM3V3.1 nível 53. Outros simuladores SPICE testados, não rodaram os transistores PMOS configurados como pseudo-resistores, mostrando que seus modelos não permitem tal conexão, como o AIM-SPICE e o ICAP-SPICE.

7.5 SOLUÇÕES PARA O ESTUDO DE CASO

Serão executados projetos em duas tecnologias distintas: AMIS 0,50 μm proposta(a) para efeitos comparativos e IBM 0,13 μm com as propostas (b), (c), (d) e (e) onde serão realizadas implementações práticas nessa tecnologia.

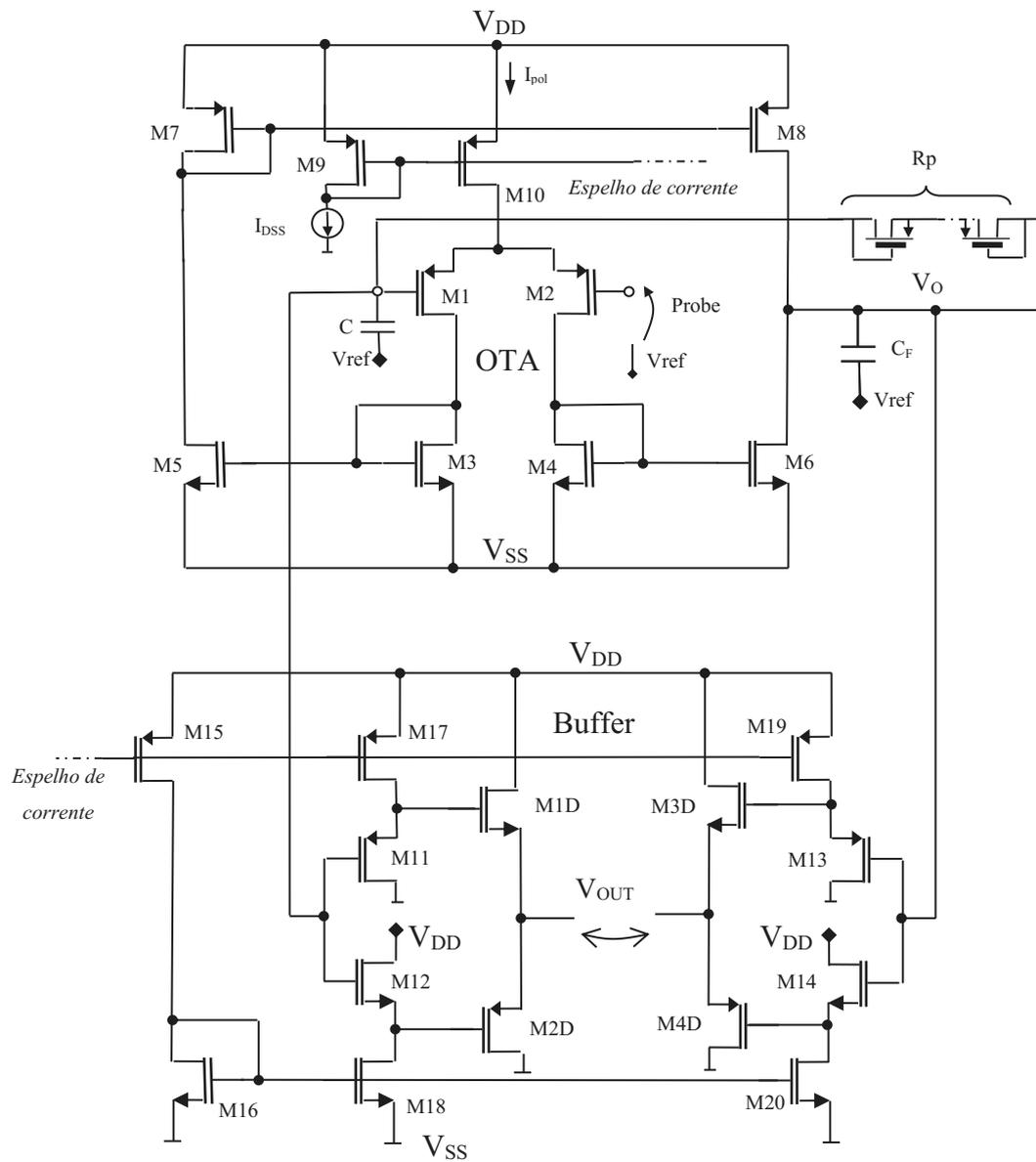
7.5.1 Solução com AMIS 0,50 μm – proposta (a)

Trata-se de um amplificador de transcondutância clássico realimentado, de um estágio em configuração seguidor de tensão para sinais CC (ganho <1) e com ganho de malha aberta para sinais superiores a frequência de corte inferior, sendo que a frequência de corte superior é definida por R_o do OTA e C_L . Considera-se que a capacitância C_L é muito maior (>100 vezes) que os valores parasitas de capacitâncias de porta e junções, pois a frequência de corte é projetada para valores baixos ($\sim 10\text{KHz}$ ou menos), definindo o polo dominante.

O método empregado, conforme apresentado no item 6.1.2, é baseada na curva de transferência universal $[G_m/I_{ds} \times I_{ds}/(W/L)]$ que utiliza a característica universal de comportamento do MOSFET em suas regiões de operação como inversão fraca, media ou forte proposta por [39] e complementada por [30] com relação à corrente tecnológica apresentada. Essas curvas foram obtidas para a tecnologia 0,50 μm AMIS e utilizadas no projeto dos modelos de amplificadores. O método de obtenção foi descrito em [39].

A região de inversão escolhida para os transistores amplificadores do OTA M1 e M2 nessa versão de projeto, para essa tecnologia foi “*moderada*”, visando ajuste de ganho para operar como eletrodo ativo. Foram considerados $AV < 40\text{dB}$, baixa impedância na saída do (buffer) $Z_{SAIDA} < 10\text{k}\Omega$; largura de Banda $< 20\text{kHz}$, capacitores de filtro C_F e $C=10\text{pF}$, frequência de corte inferior $f_{\text{corte}} < 1\text{Hz}$, tolerância de cancelamento intrínseco CC de $\pm 300\text{mV}$ conforme recomendação em norma [7]. A corrente de polarização adotada $I_{\text{pol}}=10\mu\text{A}$, sendo $I_{DS1,2} = 5,0\mu\text{A}$ a corrente de cada transistor do par diferencial. O pseudo-resistor (R_p) foi implementado com 6 transistores pMOS, “*back-to-back*”. O esquema da Figura 66 exhibe o OTA convencional com realimentação por pseudo-resistor e o buffer classe AB onde o V_{out} é tomado de forma diferencial.

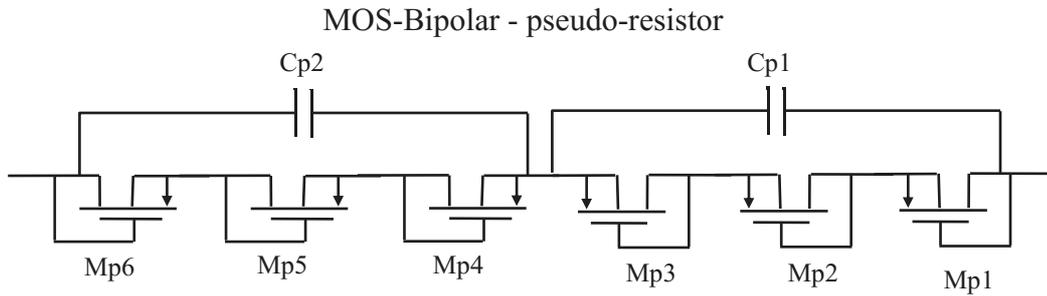
Figura 66 - Esquema detalhado da proposta (a) para o bio-amplificador



Fonte: Autor

O esquema detalhado da realimentação do MOS-bipolar pseudo-resistor em cascata, com capacitores de ajuste de ganho e largura de banda (C_{p1} e C_{p2}), conforme análise e dados do item 5.2.1, é apresentado na Figura 67.

Figura 67 - Esquema do pseudo-resistor para bio-amplificador, proposta (a)



Fonte: Autor

Nessa proposta, procurou-se verificar o comportamento dessa tecnologia com uma arquitetura convencional de OTA, sendo que o mesmo pode ser modificado com saídas em “*cascode*” e espelhos de corrente mais elaborado conforme visto em [17] e [15], por exemplo. O buffer de saída é composto de seguidores de tensão (dreno comum), com ganho de tensão $A_V < 1$, mas com alta impedância de entrada e dimensionado para baixa impedância de saída. A topologia utilizada é uma variante da apresentada em [25], Os dados de projeto do OTA são apresentados na Tabela 5.

Tabela 5 - Dados de projeto do OTA - tecnologia 0,50 μm AMIS.

W (width)	L(length)	W (width)	L(length)	Conductances (G)
(W/L) _{1,2}	66/3 μm	(W/L) _{7,8}	3/4,5 μm	$G_{m_{1,2}}$ 78,7 $\mu\Omega^{-1}$
(W/L) _{3,4}	41,5/3 μm	(W/L) _{9,10}	24/3 μm	G_{DS6} 0,47 $\mu\Omega^{-1}$
(W/L) _{5,6}	83/3 μm	(W/L) _{pseudo}	3/0,6 μm	G_{DS8} 0,12 $\mu\Omega^{-1}$
Cp1	0,1pF	Cp2	0,1pF	$C=C_L$ 10pF

Fonte: Autor

O buffer classe AB “*push-pull*” é composto por 2 estágios seguidores de fonte (dreno comum) dobrados, e o seu ganho para baixos sinais pode ser simplificado como $A_V = [G_{m_{eq}} / (G_{m_{eq}} + G_{mb_{eq}})]$ onde $G_{mb_{eq}}$ equivalente é referente à associação do efeito de corpo dos transistores, e $G_{m_{eq}}$ a transcondutância da associação. Assim o ganho do amplificador é menor do que “1” e a impedância de saída do buffer diferencial é $R_{out} = [(G_{m_{3D}} + G_{m_{4D}}) // (G_{m_{2D}} + G_{m_{1D}})]^{-1}$, uma vez que os valores de G_{ds} não são significativos perante os valores de G_m . O que resulta, como requisito de projeto, a necessidade de uma alta transcondutância nos transistores “*drivers*” para redução da impedância.

Na topologia, M15 e M16 são espelhos de corrente, M17, M18, M19 e M20, cargas ativas dos seguidores de fonte M11, M12, M13 e M14 dos transistores M1D, M2D, M3D e

M4D que constituem os transistores “drivers” em classe AB topologia seguidores de fonte do buffer. Os dados obtidos no projeto do buffer são apresentados na Tabela 6.

Tabela 6: Buffer para conexão diferencial – tecnologia 0,50 μm AMIS.

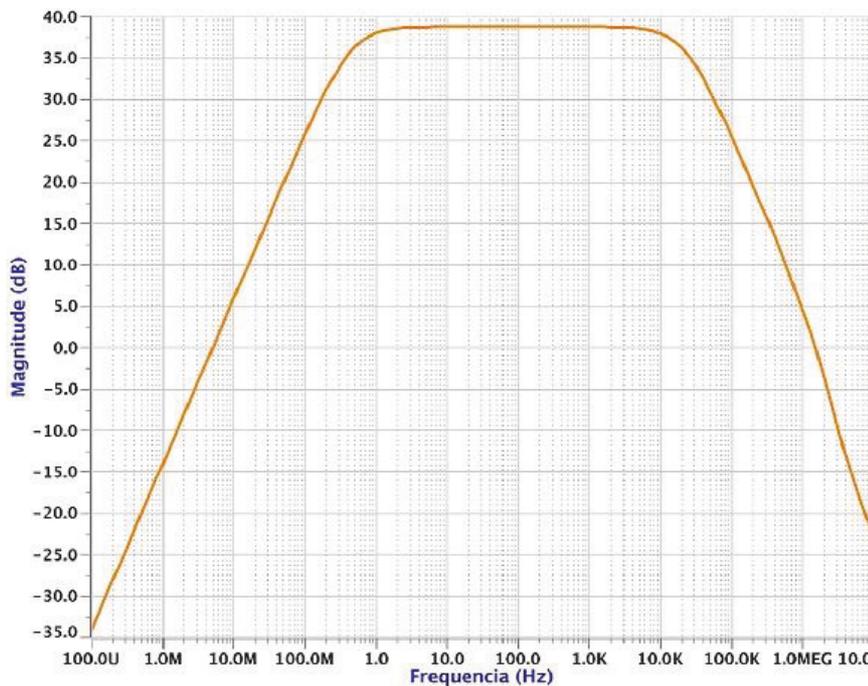
W (width) L(length)	W (width) L(length)	Conductances (G)	
(W/L) _{15,17,19} 24/3 μm	(W/L) _{12,14} 12/3 μm	Gm _{1D,3D}	142 $\mu\Omega^{-1}$
(W/L) _{16,18,20} 6/3 μm	(W/L) _{1D,3D} 220/3 μm	Gm _{2D,4D}	124 $\mu\Omega^{-1}$
(W/L) _{11,13} 48/3 μm	(W/L) _{2D,4D} 880/3 μm		

Fonte: Autor

7.5.2 Largura de banda, ruído e distorção harmônica obtidos para proposta (a)

Os resultados de simulação de ganho e largura de banda do bio-amplificador em ambiente SPICE, com modelo BSIM3V3.1 MOSIS para a tecnologia, obtidos através da simulador EldoTM da Mentor Graphics são apresentados na Figura 68.

Figura 68 - Módulo do ganho e largura de Banda proposta (a) 0,50 μm AMIS

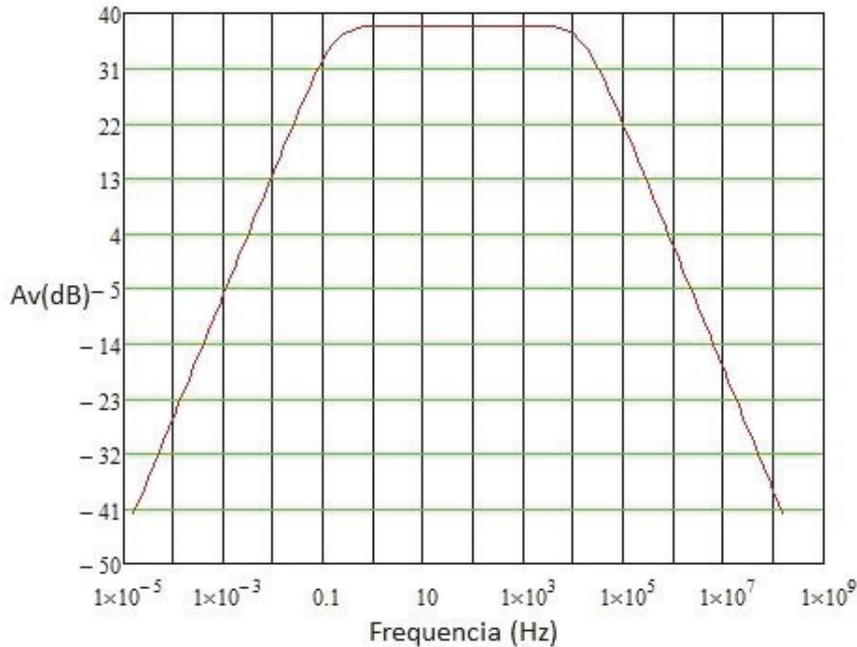


Fonte: Autor

A arquitetura apresenta cancelamento CC com frequência de corte inferior $f_{cL}=0,3\text{Hz}$ e frequência de corte superior $f_{cH}=20\text{kHz}$. Ganho de 38dBs. Simulando o modelo desenvolvido para o módulo do ganho na ferramenta MathcadTM do amplificador, Figura 46, descrito nas equações (23), (24) e (25) com os dados de G_m e G_{ds} do OTA e Buffer

diferencial, obteve-se resposta semelhante, assumindo-se o valor do pseudo-resistor como $R_p=1.4 \times 10^{12} \Omega$ que foi extraído da curva de resposta da simulação realizada com o SPICE. Os resultados são apresentados na Figura 69.

Figura 69 - Resposta do modelo do bio-amplificador proposta (a)



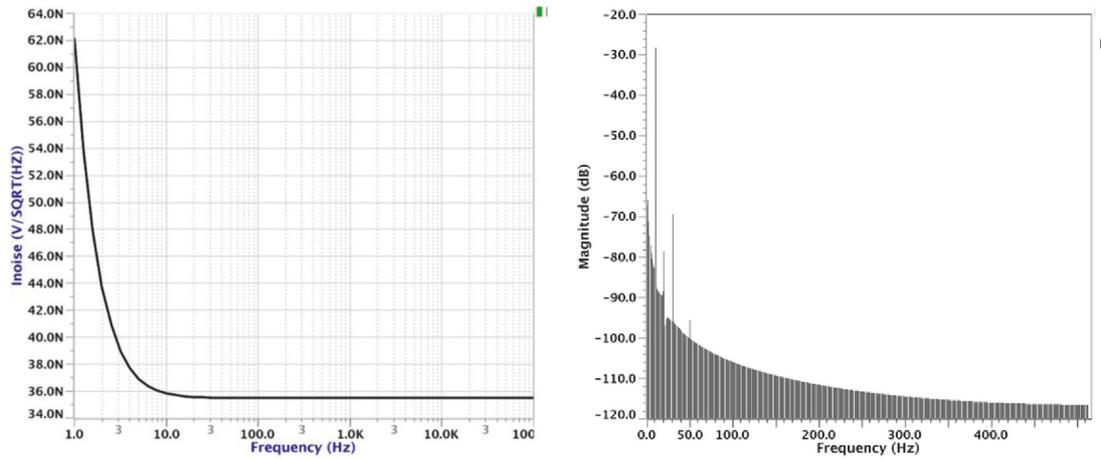
Fonte: Autor

O modelo representou adequadamente o comportamento da simulação SPICE BSIM3V3.1, na região de interesse que é operação em baixa frequência, desprezando-se os polos e zeros superiores em frequências altas, pois não são significativos para esse tipo de amplificador. A associação para o pseudo-resistor basearam-se em dados levantados no estudo de simulação do comportamento realizado no item 7.4.

A distorção harmônica total obtida para frequência de 10Hz no intervalo de 1Hz à 100kHz ficou em 0,94% em simulação SPICE. O ruído referente à entrada “*inoise*” avaliado de acordo com o item 4.1.6 no intervalo de 1Hz à 100kHz foi de $35,5 \text{ nV/Hz}^{1/2}$.

A Figura 70 exhibe as curvas do espectro de Fourier para distorção harmônica e ruído referente à entrada. O ruído referido à entrada total: $inoise = 11,2 \mu\text{V}$ método exposto no item 4.1.6 e exemplo exibido na Figura 14.

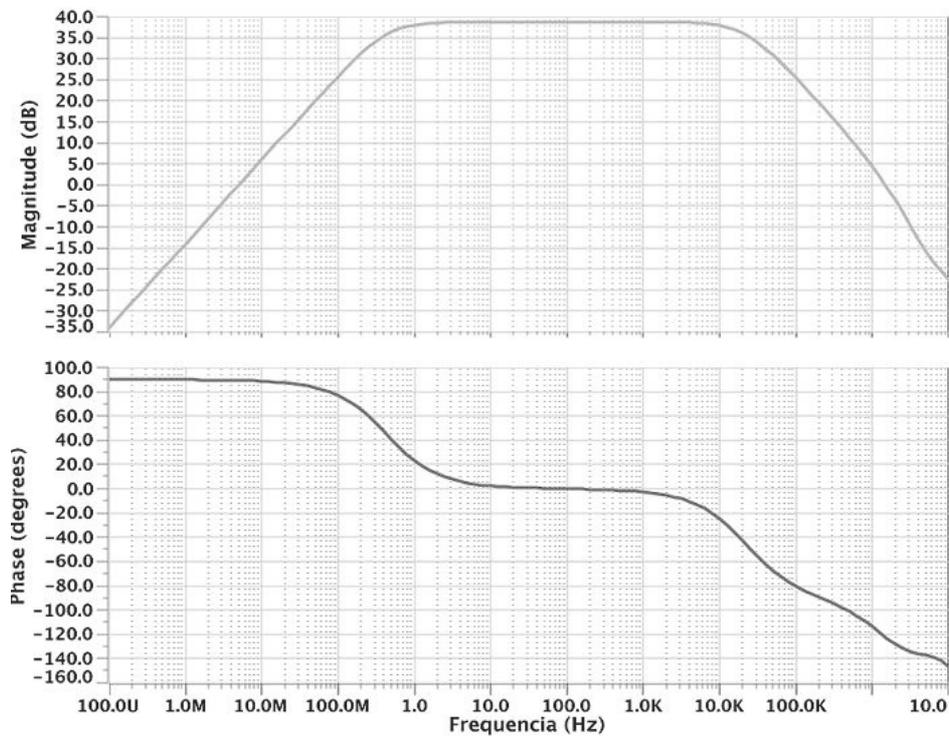
Figura 70 - À esquerda “*inoise*”; à direita espectro Fourier - 10Hz – proposta (a)



Fonte: Autor

As curvas de ganho e fase, em malha fechada, são apresentadas na Figura 71.

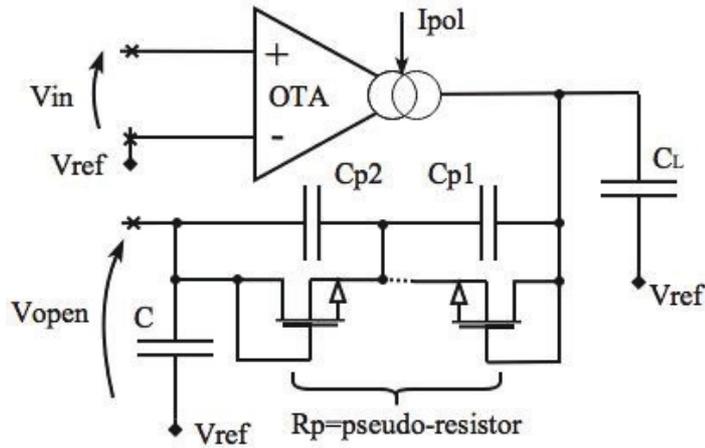
Figura 71 - Curvas de ganho em malha fechada e fase – proposta (a)



Fonte: Autor

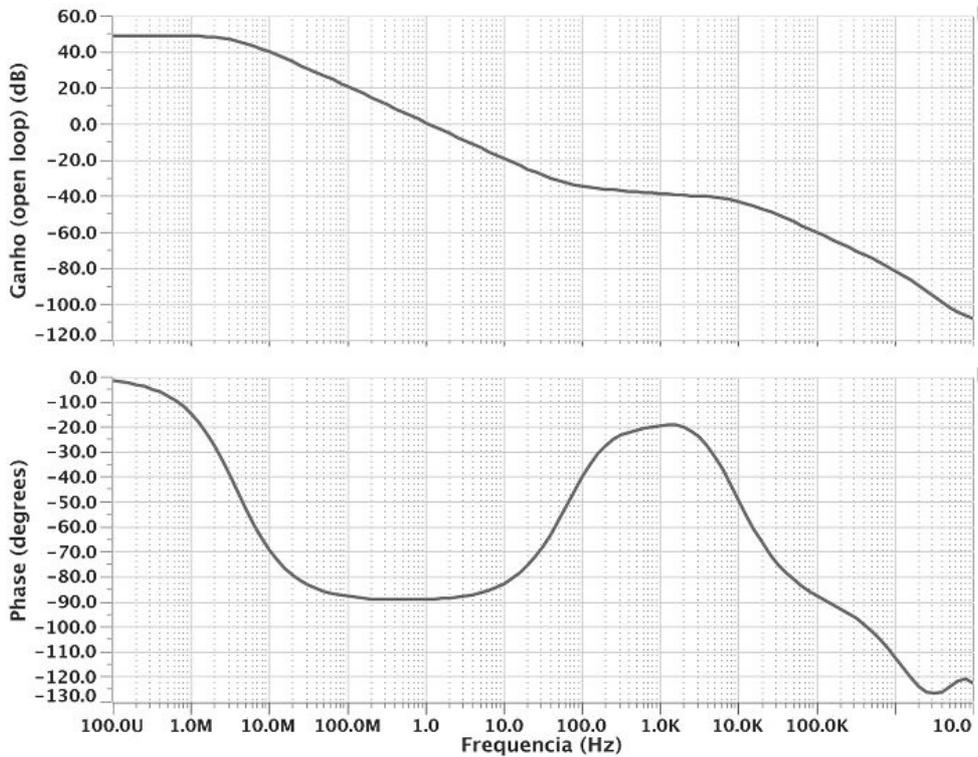
Para a análise de estabilidade é importante a verificação da curva de ganho de malha do OTA dada por $G_{open-loop}=Av(s)H(s)$ exibida na Figura 73, onde se verifica uma margem de fase (PM) de 90° obtida entre V_{open}/V_{in} exibida na Figura 72.

Figura 72 - Esquema para avaliação do ganho de malha – proposta (a)



Fonte: Autor

Figura 73 - Ganho de malha – Margem de fase – proposta (a).

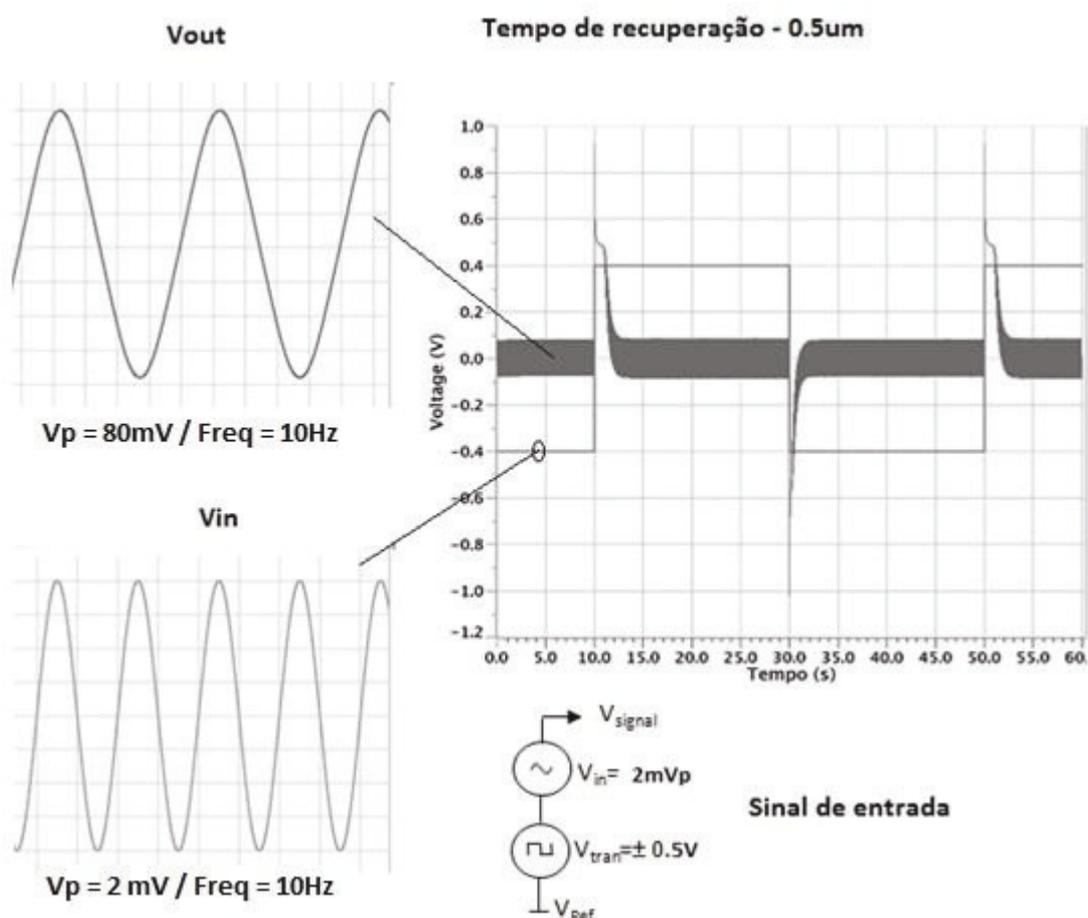


Fonte: Autor

7.5.3 Verificação do comportamento transitório e tempo de recuperação

Também é objetivo dessa arquitetura, utilizando pseudo-resistores na realimentação, minimizar o tempo de recuperação após um “*offset*” CC transitório. Essa arquitetura foi criada com o objetivo de minimizar esse tempo, e para isso utiliza a região não linear do pseudo-resistor para reduzir as constantes de tempo RC da malha de realimentação [40]. Um ensaio foi realizado em simulação, conforme apresentado na Figura 74. Nesse ensaio, um sinal de 2mVp frequência de 10Hz, V_{in} , foi adicionado a um sinal interferente constituído por patamares CC de $\pm 400\text{mV}$ com frequência de 25mHz (onda quadrada) para avaliação do tempo de recuperação do sinal de saída, V_{out} , na ocorrência desse nível de transitório, tanto na subida quanto na descida. O nível de transitório aplicado é superior ao limite da recomendação [7] que exige tolerância de até $\pm 300\text{mV}_{cc}$.

Figura 74 - tempo de recuperação de sinal após transitório CC – proposta (a)

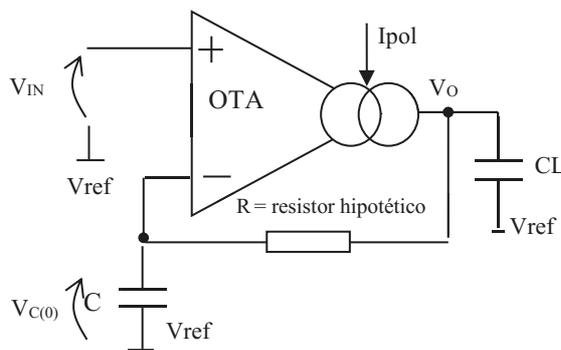


Fonte: Autor

Os resultados obtidos tendem ao requisito, pois além do cancelamento CC, o tempo de recuperação aproximado foi de 2 segundos, o que significa um bom resultado se comparado com o obtido por um sistema convencional, Figura 45. Considerando-se a hipótese de utilização de um resistor da mesma ordem de grandeza $1.4 \times 10^{12} \Omega$, (somente em simulação, pois não existem valores dessa ordem em resistores comerciais) em vez do pseudo-resistor, seriam obtidos resultados conforme a Figura 76.

O comportamento pode ser modelado simplificadaamente, até o OTA sair da saturação conforme pode ser observado diretamente na saída do mesmo. A equação (27) demonstra quantitativamente o comportamento do circuito, onde $V_C(t)$ é a tensão no capacitor e $V_{C(0)}$ o valor da tensão no capacitor antes do transitório na saída V_o .

Figura 75 - Modelo para comportamento do tempo de recuperação aproximado

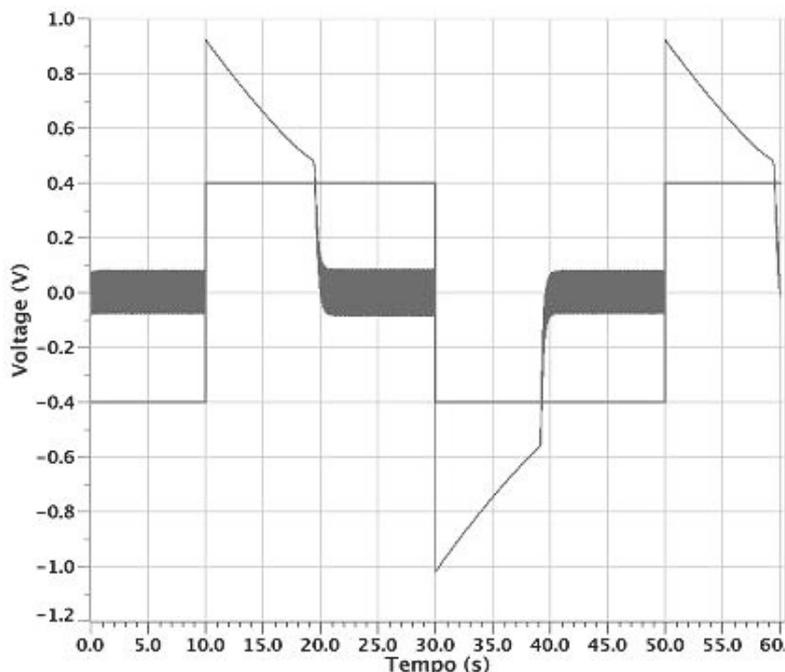


Fonte: Autor

$$V_C(t) = V_o + (V_{C(0)} - V_o) \cdot e^{\frac{-t}{RC}} \quad (27)$$

Isso pode ser explicado, pois de acordo com a curva de resposta do pseudo-resistor, para sinais superiores a 100mV em seus terminais a resistência ôhmica perde a linearidade e acima disso começa a se reduzir drasticamente de forma não linear (quase exponencial). Quando ocorre o transitório CC, a saída do OTA vai para a saturação, devido ao aumento da tensão diferencial de entrada, e o potencial entre os terminais do pseudo-resistor aumenta, reduzindo a sua resistência ôhmica. O capacitor C ao se carregar, reduz essa tensão diferencial de entrada, retirando o OTA da saturação e reduzindo a diferença de potencial entre os terminais do pseudo-resistor e a resistência ôhmica volta a ser incrementada. Assim o tempo de recuperação é reduzido

Figura 76 - Tempo de recuperação hipotético para um resistor fixo – saída buffer.



Fonte: Autor

7.5.4 Conclusões da proposta (a), tecnologia 0,50 μ m, com cancelamento CC

Foram obtidos bons resultados em simulação, mas com algumas considerações:

- de uma forma geral atinge os valores descritos na norma [7] com ganho baixo (~ 35 dB) para eletrodos ativos e permitem sua aplicação dentro da faixa de EOG, EMG e ECG, com limite de até 10mV de sinal de entrada, com alimentação VDD=5V em tecnologia 0,50 μ m AMIS;
- não há certeza do valor alcançado pelo pseudo-resistor, uma vez que os modelos SPICE não o modelam corretamente. Isso é confirmado no item 0;
- a arquitetura é bastante simples, podendo os blocos serem modificados, principalmente o OTA, com inclusão de saída “*cascode*” ou com transistores compostos [41] para redução da frequência de corte superior, mas com prejuízo de excursão máxima de sinal. Quanto à frequência de corte inferior, depende-se do comportamento real do pseudo-resistor;
- a arquitetura demonstrou em simulação o cumprimento da meta referente ao tempo de recuperação de “*offset*” CC. Esse requisito é importante devido, por exemplo, no caso de um exame de ECG com ocorrência de fibrilação do paciente. Após

aplicação do desfibrilador, não se pode esperar 15 segundos para que o sinal volte nos monitores.

7.5.5 Soluções com tecnologia IBM 0,13 μm – proposta (b)

A utilização de tecnologia mais recente, foi o desafio a ser atingido para simulação e implementação do bio-amplificador. O método de projeto foi aplicado com inversão de moderada para fraca para melhora de níveis de ruídos “*flicker*”.

Para atender os valores de excursão de sinal de entrada, cancelamento de “*offset*” CC, e obter valores altos para o pseudo-resistor, foi escolhida a implementação em óxido espesso com alimentação de 2,5V. Essa tecnologia apresenta valores de limiar muito baixos e permite a passagem de corrente de dreno mesmo com V_{gs} reverso (-0,5V) conforme observado em simulação SPICE na curva de transferência, com a metodologia apresentada na referência [39].

Dados assumidos para projeto: $I_{DS1,2}=2,0\mu\text{A}$, $V_{pol}=1,0\text{V}$, $V_{DD}=2,5\text{V}$, frequência de corte superior $f_{c+}=10\text{kHz}$, $Ganho=30\text{dB}$. Os valores de W e L foram obtidos através de escolha das regiões interessantes da folha de dados com relação a V_{th} . Os valores obtidos para o projeto do OTA e buffer são exibidos na Tabela 7 e Tabela 8.

Tabela 7 - Dados dimensionais do OTA proposta (b) – tecnologia 0,13 μm

W(width) L(length)		W(width) L(length)			
(W/L) _{1,2}	750/3 μm	(W/L) _{7,8}	6/0,5 μm	$G_{m1,2}$	55,8 $\mu\Omega^{-1}$
(W/L) _{3,4}	4/3 μm	(W/L) _{9,10}	24/3 μm	G_{DS6}	0,36 $\mu\Omega^{-1}$
(W/L) _{5,6}	6/1,5 μm	(W/L) _{pseudo}	0,36/0,24 μm	G_{DS8}	0,07 $\mu\Omega^{-1}$
Cp1	0,5pF	Cp2	0,5pF	C=C_L	10pF

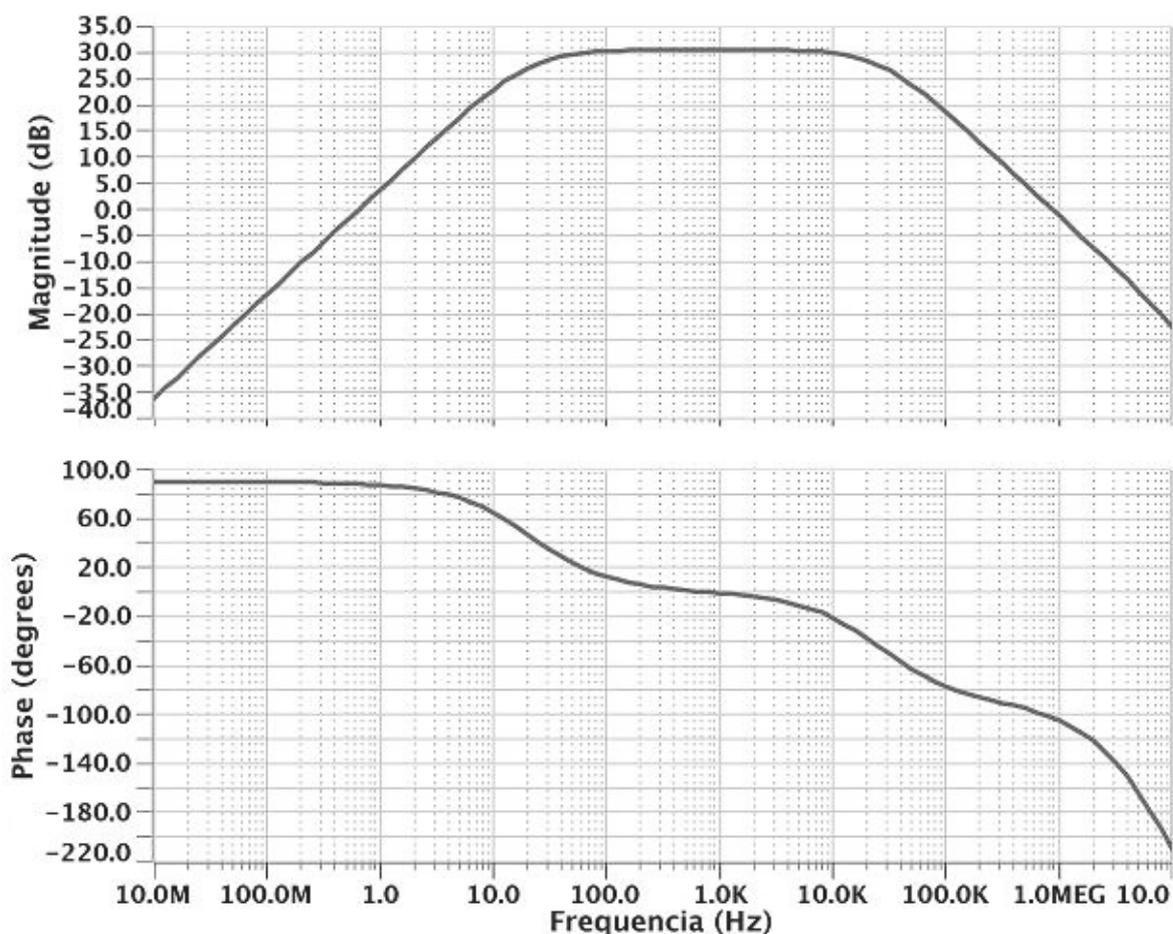
Fonte: Autor

Tabela 8 - Dados dimensionais do buffer proposta (b) – tecnologia 0,13 μm

W(width), L(length)		W(width), L(length)		Transcondutância	
(W/L) _{15,17,19}	21/4 μm	(W/L) _{12,14}	8/3 μm	$G_{m1D,3D}$	1,74 $\text{m}\Omega^{-1}$
(W/L) _{16,18,20}	6/3 μm	(W/L) _{1D,3D}	180/3 μm	$G_{m2D,4D}$	1,15 $\text{m}\Omega^{-1}$
(W/L) _{11,13}	12/3 μm	(W/L) _{2D,4D}	540/3 μm	Z_{out}	690 Ω

Fonte: Autor

A curva do ganho x largura de banda e fase é apresentada na Figura 77.

Figura 77 - Curva de ganho e largura de banda – tecnologia 0,13 μm – proposta(b)

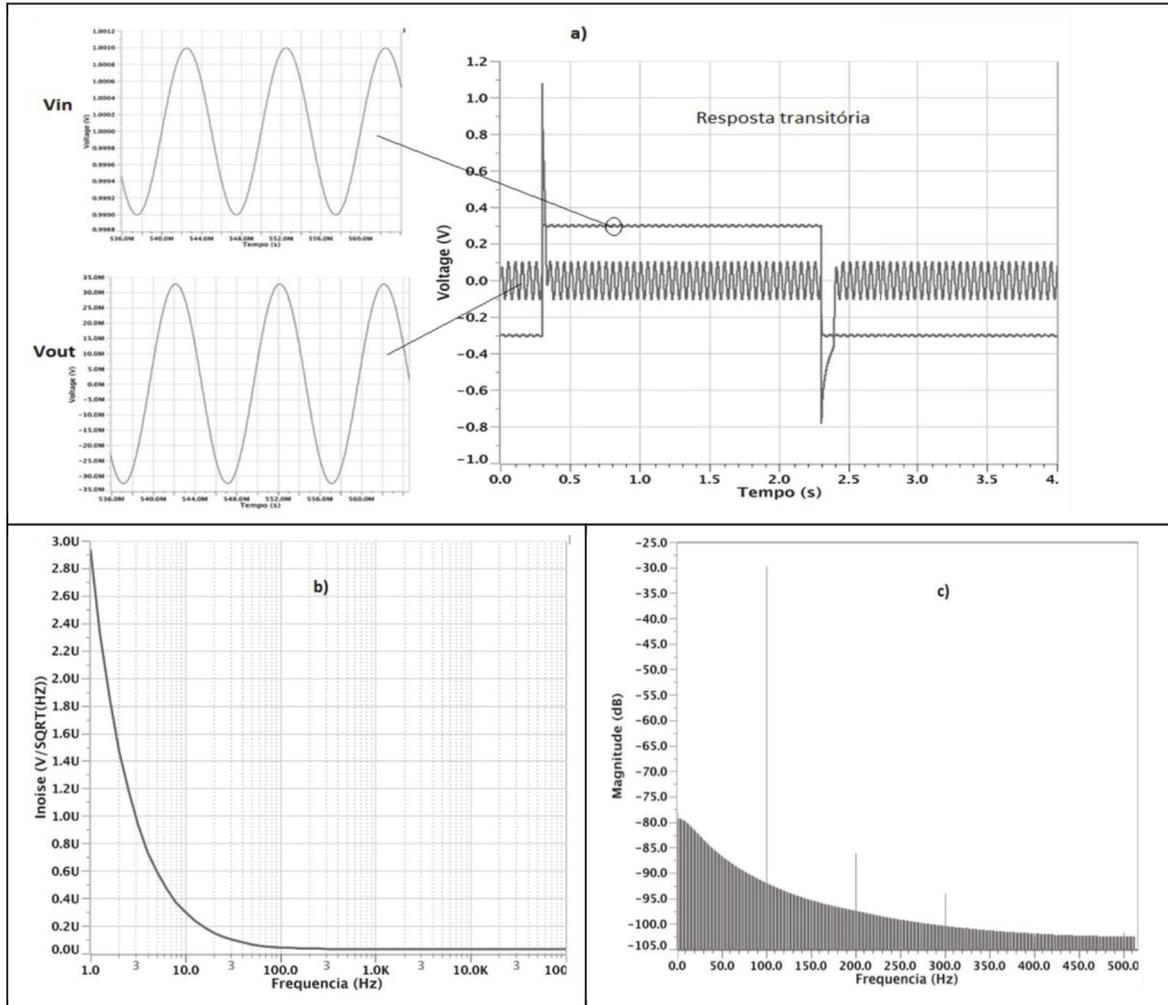
Fonte: Autor

Na configuração apresentada, mesmo utilizando dimensões que fornecem o maior valor para o pseudo-resistor, em simulação, a frequência de corte inferior ficou muito alta para o valor de capacitor limite adotado de 10pF, $f_{c-} = 20\text{Hz}$, o que limita a aplicação para uso em EMG (20Hz à 2KHz). Os valores de resposta à transitórios CC para $\pm 300\text{mV}$, os valores de distorção harmônica e ruído referente à entrada (*inoise*), são apresentados na Tabela 9 e Figura 78.

Tabela 9 - Dados de simulação do bio-amplificador proposta (b) – 0,13 μm

Ruído referente à entrada (inoise) (1Hz à 100KHz)	34,5nV/Hz ^{1/2}
Ruído referente à entrada (inoise) total	13,8 μV
Distorção harmônica total (1 à 100kHz)	0,13%
Tempo de recuperação transitório CC (1mV/100Hz $\pm 0.3V_{CC}$)	<0,2seg

Fonte: Autor

Figura 78 – Desempenho geral do bio-amplificador - 0,13 μm – proposta (b)

Fonte: autor

A Figura 78 apresenta a resposta transitória com o tempo de recuperação após “offset” CC em (a). A parte (b) apresenta o gráfico de “inoise” e a parte (c) o espectro de frequências para um sinal de 100Hz na análise de THD (*total harmonic distortion*)

Essa tecnologia apresentou uma resposta à faixa de ruídos intrínsecos mais elevada do que a tecnologia de 0,50 μm AMIS, principalmente o ruído “flicker” (*inoise*) igual à 13,8 μV , uma vez que a resposta em frequência mínima de corte inferior alcançada foi de 20Hz, o que em tese deveria ser melhor que a 0,50 μm onde obteve-se 11,2 μV , mas para uma frequência de corte inferior igual à 300mHz. Assim, para trabalhar com essa tecnologia em baixa frequência, todos os recursos de minimização de ruídos intrínsecos serão aplicados. Mas por outro lado, obteve-se um valor de distorção harmônica muito menor que 1% (0,13%).

7.5.6 Conclusão para bio-amplificador proposta (b)

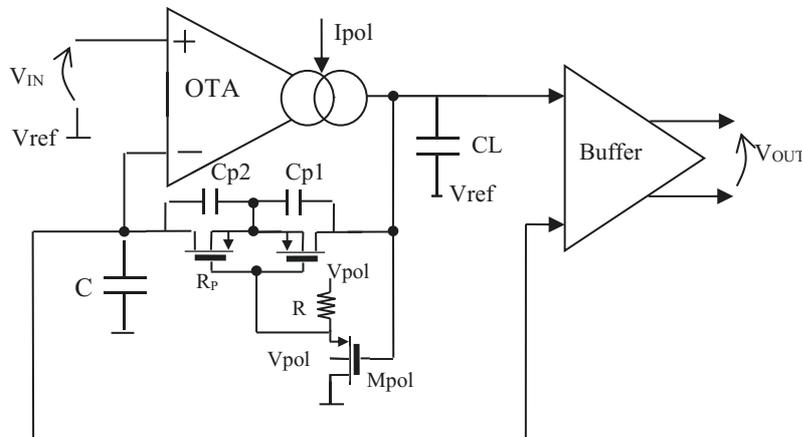
Pode-se concluir que:

- a) assim como na proposta (a), de forma geral atinge os valores descritos na norma [7] com ganho baixo ($\sim 30\text{dB}$) para eletrodos ativos e permitem sua aplicação dentro da faixa de EMG, com limite de até 10mV de sinal de entrada, com alimentação $V_{DD}=2,5\text{V}$ em tecnologia $0,13\mu\text{m}$ BiCMOS 8HP;
- b) a resposta a transitórios CC foi muito rápida, devido ao pseudo-resistor em simulação atingir valores da ordem de $\text{G}\Omega$ e não $\text{T}\Omega$;
- c) os valores de limiar (V_{th}), são muito baixos para essa tecnologia, e há condução de corrente de dreno com tensão reversa de V_{gs} . Logo, em simulação, os valores alcançados pelo pseudo-resistor, ficaram aquém do necessário para maior cobertura da faixa de bio-amplificadores. Uma proposta para polarizar o pseudo-resistor, baseada no estudo do item 7.4.1.4 será aplicada;
- d) os valores de ruídos referentes à entrada (*inoise*) foram piores em comparação ao da tecnologia $0,50\mu\text{m}$;
- e) o valor baixo alcançado pelo pseudo-resistor, em simulação, em comparação com a tecnologia $0,50\mu\text{m}$. Posteriormente foram realizadas medidas de circuitos implementados nessa tecnologia, e que mostram que os modelos SPICE apresentam resultados mais pessimistas.

7.5.7 Proposta (c) – tecnologia 0,13 μm

Com o objetivo de atingir a faixa de frequência de operação de ECG, aplicou-se os dados obtidos em simulações com o pseudo-resistor polarizado, conforme item 7.4.1.4, e desenvolveu-se uma nova versão de bio-amplificador em tecnologia 0,13 μm , visando a reduzir a frequência de corte inferior para valores menores que 1Hz e atender a uma faixa maior de operação de biopotenciais de modo semelhante à tecnologia de 0,5 μm AMIS. Os dados de projeto são os mesmos apresentados, mas com apenas 2 transistores “back-to-back” para o pseudo-resistor associado ao circuito de polarização, Figura 79. O princípio, pioneiro, baseia-se em manter a porta do pseudo-resistor em polarização reversa de forma que bio-sinais de saída do OTA fluam junto com a polarização, mantendo a alta impedância, já que o transistor Mpol é configurado em seguidor de fonte. O resistor R tem valor de 100k Ω , com dimensões do Mpol: *Width*=5,00 μm e *Length*=0,24 μm , $V_{pol}=2.0V_{CC}$. Os demais valores permanecem inalterados. Detalhes sobre essa opção são apresentados no estudo do pseudo-resistor, item 7.4.1.4. Os dados de desempenho obtidos são apresentados na Tabela 10.

Figura 79 - Proposta (c) de arquitetura de projeto com pseudo-resistor polarizado



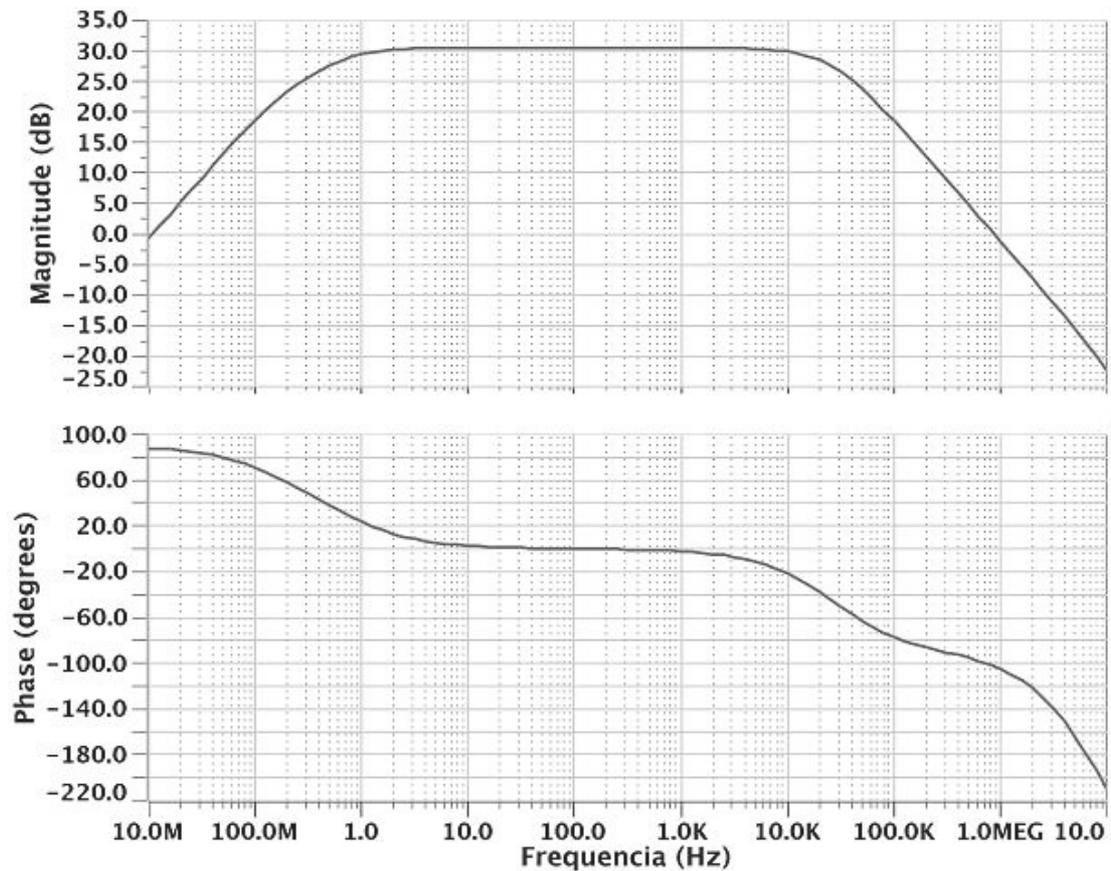
Fonte: Autor

Tabela 10 - Desempenho do bio-amplificador proposta (c) e pseudo polarizado

Ruído referente à entrada (inóise) (1Hz à 100KHz)	86,9nV/Hz ^{1/2}
Ruído referente à entrada (inóise) total	25,9 μV
Distorção harmônica total 10Hz (1 à 100kHz) – 2mVp	0,11%
Tempo de recuperação transitório CC (2mV/100Hz \pm0.3Vcc	<3seg

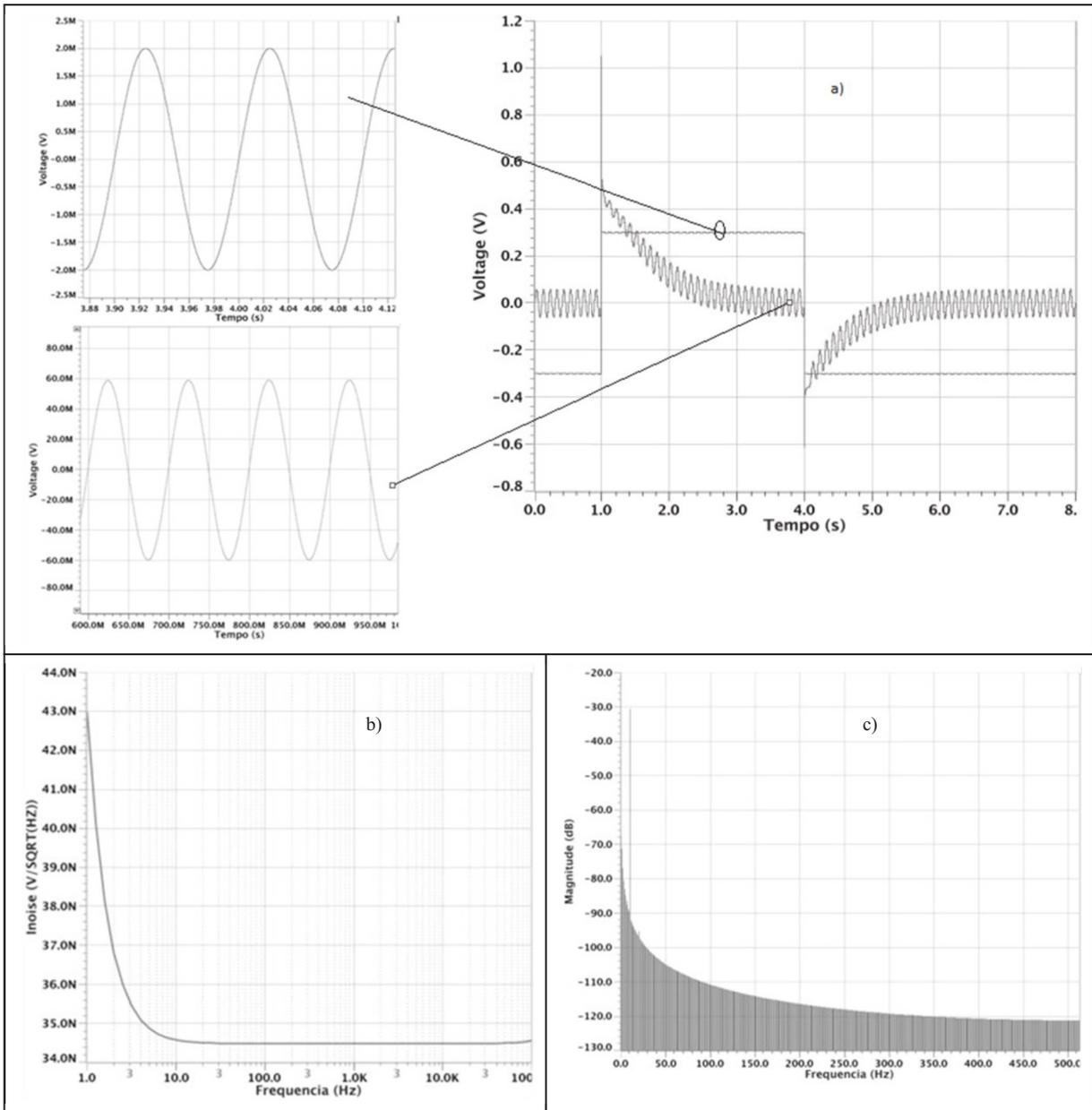
Fonte: Autor

Figura 80 - Curva de ganho e largura de banda – proposta (c)



Fonte: Autor

A frequência de corte inferior obtida foi de $f_c=0,3Hz$ e frequência de corte superior foi de $f_c=25kHz$, com ganho de 30dB. A restrição é a limitação da excursão de saída para bio-sinais em torno de $\pm 150mV$ para se obter operação na região linear do pseudo-resistor, conforme exibido na Figura 81 onde são apresentados: o tempo de recuperação após transitórios (a); o ruído referente à entrada (*inoise*) (b) e o espectro de Fourier na frequência de 10Hz, para medida de distorção harmônica de 1Hz à 100kHz (c).

Figura 81 - Desempenho do amplificador- tecnologia 0,13 μm – proposta(c)

Fonte: Autor

Verificou-se, em simulação, para essa alternativa com polarização que o tempo de recuperação aumentou devido ao aumento da constante de tempo do filtro composto pelo pseudo-resistor e capacitor “C”, mas os resultados mostraram uma redução considerável para a frequência de corte inferior (300mHz), mostrando ser essa alternativa aplicável no projeto de bio-amplificadores na faixa de ECG. Os dados do total ruído referente à entrada (*Inoise*) pioraram devido a resposta estendida da frequência de corte inferior e superior, mas a distorção harmônica melhorou conforme exibe a Tabela 10.

7.5.8 Conclusão para a proposta (c)

- a) a polarização do pseudo-resistor, aumentou o seu valor permitindo alcançar frequência de corte inferior menores que 1Hz, mas há uma limitação de linearidade “*rail-to-rail*”, onde a faixa ótima situa-se em $\pm 150\text{mV}$;
- b) os valores de ganho (30dB) e distorção harmônica situaram-se dentro do limite médio das tecnologias simuladas, mas o ruído referente à entrada (*inoise*) ficou acima, devido à faixa de medição até 100kHz;
- c) para tensões de polarização menores que 2,0V, ocorre um *offset CC* na saída, onde as causas prováveis residem na possibilidade de uma corrente de fuga na porta do pseudo-resistor, uma vez que agora há um caminho da porta para V_{ss} , dada a magnitude de corrente envolvida ($< 10^{-15}\text{A}$). Aumentando-se a polarização reversa, esse efeito é minimizado.

7.5.9 Comparativo entre as propostas (a), (b) e (c)

A Tabela 11 exibe um quadro comparativo de desempenho entre bio-amplificadores, obtidos com as duas tecnologias envolvidas em simulação SPICE.

Tabela 11 - Quadro comparativo simulado entre as propostas de amplificadores

	<i>Proposta(a):0,5μm OTA clássico</i>	<i>Proposta(b):0,13μm OTA clássico</i>	<i>Proposta(c):0,13μm pseudo-polarizado</i>
V_{DD} (alimentação)	5,0V _{cc}	2,5V _{cc}	2,5V _{cc}
I_{ss} (μA)	10,0	4,0	4,0
V_{ref} (polarização)	2,5V _{cc}	1,0V _{cc}	1,0V _{cc}
Ganho (A_v dB)	38dB	30dB	30dB
Freq. corte inf. (F_{c-})	300mHz	20Hz	300mHz
Freq. corte sup. (F_{c+})	12KHz	20KHz	25KHz
Dist. Harmônica	0,92%	0,19%	0,11%
Ruído (inoise: 1-100kHz)	11,2 μV	10,9 μV	25,9 μV
V_{saída} (rail to rail)	$\pm 400\text{mV}$	$\pm 250\text{mV}$	$\pm 150\text{mV}$
Cancelam. CC	$\pm 500\text{mVCC}$	$\pm 300\text{mVCC}$	$\pm 300\text{mVCC}$
Potência total	60,5mW	3,4mW	3,9mW
Tempo de recuper. Transitório CC.	<2,0seg.	<0,2seg.	<3,0seg.

Fonte: Autor

Muito embora os valores obtidos, para a proposta (c), permitam operação de bio-sinais que operam em baixa frequência, a frequência de corte superior foi muito alta (25kHz). Esse

parâmetro torna o amplificador susceptível a ruídos nessa faixa de frequência que podem prejudicar a integridade dos sinais de interesse, logo é adequado uma redução da frequência de corte superior para um valor coerente com a sua utilização. Existem duas formas de se reduzir essa frequência de corte na arquitetura: aumento da R_{ds} equivalente do OTA ou aumento da capacitância de carga C_L . Como aumento da capacitância torna-se inviável para implementação no CI, é necessário aumentar R_{ds} .

Uma alternativa implementada e testada, proposta (d), foi a utilização de transistores compostos nos espelhos de corrente do OTA [41] para aumentar a sua impedância de saída e reduzir a frequência de corte superior para uma faixa mais coerente com a aplicação de biopotenciais que operam em largura de banda de frequências menores de acordo com a Tabela 1 pag. 22.

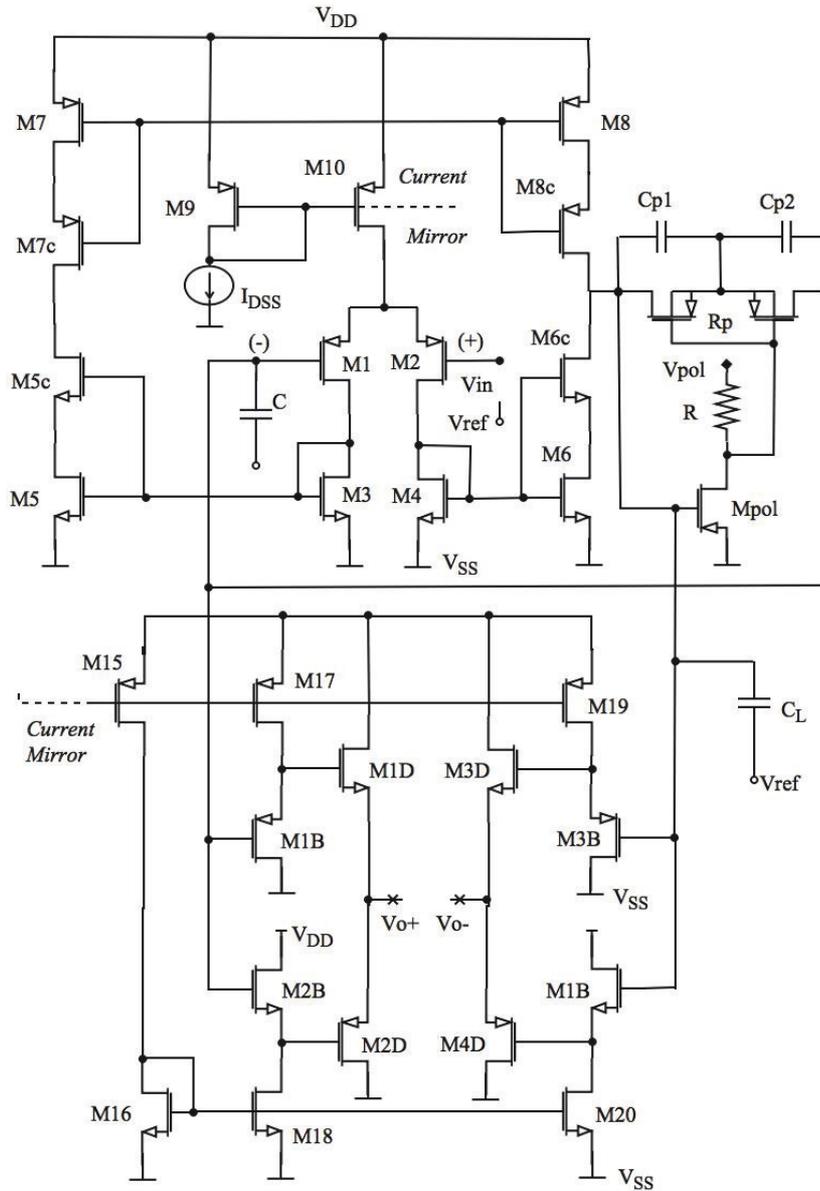
Nessa versão, os transistores do OTA foram redimensionados, com utilização da corrente de polarização $I_{ss}=0,5\mu A$, colocando os transistores amplificadores do par diferencial na região de sub-limiar, ajustando a região de operação, segundo a metodologia EKV, para inversão fraca ($I_C < 0,1$). O dimensional é apresentado na Tabela 12 e os resultados de desempenho são apresentados na Tabela 13.

Uma outra possível solução, seria a utilização de saídas “*cascode*”, que não foi abordada devido a necessidade de elementos extras para polarizar os transistores “*cascode*”, conforme pode ser visto na Figura 42 da página 73.

7.5.10 Variante da solução – 0,13 μ m BiCMOS proposta (d)

Essa proposta apresenta um projeto de amplificador para biopotenciais, em tecnologia 0,13 μ m BiCMOS, utilizando transistores compostos nos espelhos de corrente do OTA para aumento de sua impedância de saída, mantendo o mesmo capacitor de carga $C_L=10\text{pF}$ de modo a reduzir a sua frequência de corte superior. O projeto foi desenvolvido com base na proposta(c), com R_p polarizado, e mantendo o mesmo procedimento para circuitos analógicos [32], com adaptação do método proposto por [42] para utilização de transistores compostos “*composite transistors*”. O esquema da proposta é apresentado na Figura 82.

Figura 82 - Bio-amplificador com transistores compostos - tecnologia 0,13µm



Fonte: Autor

Os transistores M5-M5c, M6-M6c, M7-M7c e M8-M8c, constituem transistores compostos cujo objetivo é o aumento da resistência dreno-fonte (R_{DS}) equivalente na saída do OTA e com isso aumentar a sua impedância de saída, cujo valor pode ser obtido pela equação (26), que determina o R_{DS} .

$$R_{DS} = 1 / ((G_{DS}M8 // G_{DS}M8c) + (G_{DS}M6 // G_{DS}M6c)) \quad (26)$$

As técnicas utilizadas para projeto são baseadas em [32] e o conceito do transistor composto aplicado em amplificadores para baixa frequência de [42]. Para o pseudo-resistor

foi proposto a configuração duplo “*back-to-back*”, implementado com 4 transistores não polarizados, as dimensões obtidas de acordo com o estudo no item 7.4. Os dados de projeto são apresentados na Tabela 12 e desempenho na Tabela 13.

Tabela 12 - Bio-amplificador com transistores compostos no OTA

Dimensões dos transistores projetados na tecnologia 0,13μm - proposta(d) e (e)			
OTA		BUFFER	
Transistores W/L (μ m)		Transistores W/L (μ m)	
M _{1,2}	750,00/3,00	M ₁₅	2,00/4,00
M _{3,4}	0,56/3,00	M _{16,18,20}	0,60/3,00
M _{5,6}	0,39/3,00	M _{17,19}	2,00/3,00
M _{5C,6C}	15,60/3,00	M _{1B,3B}	1,20/3,00
M _{7,8}	0,36/36,00	M _{2B,4B}	0,80/3,00
M _{7C,8C}	0,90/72,00	M _{1D,3D}	180,00/3,00
M _{9,10}	1,00/9,00	M _{2D,4D}	540,00/3,00

Fonte: Autor.

Tabela 13 - Desempenho geral dos amplificadores na tecnologia 0,13 μ m

	<i>Proposta (c) Rp polarizado</i>	<i>Proposta (d) transistor composto</i>	<i>Proposta (e): - tran. composto - Rp (polariz)</i>
V _{DD} (alimentação)	2,5Vcc	2,5Vcc	2,5Vcc
I _{SS} (polarização)	4,0 μ A	0,5 μ A	0,5 μ A
V _{ref} , (polarização)	1,0Vcc	1,0Vcc	1,0Vcc
Ganho (A _v dB)	30dB	30dB	30dB
Freq. corte inf. (F _{c-})	300mHz	20Hz	0,3Hz
Freq. corte sup. (F _{c+})	25KHz	2KHz	2KHz
Dist. Harmônica	0,11%	0,11%	0,11%
Ruído (inoise:1-100kHz)	35,9 μ V	14,8 μ V	10,8 μ V
V _{saída} (rail to rail)	\pm 150mV	\pm 250mV	\pm 150mV
Cancelam. CC	\pm 300mVCC	\pm 300mVCC	\pm 300mVCC
Potência total	10,94mW	3,4mW	2,89mW
Tempo de recuper. Transitório CC.	<3,0seg.	<1,0seg.	<4,0seg.

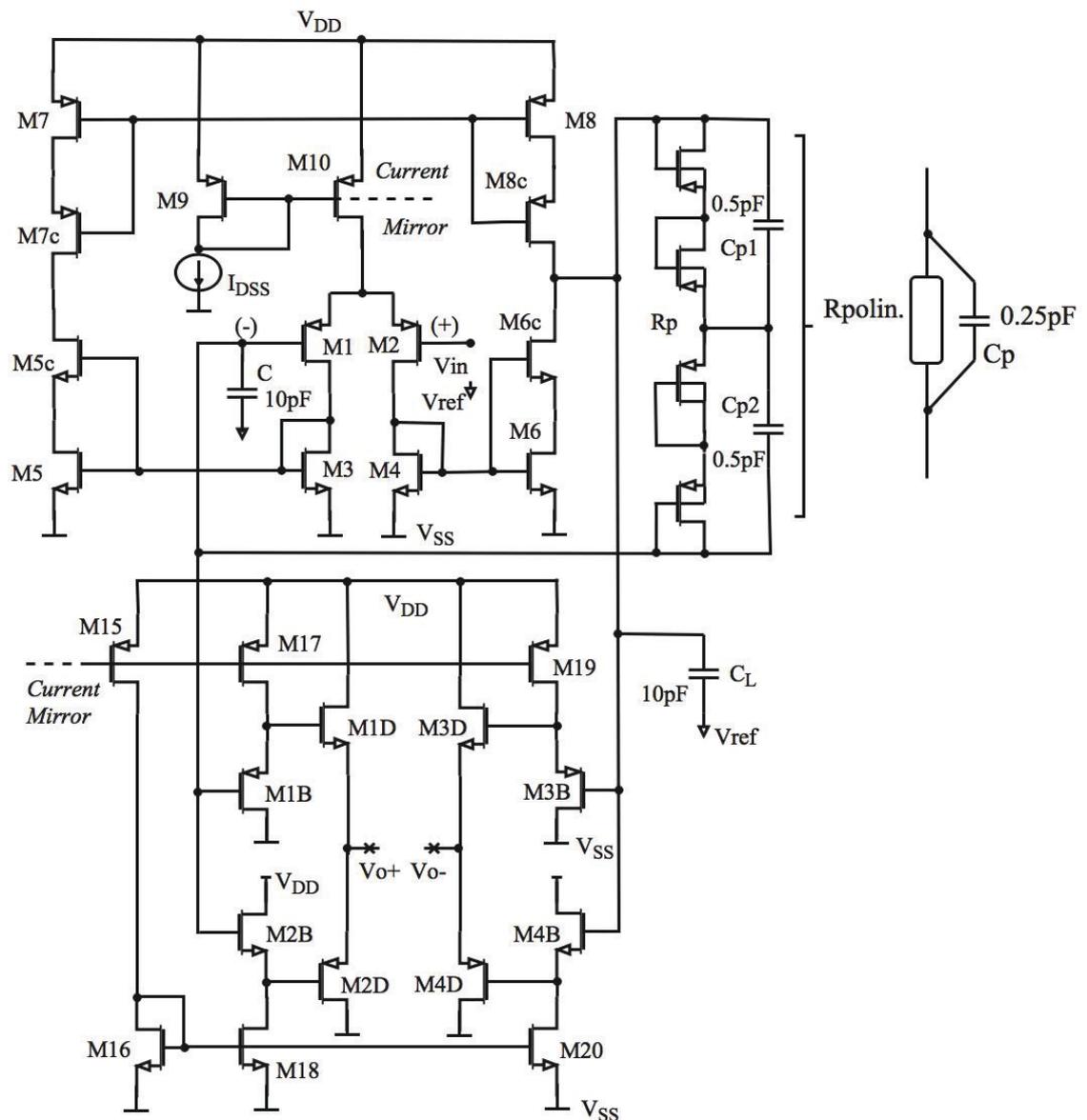
Fonte: Autor

A utilização de transistores compostos com a opção de uso do dispositivo pseudo-resistor com polaridade reversa entre fonte e porta, permitiu atingir uma largura de Banda com frequências de corte superior e inferior compatíveis com a faixa de operação de biopotenciais que operam em baixas frequências, como ECG. A limitação é o nível máximo de excursão atingido pela saída, pois a faixa linear do pseudo-resistor para um circuito “*back-to-back*” limita-se em torno de 100mV.

7.5.11 Proposta (e) - amplificador 0,13 μ m, simulado com modelo Rp polinomial

Utilizando-se o modelo polinomial de pseudo-resistor desenvolvido no item 7.6.4, foram executados ensaios de desempenho de resposta em frequência, ruído, distorção harmônica e resposta transitória na proposta (d) de projeto do amplificador. Os resultados foram comparados com o pseudo-resistor configurado a partir do modelo original SPICE de transistor PMOS BSIM3V3.1 com parâmetros dos transistores fornecidos pela “Foundry” MOSIS. Ambos foram simulados no Eldo. O esquema é apresentado na Figura 83.

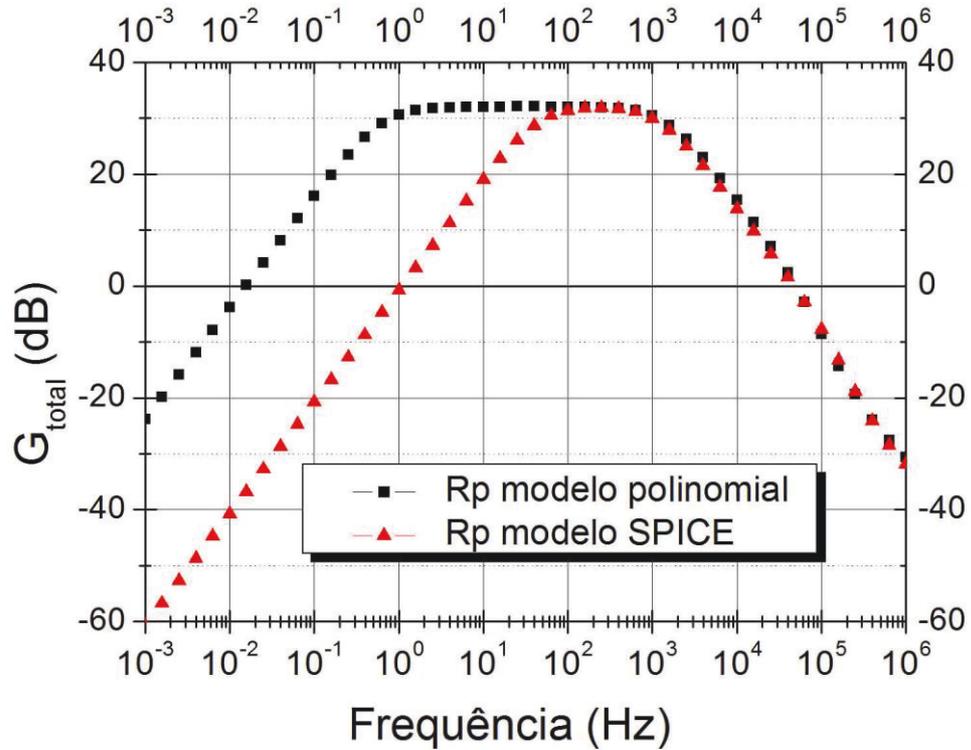
Figura 83 - Amplificador com Rp polinomial p/ 2x $btb(W=0,36\mu\text{m}; L=0,24\mu\text{m})$



Fonte: Autor

A Figura 84 exibe a resposta em frequência do amplificador para o modelo SPICE e para o modelo de Rp polinomial.

Figura 84 - Resposta em frequência p/ Rp polinomial e SPICE original



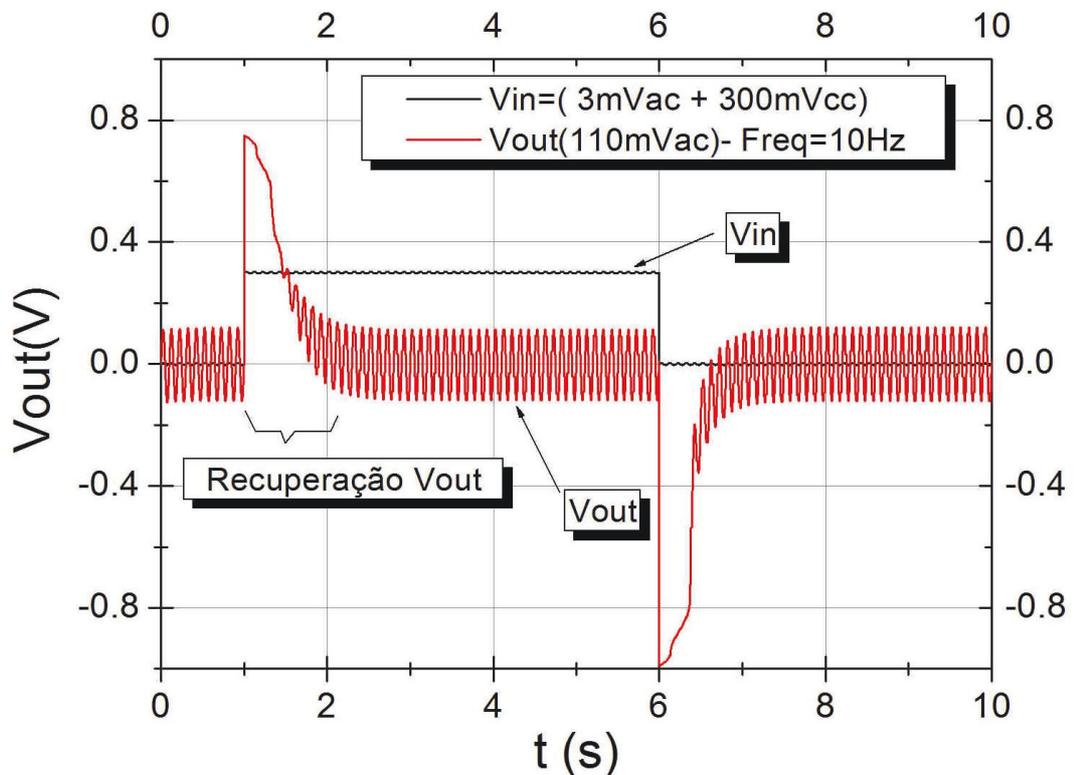
Fonte: Autor

A resposta obtida mostra uma diferença de aproximadamente duas ordens de grandeza entre as curvas de resposta em frequência, sendo que nessa arquitetura, o valor do pseudo-resistor está diretamente ligado à frequência de corte inferior. Foram obtidos valores de 0,4Hz para o modelo de Rp polinomial e 40Hz para o modelo de Rp formado por 4 transistores, sendo 2x “back-to-back” com dimensões de $W=0,36\mu\text{m}$ e $L=0,24\mu\text{m}$ cada um.

7.5.11.1 Verificação do tempo de recuperação com R_p polinomial

A precisão da medida do tempo de recuperação, depende do ajuste efetuado pelo polinômio que modela o comportamento do pseudo-resistor. Ele deve estar ajustado para percorrer toda a faixa de excursão possível da tensão V_{Rp} , senão a resposta não será fiel. A Figura 85 exibe o comportamento de recuperação do sinal de saída após um transitório de “offset” de 300mV n sinal de entrada na frequência de 10Hz. A modelagem SPICE deve ser feita com o valor absoluto (módulo) de R_p , devido à inversão de polaridade do sinal alternado durante a excursão “rail-to-rail”.

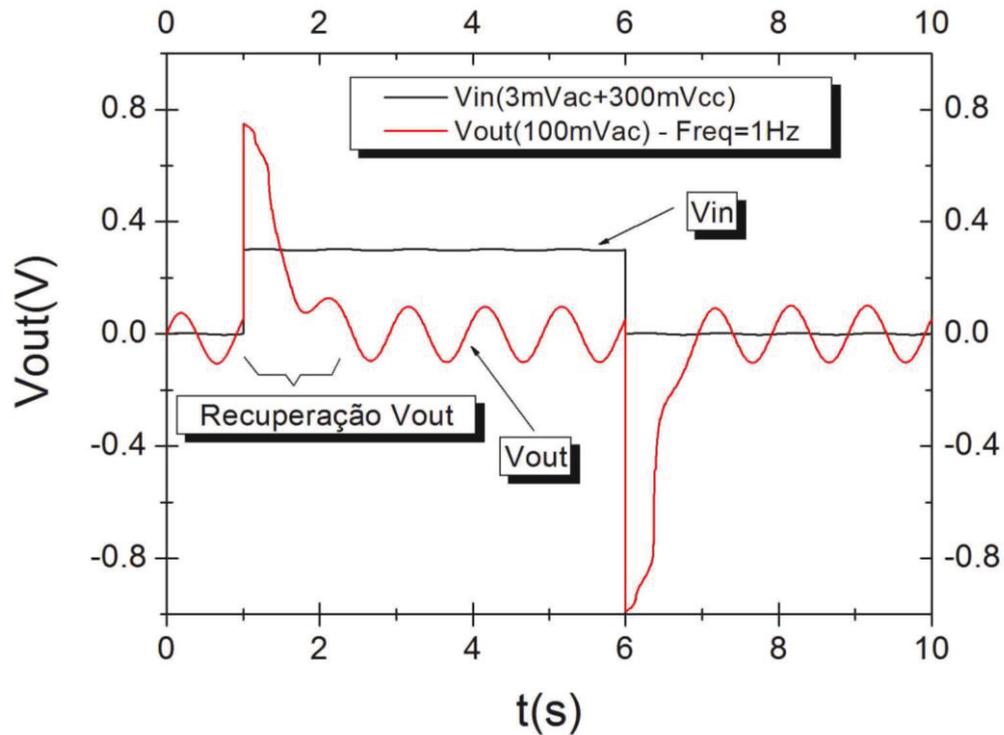
Figura 85 - Tempo de recuperação de V_{out} com R_p polinomial, frequência=10Hz



Fonte: Autor

O tempo de recuperação do sinal de saída para uma entrada de 10Hz 3mVp, após a presença do transitório de “offset” CC de 300mV foi aproximadamente de 1,0 segundo. A Figura 86 exibe o tempo de recuperação de sinal de saída, nas mesmas condições mas para uma frequência de entrada de 1Hz. Esse ensaio mostra o comportamento do amplificador para frequências baixas.

Figura 86 - Tempo de recuperação de V_{out} com R_p polinomial para $freq.=1\text{Hz}$



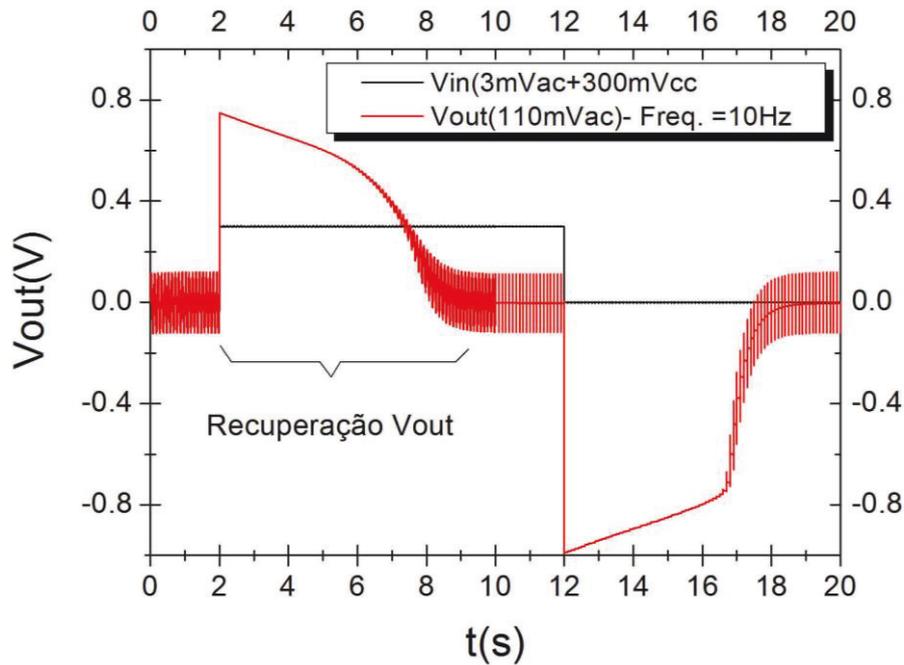
Fonte: Autor

No comportamento para baixas frequências, também se verifica um tempo de recuperação do sinal de saída em aproximadamente 1 segundo.

7.5.11.2 Simulação do tempo de recuperação de um resistor R_p fixo

Para justificar a eficiência de utilização da região não linear do pseudo-resistor para redução do tempo de recuperação nessa arquitetura, a Figura 87 mostra uma simulação SPICE, considerando um resistor simulado fixo nas mesmas condições de teste. Convém observar que a utilização da região linear para redução do tempo de recuperação do sinal de saída depende da topologia da arquitetura do amplificador. Ou seja, em uma arquitetura que não seja projetada para esse fim, tal efeito não ocorrerá, por exemplo na arquitetura da ref. [23] ou mesmo da ref. [26].

Figura 87 - Simulação do tempo de recuperação com resistor de valor fixo



Fonte: Autor

O tempo de recuperação, para o resistor R_p fixo (simulação) foi de aproximadamente 8 segundos, nessa arquitetura. Dependendo da arquitetura, mesmo com o pseudo-resistor, esse tempo pode se estender ainda mais, por exemplo simulando-se a ref. [23] ultrapassou 1 minuto e na ref. [26] o próprio autor comenta algo em torno de minutos.

Tabela 14 - Desempenho do amplificador proposta(e) com R_p polinomial.

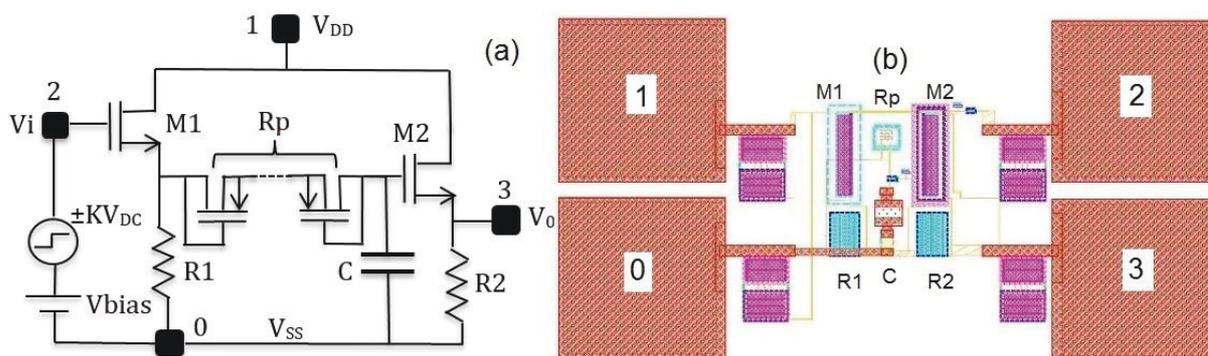
	<i>Proposta(e): - transistor composto - R_p (polinomial)</i>
V_{DD} (alimentação)	2,5V _{cc}
I_{DS} (polarização)	0,5 μ A
V_{ref} , (polarização)	1,0V _{cc}
Ganho (A_v dB)	30dB
Freq. corte inf. (F_c^-)	0,3Hz
Freq. corte sup. (F_c^+)	2KHz
Dist. Harmônica	0,19%
Ruído (inoise)total	10,1 μ V (1Hz à 10KHz)
$V_{saída}$ (rail to rail)	\pm 250mV
Cancelam. CC	\pm 300mVCC
Potência total	3,4mW
Tempo de recuper. Transitório CC.	\sim 1,0seg.

Fonte: Autor.

7.6 CARACTERIZAÇÃO PRÁTICA DO PSEUDO-RESISTOR

A caracterização prática foi executada na tecnologia $0,13\mu\text{m}$ [44], sendo que as medidas práticas para o pseudo-resistor (R_p), conforme já comentado, não podem ser executadas de maneira direta, haja visto a magnitude de grandeza de correntes envolvidas. Essa faixa está abaixo de qualquer limite de instrumentos de medição. Trabalhos, de uma maneira geral, fazem aplicação do pseudo-resistor em projetos de bio-amplificadores, e utilizam simuladores SPICE em seus projetos sem mostrar se o comportamento do modelo do transistor MOS conectado como pseudo-resistor reflete o seu comportamento real. Este trabalho apresenta como contribuição, um método indireto, com base no tempo de resposta transitória de um RC filtro passa-baixa de primeira ordem para fazer a avaliação. O filtro é isolado entre amplificadores seguidores de fonte (M1 e M2), para evitar influência ambiental externa. A Figura 88 mostra o circuito esquemático e o layout implementado que foi fabricado pelo programa educacional MOSIS (MEP), [45] na tecnologia $0,13\mu\text{m}$.

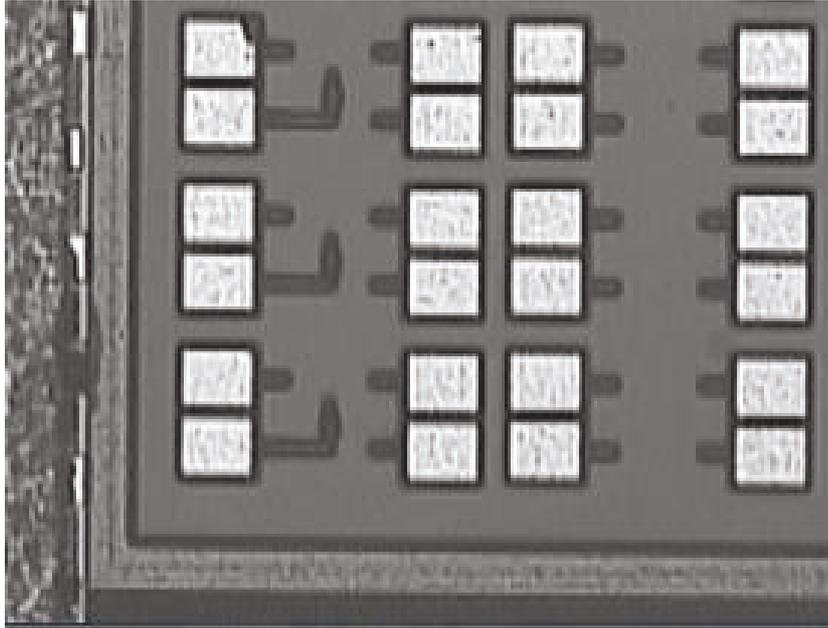
Figura 88 - Esquema e leiaute: caracterização do MOS-bipolar pseudo-resistor



Fonte: Autor

A Figura 89 ilustra detalhes de imagem do circuito integrado construído para realizar as medições do MOS-Bipolar pseudo-resistor. Os resistores $R1=R2=100k\Omega$ polarizam o circuito seguidor de fonte e $C=660fF$ representa a capacitância construída mais a de entrada de porta do transistor M2. As medições foram realizadas com os equipamentos: Gerador arbitrário Hewlett Packard modelo 33120A, osciloscópio Rohde Schwarz modelo RTO1012, fonte CC dupla Minipa modelo MPL-3303M, Micro provador Keythley modelo 4200 com agulhas. Os ensaios foram realizados também em uma versão encapsulada PLCC-48.

Figura 89 - Imagem do CI utilizado para avaliação do pseudo-resistor – 0,13 μm



Fonte: Autor

A estratégia de medição consiste em aplicar um degrau de tensão ($\pm KV_{DC}$) denominado V_{step} , adicionado à polarização (V_{bias}) na entrada (pino2), e avaliar o transitório da tensão de saída no tempo, $V_o(t)$ (pino3), correspondente à carga do capacitor C em relação ao degrau aplicado. O comportamento da tensão de saída V_o , se o produto RpC for constante, pode ser expressa pela equação (27).

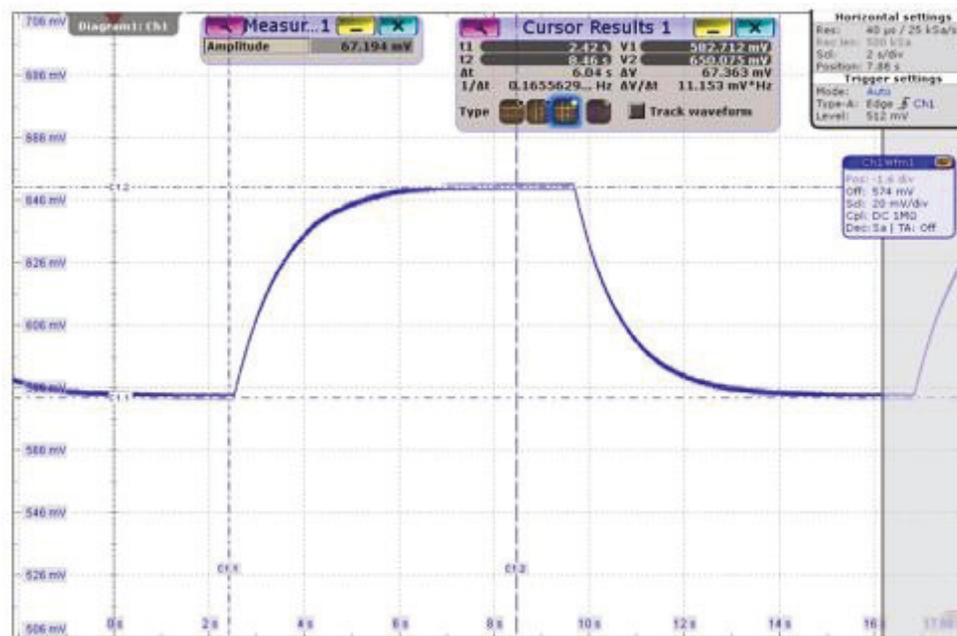
$$V_o = V_{step} \left(1 - e^{\frac{-t}{RpC}} \right) + V_{bias} \quad (27)$$

A obtenção da capacitância total C, na porta de M2 foi realizada através de um circuito de teste onde um resistor convencional MOS de 120k Ω foi implementado no CI (circuito integrado), substituindo o pseudo-resistor. Essa técnica permite extrair a capacitância total que inclui C mais a capacitância de porta de M2. A extração dessa capacitância no layout, também foi feita através do software CalibreTM [43], do pacote IC Station Mentor Graphics, pela ferramenta de extração PEX para o modelo Spice PSP103.1. Esse valor foi usado para calcular o valor do pseudo-resistor pela equação 30.

7.6.1 Verificação de faixa linear do pseudo-resistor observada em simulações

A Figura 90 ilustra a forma de onda medida em V_o pelo dispositivo R_p composta por 4 transistores, conectados em 2x “back-to-back”, sendo cada um com Largura de canal $L=0,36\mu\text{m}$ e Comprimento de canal $W=0,24\mu\text{m}$. Os parâmetros de teste adotados foram $V_{bias} = 1,4\text{Volts}$, $V_{step} = 200\text{mV}$, $C = 660\text{fF}$ extraídos. As dimensões adotadas, foram baseados nos melhores resultados de simulação Spice. Buscou-se verificar a hipótese de um comportamento linear ($\Delta V_{rp}/\Delta I$ constante) para $V_{rp} < \pm 200\text{ mV}$, conforme obtido em simulações.

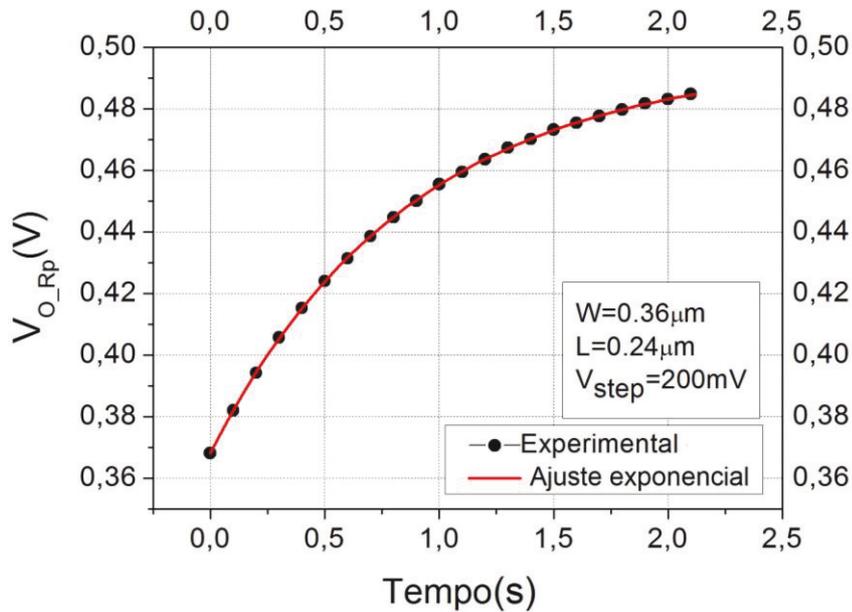
Figura 90 - forma de onda obtida para 2xback-to-back $L=0,24\mu\text{m}$; $W=0,36\mu\text{m}$



Fonte: Autor

A Figura 91 mostra sobrepostas, a curva oriunda dos dados obtidos experimentalmente da Figura 90 que corresponde a carga capacitiva através da constante de tempo $R_p C$ e a curva ajustada nos dados experimentais com a equação exponencial (29). A avaliação quantitativa do grau de aderência entre as duas curvas, apresentam coeficiente qui-quadrado / graus de liberdade ($\chi^2/\text{DoF} = 8,75 \times 10^{-8}$) e coeficiente de determinação ($R^2=0,99992$) para $V_{STEP}=0,1278\text{V}$, erro= $6,26 \times 10^{-6}$, $1 / R_p C=1,143\text{s}^{-1}$ erro=0,00013.

Figura 91 - Curva exponencial ajustada sobre dados experimentais



Fonte: Autor

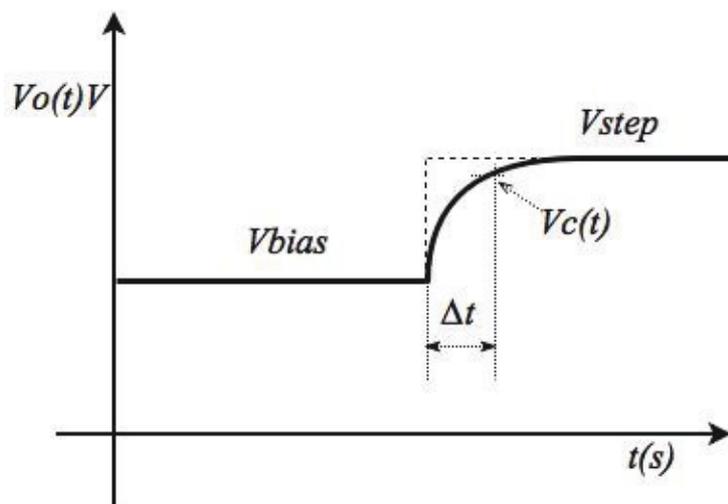
Quantitativamente, os dados experimentais e a curva ajustada, segundo a equação (27), apresentaram um grau de coincidência muito elevado, e uma vez que a capacitância de porta C não varia dado que a tensão de polarização a coloca fora da região de depleção, R_p deve ser constante. Portanto, essa verificação confirma a linearidade de $\Delta V/\Delta I$ experimental tornando o valor do pseudo-resistor constante para a faixa de tensão V_{Rp} obtida em simulação.

7.6.2 Determinação do valor do pseudo-resistor na faixa linear

Começando na equação (27), podemos encontrar o valor R_p , se o valor C é conhecido. A equação (29) e Fig.7 detalham o método de medição.

$$R_p = \frac{\Delta t}{C \cdot \ln\left(\frac{V_{step} - (V_{bias})}{V_{step} - (V_{c(t)})}\right)} \quad (29)$$

Figura 92 - Ilustração do método para determinar o valor do pseudo-resistor



Fonte: Autor

Este método de avaliação permitiu a caracterização de associações de pseudo-resistores implementados em óxido espesso, na tecnologia BiCMOS 0,13 μm Global Foundries (DGPFET) de diferentes dimensões. Estas avaliações foram realizadas utilizando-se MOS pseudo-resistores de: 1x, 2x e 3x “back-to-back” circuitos de transistores de larguras de canal (W) e comprimentos de canais (L) variáveis, conforme mostra a Tabela 15. Todas as avaliações foram realizadas na região onde $\Delta V/\Delta I$ é linear. Os transistores com menor dimensão alcançam o maior valor.

7.6.2.1 Comparações entre valores reais e valores simulados de pseudo-resistores

Verifica-se que há uma diferença de até duas ordens de grandeza, quando compara-se valores de pseudo-resistores calculados a partir de dados simulados obtidos com Spice EldoTM no modelo BSIM3V3.1 nível 53 para tecnologia 0,13 μm , com valores mensurados experimentalmente, Tabela 15. Essa diferença não se mantém constante de acordo com as dimensões dos transistores. Esses dados, comprometem a precisão da utilização do simulador SPICE na aplicação de projetos analógicos com pseudo-resistores. Assim, uma proposta de modelagem do pseudo-resistor será apresentada no item 7.6.3 para aplicação na ferramenta de simulação SPICE.

Tabela 15 - Comparativo: simulação x medidas experimentais de pseudo-resistores

Back-to-back	W(μm)	L(μm)	Rp – simulado	Rp – medido	Rp(med)/Rp(sim)
1	0,36	0,24	13,1 G Ω	0,84T Ω	64,1
2	0,36	0,24	25,8 G Ω	1,21 T Ω	46,8
3	0,36	0,24	38,3 G Ω	1,67T Ω	43,6
1	0,72	0,48	3,50G Ω	0,27T Ω	77,1
2	0,72	0,48	6,61G Ω	0,59T Ω	89,3
3	0,72	0,48	9,52 G Ω	0,75 T Ω	78,8
1	1,08	0,72	2,00G Ω	0,19T Ω	95
2	1,08	0,72	3,55G Ω	0,40T Ω	112
3	1,08	0,72	5,22G Ω	0,61T Ω	116

Fonte: Autor

7.6.3 Modelagem do pseudo-resistor operando na região não linear

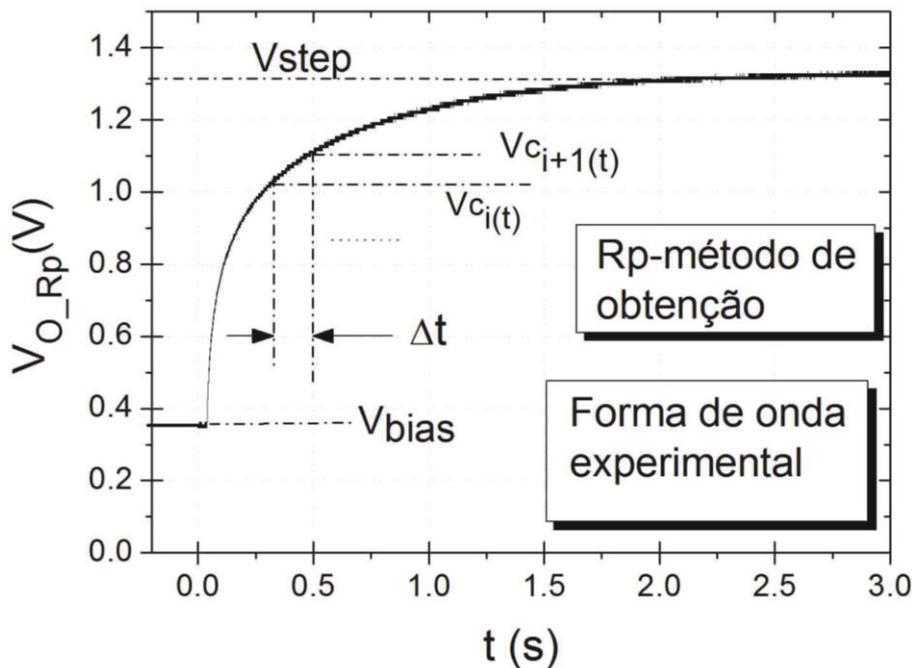
Simulações, em modelos Spice, mostraram que o pseudo-resistor apresenta alta resistência e constante para uma determinada faixa de tensão entre seus terminais (VRp). E que essa resistência se reduz, de forma não linear, para valores acima dessa faixa específica. Para quantificação, esse trabalho apresenta um método para avaliar praticamente essa característica utilizando o circuito de teste da Figura 88 e uma variante da equação (29). Esse método será aplicado tanto para dados experimentais, como para dados obtidos através do SPICE no modelo BSIM3V3.1 nível 53 para verificação do grau de aderência do modelo SPICE comparado com os valores obtidos experimentalmente.

O procedimento é ilustrado na Figura 93. Assumindo-se que a variação de Rp é desprezível durante um reduzido intervalo de tempo Δt , pode-se calcular o valor desse Rp no intervalo $V_{C_i(t)}$ e $V_{C_i(t+1)}$ pela equação (30). Portanto, para cálculo de $R_{p(i)}$, $V_{C_i(t)}$ é o valor inicial e $V_{C_i(t+1)}$ o valor final dentro do intervalo de tempo Δt com a tensão de patamar V_{step} . Para o cálculo de $R_{p(i+1)}$, $V_{C_i(t+1)}$ passa a ser o valor inicial e $V_{C_i(t+1)}$ o valor final no intervalo

de tempo Δt , e assim sucessivamente até o cálculo de $R_{p(n)}$, onde $R_{p(i)}$ é assumido constante dentro do intervalo para permitir a utilização da equação (30).

$$R_{p(i)} = \frac{\Delta t}{C \cdot \ln\left(\frac{V_{step} - (V_{c_i(t)})}{V_{step} - (V_{c_{i+1}(t)})}\right)} \quad ; \quad \text{para } i = (0,1,2\dots n-1) \quad (30)$$

Figura 93 - Procedimento para cálculo de R_p em função de V_{Rp}



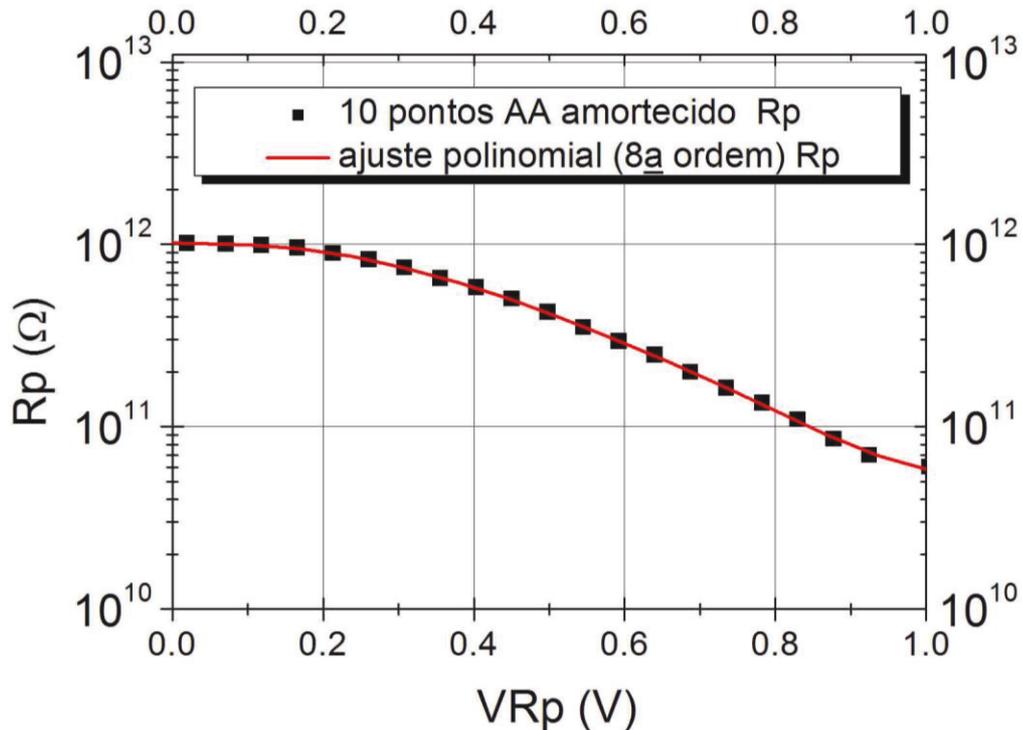
Fonte: Autor

A aplicação desse método permite avaliar a variação de R_p com a tensão entre seus terminais V_{Rp} , e identificar a faixa de comportamento linear de R_p o que corresponde a $\Delta V_{Rp}/\Delta I$ constante. Ele foi aplicado tanto para dados mensurados como para dados colhidos via simulação SPICE com o objetivo de comparar a aderência do modelo SPICE com os valores obtidos experimentalmente. Também foram verificadas a dependência de R_p em termos dimensionais (variação de largura de canal W e comprimento de canal L) e em termos de extensão da faixa linear pelo uso de associações em cascata de conexões “back-to-back”.

7.6.4 Modelagem polinomial do pseudo-resistor para uso na ferramenta SPICE

De posse dos dados experimentais reais do pseudo-resistor, objeto do estudo de caso, propõe-se a extração de um polinômio de 8ª ordem que represente o comportamento de um resistor com variação polinomial com a tensão aplicada nos limites de excursão de sinal do amplificador para biopotenciais pretendido que seja igual ao comportamento do pseudo-resistor nesse intervalo de tensão. A Figura 94 exibe a curva de comportamento de R_p com a tensão, devidamente amortecida de maneira a filtrar as flutuações devido a ruídos ambientais. Nessa curva é ajustado um polinômio de 8ª ordem de modo que ele possa ser utilizado como Resistor não linear na ferramenta de simulação SPICE que disponibilize essa função.

Figura 94 - Polinômio de ajuste R_p para 2xbtb($W=0,36\mu\text{m}$, $L=0,24\mu\text{m}$)



Fonte: Autor

O polinômio ajustado possui coeficiente de determinação de 0,9999, desvio padrão de $3,8456 \times 10^9$, para número de pontos = 65. A equação (31) detalha o modelo do resistor polinomial que representa o comportamento de R_p com VR_p que será utilizado na ferramenta SPICE Eldo, substituindo os transistores MOS conectados como pseudo-resistores, no arquivo descritivo do circuito. VR_p é colocado em valor absoluto para cobrir a excursão em corrente alternada, onde VR_p é negativo.

$$Rp = \left| A_0 + \sum_{j=1}^8 A_j \times |V_{RP}^j| \right| \quad (31)$$

A Tabela 16 exhibe os coeficientes do polinômio do estudo de caso, extraído da curva ajustada da Figura 94. Os valores serão utilizados no projeto do amplificador para biopotenciais proposto nesse trabalho.

Tabela 16- Coeficientes do polinômio para modelagem de Rp do estudo de caso

Coeficientes Polinomiais para Rp: tecnologia 0,13µm 2xbtb(W=0,36µm, L=0,24µm)

A _j	Valor	A _j	Valor
A ₀	1,05224x10 ¹²	A ₅	-4,53113x10 ¹⁴
A ₁	-8,92526x10 ¹¹	A ₆	4,14845x10 ¹⁴
A ₂	1.11385x10 ¹²	A ₇	-2,02889x10 ¹⁴
A ₃	-9,07255x10 ¹³	A ₈	4,11137x10 ¹³
A ₄	2,79504x10 ¹⁴		

Fonte: Autor

A declaração SPICE na ferramenta Eldo™ utilizado para substituir os transistores conectados como pseudo-resistores, rodando o modelo BSIM3V3.1 nível 53 é descrito como

Rp nó1 nó2 VALUE={ABS(1.05224e12-8.92526e11*(ABS(V(vrp))+3.9738e12*(ABS(V(vrp))^2)...)}

onde

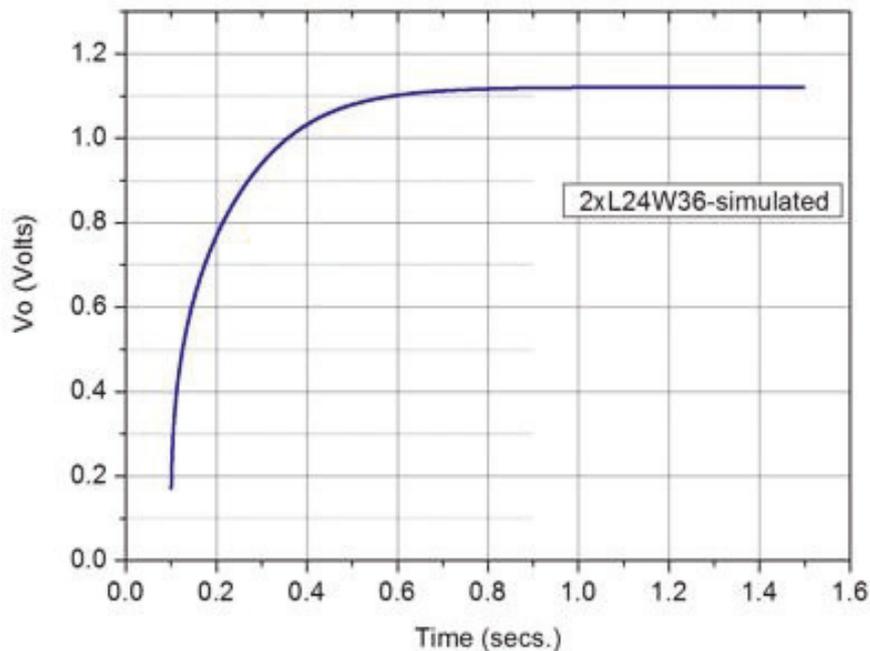
Vrp é a tensão entre os terminais do pseudo-resistor. Para nós flutuantes, no caso de nosso amplificador, usa-se o comando de fonte dependente no SPICE. Exemplo do descritivo de circuito usado: **Erp vrp 0 3 4 1**

Declaração SPICE para fonte dependente: **Exx nó+ nó- nó_controle+ nó_controle- K_fator_de_multiplicação**. Assim, Rp representa um resistor polinomial com valor ôhmico dependente da tensão Vrp aplicada sobre ele, e de acordo com o pseudo-resistor. Esse comando foi utilizado para o projeto do bio-amplificador proposto nesse trabalho.

7.6.5 Medidas experimentais $R_p=2x$ back-to-back $W=0,36\mu\text{m}$ e $L=0,24\mu\text{m}$

A avaliação foi executada através de medidas experimentais e simuladas por SPICE, nas mesmas condições de teste, para efeito de comparações entre os valores reais e simulados. Essas condições são: $V_{DD}=2,5\text{Volts}$, $V_{step}=1100\text{mV}$, pseudo-resistores a partir de transistores PMOS com dimensões de $W=0,36\mu\text{m}$ e $L=0,24\mu\text{m}$ em configuração $2x$ “back-to-back”. O método utilizado é apresentado no item 7.6.3. A Figura 95 apresenta a forma de onda obtida com simulação SPICE.

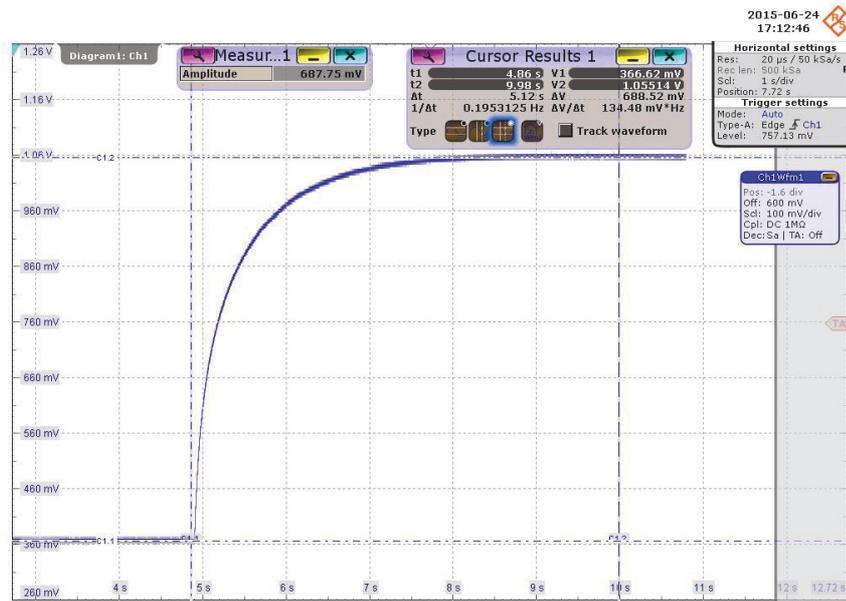
Figura 95 - Resposta simulada do circuito para caracterização do pseudo-resistor



Fonte: Autor

A Figura 96 apresenta a forma de onda obtida com o circuito de teste da Figura 88 e extraída diretamente do osciloscópio em circuito encapsulado, com taxa de amostragem de resolução de $50\mu\text{s}$. Observa-se que, embora visualmente as formas sejam semelhantes, as constantes de tempo envolvidas são bem diferentes. O patamar para o circuito simulado é atingido no tempo de $\sim 0,5\text{s}$ e para o circuito mensurado em $\sim 3,0\text{s}$.

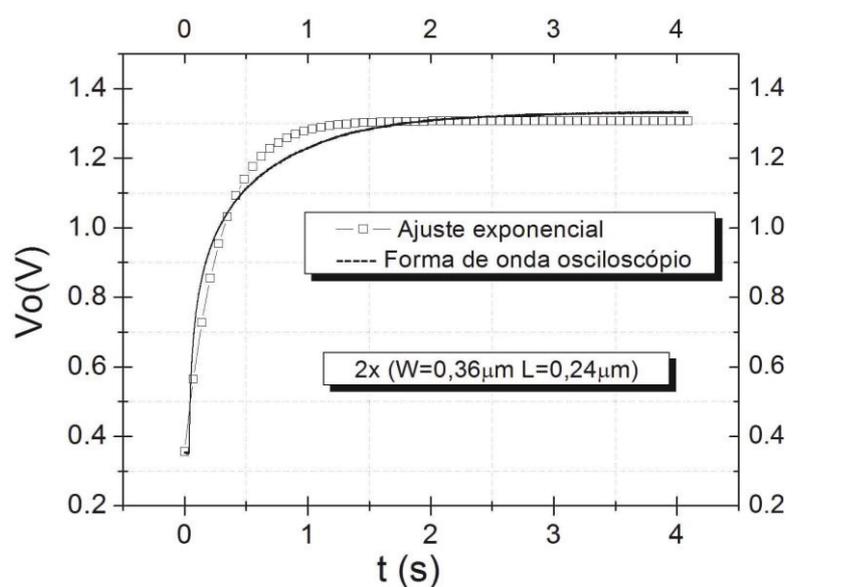
Figura 96 - Forma de onda mensurada para caracterização do pseudo-resistor



Fonte: Autor

Aplicando-se o procedimento para verificação quantitativa da aderência a um sistema de 1ª ordem exponencial, conforme o item 0, verifica-se que o mesmo não se ajusta, caracterizando o comportamento não linear para uma tensão acima da faixa de linearidade comprovada. A exibe esse comportamento.

Figura 97 - Ajuste de curva exponencial na região não linear do pseudo-resistor

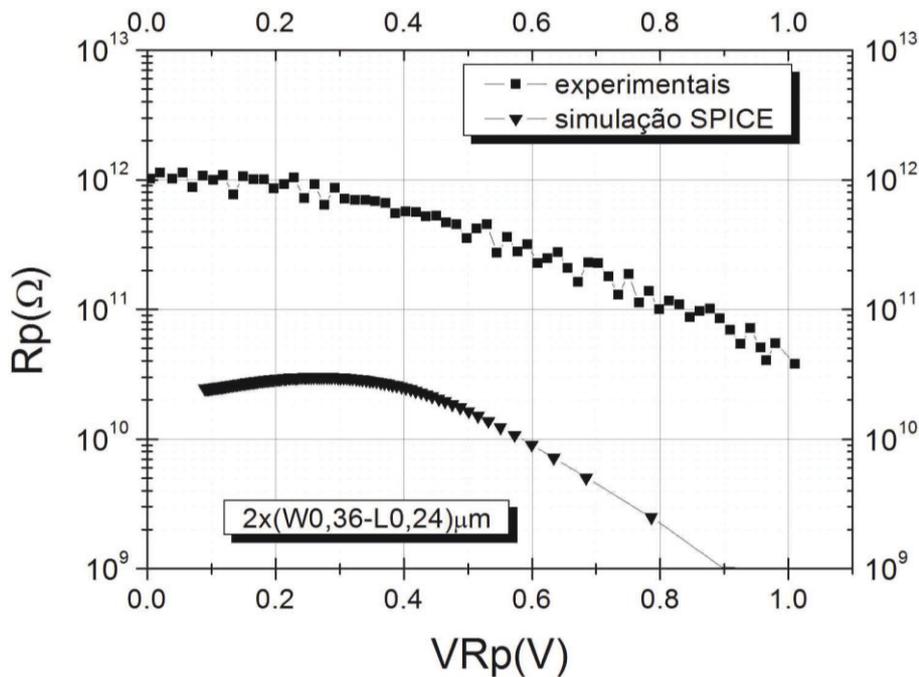


Fonte: Autor

A avaliação quantitativa do grau de aderência entre as duas curvas, apresentaram coeficiente qui-quadrado / graus de liberdade ($\chi^2/\text{DoF} = 0,0134$) e coeficiente de determinação $R^2=0,9454$. Ou seja, há uma região não linear onde o valor de R_p varia de acordo com a tensão sobre ele.

Aplicando-se o método proposto, item 7.6.3, para o cálculo dos valores de R_p para a configuração do estudo de caso, e aplicando-o para os dados coletados experimentalmente e para os dados obtidos via simulação SPICE, obtêm-se as curvas comparativas do comportamento de R_p em função da tensão aplicada V_{Rp} , Figura 98.

Figura 98 - Dependência de R_p x V_{Rp} p/ dados experimentais e simulados



Fonte: Autor

Os dados comprovam a hipótese de que embora a simulação via SPICE modelo BSIM3V3.1 nível 53 apresente uma certa semelhança de forma com a curva obtida por dados experimentais, a diferença entre as duas é de aproximadamente 50 vezes. Confirmando os dados obtidos de forma pontual na região de linearidade para $\Delta V_{Rp}/\Delta I$, Tabela 15.

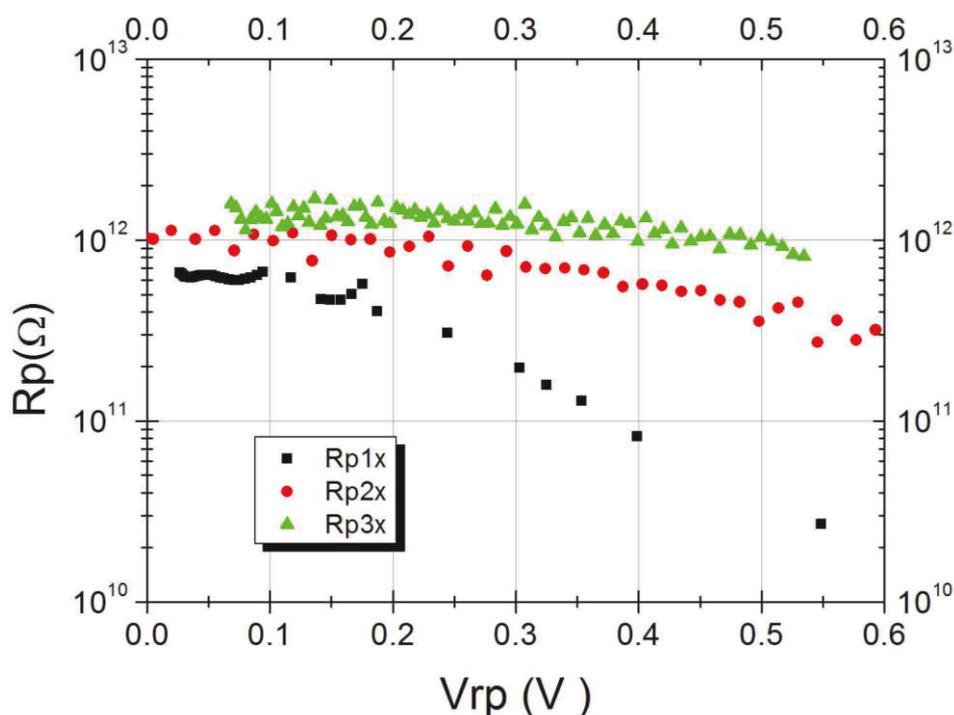
Os dados experimentais também comprovam a existência de linearidade de R_p para valores de V_{Rp} abaixo de 200mV. Portanto, o uso da ferramenta SPICE para o projeto de amplificadores com uso do MOS-Bipolar pseudo-resistor, não fornece resultados precisos em simulação que possam exprimir o que ocorre na realidade com valores experimentais. Assim, esse trabalho propõe um método de obtenção de um modelo não linear, polinomial, para o

pseudo-resistor R_p , que possa ser utilizado na ferramenta SPICE no desenvolvimento de projetos analógicos.

7.6.5.1 Curvas de R_p experimentais para 1x, 2x e 3x “btb” ($W=0,36\mu\text{m}$, $L=0,24\mu\text{m}$)

A Figura 99 apresenta o comportamento de R_p com a tensão V_{Rp} para conexões “btb” PMOS para 2 transistores, 4 transistores e 6 transistores nas dimensões $W=0,36\mu\text{m}$ e $L=0,24\mu\text{m}$ nessa tecnologia $0,13\mu\text{m}$ testada. O objetivo é verificar a tendência de comportamento e o alcance da faixa linear de R_p em função da tensão aplicada.

Figura 99 – R_p x V_{Rp} para R_{p1x} , R_{p2x} e R_{p3x} “btb” ($W=0,36\mu\text{m}$, $L=0,24\mu\text{m}$)



Fonte: Autor

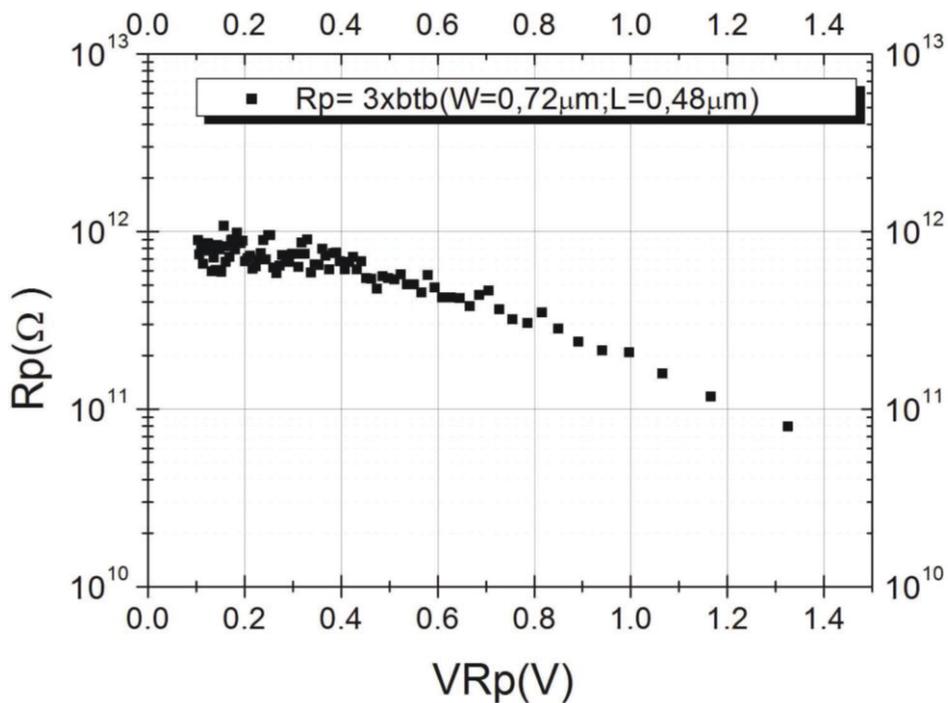
As curvas mostram que a faixa linear para R_p constante se estende em função do aumento de transistores em “back-to-back”, e a variação de resistência em função desse mesmo número de transistores é muito grande para conexões com menos transistores. Assim, pode-se concluir que: o aumento de transistores eleva o valor da resistência e estende a região onde pode-se operar como resistor de valor constante, permitindo uma excursão maior de sinal de saída, dependendo da topologia do amplificador, mas com aumento do tempo de recuperação após transitório de tensão de “offset” em corrente contínua. Assim, para projeto,

o número de transistores deve estar de acordo com as características elétricas que se pretende com o bio-amplificador.

7.6.5.2 Comportamento de R_p x VR_p para $3x_{btb}(W=0,72\mu m, L=0,48\mu m)$

Aplicando-se o método descrito, a Figura 100 exibe os resultados do comportamento de R_p por VR_p abrangendo a região não linear de R_p , para uma nova rodada na tecnologia $0,13\mu m$ com as dimensões do pseudo-resistor igual a: $3x$ “back-to-back” $W=0,72\mu m$, $L=0,48\mu m$.

Figura 100 - R_p x VR_p para $3x$ “back-to-back” $W=0,72\mu m$ e $L=0,48\mu m$



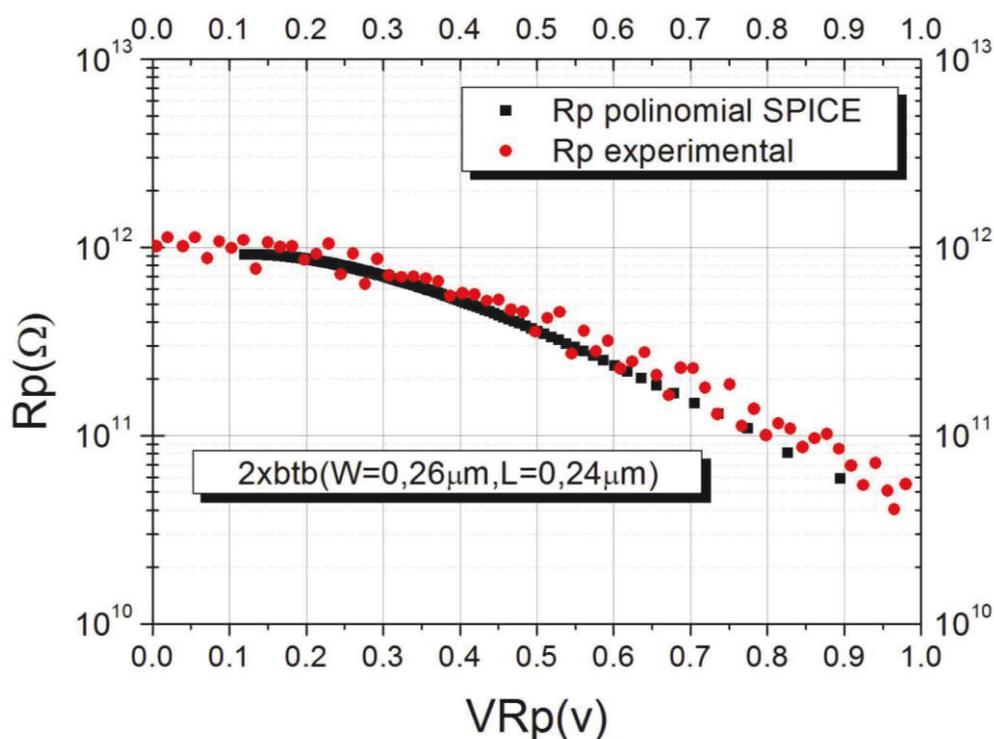
Fonte: Autor

Observa-se que a faixa linear se estende até quase 400mV e estabiliza-se em torno de $800G\Omega$. Para valores de VR_p em torno de 1,3V, R_p se reduz para $90G\Omega$. Essas medidas mostram que altos valores de R_p são obtidos com transistores de pequenas dimensões nessa tecnologia e que se dobrando tanto a largura de canal (W) como o comprimento de canal, os valores obtidos são inferiores aos transistores com dimensões mínimas, para a tecnologia.

7.6.6 Comparação de R_p experimental com modelo polinomial SPICE

Para verificação da aderência do modelo de resistor polinomial criado a partir dos dados experimentais, uma simulação do circuito de teste da Figura 88 foi executada utilizando esse modelo no simulador SPICE Eldo. A partir da curva de tensão $V_c(t) \times t$, foram calculados os valores de $R_p \times V_{Rp}$ e confrontados com os valores calculados a partir dos dados experimentais obtidos através de medições. A Figura 101 exibe as duas curvas do comportamento de R_p sobrepostas.

Figura 101- Curvas de $R_p \times V_{Rp}$, por simulação de R_p polinomial e experimental



Fonte: Autor

Os dados exibidos mostram a eficiência, precisão e aplicabilidade do método de obtenção do modelo de comportamento do pseudo-resistor aplicados na ferramenta SPICE e atestam sua aplicação no projeto de circuitos analógicos que utilizam esse dispositivo. Assim, ele foi aplicado no desenvolvimento do projeto do pré-amplificador para biopotenciais, proposta (e). Os resultados obtidos estão descritos no item 7.5.11.

7.7 CONCLUSÕES GERAIS PARA CARACTERIZAÇÃO DO PSEUDO-RESISTOR E MÉTODO PROPOSTO

As seguintes conclusões e contribuições ao uso do dispositivo MOS-Bipolar pseudo-resistor foram:

- a) esse trabalho não descaracteriza o uso da ferramenta SPICE com seus modelos originais no estudo de comportamento do dispositivo pseudo-resistor. Ainda mais, porque os trabalhos utilizados nas referências aplicaram o simulador SPICE em seus projetos, muito embora atestem que o valor encontrado não é preciso;
- b) esse trabalho utilizou os modelos de transistores originais BSIM3V3.1 do SPICE fornecidos pela MOSIS e determinou as regiões de maior linearidade do pseudo-resistor e quais as dimensões mais apropriadas e opções de configurações para a sua aplicabilidade;
- c) esse trabalho propôs um método com sucesso para avaliação real do valor do dispositivo pseudo-resistor. Essa forma indireta de medição mostrou que os valores encontrados na simulação SPICE com os modelos originais possuem duas ordens de grandeza em média menores que os valores mensurados;
- d) esse trabalho apresentou um método aproximado para determinação da região não linear de dependência com a tensão do pseudo-resistor e verificou que as curvas de comportamento encontrados em simulação SPICE com o modelo original e obtidas através de medidas experimentais apresentam forma semelhante, diferindo na ordem de grandeza;
- e) por fim, esse trabalho apresentou uma opção de obtenção de modelo polinomial de pseudo-resistor a partir do comportamento real, que pode ser utilizada em projetos analógicos na ferramenta SPICE EldoTM do fabricante Mentor Graphics, substituindo o modelo original. Esse modelo foi testado e seu comportamento foi comprovado conforme mostra a Figura 101;
- f) os dados apresentados sustentam a proposta da metodologia do item 6.1 referentes à caracterização prática do pseudo-resistor;
- g) ressalta-se que a avaliação foi realizada nos dispositivos da tecnologia 0,13 μ m Golbal Foundries, mas que pode ser aplicada em qualquer tecnologia.

8 CONCLUSÃO GERAL

O método proposto focou na implementação de pré-amplificação diretamente nos eletrodos, e com isso na utilização da conexão de transistores MOS denominada pseudo-resistores que alcançam os valores da ordem de $10^{12}\Omega$. Isso possibilitou a implementação de capacitores diretamente no CI para obtenção de constantes de tempo RC da ordem de segundos, compatível com a faixa de alcance de alguns sinais de biopotenciais.

A proposta de arquitetura, além das características convencionais, também buscou minimizar o tempo de recuperação de sinal de saída após um transitório de “*offset*” CC na entrada, utilizando de forma pioneira, a dependência com a tensão da região não linear do pseudo-resistor. A arquitetura sugerida baseou-se nas várias opções de implementação de amplificadores para biopotenciais que foram estudadas e avaliadas. Aplicando o método proposto, foram realizados projetos avaliados em simulação em 02 tecnologias distintas, e para os cálculos aplicou-se o método do coeficiente de inversão IC, baseado no modelo EKV;

Devido à ausência de um procedimento prático para mensurar e validar o dispositivo pseudo-resistor, um circuito para caracterização do pseudo-resistor foi implementado com várias opções de dimensões em tecnologia BicMOS $0,13\mu\text{m}$ e enviado à “*foundry*” para construção. Os resultados mostraram que a ferramenta de simulação de projetos SPICE não modela corretamente a faixa de valores desse dispositivo. Assim, embora o formato das curvas seja semelhante, os valores alcançados diferem por quase 2 ordens de grandeza. Então, esse trabalho propôs, com sucesso, um método de obtenção de modelo de resistor polinomial, através de dados experimentais da tecnologia utilizada, para ser utilizada na ferramenta de simulação SPICE, em projetos analógicos que utilizem esse componente.

Além disso, observou que as diferenças, em simulação, entre as duas tecnologias são muito elevadas, como pode ser visto nas curvas de comportamento IV. Assim, modelos que exprimem o comportamento em uma, podem não serem válidos para outras.

Esse trabalho não invalida o uso do modelo SPICE original para projetos com o pseudo-resistor, já que ele foi utilizado em trabalhos publicados. Alguns trabalhos mencionaram essas diferenças, mas não propuseram uma alternativa. Ele é útil quando se deseja testar funcionalidades e diferenças entre duas tecnologias de forma rápida e eficiente. Isso foi executado e exibido nesse trabalho na obtenção de novas propostas de projetos ou mesmo no levantamento de curvas que não poderiam ser efetuadas na prática, dada a ordem das correntes envolvidas. Para um projeto final ela não oferece a precisão necessária para uma implementação física final, o modelo proposto sim.

Os amplificadores para biopotenciais foram implementados com um buffer com saída classe AB com baixa impedância de saída que permite a conexão a um sistema de aquisição de dados diferencial. O ganho limitado de 30dB foi definido baseado no fato de que o objetivo é realizar o pré-condicionando do sinal a fim de torná-lo mais robusto a impedâncias externas e a ruídos extrínsecos ao injetá-lo em um sistema de aquisição de dados. Os projetos foram realizados e simulados tanto na tecnologia 0,50 μm AMIS e 0,13 μm BiCMOS, com resultados satisfatórios de simulação.

Vimos que há poucos trabalhos publicados até agora na tecnologia 0,13 μm e não foi encontrado, em todos os artigos pesquisados e em várias tecnologias, a abordagem do tempo de recuperação após transitórios de “*offset*” de tensão contínua na entrada. A exceção é o artigo que publicamos no ICCDCS 2014.

Quase todos os artigos pesquisados mencionaram o uso do MOS-bipolar pseudo-resistor para obtenção de impedâncias elevadas, mas apresentaram valores com várias ordens de grandeza de diferença entre eles ($10^{11}\Omega$ à $10^{14}\Omega$) e nenhuma proposta de caracterização prática. Esse trabalho realizou estudos e simulações SPICE, utilizando a ferramenta de simulação EldoTM [38] com os dados da tecnologia 0,50 μm AMIS e 0,13 μm Global Foundries. A modelagem foi feita com dados fornecidos pelo MOSIS para SPICE modelo BSIM3V3.1 nível 53. Também atestou as diferenças mencionadas e propôs, com sucesso, um modelo polinomial de pseudo-resistor baseado em dados experimentais para a tecnologia 0,13 μm .

Salienta-se, que embora o circuito apresentado seja composto de módulos conhecidos, ele cumpre o objetivo de minimizar o tempo de recuperação do sinal de saída após um transitório de “*offset*” CC e atinge os requisitos de resposta em frequência, distorção harmônica, ganho, cancelamento intrínseco CC e ruídos intrínsecos compatíveis com a aplicação para uma faixa ampla de biopotenciais, Tabela 1.

Por fim, esse trabalho gerou a proposta de um método e guia para projeto de amplificadores integrados para biopotenciais com uso de pseudo-resistores, que foi representado através de um grafo orientado baseado em redes de Petri não seguras. As fases e dependências de atividades foram justificadas no desenvolvimento do estudo de caso.

9 PROPOSTA DE CONTINUIDADE

As atividades previstas para continuidade são:

- a) caracterização do dispositivo MOS-bipolar pseudo-resistor, através dos dados colhidos de forma indireta do circuito de teste em outras tecnologias com diferentes dimensões;
- b) avaliação experimental de alternativas de polarização do pseudo-resistor, as quais foram simplesmente simuladas nesse trabalho, mas que devem ser caracterizadas experimentalmente;
- c) avaliação experimental do bio-amplificador na tecnologia 0,13 μ m com e sem polarização do pseudo-resistor. Serão avaliados todos os parâmetros elétricos considerando-se: banda-passante, ganho, distorção harmônica, ruído referente à entrada (*inoise*), *NEF* e resposta a transitórios CC, além do tempo de recuperação. Esse trabalho está em curso atualmente;
- d) pesquisa referente à aplicação de saída em corrente para o Buffer de saída de amplificadores de biopotenciais.

REFERÊNCIAS

- [1] NEUMAN M. R. Biopotential Electrodes. **Medical instrumentation application and design**. 4. ed. USA: John G. Webster– 2008. Cap 5.
- [2] RÄMÖ T. Biopotentials and Electrophysiology Measurement. **The measurement instrumentation and sensors handbook**. John G. Webster, 1999. Cap. 74.
- [3] RICHARDSON, P. C.; COOMBS F. K. **New construction techniques for insulated electrocardiographic electrodes**. Proceedings of the annual conference on engineering in medicine and biology, Vol, M. H. Hamza, ed., 1968.
- [4] NEUMAN M. R. Biopotential Amplifiers. **Medical instrumentation application and design**, 4. ed. USA: John G. Webster, 2008. Cap 6.
- [5] CLARK Jr. John W. The Origin Of Biopotentials. **Medical instrumentation application and design**, 4. ed. USA: John G. Webster, 2008 Cap 4.
- [6] DEGEN Thomas, JACKEL Heinz. **Preamplified two-wired active electrodes with DC-offset compensation**. Proceedings of the 26th Annual International Conference of the IEEE EMBS San Francisco, CA, USA-September 1-5, p. 2251-2254, 2004.
- [7] AMERICAN NATIONAL STANDARD ANSI/AAMI EC38:2007. **Part 2-47: Particular requirements for the safety, including essential performance, of ambulatory electrocardiographs systems**. Association for the Advancement of Medical Instrumentation, December, 2007.
- [8] METROLOGY RESEARCH INSTITUTE [Online], Available:
<<http://metrology.hut.fi/courses/S-108.4010/2006/Biopotentials.ppt>>
- [9] JOHNS, D.; MARTIN, K. **Analog integrated circuit design**. Toronto Canada: A John Wiley & Sons, 1997.
- [10] RAZAVI, B. **Design of analog CMOS layout and simulation**. New York, USA: McGraw Hill. International Edition, 2001.
- [11] BAKER, R. J. **CMOS Circuit design layout and simulation**. 3. ed. New Jersey USA: IEEE press A John Wiley & Sons, 2010.
- [12] ENZ, C. C.; KRUMMENACHER, F.; VITTOZ E. A. **An analytical transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications**. Kluwer Academic Publishers, Boston, p. 83-114, 1995.
- [13] BINKLEY, D. M. **Tradeoffs and optimization in analog CMOS design**. West Sussex, England: A John Wiley & Sons, LTD, 2008.
- [14] STEYAERT, M. S. J. et al. **A Micropower Low-noise monolithic instrumentation amplifier for medical purposes**. IEEE Journal of solid-state circuits, Vol. sc22 no 6, 1987.
- [15] GOMES, R. **Estudo comparativo do ruído Flicker (1/f) entre amplificadores operacionais de transcondutância utilizando tecnologia convencional e de canal**

- gradual (GC) SOI Nmosfet**. 2008. 90f. Dissertação (Mestrado em Engenharia Elétrica) – Centro Universitário da FEI, S. B. Campo.
- [16] HARRISON, R. R.; CHARLES C. **A Low-power, Low-noise CMOS amplifier for neural recording applications**. IEEE Journal of Solid State Circuits, Vol. 38 No. 6 June, p. 958-965, 2006.
- [17] GOSSELIN, B.; SAWAN, M.; CHAPMAN, C. A. **A low power integrated bio-potential amplifier with active low frequency suppressor**” IEEE Transactions, vol. 1, n. 3 September, p. 184-192, 2007.
- [18] KASEROUNI, I. A. et al. **A 77nW Bioamplifier with a tunable bandwidth for neural recording systems**. IEEE. iPack Center-Royal Institute of Technology – Sweden, p. 36-39, 2010.
- [19] WEI, Z. et al. **A Low noise integrated bio amplifier with active DC offset suppression**. Beihang University - China, p. 5-8, 2009.
- [20] PERLIN E. et al. **A neural amplifier with high programmable gain and tunable bandwidth**. 30th Annual International IEEE EMBS Conference, Vancouver, British, Canada, August, p. 3154-3157, 2008.
- [21] HWANG, S. et al. **Bandwidth tunable amplifier for recording biopotential signals**. 32nd Annual International Conference of IEEE EMBS, Buenos Aires, Argentina, p. 184-192, August, 2010.
- [22] MING, Y.; GHOVANLOO M. **A low-noise preamplifier with adjustable gain and bandwidth for biopotential recording applications**. Department of Electrical and Computer Engineering North Caroline State University, Raleigh, NC, U.S.A. p.321-324, 2007.
- [23] PARTHASARATHY, J. et al. **A integrated CMOS bio-potential amplifier with a feed-forward DC cancellation topology**. EMBS Annual International Conference- Proceedings of 28th IEEE, p. 2974-2977, 2006.
- [24] WANG, J. et al. **Design of an analog front-end for ambulatory biopotential measurement systems**. Department of Electrical and Computer Engineering, North Carolina State University, Raleigh, NC, U.S.A. 2010.
- [25] DRESHER, R. P.; IRAZOQUI, P. P. **A compact nanopower low output impedance CMOS operational amplifier for wireless intraocular pressure recordings**. Proceedings of the 29nd Annual International Conference of IEEE EMBS, Cité Internationale Lyon, France, p. 6055-6058, 2007.
- [26] WATTANAPANITCH, W. **An ultra low-power neural recording amplifier and use an adaptively-biased multi amplifier arrays**. Master of Science of Electrical Engineering and Computer Science. Thesis of Massachusetts Institute of Technology, 2007
- [27] SEDRA, S.; SMITH, K.C. **Microeletrônica**. Makron Books, 4ed. 2000.
- [28] DELBRUCK, T. e MEAD, C. A. **Analog VLSI adaptive, logarithmic wide dynamic-range photoreceptor**. Proc. IEEE Int. Symposium Circuits and Systems, vol. 4, p. 339–342, 1994.

- [29] MAJIDZADEH, V. et al. **A micropower neural recording amplifier with improved noise efficiency factor**. Ecole Polytechnique Fédérale de Lausanne (EPFL) 1015 Lausanne, Switzerland, p. 319-322, 2010.
- [30] MOHSENI, P. e NAJAFI, K. **A fully integrated neural recording amplifier with DC input stabilization**. IEEE Transactions on Biomedical Engineering, Vol. 51, No. 5, p. 833-837, 2004.
- [31] SHIUE, M. et al. **Tunable high resistance voltage-controlled pseudo-resistor with wide input voltage swing capability**. Electronic Letters, vol. 47, n.6, 2011.
- [32] BINKLEY, D. M. et al. **Optimizing drain current, inversion level, and channel length in analog CMOS design**. Analog Integrated Circuits and Signal Processing, 47, p.137 a 163, 2006.
- [33] KASSIRI, H, et al. **Low-distortion Super-Gohm Subthreshold-MOS resistors for CMOS neural amplifiers**. Department of Electrical and Computer Engineering, University of Toronto. Canada, p. 270-273, 2013.
- [34] FAN, Z. et al. **Design of ultra low-power bio-potential amplifiers for bio-signal acquisition applications**. IEEE Transactions on Biomedical Engineering, v. 6, v. 4, August, 2012.
- [35] CHIH, C. T. et al, “**Measurement and parameter characterization of pseudo-resistor based CCIA for biomedical applications**”. IEEE, International Symposium on Bioelectronics and Bioinformatics- ISBB, 2014.
- [36] TERRY, S. C. **An introduction to the EKV model and a comparison of EKV to BSIM**. Integrated Circuits and Systems Laboratory. 2005.
- [37] SINGH, T. et al, “**Design and analysis of CMOS folded Cascode OTA using Gm/Id technique**”. International Journal of Electronics and Computer Science Engineering- p. 727 – 733, ISSN-2277-1956, 2012.
- [38] Mentor Graphics, **Eldo classic** – IC Design Package - User’s Manual.
- [39] SILVEIRA, F; FLANDRE, D.; JASPER, G. **A gm/Id methodology for design of CMOS analog circuits and its application to the synthesis of a silicon on-insulator micropower OTA**. - IEEE Journal of Solid- State Circuits, Vol. 31, N. 9, September 1996.
- [40] FIDELIX, C., BENKO, P., LUCCHI, J. GIACOMINI, R. **Transitory recovery time of bio-potential amplifiers that include CMOS pseudo-resistors**. (ICCDACS) International Caribbean Conference on Devices, Circuits and Systems. Mexico, 2014
- [41] FERREIRA, L. H. C. et al. **An Ultra-Low-Voltage Ultra-Low-Power CMOS Miller OTA With Rail-to-Rail Input/Output Swing**. IEEE Transactions on Circuits and Systems, Vol.54, No 10, October 2007.
- [42] COTRIN, E. D. C. e FERREIRA, L. H. C. **An ultra-low-power CMOS symmetrical OTA for low-frequency Gm-C applications**. Analog Integr Circ Sig Process, pg. 275-282, 2012.
- [43] Calibre xRC™ User’s manual, Mentor Graphics Corporation, 2014.

[44] BiCMOS 8HP Design Manual, IBM Corporation, 2013

[45] MOSIS Service, USC Information Sciences Institute.

[46] EldoTM User's Manual, Mentor Graphics Corporation, release 2005-3, 2005

ANEXO A – LISTA DE EQUAÇÕES

Lista de equações

- 1: Equação de Nersnt
- 2: PSRR
- 3: Densidade espectral de ruído térmico
- 4: Densidade espectral ruído flicker
- 5: Corner frequency ruídos flicker e térmico
- 6: Modelo de ruído Mosfet
- 7: Modelo Vnoise Mosfet
- 8: Ruído “shot” para canal curto
- 9: NEF
- 10: Ganho do amplificador OTA
- 11: frequência de corte superior OTA
- 12: Função de transferência do OTA
- 13: Ganho do OTA g_m/i_{ds}
- 14: Modelo Shiue para o pseudo-resistor
- 15: Corrente tecnológica I_s
- 16: Coeficiente de Inversão IC
- 17: i_{ds} para inversão forte
- 18: i_{ds} para inversão fraca
- 19: i_{ds} para inversão moderada
- 20: função de transferência do modelo OTA c/ fonte dependente
- 21: Ganho de malha aberta do OTA
- 22: Rede realimentação do bio-amplificador proposta (a)

23: função $G(s)$ do OTA

24: função $G(s) \times H(s)$ do OTA

25: função $G_{total}(s)$ da proposta (a)

26: Resistência de saída do OTA com transistores compostos.

27: Modelo para análise quantitativa do tempo de recuperação

28: Comportamento transitório constantes RC 1ª ordem.

29: Equação para determinação do valor ôhmico do pseudo-resistor.

30: Equação para determinar o comportamento de R_p com V_{Rp} .

31: Modelo polinomial de 8ª ordem que representa R_p .

ANEXO B – MODELAGENS DO AMPLIFICADOR EM MATHCAD

Modelagem do amplificador – tecnologia 0,50 μm – proposta (a)

$$j := -2, -1.9 \dots 6.7 \quad CL := 10^{-11} \quad Cf := 10^{-11} \quad Gm := 78.7 \cdot 10^{-6}$$

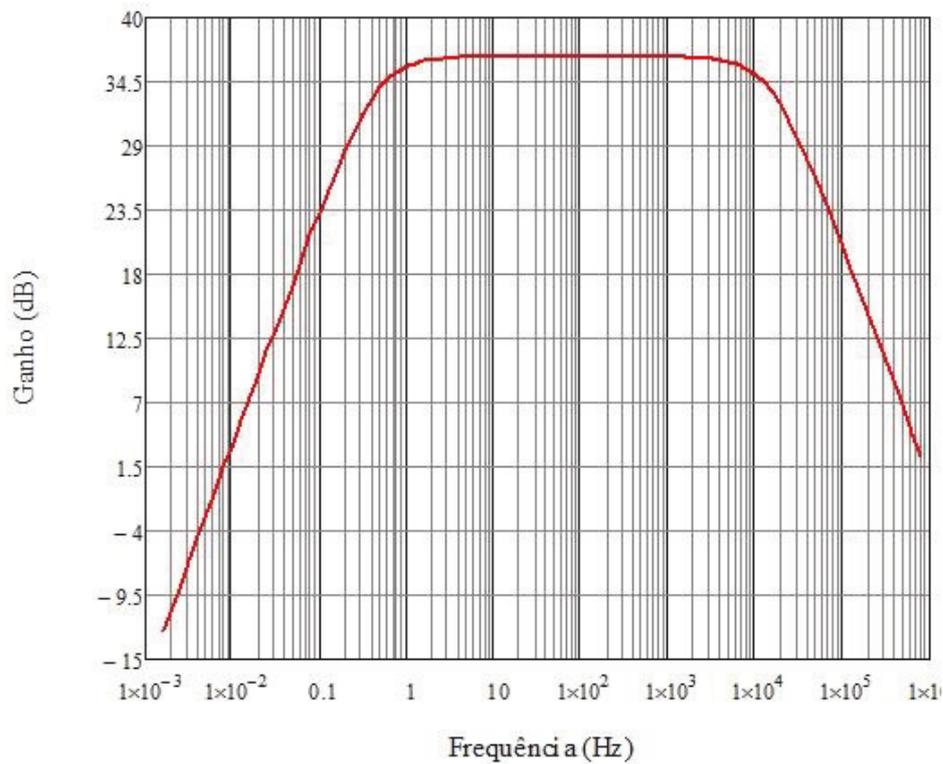
$$\omega(j) := 10^j \quad Gds := 0.59 \cdot 10^{-6} \quad Rp := 1.4 \cdot 10^{12} \quad Cp := 1.0 \cdot 10^{-13}$$

$$f(j) := \frac{\omega(j)}{2 \cdot \pi} \quad Z(j) := \left(i \omega(j) \cdot Cp + \frac{1}{Rp} \right)^{-1} \quad k := 0.85 \quad Rota := \frac{1}{Gds}$$

$$Av(j) := \frac{Gm \cdot Rota}{1 + i \omega(j) \cdot CL \cdot Rota} \quad H(j) := \frac{1}{1 + i \omega(j) \cdot 2 \cdot Z(j) \cdot Cf}$$

$$Ad(j) := k \cdot \left[\left(\frac{Av(j)}{1 + Av(j) \cdot H(j)} \right) - \left(\frac{Av(j) \cdot H(j)}{1 + Av(j) \cdot H(j)} \right) \right]$$

$$AdB(j) := 20 \log(|Ad(j)|)$$



Modelagem do amplificador – tecnologia 0,13 μm – proposta (b)

$$j := -1, -0.9 \dots 6.7 \quad G_m := 55.9 \cdot 10^{-6} \quad C_L := 10^{-11} \quad C_f := 10^{-11}$$

$$\omega(j) := 10^j \quad G_{ds} := 4.31 \cdot 10^{-7} \quad C_{p1} := 5 \cdot 10^{-13} \quad C_{p2} := 5 \cdot 10^{-13}$$

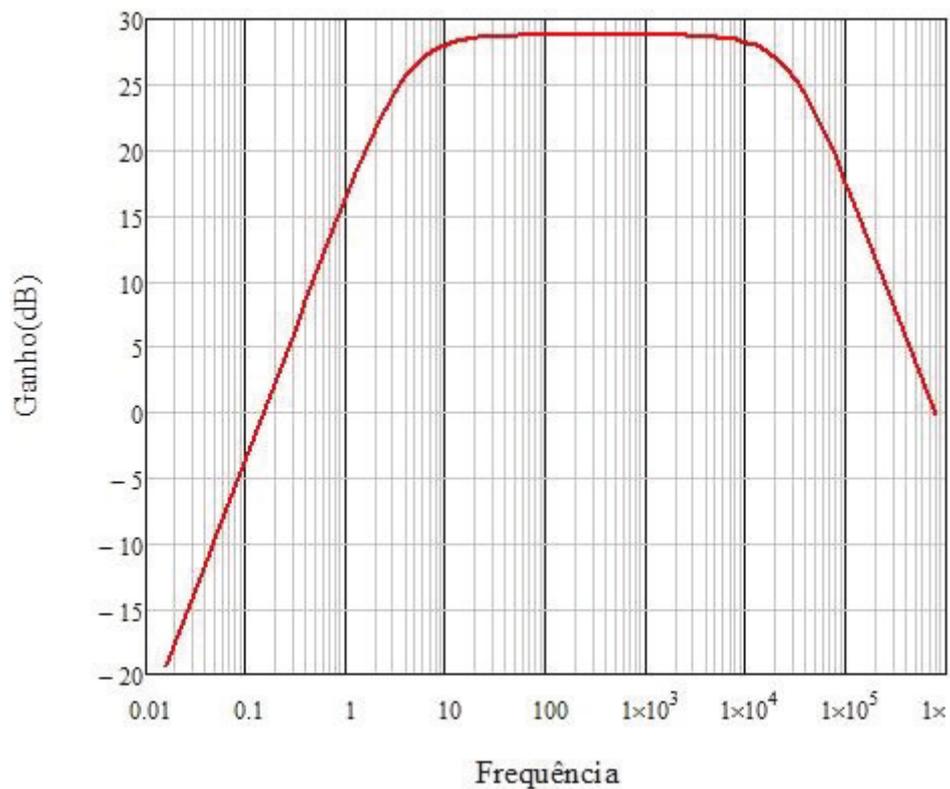
$$f(j) := \frac{\omega(j)}{2 \cdot \pi} \quad R_p := 30 \cdot 10^9 \quad k := 0.90 \quad R_o := \frac{1}{G_{ds}}$$

$$Z1(j) := \left(i \omega(j) \cdot C_{p1} + \frac{1}{R_p} \right)^{-1} \quad Z2(j) := \left(i \omega(j) \cdot C_{p2} + \frac{1}{R_p} \right)^{-1}$$

$$A_v(j) := \frac{G_m \cdot R_o}{1 + i \omega(j) \cdot C_L \cdot R_o} \quad H(j) := \frac{1}{1 + i \omega(j) \cdot C_f \cdot (Z1(j) + Z2(j))}$$

$$Ad(j) := k \cdot \left[\left(\frac{A_v(j)}{1 + A_v(j) \cdot H(j)} \right) - \left(\frac{A_v(j) \cdot H(j)}{1 + A_v(j) \cdot H(j)} \right) \right]$$

$$AdB(j) := 20 \log(|Ad(j)|)$$

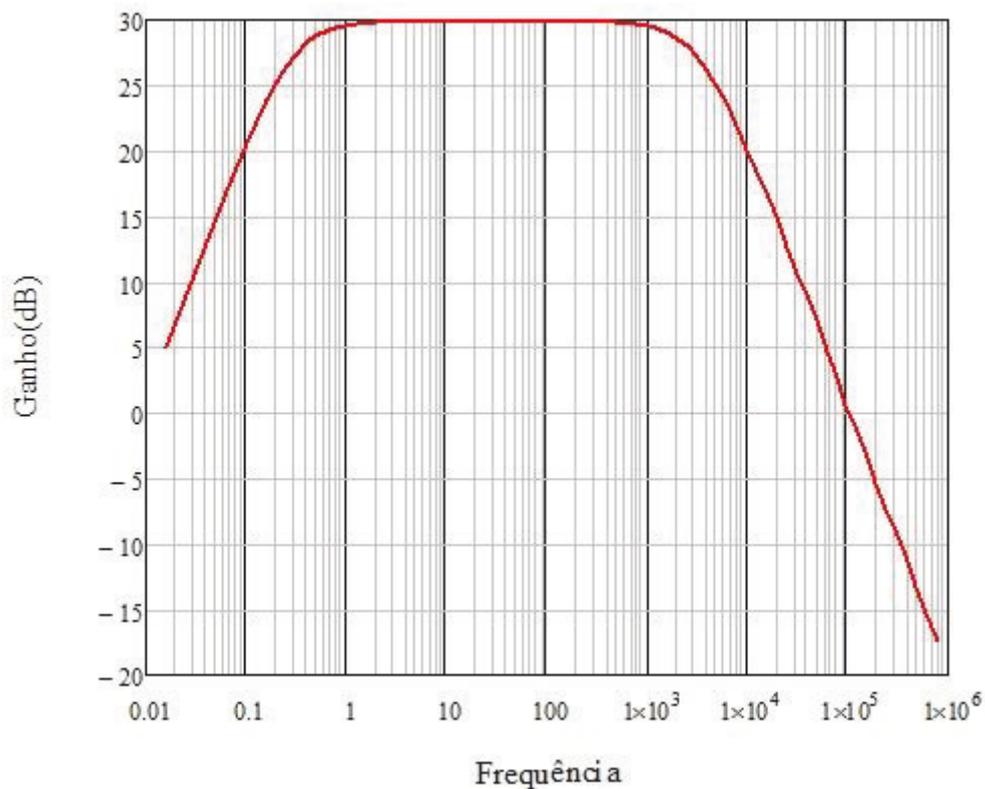


Modelagem do amplificador – tecnologia 0,13 μm – proposta (e)

$$\begin{aligned}
 j &:= -1, -0.9..6.7 & G_m &:= 7.75 \cdot 10^{-6} & C_L &:= 10^{-11} & C_f &:= 10^{-11} \\
 \omega(j) &:= 10^j & G_{ds} &:= 2.93 \cdot 10^{-8} & C_{p1} &:= 5 \cdot 10^{-13} & C_{p2} &:= 5 \cdot 10^{-13} \\
 f(j) &:= \frac{\omega(j)}{2 \cdot \pi} & R_p &:= 1 \cdot 10^{12} & k &:= 0.90 & R_o &:= \frac{1}{G_{ds}} \\
 Z1(j) &:= \left(i \omega(j) \cdot C_{p1} + \frac{1}{R_p} \right)^{-1} & & & Z2(j) &:= \left(i \omega(j) \cdot C_{p2} + \frac{1}{R_p} \right)^{-1} \\
 A_v(j) &:= \frac{G_m \cdot R_o}{1 + i \omega(j) \cdot C_L \cdot R_o} & & & H(j) &:= \frac{1}{1 + i \omega(j) \cdot C_f \cdot (Z1(j) + Z2(j))}
 \end{aligned}$$

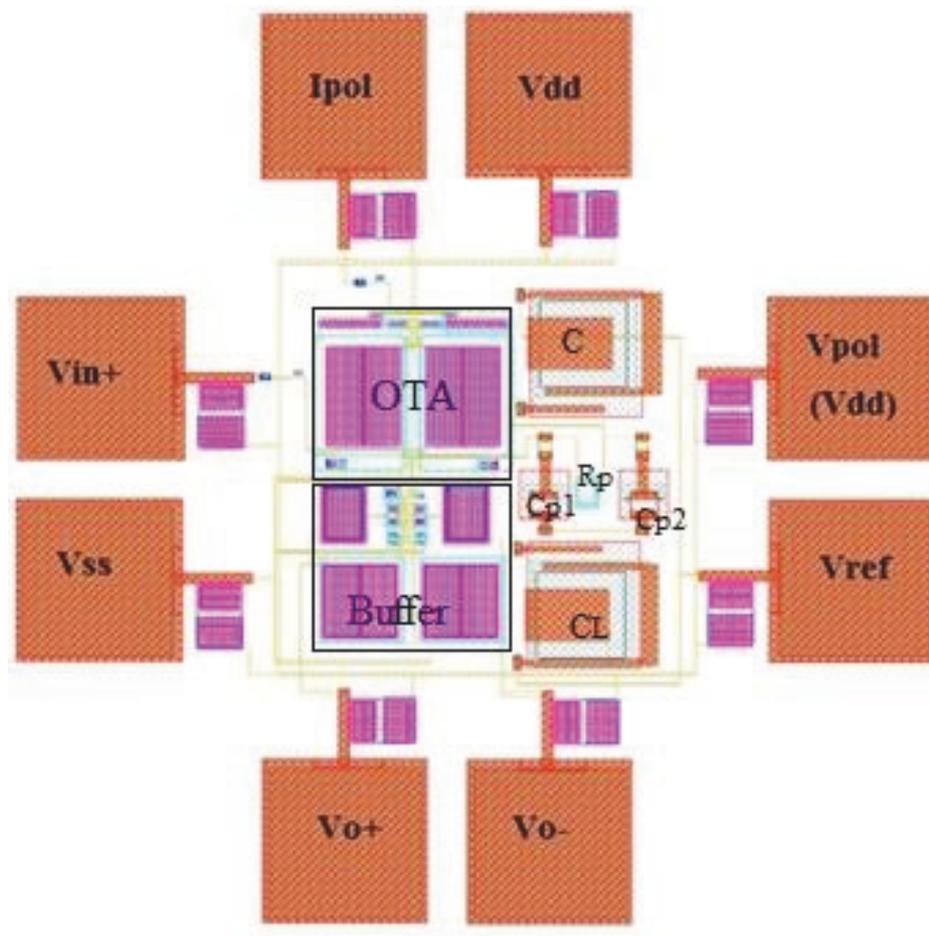
$$A_d(j) := k \cdot \left[\left(\frac{A_v(j)}{1 + A_v(j) \cdot H(j)} \right) - \left(\frac{A_v(j) \cdot H(j)}{1 + A_v(j) \cdot H(j)} \right) \right]$$

$$AdB(j) := 20 \log(|A_d(j)|)$$



ANEXO C – LEIAUTE DO AMPLIFICADOR – TECNOLOGIA 0,13 μ

A figura abaixo exibe o lay-out do amplificador na tecnologia 0,13 μm , implementado com a ferramenta IC-Station – Mentor Graphics.



APÊNDICE: ARTIGOS PUBLICADOS

ARTIGOS PUBLICADOS

FIDELIX, C., BENKO, P., LUCCHI, J. GIACOMINI, R. **Transitory recovery time of bio-potential amplifiers that include CMOS pseudo-resistors.** (ICCDACS) International Caribbean Conference on Devices, Circuits and Systems. Mexico, 2014.

BENKO, P. GIACOMINI, R. **MOS-bipolar pseudo-resistor characterization – circuit and extraction method.** Seminotec- São Bernardo-Brazil, Aug. 2015.

FIDELIX, C., BENKO, P., LUCCHI, J. GIACOMINI, R. **Teraohm pseudo-resistor experimental characterization aiming at implementation of bio-amplifiers.** SForum 2016, Belo Horizonte, Minas gerais – Brazil – September, 2016.

ARTIGOS SUBMETIDOS A REVISTAS

BENKO, P. GALETI, M. FIDELIX, C. LUCCHI, J. GIACOMINI, R. **Bio-amplifier based on MOS bipolar pseudo-resistors: A new approach using its non-linear characteristic.** Journal of Integrated Circuits and Systems (JICS), June 2016.

BENKO, P. GALETI, M. FIDELIX, C. LUCCHI, J. GIACOMINI, R. **An innovative approach for electrical characterization of pseudo-resistor.** Electronics Letters (IET-Journal), September 2016.