

CENTRO UNIVERSITÁRIO DA FEI

Julia Maria Arrabaça

**ESTUDO DO HALO EM TRANSISTORES SOI MOSFETs
ULTRA-SUBMICROMÉTRICOS EM FUNÇÃO DA
TEMPERATURA**

São Bernardo do Campo

2008

Julia Maria Arrabaça

**ESTUDO DO HALO EM TRANSISTORES SOI MOSFETs
ULTRA-SUBMICROMÉTRICOS EM FUNÇÃO DA
TEMPERATURA**

Dissertação de Mestrado apresentada ao
Centro Universitário da FEI como parte dos
requisitos necessários para a obtenção do título
de Mestre em Engenharia Elétrica.

Orientador: Prof. Dr. João Antonio Martino

São Bernardo do Campo

2008

Arrabaça, Julia Maria

Estudo do halo em transistores SOI MOSFETs ultra-submicrométricos em função da temperatura / Julia Maria Arrabaça. São Bernardo do Campo, 2008.

128 f. : il.

Trabalho de Conclusão de Curso - Centro Universitário da FEI.

Orientador: Prof. Dr. João Antonio Martino

1. SOI MOSFET. 2. HALO. 3. Baixa temperatura. 4. Caracterização elétrica e simulação. I. Martino, João Antonio, orient.
III. Título.

CDU 621.382.3



Centro Universitário da FEI

APRESENTAÇÃO DE DISSERTAÇÃO ATA DA BANCA JULGADORA

PGE- 10

Programa de Mestrado de Engenharia Elétrica

Candidato: Julia Maria Arrabaça

Matrícula: 1051044

Título do Trabalho: Estudo do HALO em Transistores PD SOI MOSFETs ultra-submicrométricos em função da temperatura.

Área de Concentração: Dispositivos Eletrônicos Integrados

Orientador: Prof. Dr. João Antonio Martino

Data da realização da prova: 23 / abril / 2008

A Banca Julgadora abaixo-assinada, atribuiu ao candidato o seguinte:

APROVADO REPROVADO

São Bernardo do Campo, 23 / 04 / 2008

MEMBROS DA BANCA JULGADORA

Prof. Dr. João Antonio Martino

Ass.: João A. Martino

Prof. Dr. Renato Camargo Giacomini

Ass.: Renato Camargo Giacomini

Prof. Dr. Roberto Koji Onmori

Ass.: Roberto Koji Onmori

VERSÃO FINAL DA DISSERTAÇÃO

ENDOSSO DO ORIENTADOR APÓS A INCLUSÃO DAS
RECOMENDAÇÕES DA BANCA EXAMINADORA

Aprovação do Coordenador do Programa de Pós-graduação

Marcelo Antonio Pavanello
Prof. Dr. Marcelo Antonio Pavanello

Dedico este trabalho

Primeiramente a Deus,

*Que me deu discernimento e inteligência
para que este trabalho fosse concluído.*

Aos meus Pais e Irmãos,

*Devair Aparecido Arrabaça
Ana Maria Cardoso Arrabaça
Marina Arrabaça
Eduardo Arrabaça*

*Pelo enorme amor, carinho, compreensão e dedicação
que temos um para com o outro, fazendo com que os
nossos objetivos sejam alcançados e realizados.*

AGRADECIMENTOS

Meus sinceros agradecimentos:

Aos meus pais, Ana e Devair e aos meus irmãos, Marina e Eduardo pelo amor, carinho, dedicação, credibilidade, companheirismo e confiança para que este trabalho fosse concluído com sucesso.

A todos os meus familiares que me compreenderam, incentivaram, apoiaram e confiaram em mim para a conclusão deste trabalho.

Ao meu orientador Prof. Dr. João Antonio Martino, pela oportunidade, apoio, motivação, paciência e incentivo, dados ao longo desta jornada, fazendo com que este trabalho fosse concluído com muita dedicação e êxito.

Aos professores, Marcelo Antonio Pavanello, Renato Camargo Giacomini, Salvador Pinillos Gimenez e Marcello Bellodi, pelo apoio, colaboração e dedicação seus alunos ao longo das aulas.

Aos meus eternos e velhos amigos, Elaine Cristina, Letícia Leme, Robson Oliveira, Bianca Bizan, Renato Franhani (mala), Luiz Alberto, Rodrigo Felício e Wellington Silva, pela compreensão em minhas ausências, pela confiança em meu trabalho e pela amizade que nem à distância e ausência nos separaram.

Aos meus grandes amigos, André de Almeida Santos e Rodrigo Trevisoli Doria, que com incentivo, apoio, discussões técnicas, dedicação, convivência e amizade, me ajudaram na execução e término deste estudo.

A todos os meus amigos da coordenação de crisma, a qual pertenço a 10 anos, pela compreensão de minha rápida ausência para que a realização deste trabalho fosse possível.

Aos demais alunos do curso de mestrado do Centro Universitário da FEI, Rogério, Rodrigo Bechelli, Rodrigo Mazzutti, Alfonso, Luciano, Carla, Maria Glória e pelos colegas de

inteligência artificial, pelo incentivo, colaboração e interesse demonstrados ao longo desse trabalho.

A todos os meus amigos que de uma forma ou outra me motivaram e colaboraram para o meu crescimento e desenvolvimento profissional.

Aos meus novos amigos Carolina, Milene, Michele, Carlos, Alex, Luciano Camillo e Lúcia pela compreensão, conselhos, motivação, incentivo e confiança para que este trabalho fosse realizado.

Aos professores, funcionários, amigos e alunos do Centro Universitário da FEI e da Escola Politécnica da USP que confiaram na conclusão deste trabalho.

A todos do grupo SOI que de um modo ou outro me apoiaram e acreditaram no meu potencial em desenvolver este trabalho.

A Paula e a Michelly pelo apoio e incentivo ao longo do meu trabalho.

E, aos professores Roberto Koji Onmori e Rentao Camargo Giacomini, que aceitaram o convite para comporem a banca de dissertação deste trabalho.

Aqui fica também o meu MUITO OBRIGADO a todas as pessoas que me ajudaram, incentivaram e que se interessaram pelo meu trabalho e, que de foram involuntária foram omitidos aqui.

**“Descobri como é bom chegar quando se tem paciência.
E para se chegar, onde quer que seja, aprendi que
não é preciso dominar a força, mas a razão.
É preciso, antes de mais nada, querer.”**

Autor Amyr Klink

pois

**“A mente que se abre a uma nova idéia
jamais volta ao seu tamanho original”**

Albert Einstein

RESUMO

Arrabaça, J. M., **Estudo do HALO em Transistores SOI MOSFETs Ultra-Submicrométricos em Função da Temperatura**, 2008, 128 f., Dissertação (Mestrado) – Centro Universitário da FEI, São Bernardo do Campo, 2008.

Neste trabalho é apresentado o estudo da influência do HALO em transistores SOI parcialmente depletado (PD SOI MOSFET). A partir das características do processo de fabricação da estrutura do HALO e do auxílio de um simulador numérico bidimensional foram realizadas simulações para o transistores com diferentes comprimentos de canal no intervalo de 10 μm à 0,08 μm , com concentração de dopantes na região de HALO variando de $8,0 \times 10^{17} \text{ cm}^{-3}$ à $4,0 \times 10^{18} \text{ cm}^{-3}$, com ângulo de implantação na região de HALO de 90° à 50° e com temperaturas de operação destes dispositivos de 300 K à 100 K. Primeiramente foram realizadas as simulações numéricas em temperatura ambiente de forma a se obter a concentração de dopantes e o ângulo de implantação que melhores se ajustassem aos resultados experimentais e, em então se reduziu à temperatura de operação do dispositivo. Em seguida foram realizadas as medidas experimentais para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e em baixas temperaturas para diversos comprimentos de canal. Após a obtenção dos dados foram extraídos os parâmetros elétricos, tensão de limiar (V_{th}) e inclinação de sublimiar (S), para o dispositivo PD SOI MOSFET e foi observado que o ângulo e a concentração de dopantes que melhor se ajustaram aos dados experimentais foi de 60° e $3,0 \times 10^{18} \text{ cm}^{-3}$, respectivamente. Com a definição da concentração de dopantes e do ângulo de implantação do HALO foi reduzida a temperatura de operação e notou-se que a tensão de limiar dos dispositivos com e sem HALO apresentam uma melhora em até 13%, minimizando assim o efeito de canal curto reverso. Na proposta de otimização da estrutura do HALO, para se obter uma menor variação da tensão de limiar, foi determinado que o ângulo ideal para a implantação do HALO de 50° e que para a faixa de dopagem entre $1,2 \times 10^{18} \text{ cm}^{-3}$ e $1,8 \times 10^{18} \text{ cm}^{-3}$ os dispositivos são imunes aos efeitos de canal curto e canal curto reverso.

Palavras-chave: SOI MOSFET, HALO, baixa temperatura, caracterização elétrica e simulação.

ABSTRACT

Arrabaça, J. M., *Study of the HALO in PD SOI MOSFETs Ultra-Submicrometric Transistors in Function of the Temperature*, 2008, 128 f., Dissertation (Master) – Centro Universitário da FEI, São Bernardo do Campo, 2008.

This work presents a study of the influence of the HALO in partially depleted SOI transistors (PD SOI MOSFET). Through the characteristics of the HALO structures fabrication process and with the aid of bidimensional numerical simulator, several numerical simulations were made for transistors with different channel lengths in the range from 10 μm to 0,08 μm , HALO doping concentration from $8.0 \times 10^{17} \text{ cm}^{-3}$ to $4.0 \times 10^{18} \text{ cm}^{-3}$, with HALO implantation angle from 90° to 50° and with the operation temperatures of these devices varying from 300 K to 100 K. Firstly, the simulations were performed at room temperature in order to find the implantation angle and the doping concentration of the HALO that best adjust the experimental results and, after that the operation temperature of devices were reduced. Then, the experimental measurements were performed for the PD SOI MOSFETs transistors with and without HALO operating at room temperature and low temperature for several channel lengths. After acquiring this data it was possible to extract the electrical parameters, threshold voltage (V_{th}) and the subthreshold slope (S,) for the PD SOI MOSFETs devices and was observed that the HALO doping concentration and angle that adjusted from the experimental results are 60° e $3.0 \times 10^{18} \text{ cm}^{-3}$, respectively. With the denifition of the HALO concentration and the implantation angle, the operation temperature was reduced and the threshold voltage for devices with HALO showed an improvement up to 13%, minimizing the reverse short channel effect. In order to obtain a smaller threshold voltage variation in the HALO optimized structure, the ideal angle for the HALO implantation is 50° for the doping range between $1.2 \times 10^{18} \text{ cm}^{-3}$ and $1.8 \times 10^{18} \text{ cm}^{-3}$. For the angle and doping concentrations applied, the devices presented both, the short channel effect and reverse short channel effect, negligible.

Keywords: SOI MOSFET, HALO, low temperature, electrical characterization and simulations.

LISTA DE FIGURAS

| | |
|--|----|
| Figura 0.1 – Evolução o número dos dispositivos por pastilha com o passar dos anos [1.4]... | 24 |
| Figura 0.2 – Dispositivo SOI MOSFET com presença do HALO..... | 28 |
| Figura 2.1 – Perfil dos transistores (A) MOSFET convencional e (B) SOI MOSFET..... | 31 |
| Figura 2.2 – Diagrama de Faixa de Energia para os dispositivos (A) MOSFET convencional, (B) PD SOI MOSFET e (C) FD SOI MOSFET..... | 32 |
| Figura 2.3 – Curva da corrente de dreno em função da tensão aplicada na porta (A) Escala Linear e (B) Escala Logarítmica..... | 38 |
| Figura 2.4 – Curva da derivada logarítmica da corrente de dreno em função da tensão de porta e da inclinação de sublimiar (A) $d(\log(I_{DS})) \times V_{GF}$ e (B) $S \times V_{GF}$ | 38 |
| Figura 2.5 – Tensão de Limiar em função de Tensão de Porta..... | 42 |
| Figura 2.6 – Curva (A) Corrente de dreno em função da tensão de porta ($I_{DS} \times V_{GF}$) e (B) Transcondutância em função ($g_m \times V_{GF}$)..... | 43 |
| Figura 2.7 – Curva da Segunda derivada da Corrente em função da Tensão de porta..... | 44 |
| Figura 2.8 – Distribuição de Cargas de Depleção nos Dispositivos nMOSFETs convencionais (A) Canal Longo e (B) Canal Curto..... | 45 |
| Figura 2.9 – Distribuição das Cargas de Depleção nos Dispositivos SOI nMOSFETs (A) Canal Longo e (B) Canal Curto..... | 46 |
| Figura 2.10 – Perfil da geometria de implantação do HALO no dispositivo SOI nMOSFET..... | 54 |
| Figura 3.1 – Perfil da Estrutura Simulada no Atlas..... | 62 |
| Figura 4.1 – Ampliação da região de implantação do HALO para a definição do ângulo de implantação..... | 65 |
| Figura 4.2 – Tensão de Limiar em função ângulo de implantação do HALO para o comprimento de canal de 10 μm , para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV..... | 66 |
| Figura 4.3 – Tensão de Limiar em função ângulo de implantação do HALO para o comprimento de canal de 0,30 μm , para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV..... | 69 |
| Figura 4.4 – Inclinação de Sublimiar em função ângulo de implantação do HALO para o comprimento de canal de 10 μm , para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV..... | 75 |

| | |
|---|-----|
| Figura 4.5 – Inclinação de Sublimiar em função ângulo de implantação do HALO para o comprimento de canal de 0,30 μm , para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV..... | 78 |
| Figura 4.6 – Tensão de Limiar em função do comprimento de canal para diferentes concentrações de dopantes e com ângulo de implantação de 60° na região de HALO operando em temperatura ambiente e para o V_{DS} de 25 mV..... | 82 |
| Figura 4.7 – Tensão de Limiar em função do comprimento de canal para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e V_{DS} de 25 mV para a representação das variações da tensão de limiar em função do comprimento de canal ($\Delta V_{\text{th(L)}}$) e da concentração de dopantes ($\Delta V_{\text{th(HALO)}}$)..... | 86 |
| Figura 4.8 – Inclinação de Sublimiar em função do comprimento de canal para diferentes concentrações de dopantes na região de HALO operando em temperatura ambiente e para o V_{DS} de 25 mV. | 90 |
| Figura 4.9 – Inclinação de Sublimiar em função do comprimento de canal para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e V_{DS} de 25 mV para a representação das variações da inclinação de sublimiar em função do comprimento de canal ($\Delta V_{\text{th(L)}}$) e da concentração de dopantes ($\Delta V_{\text{th(HALO)}}$)..... | 93 |
| Figura 5.1 – Tensão de Limiar em função do comprimento de canal para os dispositivos PD SOI MOSFET sem HALO simulados, variando a temperatura de operação entre 300 K e 100 K e com V_{DS} de 25 mV..... | 97 |
| Figura 5.2 – Tensão de Limiar em função do comprimento de canal (μm) para diferentes temperaturas de operação do dispositivo PD SOI MOSFET sem HALO e para o V_{DS} de 25 mV..... | 98 |
| Figura 5.3 – Tensão de Limiar em função da temperatura variando o comprimento de canal do dispositivo PD SOI MOSFET sem HALO e V_{DS} de 25 mV..... | 100 |
| Figura 5.4 – Tensão de Limiar em função do comprimento de canal para o dispositivo PD SOI MOSFET com concentração do HALO de $3,0 \times 10^{18} \text{ cm}^{-3}$ e com o ângulo de implantação de 60° para a temperatura variando de 300 K a 100 K e V_{DS} de 25 mV..... | 103 |
| Figura 5.5 – Tensão de Limiar em função da temperatura de operação para diferentes comprimentos de canal do dispositivo PD SOI MOSFET com ângulo de implantação de 60° e concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$ na região de HALO e para o V_{DS} de 25 mV..... | 106 |

- Figura 5.6 – Tensão de Limiar em função do ângulo de implantação para o dispositivo PD SOI MOSFET com comprimento de canal de $10\mu\text{m}$, operando em temperatura ambiente e com V_{DS} de 25 mV.....108
- Figura 5.7 – Tensão de Limiar em função do ângulo de implantação para o dispositivo PD SOI MOSFET com comprimento de canal de $0,13\ \mu\text{m}$, operando em temperatura ambiente e com V_{DS} de 25 mV.....109
- Figura 5.8 – Tensão de Limiar em função da concentração de dopantes para diferentes comprimentos de canal do dispositivo PD SOI MOSFET com ângulo de implantação de 50° , operando em temperatura ambiente e com o V_{DS} de 25 mV.....112

LISTA DE TABELAS

| | |
|--|----|
| Tabela 2.1 – Modo de operação em função do material de porta no dispositivo SOI nMOSFET e pMOSFET..... | 35 |
| Tabela 4.1 – Dados da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal longo (10 μm), operando em temperatura ambiente e com V_{DS} de 25 mV..... | 67 |
| Tabela 4.2 – Dados da Variação da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal longo (10 μm), operando em temperatura ambiente e com V_{DS} de 25 mV..... | 68 |
| Tabela 4.3 – Dados da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal longo (0,30 μm), operando em temperatura ambiente (300 K)..... | 70 |
| Tabela 4.4 – Dados da Variação da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal curto (0,30 μm), operando em temperatura ambiente e com V_{DS} de 25 mV..... | 71 |
| Tabela 4.5 – Dados Experimentais da Tensão de Limiar (V) em função do comprimento de canal (μm) para os dispositivos com e sem HALO em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 71 |
| Tabela 4.6 – Comparação entre a Variação da Tensão de Limiar (ΔV_{th}) dos dispositivos PD SOI MOSFETs com comprimentos de canal curto e canal longo em temperatura ambiente e V_{DS} de 25 mV..... | 72 |
| Tabela 4.7 – Dados da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET com comprimento de canal entre 10 μm e 0,13 μm , operando em temperatura ambiente para a concentração de dopantes na região de HALO de $3 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV..... | 73 |
| Tabela 4.8 – Dados Experimentais da Inclinação de Sublimiar (mV/década) em função do comprimento de canal (μm) para os dispositivos com e sem HALO em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 74 |
| Tabela 4.9 – Dados da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET com comprimento | |

| | |
|---|----|
| de canal de 10 μm , operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV..... | 76 |
| Tabela 4.10 – Dados da Variação da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET de canal longo (10 μm), operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV..... | 77 |
| Tabela 4.11 – Dados da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET de canal curto (0,30 μm), operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV..... | 79 |
| Tabela 4.12 – Dados da Variação da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET de canal curto (0,30 μm), operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV..... | 80 |
| Tabela 4.13 – Comparação entre a Variação da Inclinação de sublimiar (ΔS) dos dispositivos PD SOI MOSFETs com comprimentos de canal curto e canal longo em temperatura ambiente e V_{DS} de 25 mV..... | 81 |
| Tabela 4.14 – Dados da Tensão de Limiar (V) em função do comprimento de canal (μm) e da concentração de dopantes na região de HALO (cm^{-3}) para o dispositivo PD SOI MOSFET sem HALO e com ângulo de implantação de 60° operando em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 84 |
| Tabela 4.15 – Comparação da Tensão de Limiar (V) entre os dados simulados e experimentais em função do comprimento de canal (μm) operando em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 85 |
| Tabela 4.16 – Dados experimentais e simulados para a Variação da Tensão de Limiar (V) em função da concentração de dopantes (cm^{-3}) para os dispositivos PD SOI MOSFETs operando em temperatura ambiente (300 K) e com V_{DS} de 25 mV..... | 87 |
| Tabela 4.17 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm) para os dispositivos PD SOI MOSFETs com e sem HALO, onde a concentração de dopantes na região de HALO varia de $8,0 \times 10^{17} \text{ cm}^{-3}$ a $4,0 \times 10^{18} \text{ cm}^{-3}$, operando em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 89 |

| | |
|--|-----|
| Tabela 4.18 – Dados da Inclinação de Sublimiar (mV/déc) em função do comprimento de canal (μm) e da concentração de dopantes na região de HALO (cm^{-3}) operando em temperatura ambiente (300 K) para o V_{DS} de 25 mV..... | 91 |
| Tabela 4.19 – Comparação da Inclinação de Sublimiar (mV/déc) entre os dados simulados e experimentais em função do comprimento de canal (μm) operando em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 92 |
| Tabela 4.20 – Dados simulados da Variação da Inclinação de Sublimiar (mV/déc) em função do comprimento de canal (μm) para os dispositivos PD SOI MOSFETs com e sem HALO, operando em temperatura ambiente (300 K) e V_{DS} de 25 mV..... | 94 |
| Tabela 4.21 – Dados simulados para a Variação da Inclinação de Sublimiar (mV/déc) em função da concentração de dopantes (cm^{-3}) para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente (300 K) e com V_{DS} de 25 mV..... | 95 |
| Tabela 5.1 – Dados simulados e experimentais da Tensão de Limiar (V) em função da temperatura (K), para os dispositivos PD SOI MOSFETs sem HALO com comprimento de canal entre 10 μm e 0,08 μm e V_{DS} de 25 mV..... | 99 |
| Tabela 5.2 – Variação da Tensão de Limiar (V) em função da temperatura (K), para o dispositivo PD SOI MOSFET sem HALO variando o comprimento de canal (μm) e com V_{DS} de 25mV..... | 100 |
| Tabela 5.3 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm), para o dispositivo PD SOI MOSFET sem HALO variando a temperatura entre 300 K e 100 K, com o V_{DS} de 25mV..... | 102 |
| Tabela 5.4 – Dados simulados da Tensão de Limiar (V) em função da temperatura (K), variando o comprimento de canal (μm) para o dispositivo PD SOI MOSFET com HALO e com V_{DS} de 25mV..... | 104 |
| Tabela 5.5 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm), para o dispositivo PD SOI MOSFET com HALO variando a temperatura de 300 K a 100 K para o V_{DS} de 25mV..... | 104 |
| Tabela 5.6 –Tensão de Limiar (V) em função da temperatura (K), variando o comprimento de canal (μm) entre 10 μm e 0,08 μm para o dispositivo PD SOI MOSFET com HALO e com V_{DS} de 25mV..... | 105 |
| Tabela 5.7 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm), para o dispositivo PD SOI MOSFET com HALO variando a temperatura de 300 K a 100 K para o V_{DS} de 25mV..... | 107 |

| | |
|---|-----|
| Tabela 5.8 –Tensão de Limiar (V) em função ângulo de implantação (graus) para o dispositivos PD SOI MOSFETs com HALO, operando em temperatura ambiente, para o comprimento de canal variando entre 10 μm e 0,13 μm para o V_{DS} de 25mV..... | 110 |
| Tabela 5.9 – Inclinação de sublimiar (mV/déc) em função da concentração de dopantes (cm^{-3}) para os ângulos de implantação de 50° e 60° nos dispositivos PD SOI MOSFETs operando em temperatura ambiente e com comprimento de canal variando entre 10 μm e 0,13 μm para o V_{DS} de 25mV..... | 111 |

LISTA DE SÍMBOLOS

| | |
|---------------|---|
| C_D | – Capacitância de depleção [F/cm^2]. |
| C_{it} | – Capacitância de armadilha de interface [F/cm^2]. |
| C_{oxb} | – Capacitância do óxido enterrado por unidade de área [F/cm^2]. |
| C_{oxf} | – Capacitância no óxido por unidade de área [F/cm^2]. |
| C_{Si} | – Capacitância no silício por unidade de área [F/cm^2]. |
| E_{\perp} | – Campo elétrico perpendicular [V/cm]. |
| E_a | – Energia de ionização dos aceitadores [eV]. |
| E_C | – Nível de energia de faixa de condução [eV]. |
| E_F | – Nível de Fermi para os semicondutores [eV]. |
| E_{FM} | – Nível de Fermi para o metal [eV]. |
| E_g | – Faixa de Faixa Proibida [V]. |
| E_i | – Nível intrínseco de Fermi [V]. |
| E_V | – Nível de energia de faixa de valência [eV]. |
| g | – Fator de degenerância. |
| g_m | – Transcondutância [S]. |
| K | – Constante de Boltzmann [$1,38066 \times 10^{-23}$ J/K]. |
| L | – Comprimento de canal [μm]. |
| L_h | – Largura do HALO [μm]. |
| m_p | – Massa efetiva do Elétron [$1,731 \times 10^{-31}$ kg ou $97,09$ keV/c ²]. |
| m_v | – Massa efetiva da Lacunas [$7,834 \times 10^{-31}$ kg ou $439,46$ keV/c ²]. |
| m_0 | – Massa do Elétron [$9,109 \times 10^{-31}$ kg ou $511,0$ keV/c ²]. |
| n_i | – Concentração intrínseca de portadores [cm^{-3}]. |
| N_a | – Concentração de impurezas aceitadoras do semicondutor [cm^{-3}]. |
| N_c | – Densidade de estado na Banda de Condução [V/cm^2]. |
| N_{eff} | – Concentração efetiva de dopantes na região de canal [cm^{-3}]. |
| N_h | – Concentração de dopantes na região do HALO [cm^{-3}]. |
| N_{it} | – Densidade de armadilhas de interface [F/cm^2]. |
| N_v | – Densidade de estado na Banda de Valência [V/cm^2]. |
| q | – Carga elementar do elétron [$1,6 \times 10^{-19}$ C]. |
| $Q_{depl,ef}$ | – Carga de depleção efetiva da camada de silício [C/cm^2]. |
| Q_{depl} | – Carga de depleção da camada de silício [C/cm^2]. |

| | |
|------------------------|---|
| Q_{invf} | – Densidade de carga na primeira interface [C/cm^2]. |
| Q_{oxb} | – Densidade de cargas no óxido enterrado [C/cm^2]. |
| Q_{oxf} | – Densidade de cargas no óxido de porta [C/cm^2]. |
| Q_{sb} | – Densidade de carga na primeira interface [C/cm^2]. |
| r_j | – Profundidade de junção de fonte e dreno [μm]. |
| S | – Inclinação de Sublimiar [mV/década]. |
| $S_{(\text{CC})}$ | – Inclinação de Sublimiar para o dispositivo de canal curto [mV/década]. |
| $S_{(\text{CL})}$ | – Inclinação de Sublimiar para o dispositivo de canal longo [mV/década]. |
| $S_{(\text{CH})}$ | – Inclinação de Sublimiar dos dispositivos com HALO [mV/década]. |
| $S_{(\text{SH})}$ | – Inclinação de Sublimiar dos dispositivos sem HALO [mV/década]. |
| t_{ox} | – Espessura do óxido de porta [nm]. |
| t_{oxb} | – Espessura do óxido enterrado [nm]. |
| t_{Si} | – Espessura do Silício [nm]. |
| T | – Temperatura absoluta [K]. |
| V_{FB} | – Tensão de faixa plana [V]. |
| $V_{\text{GB,acc}}$ | – Tensão de limiar do substrato com a segunda interface acumulada [V]. |
| $V_{\text{GB,inv}}$ | – Tensão de limiar do substrato com a segunda interface invertida [V]. |
| V_{GB} | – Tensão de substrato [V]. |
| V_{GF} | – Tensão de porta [V]. |
| V_{th} | – Tensão de limiar [V]. |
| $V_{\text{th(RT)}}$ | – Tensão de limiar em temperatura ambiente [V]. |
| $V_{\text{th(LT)}}$ | – Tensão de limiar em baixa temperatura e [V]. |
| $V_{\text{th(CC)}}$ | – Tensão de limiar dos dispositivos de canal curto [V]. |
| $V_{\text{th(CL)}}$ | – Tensão de limiar dos dispositivos de canal longo [V]. |
| $V_{\text{th(CH)}}$ | – Tensão de limiar dos dispositivos com HALO [V]. |
| $V_{\text{th(SH)}}$ | – Tensão de limiar dos dispositivos sem HALO [V]. |
| $V_{\text{thf,accb}}$ | – Tensão de limiar com a segunda interface acumulada [V]. |
| $V_{\text{thf,deplb}}$ | – Tensão de limiar com a segunda interface em depleção [V]. |
| $V_{\text{thf,invb}}$ | – Tensão de limiar com a segunda interface invertida [V]. |
| $X_{\text{dmáx}}$ | – Profundidade máxima de depleção [μm]. |
| X_{d1} | – Profundidade de depleção proveniente da primeira interface [μm]. |
| α | – Acoplamento capacitivo [F]. |
| ϵ_{Si} | – Permissividade do Silício [$1,06 \times 10^{-12} \text{ F/cm}$]. |

- ϵ_{OX} – Permissividade do óxido de silício [$3,45 \times 10^{-13}$ F/cm].
 θ_d – Coeficiente de degradação devido ao campo elétrico transversal.
 θ – Ângulo de implantação do HALO [graus].
 μ_{eff} – Mobilidade Efetiva de Portadores [$\text{cm}^2/\text{V.s}$].
 μ_o – Mobilidade inicial de Portadores [$\text{cm}^2/\text{V.s}$].
 Φ_{MSf} – Função trabalho entre o metal de porta e o semiconductor [V].
 Φ_{MSb} – Função trabalho entre o metal de substrato e o semiconductor [V].
 $\% \Delta V_{\text{th(L)}}$ – Porcentagem da variação da tensão de limiar em função do comprimento de canal [%].
 Φ_{F} – Potencial de Fermi [V].
 Φ_{sf} – Potencial de superfície da primeira interface [V].
 Φ_{sb} – Potencial de superfície da segunda interface [V].
 ΔS – Variação da inclinação de sublimiar [mV/déc].
 $\Delta S_{(\text{HALO})}$ – Variação da inclinação de sublimiar em função da concentração de dopantes [mV/déc].
 $\Delta S_{(\text{L})}$ – Variação da inclinação de sublimiar em função do comprimento de canal [mV/déc].
 ΔV_{th} – Variação da tensão de limiar [V].
 $\Delta V_{\text{th(L)}}$ – Variação da tensão de limiar em do comprimento de canal [V].
 $\Delta V_{\text{th(T)}}$ – Variação da tensão de limiar em função da temperatura ambiente [V].
 $\Delta V_{\text{th(HALO)}}$ – Variação da tensão de limiar em função a dopagem no HALO [V].
 \hbar – Constante de Plank [$6,63 \times 10^{-34}$ J.s].

LISTA ABREVIATURAS

| | | |
|---------|---|--|
| CI | – | Circuito Integrado |
| CMOS | – | <i>Complementary Metal Oxide Semiconductor</i> |
| DIBL | – | <i>Drain Induced Barrier Lowering</i> |
| LDD | – | <i>Lightly Doped Drain</i> |
| LPLV | – | <i>Low Power Low Voltage</i> |
| LSI | – | <i>Large Scale Integration</i> |
| MOS | – | <i>Metal Oxide Semiconductor</i> |
| MOSFET | – | <i>Metal Oxide Semiconductor Field Effect Transistor</i> |
| MSI | – | <i>Medium Scale Integration</i> |
| SIMOX | – | <i>Separation by implanted oxygen</i> |
| SOI | – | <i>Silicon-On-Insulator</i> |
| SOI FD | – | <i>Silicon-On-Insulator Fully Depleted</i> |
| SOI NFD | – | <i>Silicon-On-Insulator Near Fully Depleted</i> |
| SOI PD | – | <i>Silicon-On-Insulator Partially Depleted</i> |
| SSI | – | <i>Small Scale Integration</i> |
| ULSI | – | <i>Ultra Large Scale Integration</i> |
| VLSI | – | <i>Very Large Scale Integration</i> |

SUMÁRIO

| | | |
|----------|---|-----------|
| 1 | INTRODUÇÃO..... | 23 |
| 1.1 | EVOLUÇÃO DOS TRANSISTORES..... | 23 |
| 1.2 | A TECNOLOGIA SOI MOSFET..... | 25 |
| 1.3 | DISPOSITIVOS OPERANDO EM BAIXA TEMPERATURA..... | 26 |
| 1.4 | ETAPAS DE PROCESSO..... | 26 |
| 1.4.1 | Obtenção da Lâmina SOI..... | 26 |
| 1.4.2 | Implantação do HALO..... | 27 |
| 1.5 | MOTIVAÇÃO DO TRABALHO..... | 27 |
| 1.6 | OBJETIVOS DO TRABALHO..... | 29 |
| 1.7 | APRESENTAÇÃO DO TRABALHO..... | 29 |
| | | |
| 2 | FUNDAMENTOS BÁSICOS..... | 31 |
| 2.1 | DISTINÇÃO ENTRE OS DISPOSITIVOS..... | 31 |
| 2.2 | PARÂMETROS ELÉTRICOS..... | 32 |
| 2.2.1 | Inclinação de sublimiar..... | 32 |
| 2.2.1.1 | Método de extração da Inclinação de Sublimiar..... | 37 |
| 2.2.2 | Tensão de Limiar..... | 39 |
| 2.2.2.1 | Método de extração da tensão de limiar..... | 43 |
| 2.3 | EFEITOS DECORRENTES DA REDUÇÃO DO COMPRIMENTO DE CANAL..... | 44 |
| 2.3.1 | Efeito de Canal Curto..... | 44 |
| 2.3.2 | Efeito de Canal Curto Reverso..... | 46 |
| 2.3.3 | Efeito de DIBL..... | 47 |
| 2.4 | OPERAÇÃO EM BAIXA TEMPERATURA..... | 47 |
| 2.4.1 | Influência da Temperatura..... | 48 |
| 2.4.2 | Concentração Intrínseca de Portadores..... | 48 |
| 2.4.3 | Potencial de Fermi..... | 49 |
| 2.5 | INFLUÊNCIA DA TEMPERATURA NOS PARÂMETROS ELÉTRICOS..... | 50 |
| 2.5.1 | Inclinação de sublimiar..... | 50 |
| 2.5.2 | Mobilidade de portadores..... | 51 |
| 2.5.3 | Tensão de Limiar..... | 52 |
| 2.6 | EFEITOS DECORRENTES DO CONGELAMENTO DE PORTADORES..... | 53 |
| 2.7 | INFLUÊNCIA DO HALO NOS DISPOSITIVOS PD SOI MOSFETs..... | 53 |
| | | |
| 3 | SIMULADOR NUMÉRICO BIDIMENSIONAL..... | 56 |
| 3.1 | O SIMULADOR ATLAS..... | 56 |
| 3.1.1 | Ordem de comandos do Atlas..... | 56 |

| | | |
|----------|--|------------|
| 3.2 | MÉTODOS E MODELOS UTILIZADOS PARA OS DISPOSITIVOS SOI MOSFETs..... | 57 |
| 3.2.1 | Modelos utilizados nas simulações em temperatura ambiente..... | 58 |
| 3.2.2 | Métodos utilizados nas simulações em temperatura ambiente..... | 59 |
| 3.3 | SIMULAÇÕES EM BAIXA TEMPERATURA..... | 59 |
| 3.3.1 | Modelos utilizados em simulações em baixa temperatura..... | 60 |
| 3.3.2 | Métodos utilizados em simulações em baixa temperatura..... | 60 |
| 3.4 | AJUSTE DE SIMULAÇÃO..... | 61 |
| 3.5 | CARACTERÍSTICAS DOS DISPOSITIVOS..... | 62 |
| 4 | INFLUÊNCIA DA ESTRUTURA DO HALO..... | 64 |
| 4.1 | ÂNGULO DE IMPLANTAÇÃO DO HALO..... | 64 |
| 4.1.1 | A influência do ângulo de implantação na tensão de limiar..... | 64 |
| 4.1.2 | A influência do ângulo de implantação na inclinação de sublimiar..... | 74 |
| 4.2 | CONCENTRAÇÃO DE DOPANTES PARA A IMPLANTAÇÃO DO HALO..... | 81 |
| 4.2.1 | A influência da concentração de dopantes na tensão de limiar..... | 82 |
| 4.2.2 | A influência da concentração de dopantes na inclinação de sublimiar..... | 89 |
| 5 | ESTUDO DO HALO EM BAIXA TEMPERATURA..... | 96 |
| 5.1 | ESTUDO DOS PARÂMETROS ELÉTRICOS..... | 96 |
| 5.1.1 | Influência da baixa temperatura na tensão de limiar..... | 96 |
| 5.1.1.1 | Tensão de limiar nos dispositivos PD SOI MOSFETs sem HALO..... | 96 |
| 5.1.1.2 | Tensão de limiar nos dispositivos PD SOI MOSFETs com HALO..... | 102 |
| 5.2 | PROPOSTA PARA OTIMIZAÇÃO DO HALO..... | 107 |
| 5.2.1 | Análise da Estrutura de Implantação do HALO..... | 107 |
| 6 | CONCLUSÕES E TRABALHOS FUTUROS..... | 113 |
| 6.1 | TRABALHO REALIZADO..... | 113 |
| 6.2 | CONCLUSÃO DOS DADOS OBTIDOS..... | 113 |
| 6.2.1 | Temperatura Ambiente..... | 113 |
| 6.2.2 | Baixa Temperatura..... | 115 |
| 6.2.3 | Otimização do HALO..... | 115 |
| 6.3 | PROPOSTAS DE TRABALHOS FUTUROS..... | 116 |
| | REFERÊNCIAS BIBLIOGRÁFICAS..... | 118 |
| | APÊNDICE A..... | 125 |
| | APÊNDICE B..... | 126 |
| | APÊNDICE C..... | 127 |

1 INTRODUÇÃO

Neste capítulo é apresentada uma breve introdução sobre a evolução dos dispositivos até o presente momento (2008), as principais características sobre a tecnologia SOI MOSFET (*Silicon On Insulator*), os objetivos e motivação do trabalho e a estrutura de apresentação do trabalho.

1.1 Evolução dos Transistores

Os dispositivos semicondutores foram desenvolvidos na década de 50 dando origem aos diodos e aos transistores planares de silício que substituíram as válvulas a vácuo. Esses dispositivos permitiram a redução das dimensões dos circuitos e aumentaram a confiabilidade dos equipamentos, além do menor consumo de energia elétrica [1.1].

Em meados de 1960, apareceu o transistor de efeito de campo do tipo Metal-Óxido-Semicondutor, denominado de MOSFET, cuja estrutura é apropriada para permitir uma maior redução em suas dimensões [1.2].

Os circuitos integrados (CIs) consistem na união de vários dispositivos como resistências, capacitores, diodos e transistores, em uma única pastilha de silício, dando origem a uma miniaturização extraordinária.

Com essa miniaturização, originou-se a então chamada baixa escala de integração (*Small Scale Integration* - SSI) composta por dezenas de transistores, a média escala de integração (*Medium Scae Integration* - MSI) que consiste na composição de centenas de transistores, a grande escala de integração (*Large Scale Integration* - LSI) composta por milhares de transistores e a tecnologia de alta escala de integração (*Very Large Scale Integration* - VLSI) por comporem centenas milhares de transistores. Atualmente, com a redução das dimensões dos dispositivos está sendo estudada a tecnologia de altíssima escala de integração (*Ultra Large Scale Integration* - ULSI) [1.3] composta por dois bilhões de transistores integrados [1.3].

Como pode ser observado na figura 1.1, o número de componentes na pastilha de silício tem aumentado exponencialmente, pois a tecnologia continua evoluindo devido à redução das dimensões dos dispositivos. Então, Gordon E. Moore [1.4], notou que a cada seis anos as dimensões dos dispositivos são diminuídas pela metade e a quantidade de dispositivos em uma pastilha é dobrada a cada 18 meses, contribuindo para o melhoramento do

empacotamento, ou seja, o aperfeiçoamento dos leiautes e das novas estruturas físicas permitem que uma quantidade maior de componentes sejam colocados em uma única pastilha [1.4, 1.5].

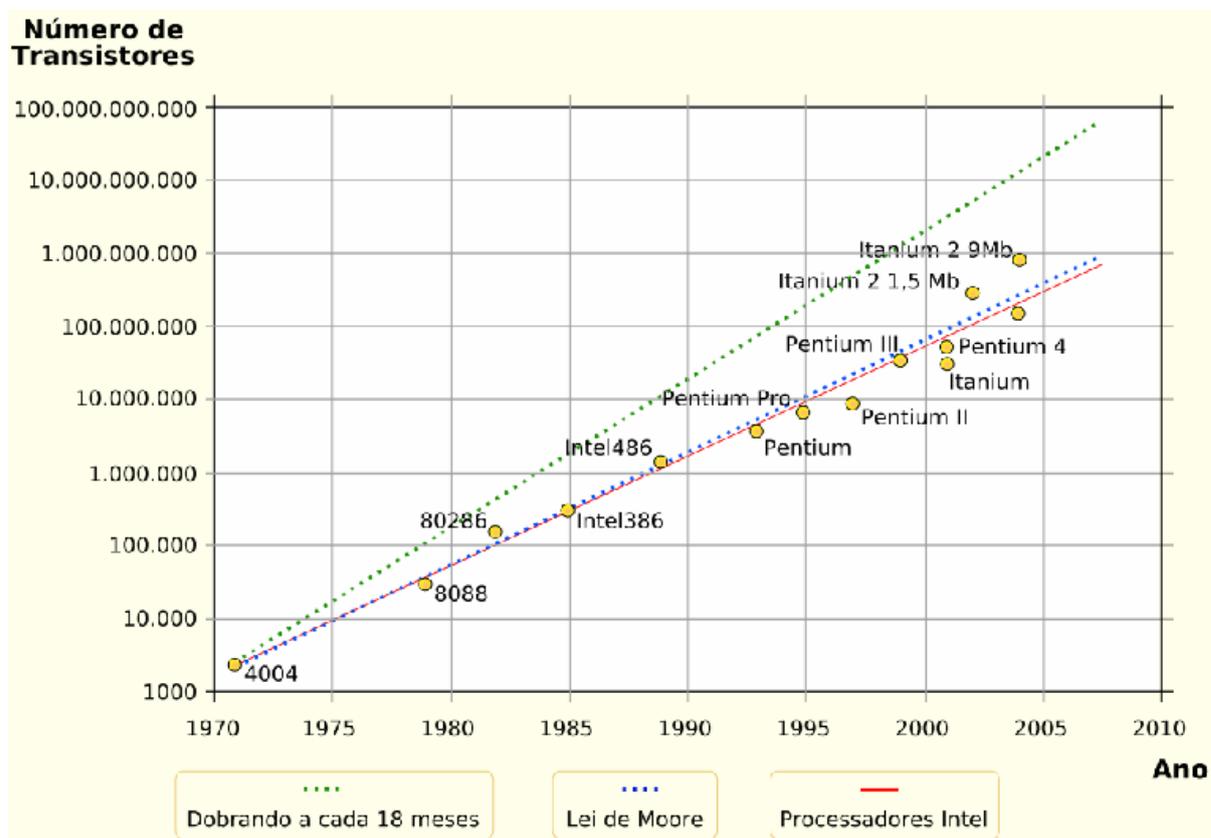


Figura 1.1 – Evolução o número dos dispositivos por pastilha com o passar dos anos [1.4].

O avanço da tecnologia de circuitos integrados (CIs) continuam tendo uma grande motivação econômica, desempenho elétrico e redução nas suas dimensões. Com isto é possível obter um maior grau de integração e menor densidade de defeitos aumentando o rendimento na fabricação, além de se obter circuitos mais velozes [1.6].

Considerando uma maior quantidade de componentes em uma pastilha, um sistema eletrônico pode ser fabricado com um menor número de CIs, resultando em um menor custo de montagem, volume e aumento da confiabilidade devido à diminuição de conexões entre os circuitos integrados [1.6].

Porém com a miniaturização dos dispositivos MOSFETs apareceram problemas como o efeito de canal curto e principalmente os *latch up*, que torna a fabricação de circuitos integrados em ULSI mais complexa [1.7]. Com isso, foi incentivado o desenvolvimento de

uma nova tecnologia com o intuito de proporcionar um melhor resultado, dando origem aos dispositivos denominados SOI MOSFET.

1.2 A Tecnologia SOI MOSFET

Na tecnologia SOI os dispositivos MOSFETs são fabricados sobre uma camada de silício sobre o isolante, tipicamente denominado de o óxido de silício, e a principal diferença em relação aos dispositivos MOSFETs convencionais é a presença do óxido enterrado que proporciona um melhor isolamento entre a região ativa do transistor e o substrato. Porém, essa tecnologia tornou-se dependente da espessura da camada de silício, a qual determina o modo de operação do dispositivo [1.3].

De modo geral, o comportamento dos dispositivos SOI MOSFETs é determinado no processo de fabricação do transistor, onde os dispositivos de camada de silício fina e espessa apresentam uma espessura da camada de silício de 30 nm e 100 nm, respectivamente.

Ao reduzir as dimensões dos dispositivos de camada de silício espessa, aparecem alguns efeitos indesejáveis, como o efeito de canal curto, baixa tensão de ruptura, aumento da resistência série, efeito de perfuração MOS (*punchthrough*), efeito da elevação abrupta de corrente de dreno, entre outros [1.3, 1.8].

Com a finalidade de reduzir ou eliminar os efeitos indesejáveis foram desenvolvidas novas etapas de processos como a implantação de dreno levemente dopado (*Lightly Doped Drain* - LDD) que é uma extensão do dreno com o objetivo de reduzir o campo elétrico, aumentar a tensão de ruptura e reduzir a queda da tensão de limiar com relação à diminuição do comprimento de canal nos transistores.

Nesses dispositivos Implantou-se também o HALO com a finalidade de se obter um maior controle do efeito de canal curto, melhorando o efeito perfuração MOS e a queda da tensão de limiar dos dispositivos [1.9, 1.10].

Com a redução da camada de silício o transistor pode tornar-se completamente depletado, reduzindo o efeito de corpo do dispositivo [1.11] e minimizando os efeitos de canal curto, do campo elétrico transversal e um aumento na mobilidade de portadores, melhorando o fator de inclinação de sublimiar [1.3, 1.12 - 14].

Então, nota-se que a tecnologia SOI MOSFET apresenta um aprimoramento nas características dos dispositivos, além de proporcionar um melhor isolamento entre os dispositivos facilitando o processo de fabricação devido à ausência de cavidades, redução das

capacitâncias parasitárias, maior escala de integração, redução do efeito tiristor parasitário, facilidade de processamento e redução do custo de fabricação da lâmina [1.3].

Diante dessas vantagens que os dispositivos SOI MOSFETs apresentaram em relação aos transistores MOS convencionais, é possível a aplicação em baixo consumo de potência e baixa tensão de alimentação (*Low Power Low Voltage* - LPLV) [1.15], pois os dispositivos SOI MOSFETs possuem maior facilidade em reduzir suas dimensões e os custos na fabricação da lâmina, além de combinar os circuitos digitais e analógicos numa mesma tecnologia e no mesmo circuito [1.16].

1.3 Dispositivos Operando em Baixa Temperatura

A redução da temperatura tem o propósito de melhorar ainda mais o desempenho dos dispositivos na tecnologia SOI MOSFET, tais como o aumento da velocidade de saturação, da mobilidade de portadores, redução da inclinação de sublimiar, do efeito de canal curto e das capacitâncias de junção, além de permitir maior corrente no dreno quando as dimensões dos dispositivos são reduzidas, principalmente em dispositivos de menor comprimento de canal. Contudo, a ionização por impacto tornou-se mais crítica [1.17].

Porém, se esta temperatura for muito baixa, aparecem alguns efeitos indesejáveis provenientes do congelamento de portadores, como por exemplo, o aumento da resistência série e da elevação abrupta de corrente (efeito *kink*).

1.4 Etapas do Processo

1.4.1 Obtenção da Lâmina SOI

O processo para a obtenção de lâminas SOI mais utilizado e o que mais apresenta maturidade é o processo SIMOX (*Separation by implanted oxygen*) [1.3].

Esta técnica consiste em uma alta dose de implantação iônica de oxigênio sobre a lâmina de silício e seguida de uma etapa de recozimento em alta temperatura para formar a camada de óxido de silício enterrado [1.3].

A espessura da camada de silício, onde serão construídos os dispositivos, é definida após várias etapas de oxidações e remoções do óxido. Para produzir uma camada de óxido enterrado de 400 nm é utilizado uma implantação iônica de oxigênio de aproximadamente $1,8 \times 10^{18} \text{ cm}^{-2}$, com uma energia de 200 KeV e temperatura de 500°C [1.3].

A formação do óxido enterrado se dá através da etapa de recozimento realizada a uma temperatura de 1300 °C durante 6 horas após a implantação iônica de oxigênio [1.3].

1.4.2 Implantação do HALO

A implantação do HALO é realizada com um material do tipo p porque, além de ter uma maior e melhor difusão que o material tipo n (material existente nas regiões de fonte e dreno), produz um nível intermediário de concentração que varia entre $1,0 \times 10^{14} \text{ cm}^{-3}$ e $1,0 \times 10^{19} \text{ cm}^{-3}$ [1.18].

Após o material tipo n ser implantado dentro das regiões de fonte e dreno são realizadas diversas etapas de processo, como o recozimento que é realizado em uma temperatura entre 700 °C e 1000 °C em poucas horas, causando a difusão dos dopantes através do canal [1.18].

A região de HALO pode ser formada de maneiras, uma é pelo uso do espaçador na lateral da porta e a outra pelo uso do ângulo, tornando assim a implantação do HALO completamente independente das regiões de canal, fonte e dreno, ou seja, a implantação do HALO é realizada entre o canal e as regiões de fonte e dreno [1.18].

1.5 Motivação do Trabalho

A presença do óxido enterrado nos dispositivos SOI MOSFETs faz com que ocorram algumas melhoras nas características elétricas dos transistores, tais como uma menor dependência da tensão de limiar com o comprimento de canal, devido ao melhor controle das cargas na região de canal, além da redução nas capacitâncias de junção, pois a fonte e o dreno estão isolados do substrato, resultando em uma maior densidade de corrente [1.3].

Os dispositivos SOI MOSFETs apresentam uma melhor performance em relação aos dispositivos MOSFETs convencionais e, por isso tornam-se mais atraentes para a aplicação

digital [1.19]. Contudo, ao reduzir as dimensões desses dispositivos (SOI MOSFETs), ocorrem alguns efeitos que degradam as características de saída, devido ao aumento da corrente de fuga e do efeito de canal curto [1.20].

Com o objetivo de minimizar esses efeitos, foi proposta a implantação de uma alta concentração de dopantes [1.21], entre as regiões de fonte-canal e dreno-canal, denominada HALO como mostra a figura 1.2.

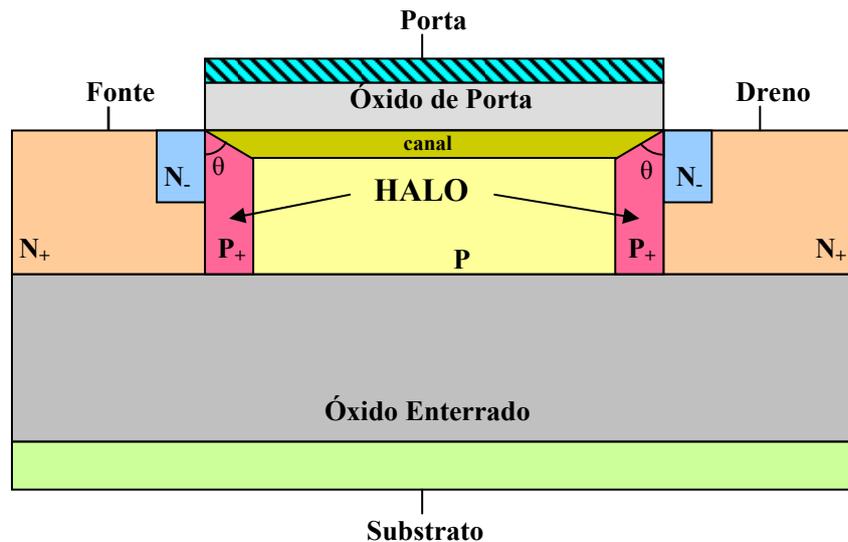


Figura 1.2 – Dispositivo SOI MOSFET com presença do HALO.

A implantação do HALO é realizada com uma determinada inclinação (θ) e com o mesmo tipo de dopantes de corpo e do canal, porém com uma dose maior [1.22]. Dependendo da inclinação e da concentração de dopantes em que o HALO é implantado, os parâmetros elétricos dos dispositivos podem sofrer alterações significativas, principalmente nos dispositivos com comprimento de canal longo, onde a dopagem de canal controla estes parâmetros [1.23].

Então, o estudo da influência da estrutura do HALO, como as dimensões, ângulos e a concentração de dopantes na região do HALO para a sua implantação nos dispositivos tornou-se importante para a otimização dos resultados obtidos e será o foco deste trabalho.

1.6 Objetivos do Trabalho

O objetivo principal deste trabalho é estudar a influência que o HALO exerce sobre os principais parâmetros elétricos, tensão de limiar e inclinação de sublimiar, do dispositivo SOI MOSFET de porta única, com canal tipo N e modo de operação parcialmente depletado, como mostrado na figura 1.2.

Este trabalho tem por finalidade estudar o comportamento da tensão de limiar e da inclinação de sublimiar dos dispositivos de camada espessa, na tecnologia SOI MOSFET, para diversos comprimentos de canal, ângulos de implantação do HALO, diversas concentrações de dopantes na região de HALO e temperaturas de operação.

Os resultados obtidos através de simulações serão comparados com os dados experimentais com o propósito de se estimar a concentração de dopantes e o ângulo de implantação do HALO onde, primeiramente serão comparadas resultados, experimentais e simuladas, da tensão de limiar em temperatura ambiente e, após esta determinação (concentração de dopantes e ângulo) será reduzida a temperatura de operação dos dispositivos.

1.7 Apresentação do Trabalho

Este trabalho está dividido da seguinte forma:

Capítulo 2: neste capítulo é apresentada a revisão bibliográfica dos conceitos básicos tais como, os fundamentos básicos dos dispositivos SOI MOSFETs, parâmetros elétricos, os efeitos que ocorrem nos dispositivos, a influência da baixa temperatura nos principais parâmetros elétricos e a implantação do HALO.

Capítulo 3: é apresentada uma breve introdução sobre o simulador bidimensional ATLAS, que será fundamental para se obterem os dados para serem realizadas as análises do comportamento elétrico do dispositivo estudado. Para complementar o assunto será feito um resumo das principais funções dos modelos e métodos utilizados nas simulações, tanto em temperatura ambiente como para as baixas temperaturas. Por fim, serão caracterizados os dispositivos utilizados na simulação onde, no Apêndice A tem-se o perfil da estrutura utilizada na simulação e no Apêndice B é mostrado um exemplo do arquivo de entrada.

Capítulo 4: neste capítulo são apresentados os dados simulados realizados a partir da variação do comprimento de canal, do ângulo de implantação e da concentração de dopantes na

região do HALO em temperatura ambiente. Através dos resultados da tensão de limiar foi possível fazer uma análise e uma comparação entre os dados simulados e experimentais para que os valores, da concentração de dopantes e do ângulo de implantação na região do HALO, fossem estimados.

Capítulo 5: neste capítulo é apresentada a influência que os dispositivos sofrem, na tensão de limiar e inclinação de sublimiar, quando se reduz a temperatura de operação. Para isto foram realizadas medidas e simulações numéricas para os dispositivos com as características determinadas no capítulo 4, a fim de se observar a tendência entre os resultados simulados e experimentais da tensão de limiar e inclinação de sublimiar dos dispositivos. Neste capítulo é apresentada também uma proposta de otimização de implantação do HALO nos dispositivos de camada espessa operando em temperatura ambiente.

Capítulo 6: finalizando este trabalho, são apresentadas as conclusões gerais da tensão de limiar e inclinação de sublimiar para os dispositivos caracterizados no capítulo 3, operando em temperatura ambiente (capítulo 4) e em baixa temperatura (capítulo 5). É apresentada a conclusão da proposta de otimização do HALO feita no capítulo 5, assim como a proposta de trabalhos futuros.

2 FUNDAMENTOS BÁSICOS

Este capítulo tem por finalidade descrever os conceitos básicos fundamentais com objetivo de esclarecer os principais parâmetros elétricos utilizados no desenvolvimento deste trabalho.

2.1 Distinção de Dispositivos

Na tecnologia MOS os dispositivos são fabricados em substrato de silício com aproximadamente 800 μm de espessura, mas apenas o primeiro micrometro próximo à superfície da lâmina é utilizado para a fabricação de toda a estrutura do transistor. Nessa tecnologia ocorre uma série de efeitos parasitários, tais como o aumento das capacitâncias das junções de dreno e fonte, disparo do tiristor parasitário, aumento da corrente de fuga e redução da tensão de perfuração MOS (*punchthrough*), decorrentes da interação entre o substrato e a região ativa do transistor.

Com o propósito de amenizar ou eliminar totalmente esses efeitos, foi desenvolvida a tecnologia SOI que consiste em separar a região ativa do substrato através de uma camada de óxido enterrado, melhorando o desempenho do dispositivo.

A figura 2.1 mostra a principal diferença no perfil dos dispositivos (A) MOS convencional e (B) SOI MOSFET.

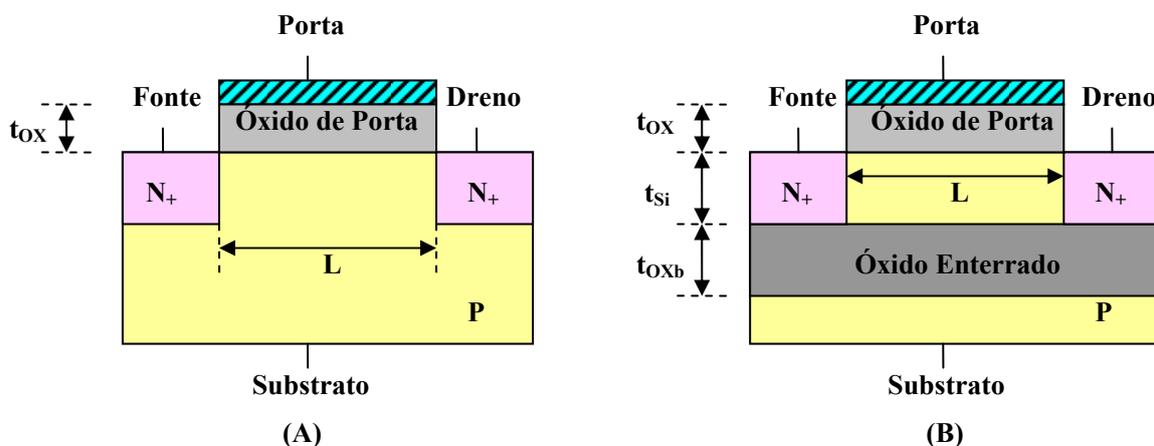


Figura 2.1 – Perfil dos transistores (A) MOSFET convencional e (B) SOI MOSFET.

Na figura 2.1, respectivamente, L , t_{ox} , t_{Si} e t_{oxb} representam o comprimento de canal, a espessura do óxido de porta, a espessura do silício e a espessura do óxido enterrado do dispositivo SOI MOSFET.

As características físicas dos dispositivos SOI MOSFETs são fortemente dependentes da espessura da camada de depleção, concentração de dopantes e da temperatura de operação que são submetidos.

Desta forma os dispositivos podem ser classificados como:

- Dispositivo de camada espessa ou parcialmente depletado (PD SOI MOSFET);
- Dispositivo de camada fina ou totalmente depletado (FD SOI MOSFET);
- Dispositivo de camada média (NFD SOI MOSFET);

Para uma maior compreensão, a figura 2.2 mostra o diagrama de faixa de energia para (A) MOSFET convencional, (B) SOI MOSFET parcialmente depletado e (C) SOI MOSFET totalmente depletado, com o canal do tipo N [2.1].

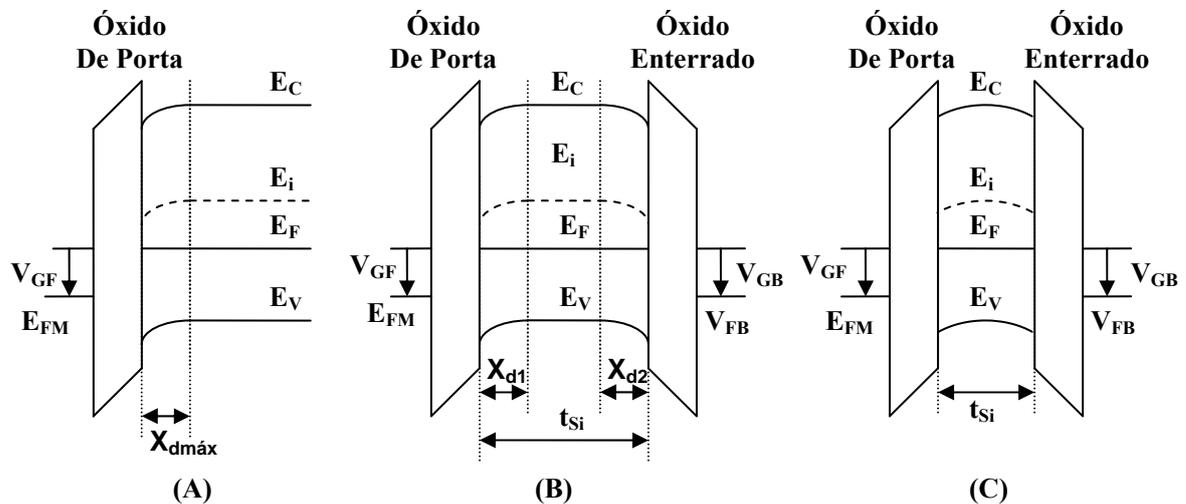


Figura 2.2 – Diagrama de Faixa de Energia para os dispositivos (A) MOSFET convencional, (B) PD SOI MOSFET e (C) FD SOI MOSFET.

onde: E_C é o nível de energia da banda de condução, E_V é nível de energia da banda de valência, E_i é o nível intrínseco de Fermi, E_F é o nível de Fermi para os semicondutores, E_{FM} é o nível de Fermi para o metal, $x_{dmáx}$ é a profundidade máxima de depleção, X_{d1} é a profundidade de depleção proveniente da primeira interface, X_{d2} é a profundidade de depleção

proveniente da segunda interface, V_{FB} é a tensão de faixa plana, V_{GF} é a tensão de porta e V_{GB} é a tensão do substrato.

A figura 2.2 (A) mostra que a região de depleção do dispositivo MOSFET convencional se estende da interface de silício / óxido de silício até uma profundidade máxima de depleção que pode ser determinada pela equação (2.1), considerando que o silício está com uma concentração de dopantes aceitadores, pois o canal é do tipo N [2.1].

$$x_{d \max} = \sqrt{\frac{4 \cdot \epsilon_{Si} \cdot \Phi_F}{q \cdot N_a}} \quad (2.1)$$

onde: Φ_F é o potencial de Fermi, ϵ_{Si} é a permissividade do silício, N_a é a concentração de impurezas aceitadoras do semiconductor e q é a carga elementar do elétron.

O potencial de Fermi é dado pela equação (2.2):

$$\Phi_F = \frac{K \cdot T}{q} \cdot \ln\left(\frac{N_a}{n_i}\right) \quad (2.2)$$

onde: K é a constante de Boltzmann, T é a temperatura absoluta e n_i é a concentração intrínseca de portadores no Silício.

A equação (2.3) mostra que a concentração intrínseca de portadores do silício é fortemente dependente da temperatura de operação do dispositivo.

$$n_i = 3,9 \times 10^{16} \cdot T^{\frac{3}{2}} \cdot e^{-\left(\frac{E_g}{2 \cdot K \cdot T}\right)} \quad (2.3)$$

onde: E_g é a largura de faixa proibida.

Com as equações (2.1), (2.2) e (2.3) é possível distinguir se o dispositivo é de camada fina, média ou espessa, conhecendo apenas a profundidade máxima de depleção e a espessura da camada de silício [2.1].

Então os dispositivos podem ser classificados como:

a) Dispositivo SOI MOSFET de camada espessa (PD SOI MOSFET): o dispositivo é considerado de camada espessa ou parcialmente depletado (PD) se a espessura da camada de silício for maior que o dobro da profundidade máxima de depleção. Neste modo, as regiões de depleção, provenientes das primeira e segunda interface não interagem, ou seja, existe uma região neutra entre elas que pode ter ou não contato. Se nesta região neutra existir o contato com o corpo, e este estiver aterrado, o dispositivo terá as mesmas características de um dispositivo MOSFET convencional. Caso o contato esteja flutuando, o dispositivo apresentará efeito de corpo flutuante, tais como, o efeito de elevação abrupta de corrente (Efeito Kink) e o efeito bipolar parasitário entre fonte e dreno.

b) Dispositivo SOI MOSFET de camada fina (SOI MOSFET FD): o dispositivo é considerado de camada fina ou totalmente depletado (FD) se a espessura da camada de silício for menor que a profundidade máxima de depleção. Neste caso, é independente da polarização do substrato, pois a camada de silício está totalmente depletada quando a tensão na porta alcançar a tensão de limiar (exceto se a segunda interface tiver uma fina camada na acumulação). Se a segunda interface não estiver em acumulação, o dispositivo SOI MOSFET FD é praticamente livre do efeito de elevação abrupta de corrente (efeito kink). Os dispositivos SOI MOSFETs FD com a segunda interface depletada é o tipo de transistor que apresenta as melhores características elétricas, pois são imunes ao efeito de elevação da corrente, além de apresentarem redução do campo elétrico, maior mobilidade dos portadores na região do canal, menor variação da tensão de limiar com a temperatura, menor efeito de canal curto, altas transcondutâncias e inclinação de sublimiar quase ideal.

c) Dispositivo SOI MOSFET de camada média (SOI MOSFET NFD): o dispositivo é considerado de camada média, pois está entre os dispositivos SOI MOSFET PD e SOI MOSFET FD. São os dispositivos em que a espessura da camada de silício é maior que a profundidade de depleção máxima e menor que o dobro da profundidade de depleção máxima ($x_{dmax} < t_{Si} < 2 \cdot x_{dmax}$), podendo ou não haver interação entre as interfaces. Caso as regiões de depleção provenientes das primeira e segunda interface não interajam entre si ou se a segunda interface estiver neutra ou acumulada, o dispositivo comporta-se como um transistor PD SOI MOSFET. E se a polarização imposta às duas interfaces do dispositivo fizer com que ocorra a interação entre as regiões de depleção, o dispositivo comporta-se com um transistor FD SOI MOSFET.

Os dispositivos SOI MOSFETs apresentam dois modos de funcionamentos que são descritos da seguinte forma:

- Modo de Inversão ou Modo Enriquecimento;
- Modo de Acumulação;

Os dispositivos no modo de enriquecimento são aqueles em que a corrente que passa entre as regiões de dreno e fonte ocorre devido à inversão dos portadores na região de canal na interface óxido de porta e camada de silício.

E os dispositivos no modo de acumulação são aqueles em que as regiões de canal, fonte e dreno possuem o mesmo tipo de semicondutor, sendo que para o dispositivo pMOSFET o tipo de semicondutor é P+, P- e P+ e, para o dispositivo nMOSFET, o tipo de semicondutor é N+, N- e N+. Como a região de canal tem uma concentração de dopantes menor, a condução de corrente entre a região de fonte e dreno ocorre devido à acumulação dos portadores na região de canal;

Uma das características importantes para a fabricação de porta do dispositivo é o tipo de material utilizado na sua fabricação [2.2]. A tabela 2.1 mostra os diferentes modos de funcionamento do dispositivo de canal N e tipo P em função do material de porta, para que as tensões de limiares destes dispositivos sejam simétricas [2.1].

Tabela 2.1 – Modo de operação em função do material de porta no dispositivo SOI nMOSFET e pMOSFET.

| Material de Porta | Porta N+ poly | Porta P+ poly |
|--------------------------|----------------------|----------------------|
| SOI nMOSFET | Inversão | Acumulação |
| SOI pMOSFET | Acumulação | Inversão |

Como mencionado no capítulo 1, o dispositivo SOI MOSFET totalmente depletado apresenta melhores características elétricas, o que torna mais atrativa sua aplicação em circuitos ULSI. Em contra partida, o dispositivo SOI MOSFET parcialmente depletado é o mais popular porque a sua tensão de limiar é independente do comprimento de canal, da espessura do filme de silício e das cargas no óxido enterrado.

Contudo, o efeito de elevação abrupta de corrente (*kink effect*) torna-se um inconveniente nestes dispositivos, pois depende do circuito de aplicação. Para os circuitos analógicos é um inconveniente, pois reduz a tensão *Early*, porém para os dispositivos digitais é um atrativo, pois aumenta a velocidade de saturação do circuito [2.3, 2.4].

2.2 Parâmetros Elétricos

Os parâmetros elétricos abordados neste item são fundamentais para a compreensão dos capítulos seguintes.

2.2.1 Inclinação de Sublimiar

A inclinação de sublimiar (S) é definida como sendo uma variação da tensão de porta necessária para elevar em uma década a corrente de dreno na região de sublimiar. Por definição o inverso da inclinação de sublimiar é definida como o inverso da inclinação da curva de corrente em função a tensão de porta ($I_{DS} \times V_{GF}$) em regime de sublimiar, como mostra a expressão (2.4) [2.1].

$$S = \frac{1}{\left(\frac{d(\log I_{DS})}{d(V_{GF})} \right)} \Rightarrow S = \frac{d(V_{GF})}{d(\log I_{DS})} \quad (2.4)$$

Quando o dispositivo SOI MOSFET opera em temperatura ambiente, as armadilhas de interface podem ser desprezadas e então a inclinação de sublimiar é obtida através da equação (2.5):

$$S = \frac{K.T}{q} \cdot \ln(10) \cdot (1 + \alpha) \quad (2.5)$$

onde: α é o acoplamento capacitivo.

Pela equação acima é possível notar que a inclinação de sublimiar depende diretamente do fator de corpo do dispositivo ($1 + \alpha$), porém para cada tipo de dispositivo, o acoplamento capacitivo é expressado de forma diferente, como mostram as equações (2.6), (2.7) e (2.8):

a) Para os Dispositivos MOSFET convencionais:

$$\alpha = \frac{\epsilon_{Si}}{X_{dmax} \cdot C_{oxf}} \quad (2.6)$$

onde: C_{oxf} é a capacitância no óxido por unidade de área.

b) Para os Dispositivos SOI MOSFETs de camada espessa:

O dispositivo SOI MOSFET de camada espessa tem o mesmo α do dispositivo MOSFET, pois as regiões de depleção provenientes de suas interfaces não interagem.

c) Para os Dispositivos SOI MOSFET de camada fina:

Nos dispositivos SOI MOSFETs de camada fina temos dois fatores para o α , como mostra as equações (2.19) e (2.20) a seguir [2.5]:

$$\text{Segunda Interface Acumulada:} \quad \alpha = \frac{C_{Si}}{C_{oxf}} \quad (2.7)$$

$$\text{Segunda Interface Depletada:} \quad \alpha = \frac{C_{Si} \cdot C_{oxb}}{C_{oxf} \cdot (C_{Si} + C_{oxb})} \quad (2.8)$$

onde: C_{Si} é a capacitância no silício por unidade de área e C_{oxb} é a capacitância do óxido enterrado por unidade de área.

Analisando o α para cada um dos dispositivos, observa-se que o transistor FD SOI MOSFET apresenta o melhor S , quando comparado com os transistores MOSFET convencional e SOI MOSFET com a segunda interface acumulada, porém o MOSFET convencional apresenta um melhor resultado que o FD SOI MOSFET com a segunda interface acumulada, ou seja:

$$S_{\text{SOI segunda interface depletada}} < S_{\text{MOS convencional}} < S_{\text{SOI segunda interface acumulada}}$$

2.2.1.1 Método de Extração da Inclinação de Sublimiar

O método para a extração da inclinação de sublimiar utilizado neste trabalho parte da equação (2.4) e consiste em obter-se o inverso da derivada da corrente de dreno em função da derivada da tensão de porta na região de sublimiar.

A partir da equação (2.4) é possível extrair-se a inclinação de sublimiar, onde inicialmente é obtida a curva de corrente de dreno em função da tensão aplicada na porta do dispositivo ($I_{DS} \times V_{GS}$) na escala linear e em seguida converte-se esta curva para a escala logarítmica, como mostram as figuras 2.3 (A) e 2.3 (B), respectivamente.

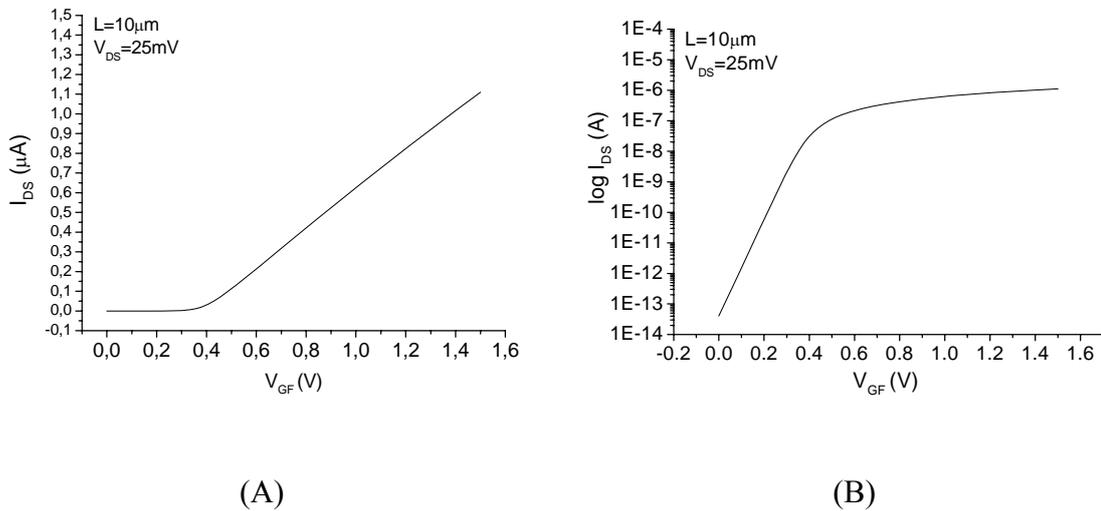


Figura 2.3 – Curva da corrente de dreno em função da tensão aplicada na porta
(A) Escala Linear e (B) Escala Logarítmica.

Após a obtenção das curvas da figura 2.3 (A) e 2.3 (B), realizar a primeira derivada da curva 2.3 (B) e em seguida obter o seu inverso, como mostram as figuras 2.4 (A) e 2.4 (B), onde pode se ver a derivada logarítmica da corrente de dreno em função da tensão da porta e da inclinação de sublimiar (S), respectivamente.

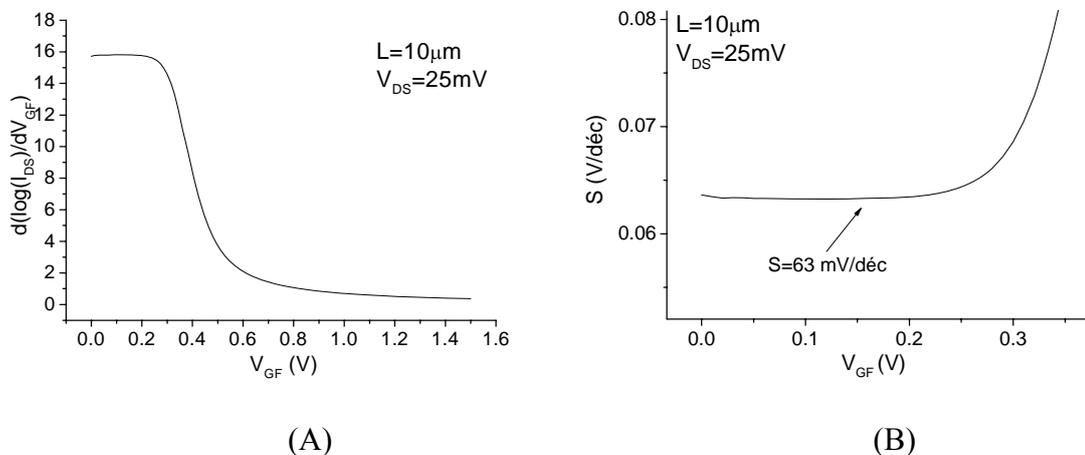


Figura 2.4 – Curva da derivada logarítmica da corrente de dreno em função da tensão de porta e da inclinação de sublimiar (A) $d(\log(I_{DS})) \times V_{GF}$ e (B) $S \times V_{GF}$.

Na curva da figura 2.4 (B) observa-se que existe um patamar praticamente constante de onde é possível obter o valor da inclinação de sublimiar (S) dos dispositivos.

2.2.2 Tensão de Limiar

A tensão de limiar (V_{th}) é o valor de tensão aplicada na porta do dispositivo para que uma determinada quantidade de cargas móveis se acumulem na região de canal, de tal forma que a superfície seja invertida formando o canal de condução entre a fonte e o dreno.

A equação (2.9) [2.6], determina a tensão de limiar tanto para o dispositivo MOSFET convencional, quanto para o SOI MOSFET parcialmente depletado, pois nesses dispositivos não ocorre a interação entre as interfaces (primeira e segunda) [2.1].

$$V_{th} = V_{FB} + 2 \cdot \Phi_F + \left(\frac{q \cdot N_a \cdot X_{dmáx}}{C_{oxf}} \right) \quad (2.9)$$

Sendo que a tensão de faixa plana (V_{FB}) é dada pela equação (2.10) abaixo:

$$V_{FB} = \Phi_{MSf} - \frac{Q_{oxf}}{C_{oxf}} \quad (2.10)$$

onde: Φ_{MSf} é a diferença de função de trabalho entre o metal de porta e o semiconductor e Q_{oxf} é a densidade de cargas efetivas no óxido de porta.

A expressão (2.11) a seguir, representa a capacitância no óxido (C_{oxf}) por unidade de área [2.1]

$$C_{oxf} = \frac{\epsilon_{ox}}{t_{ox}} \quad (2.11)$$

onde: ϵ_{ox} é a permissividade do óxido de silício.

No dispositivo SOI MOSFET totalmente depletado, existe a interação entre as regiões de depleção da primeira (óxido de porta / camada de silício) e segunda (camada de silício /

óxido enterrado) interfaces, acarretando em algumas influências como: a tensão aplicada na porta do dispositivo pode influenciar no potencial de superfície da segunda interface e se a tensão for aplicada no substrato ocorre à influência no potencial de superfície da primeira interface. Essas interdependências entre as tensões são expressas pelas equações (2.12) e (2.13) abaixo:

$$V_{GF} = \Phi_{MSf} - \frac{Q_{oxf}}{C_{oxf}} + \left(1 + \frac{C_{si}}{C_{oxf}}\right) \cdot \Phi_{sf} - \left(\frac{C_{si}}{C_{oxf}}\right) \cdot \Phi_{sb} - \left(\frac{0,5 \cdot Q_{depl} + Q_{invf}}{C_{oxf}}\right) \quad (2.12)$$

$$V_{GB} = \Phi_{MSb} - \frac{Q_{oxb}}{C_{oxb}} + \left(1 + \frac{C_{si}}{C_{oxb}}\right) \cdot \Phi_{sb} - \left(\frac{C_{si}}{C_{oxb}}\right) \cdot \Phi_{sf} - \left(\frac{0,5 \cdot Q_{depl} + Q_{sb}}{C_{oxb}}\right) \quad (2.13)$$

onde: Φ_{MSf} é a diferença função trabalho entre o metal de porta e o semiconductor, Φ_{MSb} é a diferença função trabalho entre o metal do substrato e o semiconductor, Q_{invf} é a densidade de carga na primeira interface, Q_{sb} é a densidade de carga na segunda interface, Q_{oxb} é a densidade de cargas óxido enterrado, Q_{depl} são as cargas de depleção da camada de silício, Φ_{sf} é o potencial de superfície da primeira interface, Φ_{sb} é o potencial de superfície da segunda interface.

A carga de depleção na camada de silício pode ser obtida através da equação (2.14):

$$Q_{depl} = q \cdot N_a \cdot x_{dm\acute{a}x} \quad (2.14)$$

Porém nos dispositivos SOI MOSFETs totalmente depletados, a tensão de limiar depende da condição da segunda interface (acumulada, depletada ou invertida), como está demonstrado a seguir [2.1].

a) A primeira interface está em inversão e a segunda interface está em acumulação:

Com a segunda interface em acumulação, o $\Phi_{sb} \cong 0$ e com a primeira interface em inversão, $\Phi_{sf} = 2.\Phi_F$, substituindo esses valores na equação (2.12) acima tem-se a tensão de limiar com a segunda interface acumulada ($V_{thf,accb}$) é dada pela equação (2.15):

$$V_{thf,accb} = \Phi_{MSf} - \frac{Q_{oxf}}{C_{oxf}} + \left(1 + \frac{C_{Si}}{C_{oxf}}\right) \cdot 2.\Phi_F - \frac{Q_{depl}}{2.C_{oxf}} \quad (2.15)$$

b) As duas interfaces estão em inversão:

Como a primeira e segunda interface estão no modo de inversão os potenciais são iguais, $\Phi_{sf} = \Phi_{sb} \cong 2.\Phi_F$. Substituindo esses valores na equação (2.12) acima, tem-se a tensão de limiar da primeira interface com a segunda interface em inversão ($V_{thf,invb}$) dada pela equação (2.16) a seguir:

$$V_{thf,invb} = \Phi_{MSf} - \frac{Q_{oxf}}{C_{oxf}} + 2.\Phi_F - \frac{Q_{depl}}{2.C_{oxf}} \quad (2.16)$$

c) A primeira interface em inversão e a segunda interface em depleção:

Com a primeira interface na inversão o potencial $\Phi_{sb} \cong 0$ e com a segunda interface acumulada, o potencial Φ_{sb} varia entre 0 e $2.\Phi_F$, portanto depende da tensão do substrato. Substituindo os valores na equação (2.12) acima, o valor dessa tensão de substrato, para o qual atinge a acumulação ($V_{GB,acc}$) é dada pela equação (2.17):

$$V_{GB,acc} = \Phi_{MSb} - \frac{Q_{oxb}}{C_{oxb}} - \frac{C_{Si}}{C_{oxb}} \cdot 2.\Phi_F - \frac{Q_{depl}}{2.C_{oxb}} \quad (2.17)$$

Para as mesmas condições mencionadas acima, quando o valor da tensão do substrato, no qual a segunda interface atinge a inversão ($V_{GB,inv}$) é expressa pela equação (2.18):

$$V_{GB,inv} = \Phi_{MSb} - \frac{Q_{oxb}}{C_{oxb}} + 2 \cdot \Phi_F - \frac{Q_{depl}}{2 \cdot C_{oxb}} \quad (2.18)$$

Quando $V_{GB,acc} < V_{GB} < V_{GB,inv}$ a tensão de limiar é obtida através da equação (2.19), na qual tem-se a tensão de limiar da primeira interface quando a segunda interface atinge a depleção ($V_{thf,deplb}$).

$$V_{thf,deplb} = V_{thf,accb} - \left(\frac{C_{Si} \cdot C_{oxb}}{C_{oxf} \cdot (C_{Si} + C_{oxb})} \right) \cdot (V_{GB} - V_{GB,acc}) \quad (2.19)$$

Porém as relações acima são válidas somente se a espessura das camadas de inversão ou acumulação forem muito menores que a espessura da camada de silício.

A figura 2.5 mostra o comportamento da tensão de limiar em função da variação da tensão aplicada no substrato.

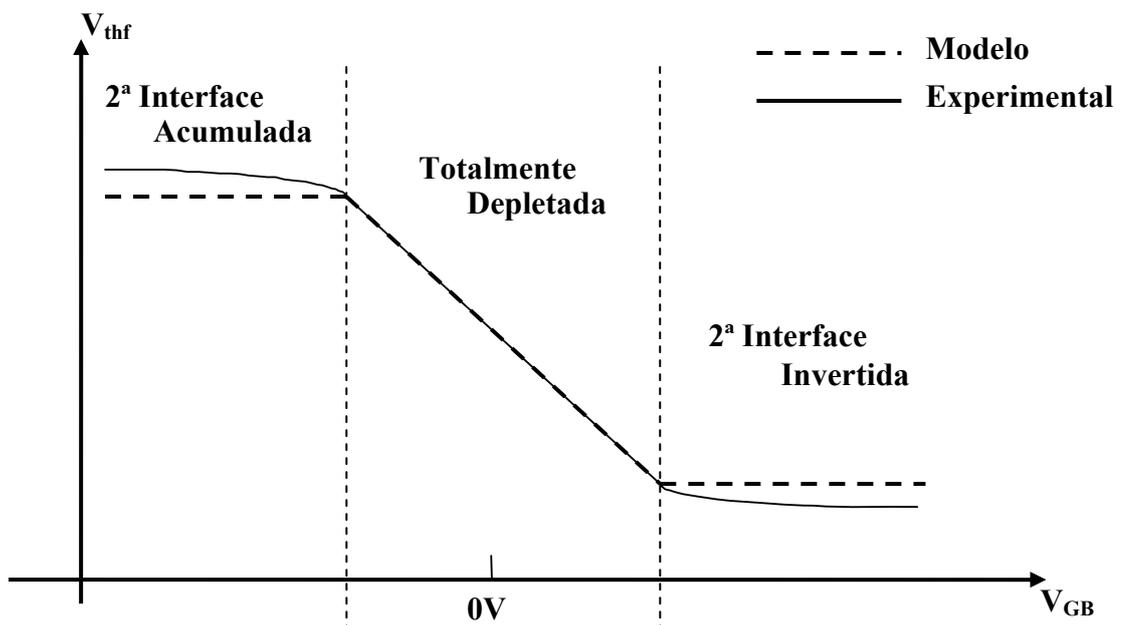


Figura 2.5 – Tensão de Limiar em função de Tensão de Porta.

Na tecnologia SOI MOSFET, a tensão de limiar é menor quando se reduz a espessura da camada de silício, pois a quantidade de cargas de depleção é pequena devido à redução da região de cargas de depleção, porém, se a camada de silício for menor que 10 nm, a faixa de

condução se rompe dentro da sub-banda e a energia mínima dessa faixa de condução aumenta, fazendo com que a espessura da camada de silício e a tensão de limiar sejam maiores [2.1].

Contudo, a tensão de limiar pode sofrer algumas alterações quando a tensão de dreno é aumentada devido à ativação do efeito bipolar parasitário que resulta em um alto DIBL [2.7, 2.8].

2.2.2.1 Método de Extração da Tensão de Limiar

O método para a extração da tensão de limiar neste trabalho é o da segunda derivada, onde este método consiste em obter a curva da corrente de dreno em função da tensão de porta ($I_{DS} \times V_{GF}$) e derivá-la duas vezes e, depois obter-se o valor máximo do primeiro pico da segunda derivada [2.1].

O primeiro passo para se obter a tensão de limiar é plotar a curva $I_{DS} \times V_{GF}$, como mostra a figura 2.6 (A) e derivá-la uma vez, adquirindo assim a curva da transcondutância (g_m) em função da tensão aplicada na porta do dispositivo, como mostra a curva 2.6 (B).

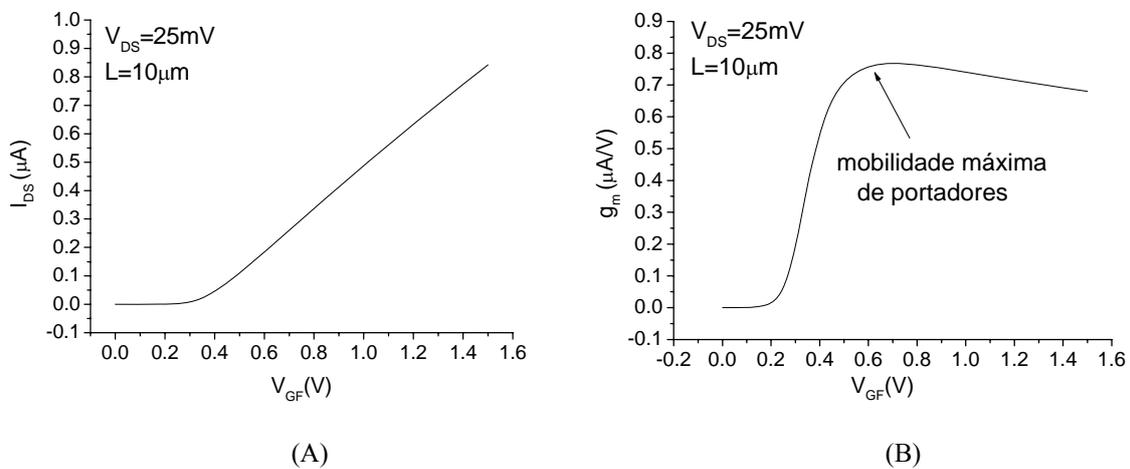


Figura 2.6 – Curva (A) Corrente de dreno em função da tensão de porta ($I_{DS} \times V_{GF}$) e (B) Transcondutância em função ($g_m \times V_{GF}$).

Após obter a curva da figura 2.6 (B) realizar a segunda derivada onde será obtida a curva da tensão de limiar em função da tensão de porta, como mostra a figura 2.7 a seguir.

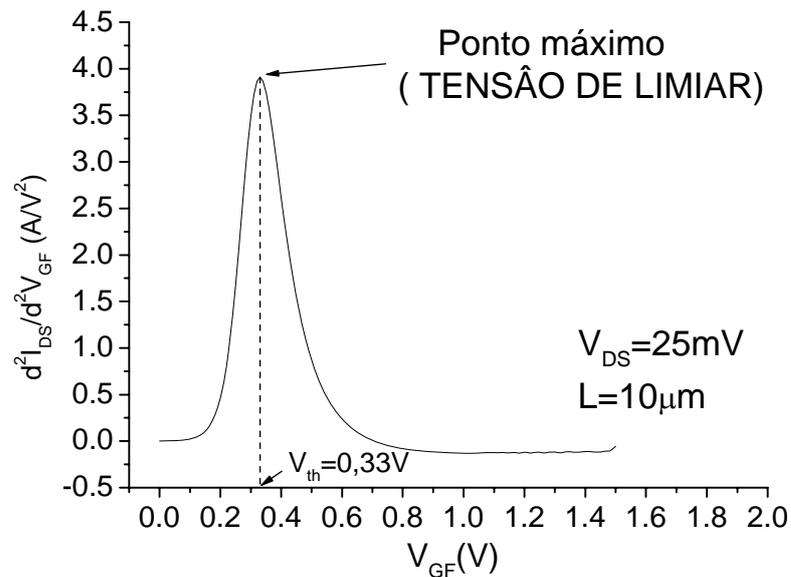


Figura 2.7 – Curva da Segunda derivada da Corrente em função da Tensão de porta.

Após a obtenção da segunda derivada, encontrar o ponto de máximo da curva e interceptar ao eixo x, para que seja encontrado o valor da tensão de limiar do dispositivo medido ou simulado.

2.3 Efeitos Decorrentes da Redução do Comprimento de Canal

Nos dispositivos ao reduzir o comprimento de canal, alguns efeitos como efeito de canal curto, afetam as características elétricas dos transistores. Esses efeitos são detalhados neste item e são importantes para o desenvolvimento dos capítulos seguintes.

2.3.1 Efeito de Canal Curto

Existem diversos efeitos causados pela redução do comprimento de canal nos transistores [2.9]. Um dos efeitos que ocorrem é a diminuição da tensão de limiar, pois a porta perde parte do controle das cargas na região de canal, devido às regiões de depleção de fonte e dreno tornarem-se significativas em relação à região de depleção induzida pela tensão aplicada à porta.

No transistor MOSFET convencional, a carga de depleção controlada pela porta não pode mais ser expressa como mostrado na equação (2.14) porque o transistor MOSFET convencional utiliza-se de uma carga de depleção efetiva, ou seja, apenas uma fração da carga de depleção, e quando esta fração for menor que a carga de depleção, a tensão de limiar é reduzida e a inclinação de sublimiar é aumentada [2.6].

Para o dispositivo MOSFET convencional, as cargas de depleção podem ser expressas por (2.20) [2.10]:

$$Q_{\text{depl,ef}} = Q_{\text{depl}} \left(1 - \frac{r_j}{L} \cdot \left(\sqrt{1 + \frac{2 \cdot x_{d\text{max}}}{r_j}} - 1 \right) \right) \quad (2.20)$$

onde: $Q_{\text{depl,ef}}$ é a carga de depleção efetiva da camada de silício e r_j é a profundidade de junção de fonte e dreno.

A figura 2.8 (A) e 2.8 (B), mostra a distribuição das cargas de depleção para o dispositivo MOSFET convencional de canal longo e canal curto respectivamente.

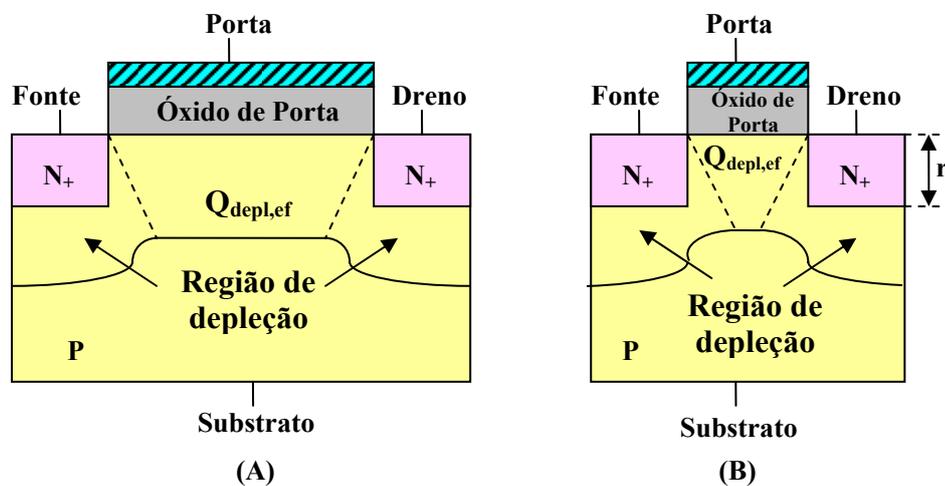


Figura 2.8 – Distribuição das Cargas de Depleção nos Dispositivos nMOSFETs convencionais (A) Canal Longo e (B) Canal Curto.

Nos dispositivos SOI MOSFETs, a região de depleção máxima é maior que a espessura da camada de silício, então a carga de depleção pode ser dada pela equação (2.21) [2.10]:

$$Q_{\text{depl,ef}} = Q_{\text{depl}} \cdot \left(1 - \frac{d}{L}\right) \quad (2.21)$$

onde: L é o comprimento de canal e d esta definido na figura 2.9 (A) e 2.9 (B).

A figura 2.9 (A) e 2.9 (B), mostra a distribuição das cargas de depleção para o dispositivo SOI MOSFET de canal longo e canal curto respectivamente.

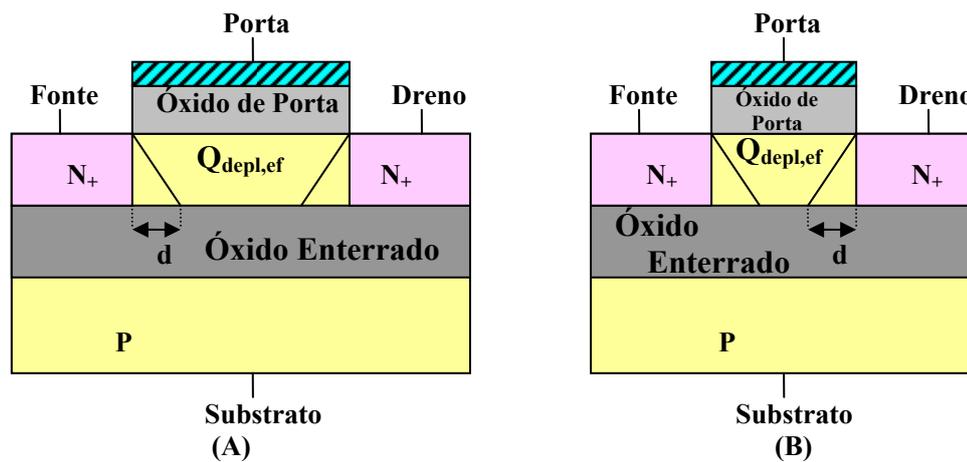


Figura 2.9 – Distribuição das Cargas de Depleção nos Dispositivos SOI nMOSFETs
(A) Canal Longo e (B) Canal Curto.

Devido à presença do óxido enterrado, o efeito de canal curto torna-se menos pronunciado nos dispositivos SOI MOSFETs, pois a espessura da camada de silício e a região de depleção são menores.

Contudo, os dispositivos SOI MOSFETs de camada fina sofrem uma influência menor na variação da tensão de limiar do que os dispositivos MOSFETs convencionais e os dispositivos SOI MOSFETs de camada espessa.

2.3.2 Efeito de Canal Curto Reverso

O efeito de canal curto reverso é caracterizado pelo aumento da tensão de limiar ao reduzir o comprimento de canal dos dispositivos com a presença do HALO [11]. A redução do comprimento de canal faz com que os HALOS existentes na estrutura tornem-se cada vez

mais próximos, sobrepondo a região de corpo do dispositivo reduzindo as camadas de depleção máxima das regiões de fonte e dreno.

O efeito de canal curto reverso pode ser observado de duas maneiras: uma é através do aumento da densidade de cargas no óxido perto das regiões de fonte e dreno [2.12 – 2.13] e a outra pela distribuição desuniforme da concentração de dopantes na região de canal [2.14 – 2.15].

Para ambas explicações foram desenvolvidos modelos analíticos baseados na tensão de limiar em função do comprimento de canal [2.12 – 2.16], mas esses modelos são baseados em um valor fixo para a concentração de dopantes na região do HALO.

2.3.3 Efeito de DIBL

O efeito de redução da barreira de potencial induzida pelo dreno (*Drain Induced Barrier Lowering* - DIBL), é um outro efeito que ocorre nos dispositivos devido ao compartilhamento de cargas entre a porta e as junções entre o canal e as regiões de fonte e dreno [2.9].

Ao se aplicar uma tensão no dreno do dispositivo MOSFET convencional de canal longo, a barreira de potencial da junção de fonte não sofre alterações, porém para os dispositivos de canal curto essa barreira de potencial pode sofrer alterações (redução da barreira de potencial de fonte) dependendo do potencial aplicado no dreno.

Ao elevar-se a tensão entre o dreno e a fonte (V_{DS}), a região de depleção de dreno aumenta, fazendo com que a porta perda parte do controle das cargas de depleção, acarretando a redução da tensão de limiar do dispositivo.

2.4 Operação em Baixa Temperatura

Neste item são abordadas as principais influências que as características elétricas dos dispositivos sofrem quando a sua temperatura de operação é reduzida.

2.4.1 Influência da Temperatura

A redução da temperatura de operação dos dispositivos tem proporcionado melhorias no desempenho dos dispositivos MOSFETs [2.17].

Nos dispositivos MOSFETs convencionais, a redução da temperatura aumenta a velocidade de 1,5 a 3 vezes, aumenta a densidade de integração, diminui a potência consumida [2.18], aumenta a mobilidade de portadores e, quando comparada com a temperatura ambiente, a tensão de limiar sofre um deslocamento, além da presença do congelamento de portadores (impurezas) [2.1].

E, no caso dos dispositivos SOI MOSFETs parcialmente depletados, pode se tornar um dispositivo SOI MOSFET totalmente depletado quando a temperatura de operação é reduzida até um valor crítico, pois com a redução da temperatura, o potencial de Fermi aumenta, causando o aumento da camada de depleção máxima.

2.4.2 Concentração Intrínseca de Portadores

Ao reduzir a temperatura dos dispositivos alguns parâmetros devem ser corrigidos, como as alterações nos níveis de ionização das impurezas, as mudanças na largura da faixa proibida e a elevação do potencial de Fermi [2.19].

Na equação (2.22) é apresentada a equação intrínseca de portadores.

$$n_i = \sqrt{N_c \cdot N_v} \cdot \left(e^{\left(\frac{-E_g}{2 \cdot K \cdot T} \right)} \right) \quad (2.22)$$

onde: N_c é a densidade de estado na banda de condução e N_v é densidades de estado na banda de valência.

Nas equações (2.23) e (2.24) tem-se respectivamente as expressões para N_c e N_v :

$$N_c = 2 \cdot \sqrt{\frac{2 \cdot \pi \cdot K \cdot T \cdot m_n}{\hbar^2}} \quad (2.23)$$

$$N_v = 2 \cdot \sqrt{\frac{2 \cdot \pi \cdot K \cdot T \cdot m_p}{\hbar^2}} \quad (2.24)$$

onde: m_p é a massa efetiva para o elétron, m_v é massa efetiva para a lacuna e \hbar é a constante de Plank.

As expressões (2.25) e (2.26) mostra que as massas efetivas de elétrons e lacunas são dependentes da temperatura (desde que opere entre 50K e 350K) [2.14 - 2.15], porque exercem influência sobre a concentração intrínseca de portadores.

$$m_n = m_0 \cdot (1,045 + 4,5 \cdot 10^{-4} \cdot T) \quad (2.25)$$

$$m_p = m_0 \cdot (0,523 + 1,4 \cdot 10^{-3} \cdot T - 1,48 \cdot 10^{-6} \cdot T^2) \quad (2.26)$$

onde: m_0 é a massa do elétron.

Observando a equação (2.3) nota-se que a concentração intrínseca de portadores depende apenas da largura de faixa proibida, ou seja, depende do material e da temperatura. Quando a temperatura é de zero Kelvin, a concentração de portadores no semiconductor intrínseco é nula devido aos elétrons e lacunas serem gerados somente pela excitação térmica. Quando a temperatura de operação é aumentada, uma quantidade maior de elétrons adquire energia térmica suficiente para se tornarem elétrons livres [2.22].

Então, observa-se que a largura de faixa proibida (E_g) é um outro termo que depende da temperatura de operação [2.22] e que pode variar de acordo com a temperatura em que o dispositivo é submetido, como mostra as equações (2.27) e (2.28) tanto para uma temperatura maior e menor ou igual à 170K, respectivamente [2.19].

$$E_g = 1,17 + 1,059 \cdot 10^{-5} \cdot T - 6,05 \cdot 10^{-7} \cdot T^2 \quad (2.27)$$

$$E_g = 1,1785 - 9,025 \cdot 10^{-5} \cdot T - 3,05 \cdot 10^{-7} \cdot T^2 \quad (2.28)$$

2.4.3 Potencial de Fermi

Como mostrado anteriormente na equação (2.2), nota-se que o potencial de Fermi é dependente tanto da temperatura quanto da quantidade de impurezas ionizadas.

Admitindo-se que a temperatura de operação do dispositivo seja menor ou igual a 170K e fazendo a substituição das equações (2.22) e (2.27) na equação (2.2) é possível obter-se o nível de Fermi em função da temperatura como mostra a expressão (2.29) [2.22]:

$$\phi_F = \frac{K.T}{q} \cdot \ln \left(\frac{2.N_a}{n_i \cdot \left(1 + \sqrt{1 + \left(\frac{4.g.N_a \cdot e^{\left(\frac{E_a - E_i}{K.T} \right)}}{n_i} \right)} \right)} \right) \quad (2.29)$$

onde: E_a é a energia de ionização dos aceitadores e g é o fator de degenerância.

Na equação (2.29), observa-se que quando a temperatura de operação do dispositivo é reduzida, a concentração intrínseca de portadores diminui elevando o potencial de Fermi.

2.5 Influência da Temperatura nos Parâmetros Elétricos

Como uma nova alternativa para melhorar o desempenho dos dispositivos SOI MOSFETs foi reduzida à temperatura de operação para estes transistores. A redução da temperatura trouxe melhoria nos parâmetros elétricos, porém apareceram alguns efeitos indesejáveis devido ao congelamento de portadores.

2.5.1 Inclinação de Sublimiar

Ao reduzir a temperatura de operação dos dispositivos PD SOI MOSFETs, a inclinação de sublimiar também é decrescida. Então, considerando as armadilhas de interface, o acoplamento capacitivo desse transistor pode ser escrito como mostra a equação (2.30) [2.1].

$$\alpha = \frac{C_D + C_{it}}{C_{ox}} \quad (2.30)$$

Na equação (2.30), C_D é a capacitância de depleção e C_{it} é a capacitância de armadilha de interface, como mostra as equações (2.31) e (2.32), respectivamente:

$$C_D = \frac{dQ_{depl}}{d\phi_s} \quad (2.31)$$

$$C_{it} = q \cdot N_{it} \quad (2.32)$$

onde: N_{it} é a densidade de armadilhas de interface.

A equação (2.5) mostra que a inclinação de sublimar varia linearmente com a temperatura. Isto implica que a inclinação de sublimar diminui com qualquer redução na temperatura, pois influencia diretamente na densidade de armadilhas, fazendo com que as capacitâncias de armadilhas de interfaces sejam elevadas.

2.5.2 Mobilidade de Portadores

A mobilidade de portadores influencia diretamente na transcondutância do dispositivo. Então, quando a temperatura de operação dos dispositivos é reduzida ocorre um aumento na mobilidade dos portadores, provocando o aumento na transcondutância. Contudo, se a temperatura de operação do dispositivo for reduzida para um valor menor que 150K pode ocorrer à redução da mobilidade de portadores devido ao espalhamento de superfície [2.23].

A equação (2.33) expressa o aumento da mobilidade de portadores.

$$\mu_{eff} = \frac{\mu_0}{1 + \theta_d (V_{GF} - V_{th})} \quad (2.33)$$

onde: μ_{eff} é a mobilidade efetiva de portadores, μ_0 é a mobilidade inicial de portadores e θ_d o coeficiente de degradação devido ao campo elétrico transversal.

Para θ_d operando na temperatura ambiente (300K) tem-se um valor aproximado de $0,04V^{-1}$ e em baixa temperatura (9K) o valor é de aproximadamente $0,08V^{-1}$ [2.23].

2.5.3 Tensão de Limiar

A expressão (2.9) mostra que a tensão de limiar dos dispositivos, MOSFETs convencionais e SOI MOSFETs, é dependente da temperatura de operação [2.1] porque o nível de Fermi está diretamente relacionado com a concentração intrínseca de portadores.

Ao considerar as armadilhas de interface na expressão (2.9) a tensão de limiar é expressa pela equação (2.34):

$$V_{th} = \phi_{MSf} - \frac{Q_{oxf}}{C_{oxf}} + \frac{q \cdot N_{it} \cdot \phi_F}{C_{oxf}} + \frac{\sqrt{4 \cdot q \cdot \epsilon_{Si} \cdot N_a \cdot \phi_F}}{C_{oxf}} + 2 \cdot \phi_F \quad (2.34)$$

Nesta equação, observa-se que a tensão de limiar é diretamente dependente do potencial de Fermi. Ao reduzir a temperatura de operação dos dispositivos, a tensão de limiar aumenta devido ao aumento do potencial de Fermi.

Assumindo que a carga efetiva no óxido de porta não varia com a temperatura e derivando a equação (2.9) em função da temperatura (T), obtém-se a seguinte equação (2.35) [2.24]:

$$\frac{dV_{th}}{dT} = \frac{d\phi_F}{dT} \left[1 + \alpha \cdot \left(\frac{q}{C_{oxf}} \right) \left(\sqrt{\frac{\epsilon_{Si} \cdot N_a}{\phi_F}} \right) + \frac{q \cdot N_{it}}{C_{oxf}} \right] \quad (2.35)$$

onde: $\alpha=1$ para os dispositivos SOI PD MOSFETs.

A variação do nível de Fermi em função da variação da temperatura é expressa pela equação (2.36) [2.1].

$$\frac{d\phi_F}{dT} = 8,63 \times 10^{-5} \cdot [\ln(N_a) - 38,2 - 1,5 \cdot (1 + \ln(T))] \quad (2.36)$$

A equação (2.35) é válida para os transistores PD SOI MOSFETs desde que a carga da região de depleção varie com a largura máxima de depleção, pois esta é função do nível de Fermi, o qual aumenta com a redução da temperatura.

2.6 Efeitos Decorrentes do Congelamento de Portadores

Com o intuito de melhorar o desempenho elétrico e reduzir os efeitos parasitários dos transistores foi proposta uma estrutura onde as regiões, de fonte e dreno, possuem uma pequena região dopada com o mesmo tipo de dopantes, porém com menor quantidade de concentração de dopantes, formando assim as regiões de LDD, como mostrado na figura 1.2. A presença do LDD nos dispositivos faz com a ionização por impacto seja reduzida porque o campo elétrico próximo às regiões de fonte e dreno é menor.

No entanto, este tipo de estrutura apresenta uma elevada resistência série nos transistores SOI MOSFETs por causa da redução da camada de silício [2.20 – 2.21].

Ao se reduzir à temperatura de operação dos transistores, o impacto das regiões de LDD se tornam mais críticas, pois nesta região ocorre o congelamento de portadores (impurezas) provocando o aumento da resistência série associada ao transistor e a degradação da corrente na região linear de operação do dispositivo [2.27].

2.7 Influência do HALO nos PD Dispositivos SOI MOSFETs

Com o propósito de controlar os efeitos decorrentes do escalamento dos dispositivos, implantou-se o HALO como mencionado no capítulo 1. Devido a essa implantação, a região de canal sofre um aumento da concentração efetiva de canal, como mostra a equação (2.37) [2.28], onde se tem a média ponderada das dopagens existentes na região de canal.

$$N_{\text{eff}} = \left(\frac{N_a(L - 2.L_h)}{L} \right) + \left(\frac{2.N_h.L_h}{L} \right) \quad (2.37)$$

onde: N_{eff} é a concentração efetiva de dopantes na região do canal, L_h é a largura do HALO e N_h é a concentração de dopantes da região de HALO.

Observando a equação (2.37), nota-se que ao reduzir o comprimento de canal, a concentração efetiva de canal aumenta, porém esta dopagem também se torna maior quando o comprimento do HALO é aumentado.

A figura 2.10 mostra o perfil da geometria de implantação do HALO que será utilizada neste trabalho para realizar as simulações, onde θ , neste caso, representa o ângulo de implantação do HALO.

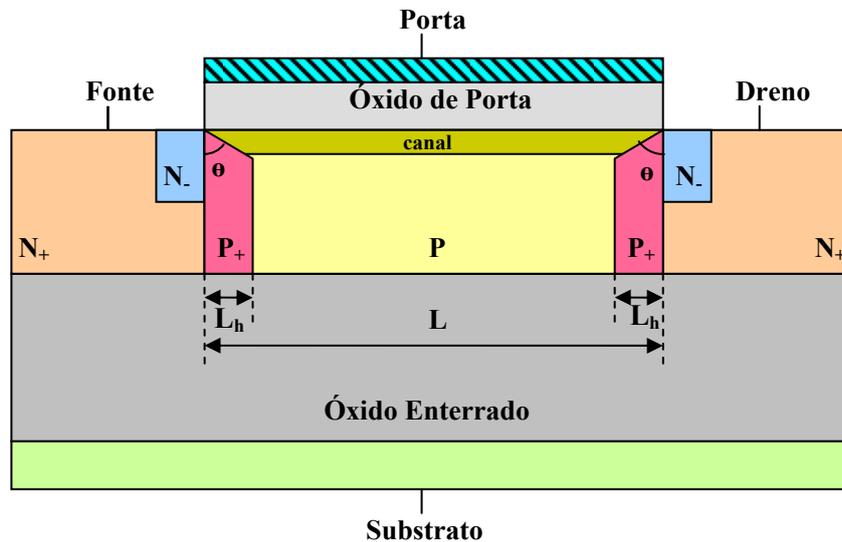


Figura 2.10 – Perfil da geometria de implantação do HALO no dispositivo SOI nMOSFET.

A implantação do HALO nos dispositivos faz com que a concentração efetiva de canal controle a tensão de limiar. Nos dispositivos de canal curto, a implantação do HALO faz com que a tensão de limiar sofra alterações significativas, pois os dispositivos de canal longo esta variação não ocorre devido ao comprimento do HALO tornar-se insignificante em relação ao comprimento de canal do transistor.

Contudo, a implantação do HALO requer alguns cuidados porque a profundidade da dopagem, a concentração de dopantes e a região de implantação dependem da energia, da inclinação e da torção para que o HALO seja implantado [2.29].

Se o ângulo, em que será feita a implantação do HALO, sofrer qualquer variação os parâmetros elétricos do dispositivo são mudados porque ocorre alteração no perfil de dopantes, na região de canal, resultando no mau funcionamento do dispositivo [2.25 – 2.28]. Normalmente, segundo Wang L. [2.29], a inclinação do ângulo de implantação varia entre 20° e 60° , dependendo do processo e do tipo dispositivo.

Ao implantar-se o HALO nos dispositivos PD SOI MOSFET o efeito de elevação abrupta de corrente é maior devido ao aumento do potencial de corpo, mas quando este é

polarizado diretamente a tensão de ruptura é maior devido à ativação no efeito transistor bipolar parasitário [2.10].

Sabe-se que ao reduzir a temperatura de operação dos dispositivos ocorrem melhoras na performance do dispositivo, mas as características elétricas, como o aumento da tensão de limiar, também são melhoradas com a implantação do HALO, pois o aumento da concentração de dopantes reduz o efeito de canal curto nos dispositivos.

3 SIMULADOR NUMÉRICO BIDIMENSIONAL

Inicialmente neste capítulo será apresentada uma introdução dos modelos e métodos do simulador utilizado para a obtenção dos parâmetros elétricos na temperatura ambiente e baixa temperatura. Será abordada também, a forma de se obter a estrutura para a simulação a ser realizada e as interfaces utilizadas.

3.1 O Simulador Atlas

O simulador Atlas é uma ferramenta capaz de realizar simulações bidimensionais ou tridimensionais baseado em equações físicas baseadas nas características elétricas associadas às condições de polarização e à estrutura do dispositivo.

Essas equações, além de serem calculadas numericamente através da grade de pontos definida pelo usuário são derivadas das equações de Poisson, continuidade, entre outras.

Para que essas equações sejam aplicadas nas simulações é necessária a utilização de diversos comandos que primeiramente são listados e posteriormente executados pelo programa Atlas. Para se ter um bom resultado nas simulações, basta fazer um arquivo de entrada que pode ser confeccionado em um editor de texto, tipo ASCII, ou no Deckbuild que é uma interface própria do simulador e seguir a ordem de comandos.

3.1.1 Ordem de Comandos do Atlas

A ordem em que são descritos os comandos é muito importante para que o simulador não realize uma operação incorreta, ou seja, terminado de forma inesperada. Porém, a definição da grade da estrutura, definição da estrutura e o grupo de soluções são muito importantes para que não seja realizada nenhuma operação incorreta.

Então a ordem dos comandos é [3.1]:

- **Especificação da Estrutura:** declarar a estrutura, ou seja, as regiões da estrutura, os eletrodos de porta, fonte, dreno e substrato, a dopagem de cada uma das regiões e a grade de pontos, como mostra o apêndice C.

- **Selecionar os Modelos:** declarar os modelos adequadamente de acordo com os contatos, interfaces da estrutura, tipo de material utilizado em cada uma das regiões e a estrutura utilizada na simulação.
- **Selecionar os Métodos:** especificar o método que será usado na realização do cálculo em cada um dos pontos de grade;
- **Especificar a Solução:** deve-se especificar o arquivo de saída (*.log*), a resolução de parâmetros iniciais (*solve*), salvar a estrutura (*save*), previamente definida na especificação da estrutura, para posteriormente carregá-las (*load*).
- **Análise de Resultados:** para se realizar a análise de resultados e as estruturas geradas nos arquivos, deve-se utilizar a interface *TONYPLOT* do programa Atlas.

O *Tonyplot* é uma interface que possibilita a visualização da estrutura que previamente foi salva no arquivo entrada (*.in*), assim como os resultados obtidos a partir dos modelos e métodos definidos. No apêndice A é mostrada a estrutura gerada pelo arquivo do Apêndice B.

O *Deckbuild* é uma interface onde o usuário cria o arquivo de entrada seguindo a ordem dos comandos. No apêndice B tem-se o exemplo de um dos arquivos de entrada utilizado na simulação do dispositivo para este trabalho.

As estruturas podem ser descritas no arquivo de entrada, onde é especificado cada uma das regiões, concentrações e pontos de grade conforme as indicações no manual [3.1], ou através da interface *Devedit* que permite o usuário construir a estrutura, onde se define cada um das regiões, tipo de material e grade, sem a necessidade de construí-las no arquivo de entrada, bastando apenas que a estrutura seja chamada através do comando *infile* [3.1].

3.2 Métodos e Modelos Utilizados nos Dispositivos SOI MOSFETs

No *Deckbuild* foram especificados os modelos e métodos para o dispositivo SOI MOSFET parcialmente depletado, com o propósito de obter os dados simulados em baixas temperaturas e em temperaturas ambiente, para serem comparadas com os resultados experimentais [3.1].

3.2.1 Modelos Utilizados nas Simulações em Temperatura Ambiente

As simulações do dispositivo SOI MOSFET são baseadas em operações físicas onde exibem fenômenos dos transistores bipolares e MOSFETs, que tornam os resultados mais complexos de serem atingidos [3.1].

Os modelos apresentados neste item foram declarados no *Deckbuild* para realizar a simulação dos dispositivos em temperatura ambiente.

- **AUGER:** é um modelo de recombinação que ocorre com três partículas de transição onde o portador é capturado ou emitido. É utilizado em simulações que necessite da presença das armadilhas de interface, além de ser importante para as altas densidades de corrente [3.2]
- **BGN:** este modelo é importante nas regiões com alta concentração de dopantes, além de modelar corretamente o ganho de corrente quando o SOI MOSFET comporta-se como um transistor bipolar. Este modelo especifica o estreitamento de banda proibida com a variação da temperatura e deve ser utilizado com o modelo *Klaassen* (KLA) [3.3].
- **CONSRH:** modelo de recombinação *Shockley-Read-Hall* (SRH), onde o tempo de vida de portadores depende da concentração de dopantes e é recomendado para as estruturas de silício [3.4].
- **FLDMOB:** é um modelo de mobilidade, que depende do campo elétrico paralelo, utilizado para a modelagem de qualquer efeito relacionado à velocidade de saturação de portadores [3.5]
- **KLA:** modelo de mobilidade dependente da concentração de dopantes, temperatura de operação e fator de corpo dos dispositivos, como proposto pelas referências [3.6, 3.7]. Este modelo é aplicado para a mobilidade de portadores majoritários e minoritários da tecnologia SOI MOSFET [3.1], e são utilizados para ajudar na obtenção da mobilidade máxima de portadores (elétrons e lacunas) [3.8]
- **SRH:** é um modelo de recombinação de portadores que ocorre na transição do fônon devido à presença das armadilhas dentro da banda proibida do semicondutor. É utilizado para correntes de fuga que existem devido à geração térmica [3.8, 3.9].

- **SHI:** o modelo *Shirata* é um modelo de mobilidade dependente da concentração de dopantes e campo elétrico transversal. Pode ser combinado com o KLA como alternativa para o modelo de mobilidade de superfície, concentração de dopantes e efeito de corpo. Este modelo leva em conta os efeitos da camada de inversão para melhorar a dependência do campo elétrico perpendicular para uma espessura de óxido de porta fina [3.10].

3.2.2 Métodos Utilizados nas Simulações em Temperatura Ambiente

Os métodos numéricos utilizados nos dispositivo SOI MOSFET é uma questão importante para as simulações, pois nesta tecnologia o potencial da região de canal não tem contato com nenhum eletrodo, então podem ocorrer alguns problemas de convergência. Isto ocorre porque são usadas as soluções numéricas, mostradas a seguir [3.11].

- **NEWTON:** esse método é utilizado quando o sistema de equações é fortemente acoplado e possuem convergência quadrática [3.12].
- **AUTONR:** é um método utilizado para aumentar a velocidade das soluções do método de Newton.

3.3 Simulações em Baixa Temperatura

A simulação em baixa temperatura é realizada em conjunto com a estatística de Fermi-Dirac e as impurezas congeladas. Para a temperatura de 50K não há perda de convergência quadrática, mas ao reduzir a temperatura abaixo disto à ionização de portadores desenvolve formas de transições que causa uma convergência mais lenta, porque pode ser requerido um número maior de interações [3.1].

Ao reduzir a temperatura de operação do dispositivo a concentração intrínseca de portadores também diminui causando problema no cálculo do nível de Fermi dos portadores minoritários [3.1]. Porém para obter-se um cálculo exato do nível de Fermi e da concentração intrínseca de portadores minoritário é utilizada a relação $n \cdot p = n_{ie}^2$.

3.3.1 Modelos Utilizados nas Simulações em Baixa Temperatura

Os modelos utilizados para a baixa temperatura são os mesmos modelos utilizados nas simulações realizadas em temperatura ambiente, porém com o acréscimo de alguns modelos descritos a seguir.

- **INCOMPLETE:** é um modelo de portador que considera a ionização incompleta de portadores considerando as cargas associadas aos defeitos da superfície e as armadilhas de interface, além de pode considerar o congelamento de impurezas [3.13]. Este modelo apresenta um bom modelo físico para uma baixa concentração de dopantes do semiconductor.
- **IONIZ:** é um modelo que considera a ionização completa de portadores para os dispositivos com uma alta concentração de dopantes. Este modelo prevê as falhas nos resultados experimentais da ionização completa de portadores, principalmente no silício. Este modelo é usado juntamente com o modelo incomplete [3.1].
- **KLASRH:** é um modelo de recombinação de portadores que utiliza o modelo *Klaassen* por causa da concentração de portadores e o SRH que é dependente da temperatura de operação do dispositivo [3.3].

3.3.2 Métodos Utilizados nas Simulações em Baixa Temperatura

Os métodos utilizados para a baixa temperatura são os mesmos métodos utilizados nas simulações realizadas em temperatura ambiente, porém com a combinação de um outro método descrito a seguir.

- **GUMMEL:** este método pode resolver as constantes desconhecidas repetindo o processo até alcançar uma solução estável. É usado em sistemas de equações fracamente acopladas e utiliza apenas a convergência linear. Este método pode fornecer uma condição inicial melhor com poucas interações, para que as interações do método de *Newton* sejam completadas [3.1].

3.4 Ajuste de Simulação

A partir dos modelos mencionados no item 3.2.1, o modelo *Shirata* [3.1] é utilizado neste trabalho juntamente com o modelo *Klaassen*, por causa da dependência com a temperatura, concentração de dopantes e mobilidade superficial de forma a se obter um melhor ajuste dos dados simulados com os dados experimentais.

O simulador utiliza as equações (3.1) e (3.2) que demonstram a mobilidade de elétrons e lacunas respectivamente.

$$\mu_n = \frac{MU0N.SHI \left(\frac{T_L}{300} \right)^{-THETAN.SHI}}{\left(1 + \frac{|E_{\perp}|}{E1N.SHI} \right)^{P1N.SHI} + \left(\frac{|E_{\perp}|}{E2N.SHI} \right)^{P2N.SHI}} \quad (3.1)$$

$$\mu_p = \frac{MU0P.SHI \left(\frac{T_L}{300} \right)^{-THETAP.SHI}}{\left(1 + \frac{|E_{\perp}|}{E1P.SHI} \right)^{P1P.SHI} + \left(\frac{|E_{\perp}|}{E2P.SHI} \right)^{P2P.SHI}} \quad (3.2)$$

onde: E_{\perp} é o campo elétrico perpendicular e T_L é a temperatura de operação (K).

A combinação *Shirata* e *Klassen* foi escolhida porque os parâmetros elétricos que serão extraídos dependem principalmente dos portadores de superfície e da camada de inversão. Porém, outras combinações põem ser realizadas com os demais modelos de mobilidade oferecidos pelo simulador Atlas.

Nas simulações dos dispositivos estudados neste trabalho foi utilizado apenas um portador, então somente a equação (3.1) sofreu alterações em seus parâmetros padrões (*default*) simplificando assim os ajustes dos dados simulados com os dados experimentais.

Os parâmetros da equação (3.1) apresentam valores padrões (*default*) estabelecidos previamente no simulador Atlas e que podem ser alterados para se obter um melhor ajuste das curvas de simulação com as curvas experimentais. Por isso nas simulações deste trabalho houve quatro parâmetros que foram modificados, *MU0P.SHI*, *THETAN.SHI*, *E2N.SHI* e *P2N.SHI*, porém o mais importante foi o de mobilidade inicial, que sofreu uma redução para que a mobilidade máxima de portadores fosse semelhante à mobilidade de portadores dos

dados experimentais, de forma a analisar corretamente o comportamento da implantação do HALO com as alterações propostas no capítulo 1.

3.5 Características dos Dispositivos

Os transistores simulados neste trabalho foram fabricados no IMEC (Interuniversity Microelectronics Center), em Leuven na Bélgica. A partir das características de processo dos dispositivos foi possível realizar as simulações e obter os parâmetros elétricos com os valores mais próximos do real.

As características de processo dos dispositivos simulados apresentam espessura do filme de silício de 100 nm, espessura de óxido enterrados de 400 nm, espessura do óxido de porta de 2,5 nm, comprimento do HALO (L_h) de 65 nm, profundidade de HALO de 100 nm, largura do canal de 10 μm , profundidade de canal de 5 nm, comprimentos de canal de 10 μm , 5 μm , 1 μm , 0,80 μm , 0,50 μm , 0,30 μm , 0,15 μm , 0,13 μm e 0,08 μm , concentração de dopantes nas regiões: de canal e de HALO com $1,0 \times 10^{18} \text{ cm}^{-3}$, de fonte e dreno com $1,0 \times 10^{20} \text{ cm}^{-3}$ e no corpo do dispositivo de $5,5 \times 10^{17} \text{ cm}^{-3}$, o *Lightly Doped Drain* (LDD) com $5,0 \times 10^{19} \text{ cm}^{-3}$

A figura 3.1 mostra o perfil da estrutura utilizada para a realização das simulações.

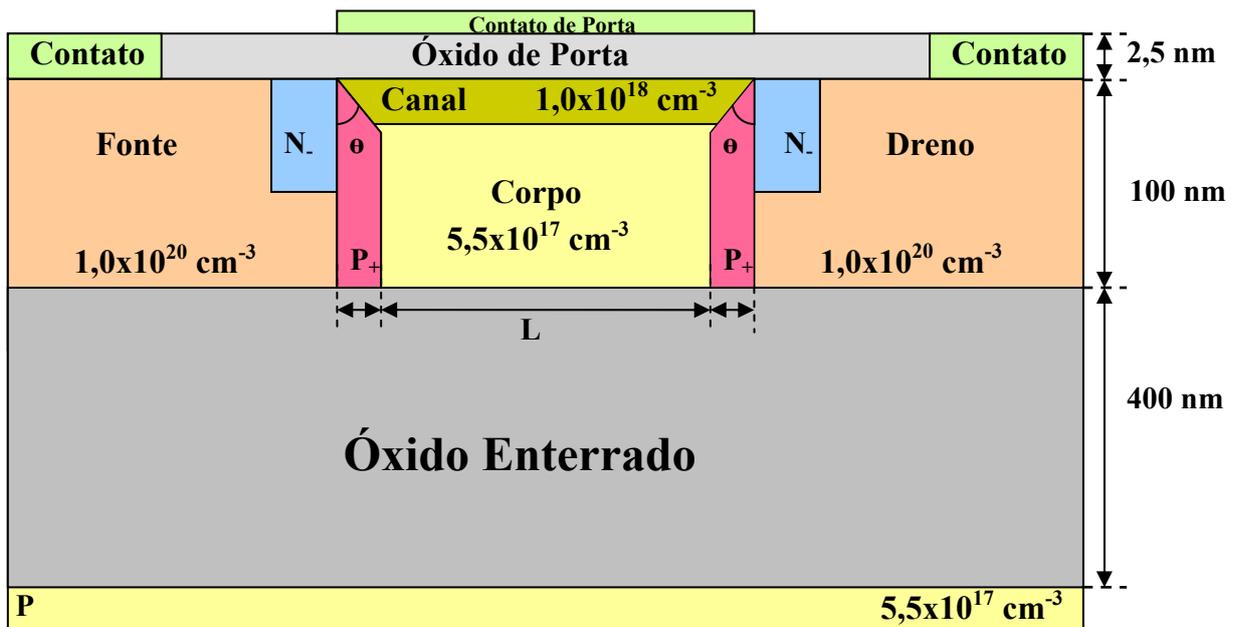


Figura 3.1 – Perfil da Estrutura Simulada no Atlas.

Para realizar as simulações, foram feitas as estruturas no Devedit para cada um dos comprimentos de canal. No arquivo de entrada (Deckbuild) foi definida a polarização de dreno em 25 mV, concentração de dopantes na região de HALO (região P+) que varia em $5,5 \times 10^{17} \text{ cm}^{-3}$, $8,0 \times 10^{17} \text{ cm}^{-3}$, $1,0 \times 10^{18} \text{ cm}^{-3}$, $1,2 \times 10^{18} \text{ cm}^{-3}$, $1,4 \times 10^{18} \text{ cm}^{-3}$, $1,6 \times 10^{18} \text{ cm}^{-3}$, $1,8 \times 10^{18} \text{ cm}^{-3}$, $2,0 \times 10^{18} \text{ cm}^{-3}$, $2,5 \times 10^{18} \text{ cm}^{-3}$, $3,0 \times 10^{18} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$, a concentração de dopantes na região LDD (região N.) com $5,0 \times 10^{19} \text{ cm}^{-3}$ e temperatura de operação do dispositivo, que varia de 300K (ambiente) à 100K.

4 INFLUÊNCIA DA ESTRUTURA DO HALO

Neste capítulo será apresentada a influência que a concentração de dopantes e o ângulo de implantação do HALO causam nas características elétricas dos dispositivos apresentados no capítulo 3 quando operam em temperatura ambiente.

4.1 Ângulo de Implantação do HALO

Nesta seção será inicialmente analisada e discutida a influência que o ângulo de implantação do HALO causa na tensão de limiar e na inclinação de sublimiar dos dispositivos fabricados na tecnologia PD SOI MOSFETs e, finalmente, por meio de análises gráficas serão comparados os dados experimentais com os dados simulados para obter-se o ângulo de implantação que melhor se ajusta aos parâmetros elétricos.

4.1.1 A Influência do Ângulo de Implantação na Tensão de Limiar

No capítulo 1, foi mencionado que a implantação do HALO é feita através de uma alta dopagem de boro e com uma determinada inclinação entre as regiões de canal e fonte e entre canal e dreno, como mostrada na figura 1.2.

Ampliando-se um dos lados do perfil da estrutura mostrada na figura 1.2 obtém-se a figura 4.1 que demonstra a região de implantação do HALO ampliada e esclarece corretamente a posição do ângulo de implantação considerada ao longo do trabalho.

Na figura 4.1, pode ser visto que o valor máximo que o ângulo de implantação do HALO (θ) pode atingir é de 90° , pois atinge a primeira interface (óxido de porta – camada de silício).

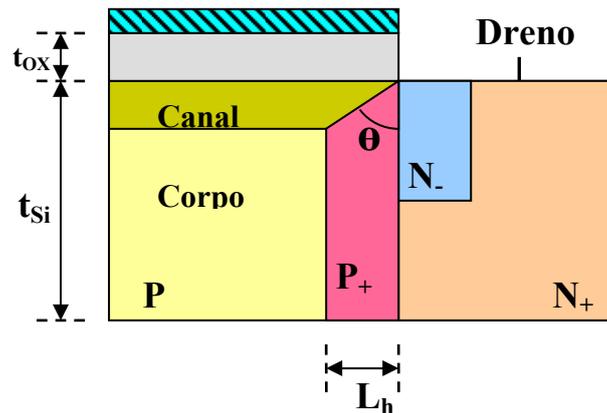


Figura 4.1 – Ampliação da região de implantação do HALO para a definição do ângulo de implantação.

A implantação do HALO nos dispositivos é feita de forma que seus parâmetros elétricos não apresentem modificações significativas, principalmente nos transistores com comprimento de canal longo.

Dependendo do ângulo em que o HALO é implantado a tensão de limiar do dispositivo pode sofrer uma maior ou menor variação para todos os comprimentos de canal.

Com o intuito de minimizar as variações nos parâmetros elétricos, foram realizadas simulações para diversos ângulos de implantação do HALO, o qual varia entre 90° e 50° .

Após a obtenção dos dados simulados são analisadas e comparadas as tendências dos dados simulados com os dados experimentais de forma a obter-se o ângulo de implantação do HALO que melhor se ajuste aos parâmetros elétricos e que corresponda tanto para os dispositivos de canal longo como para os dispositivos de canal curto.

Os dados simulados e experimentais da tensão de limiar foram extraídos através do método da segunda derivada, apresentado na seção 2.2.2.1. O dispositivo PD SOI MOSFET de canal longo ($10 \mu\text{m}$) apresenta experimentalmente um valor de $V_{th} = 0,34 \text{ V}$ para os dispositivos com HALO e $V_{th} = 0,32 \text{ V}$ para os dispositivos sem HALO.

A figura 4.2, mostra as curvas dos dispositivos simulados, onde se tem o comportamento da tensão de limiar (V_{th}) em função do ângulo de implantação do HALO (graus) para o dispositivo de canal longo ($10 \mu\text{m}$), operando em temperatura ambiente (300K) para o V_{DS} de 25 mV , variando a concentração de dopantes de $8,0 \times 10^{17} \text{ cm}^{-3}$ à $4,0 \times 10^{18} \text{ cm}^{-3}$.

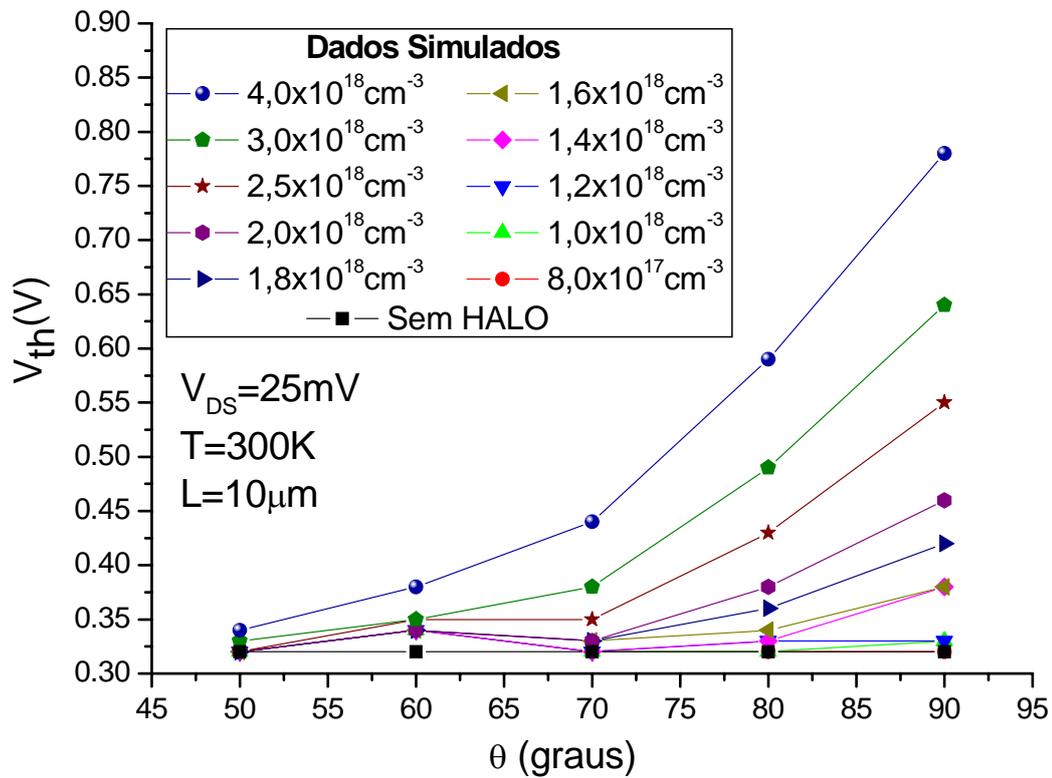


Figura 4.2 – Tensão de Limiar em função ângulo de implantação do HALO para o comprimento de canal de 10 μm , para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV.

Segundo Zanchetta [1.22], a tensão de limiar do dispositivo PD SOI MOSFET de canal longo é controlada pela concentração de dopantes na região de canal, portanto a implantação do HALO não deve influenciar no valor da tensão de limiar desses transistores.

Observando o gráfico da figura 4.2 nota-se que ao ser implantado o HALO nos dispositivos de canal longo com o ângulo variando entre 90° e 70°, a tensão de limiar apresentam grandes variações devido ao aumento da concentração efetiva de canal.

Reduzindo-se o ângulo de implantação para 60° observa-se que a tensão de limiar apresenta uma variação menor quando comparada com os ângulos acima deste valor, porém uma menor variação é apresentada quando se tem a implantação do HALO com o ângulo de 50°, onde o valor da tensão de limiar apresenta o mesmo valor para a concentração de dopantes na região de HALO menor que $3,0 \times 10^{18} \text{ cm}^{-3}$.

O gráfico da figura 4.2 foi obtido a partir dos dados da tabela 4.1 onde é possível analisar a variação da tensão de limiar em função do ângulo de implantação do HALO para os dispositivos PD SOI MOSFETs com comprimento de canal longo (10 μm), operando em

temperatura ambiente, com V_{DS} de 25 mV e com a variação da concentração de dopantes na região de HALO entre $8,0 \times 10^{17} \text{ cm}^{-3}$ à $4,0 \times 10^{18} \text{ cm}^{-3}$.

Tabela 4.1 – Dados da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal longo (10 μm), operando em temperatura ambiente e com V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|-------------|-------------|-------------|-------------|
| | 50° | 60° | 70° | 80° | 90° |
| | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ |
| $8,0 \times 10^{17}$ | 0,32 | 0,33 | 0,32 | 0,32 | 0,32 |
| $1,0 \times 10^{18}$ | 0,32 | 0,34 | 0,32 | 0,32 | 0,33 |
| $1,2 \times 10^{18}$ | 0,32 | 0,34 | 0,32 | 0,33 | 0,33 |
| $1,4 \times 10^{18}$ | 0,32 | 0,34 | 0,32 | 0,33 | 0,38 |
| $1,6 \times 10^{18}$ | 0,32 | 0,34 | 0,33 | 0,34 | 0,38 |
| $1,8 \times 10^{18}$ | 0,32 | 0,34 | 0,33 | 0,36 | 0,42 |
| $2,0 \times 10^{18}$ | 0,32 | 0,34 | 0,33 | 0,38 | 0,46 |
| $2,5 \times 10^{18}$ | 0,32 | 0,35 | 0,35 | 0,43 | 0,55 |
| $3,0 \times 10^{18}$ | 0,33 | 0,35 | 0,38 | 0,49 | 0,64 |
| $4,0 \times 10^{18}$ | 0,34 | 0,38 | 0,44 | 0,59 | 0,78 |
| Sem HALO | 0,32 | | | | |

Na tabela 4.1 observa-se que para o mesmo ângulo de implantação do HALO (θ) ao aumentar a concentração de dopantes na região do HALO a tensão de limiar apresenta um aumento, principalmente para os ângulos com valores acima de 70° , ou seja, a tensão de limiar é controlada pela dopagem do HALO.

Para analisar a variação da tensão de limiar será utilizada a equação (4.1), que subtrai o valor da tensão de limiar dos dispositivos sem HALO dos dispositivos com HALO.

$$\Delta V_{th} = V_{th(CH)} - V_{th(SH)} \quad (4.1)$$

onde: ΔV_{th} é a variação da tensão de limiar, $V_{th(CH)}$ é a tensão de limiar dos dispositivos com HALO e $V_{th(SH)}$ é a tensão de limiar dos dispositivos sem HALO.

Utilizando a expressão (4.1) é possível obter a tabela 4.2 que mostra a variação da tensão de limiar em função do ângulo de implantação do HALO para os dispositivos PD SOI MOSFETs com comprimento de canal longo (10 μm), operando em temperatura ambiente, com V_{DS} de 25 mV e com a variação da concentração de dopantes na região de HALO entre $8,0 \times 10^{17} \text{ cm}^{-3}$ à $4,0 \times 10^{18} \text{ cm}^{-3}$.

Tabela 4.2 – Dados da Variação da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal longo ($10\ \mu\text{m}$), operando em temperatura ambiente e com V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|---------------------------|---------------------------|---------------------------|---------------------------|
| | 50° | 60° | 70° | 80° | 90° |
| | $\Delta V_{th}(\text{V})$ | $\Delta V_{th}(\text{V})$ | $\Delta V_{th}(\text{V})$ | $\Delta V_{th}(\text{V})$ | $\Delta V_{th}(\text{V})$ |
| $8,0 \times 10^{17}$ | 0,00 | 0,01 | 0,00 | 0,00 | 0,00 |
| $1,0 \times 10^{18}$ | 0,00 | 0,02 | 0,00 | 0,00 | 0,01 |
| $1,2 \times 10^{18}$ | 0,00 | 0,02 | 0,00 | 0,01 | 0,01 |
| $1,4 \times 10^{18}$ | 0,00 | 0,02 | 0,00 | 0,01 | 0,06 |
| $1,6 \times 10^{18}$ | 0,00 | 0,02 | 0,01 | 0,02 | 0,06 |
| $1,8 \times 10^{18}$ | 0,00 | 0,02 | 0,01 | 0,04 | 0,10 |
| $2,0 \times 10^{18}$ | 0,00 | 0,02 | 0,01 | 0,06 | 0,14 |
| $2,5 \times 10^{18}$ | 0,00 | 0,03 | 0,03 | 0,11 | 0,23 |
| $3,0 \times 10^{18}$ | 0,01 | 0,03 | 0,06 | 0,17 | 0,32 |
| $4,0 \times 10^{18}$ | 0,02 | 0,06 | 0,12 | 0,27 | 0,46 |

A tabela 4.2 mostra que o aumento do ângulo e da concentração de dopantes na região do HALO faz com que a variação da tensão de limiar seja maior devido ao acréscimo da média ponderada das dopagens no canal, como mostrado na equação (2.37).

Como os dispositivos com HALO apresenta uma tensão de limiar de 0,34 V para os dados experimentais, é desejável que a tensão de limiar para o dados simulados sejam próximos deste valor.

Observando a tabela 4.2, percebe-se que para cada ângulo de implantação do HALO existe uma concentração de dopantes na região de HALO correspondente, ou seja, quanto maior é o ângulo de implantação menor deverá ser a dopagem na região de HALO.

Como se é esperado que os dispositivos com canal longo não apresente variações na tensão de limiar, pode-se dizer que o ângulo de implantação do HALO está entre um dos valores abaixo de 70° devido à tensão de limiar apresentar um valor praticamente constante, mesmo quando se tem o aumento da concentração de dopantes na região de HALO.

Utilizando o método da segunda derivada, mencionada na seção 2.2.2.1, foram obtidos os valores da tensão de limiar dos dispositivos PD SOI MOSFETs com comprimento de canal curto ($0,30\ \mu\text{m}$), simulados e experimentais. Quanto aos dados experimentais obteve-se que para os dispositivos com HALO a $V_{th}=0,48\ \text{V}$ e os dispositivos sem HALO é de $V_{th}=0,32\ \text{V}$.

A figura 4.3 mostra os valores da tensão de limiar (V) do dispositivo PD SOI MOSFET com comprimento de canal de $0,30\ \mu\text{m}$ em função do ângulo de implantação do HALO (graus) para as concentrações de dopantes entre $8,0 \times 10^{18}\ \text{cm}^{-3}$ e $4 \times 10^{18}\ \text{cm}^{-3}$, operando em temperatura ambiente (300 K) e com um V_{DS} de 25 mV.

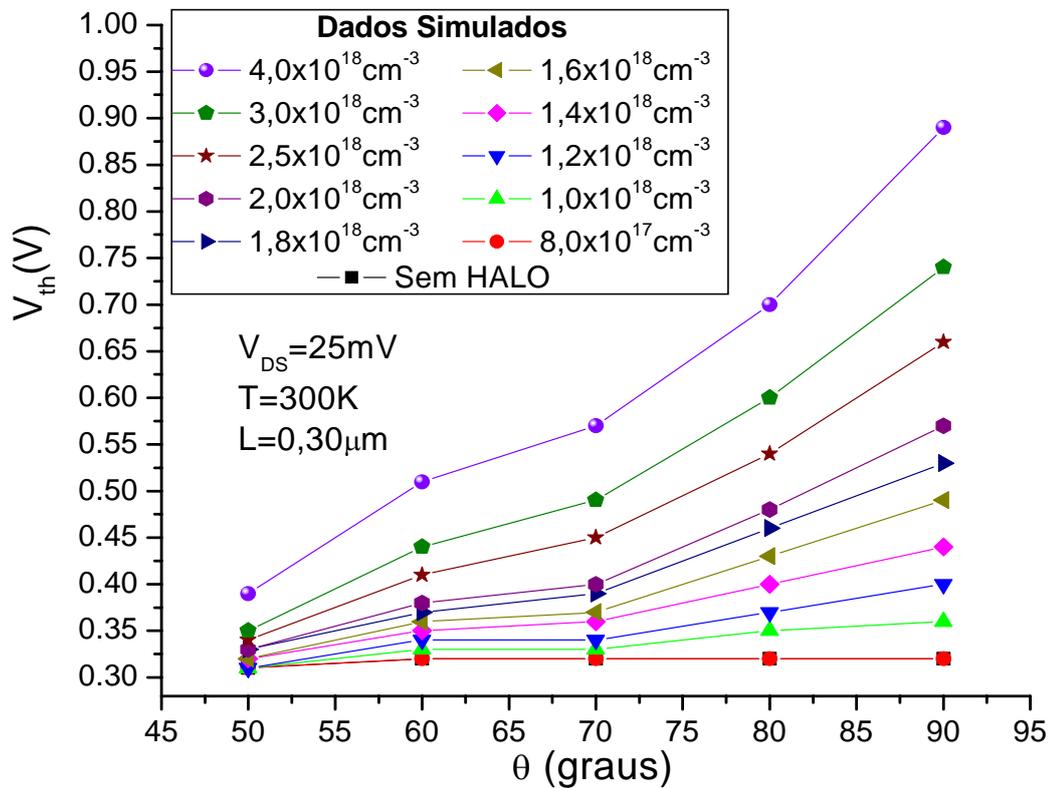


Figura 4.3 – Tensão de Limiar em função ângulo de implantação do HALO para o comprimento de canal de 0,30 μm , para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV.

Analisando o gráfico 4.3, fica evidente que para os dispositivos com comprimento de canal curto e com o ângulo de implantação variando entre 90° e 70°, a tensão de limiar apresenta um aumento causado pelo acréscimo da concentração efetiva na região de canal que retarda a formação da camada de inversão, devido à proximidade entre os HALOS implantados na estrutura.

Ao reduzir o ângulo de implantação para 60° nota-se que o aumento da dopagem na região de HALO tem menor influência no valor da tensão de limiar e torna-se quase constante quando o ângulo de implantação do HALO é de 50°, como mostra a tabela 4.3 onde são mostrados os valores da tensão de limiar (V) em função do ângulo de implantação (graus) do HALO, para o dispositivo com comprimento de canal curto (0,30 μm), operando em temperatura ambiente (300 K) e com um V_{DS} de 25 mV.

Tabela 4.3 – Dados da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal longo ($0,30 \mu\text{m}$), operando em temperatura ambiente (300 K).

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|-------------|-------------|-------------|-------------|
| | 50° | 60° | 70° | 80° | 90° |
| | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ |
| $8,0 \times 10^{17}$ | 0,32 | 0,32 | 0,32 | 0,32 | 0,32 |
| $1,0 \times 10^{18}$ | 0,32 | 0,33 | 0,33 | 0,35 | 0,36 |
| $1,2 \times 10^{18}$ | 0,32 | 0,34 | 0,34 | 0,37 | 0,40 |
| $1,4 \times 10^{18}$ | 0,32 | 0,35 | 0,36 | 0,40 | 0,44 |
| $1,6 \times 10^{18}$ | 0,32 | 0,36 | 0,37 | 0,43 | 0,49 |
| $1,8 \times 10^{18}$ | 0,33 | 0,37 | 0,39 | 0,46 | 0,53 |
| $2,0 \times 10^{18}$ | 0,33 | 0,38 | 0,40 | 0,48 | 0,57 |
| $2,5 \times 10^{18}$ | 0,34 | 0,41 | 0,45 | 0,54 | 0,66 |
| $3,0 \times 10^{18}$ | 0,35 | 0,44 | 0,49 | 0,60 | 0,74 |
| $4,0 \times 10^{18}$ | 0,39 | 0,51 | 0,57 | 0,70 | 0,89 |
| Sem HALO | 0,32 | | | | |

Na tabela 4.3 para o mesmo ângulo de implantação do HALO e com o aumento da concentração de dopantes observa-se que a tensão de limiar dos dispositivos de canal curto apresenta um acréscimo maior que os resultados obtidos para os dispositivos de canal longo.

Este aumento na tensão de limiar ocorre devido à proximidade do HALO implantado entre o canal e o dreno com o HALO implantado entre o canal e a fonte que sobrepõe a região de corpo e reduz a camada de depleção máxima entre o canal e as regiões de fonte e dreno.

Fazendo a comparação entre os dados simulados e experimentais dos dispositivos PD SOI MOSFETs com comprimento de canal curto, nota-se que para os ângulos de 90° e 80° , a tensão de limiar dos dispositivos simulados apresentam um valor maior que os dispositivos experimentais devido ao aumento da concentração efetiva de canal.

Utilizando a equação (4.1) é obtida a tabela 4.3 onde se tem a variação da tensão de limiar em função do ângulo de implantação do HALO para os dispositivos PD SOI MOSFETs com comprimento de canal curto ($0,30 \mu\text{m}$), operando em temperatura ambiente, com V_{DS} de 25 mV e com a variação da concentração de dopantes na região de HALO entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$.

Tabela 4.4 – Dados da Variação da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) e da concentração de dopantes (cm^{-3}) para o dispositivo PD SOI MOSFET de canal curto (0,30 μm), operando em temperatura ambiente e com V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|----------------------------------|----------------------------------|----------------------------------|----------------------------------|
| | 50° | 60° | 70° | 80° | 90° |
| | $\Delta V_{\text{th}}(\text{V})$ | $\Delta V_{\text{th}}(\text{V})$ | $\Delta V_{\text{th}}(\text{V})$ | $\Delta V_{\text{th}}(\text{V})$ | $\Delta V_{\text{th}}(\text{V})$ |
| $8,0 \times 10^{17}$ | 0,01 | 0,04 | 0,02 | 0,02 | 0,02 |
| $1,0 \times 10^{18}$ | 0,01 | 0,05 | 0,03 | 0,05 | 0,06 |
| $1,2 \times 10^{18}$ | 0,01 | 0,06 | 0,04 | 0,07 | 0,10 |
| $1,4 \times 10^{18}$ | 0,02 | 0,06 | 0,06 | 0,10 | 0,14 |
| $1,6 \times 10^{18}$ | 0,02 | 0,08 | 0,07 | 0,13 | 0,19 |
| $1,8 \times 10^{18}$ | 0,03 | 0,08 | 0,09 | 0,16 | 0,23 |
| $2,0 \times 10^{18}$ | 0,03 | 0,09 | 0,10 | 0,18 | 0,27 |
| $2,5 \times 10^{18}$ | 0,04 | 0,12 | 0,15 | 0,24 | 0,36 |
| $3,0 \times 10^{18}$ | 0,05 | 0,16 | 0,19 | 0,30 | 0,44 |
| $4,0 \times 10^{18}$ | 0,07 | 0,19 | 0,25 | 0,38 | 0,57 |

Na tabela 4.4, observa-se que para o dispositivo PD SOI MOSFET ao aumentar-se a concentração de dopantes e o ângulo de implantação do HALO, a tensão de limiar sofre uma grande variação em todos os casos porque o aumento da dopagem na região de HALO causa a redução da camada máxima de depleção.

Para os ângulos de implantação do HALO entre 90° e 70°, como o esperado, observa-se que a tensão de limiar apresenta uma grande variação para os dispositivos de canal curto, mas esta variação aparece também para os dispositivos de canal longo tornando-se inviável a implantação do HALO nos dispositivos para estes ângulos, concluindo que o ângulo de implantação do HALO está entre 50° e 60°.

A tabela 4.5 tem-se os resultados experimentais da tensão de limiar em função do comprimento de canal, para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e com V_{DS} de 25 mV.

Tabela 4.5 – Dados Experimentais da Tensão de Limiar (V) em função do comprimento de canal (μm) para os dispositivos com e sem HALO em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| Resultados Experimentais PD SOI MOSFET | L – Comprimento de Canal (μm) | | | | | | | | |
|--|--|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|---------------------------|
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 | 0,08 |
| | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ | $V_{\text{th}}(\text{V})$ |
| Sem HALO | 0,31 | 0,32 | 0,32 | 0,32 | 0,32 | 0,32 | 0,24 | 0,20 | --- |
| Com HALO | 0,34 | 0,35 | 0,41 | 0,42 | 0,46 | 0,48 | 0,57 | 0,62 | 0,57 |

A tabela 4.5 mostra que a tensão de limiar dos dispositivos sem HALO apresenta um decréscimo ao reduzir o comprimento de canal devido à presença do efeito de canal curto.

Para os dispositivos com HALO observa-se que ao reduzir o comprimento de canal em até 0,13 μm a tensão de limiar apresenta um aumento em seu valor caracterizando o efeito de canal curto reverso, ou seja, a presença do HALO aumenta a concentração efetiva de canal. Para o comprimento de canal 0,08 μm a tensão de limiar reduz, indicando novamente a presença do efeito de canal curto nos dispositivos.

Utilizando a expressão (4.1) foi obtida a variação da tensão de limiar dos resultados experimentais, onde os dispositivos PD SOI MOSFETs de canal longo apresentou um valor de $\Delta V_{th} = 0,03 \text{ V}$ e os dispositivos de canal curto apresentou o valor de $\Delta V_{th} = 0,16 \text{ V}$.

Como se espera que os dispositivos de canal longo (10 μm) não apresente variação na tensão de limiar o ideal, neste caso, é que os valores apresentados pelos dados simulados sejam menores ou iguais a 0,03 V e, para os dispositivos com comprimento de canal curto (0,30 μm), onde é esperada uma maior variação, o ideal é que os valores sejam maiores ou iguais a 0,16 V.

Para fins de comparação entre as variações da tensão de limiar dos dispositivos PD SOI MOSFETs de canal curto e canal longo serão apresentados a tabela 4.6, onde se tem a variação da tensão de limiar em função do ângulo e da concentração de dopantes na região de HALO operando em temperatura ambiente e com tensão entre dreno e fonte de 25 mV.

Tabela 4.6 – Comparação entre a Variação da Tensão de Limiar (ΔV_{th}) dos dispositivos PD SOI MOSFETs com comprimentos de canal curto e canal longo em temperatura ambiente e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | ΔV_{th} – Variação da Tensão de Limiar (V) | | | | | | | | | |
|---|--|------|------|------|------|-----------------------------|------|------|------|------|
| | Dispositivos de Canal Longo | | | | | Dispositivos de Canal Curto | | | | |
| | 50° | 60° | 70° | 80° | 90° | 50° | 60° | 70° | 80° | 90° |
| $8,0 \times 10^{17}$ | 0,00 | 0,01 | 0,00 | 0,00 | 0,00 | 0,01 | 0,04 | 0,02 | 0,02 | 0,02 |
| $1,0 \times 10^{18}$ | 0,00 | 0,02 | 0,00 | 0,00 | 0,01 | 0,01 | 0,05 | 0,03 | 0,05 | 0,06 |
| $1,2 \times 10^{18}$ | 0,00 | 0,02 | 0,00 | 0,01 | 0,01 | 0,01 | 0,06 | 0,04 | 0,07 | 0,10 |
| $1,4 \times 10^{18}$ | 0,00 | 0,02 | 0,00 | 0,01 | 0,06 | 0,02 | 0,06 | 0,06 | 0,10 | 0,14 |
| $1,6 \times 10^{18}$ | 0,00 | 0,02 | 0,01 | 0,02 | 0,06 | 0,02 | 0,08 | 0,07 | 0,13 | 0,19 |
| $1,8 \times 10^{18}$ | 0,00 | 0,02 | 0,01 | 0,04 | 0,10 | 0,03 | 0,08 | 0,09 | 0,16 | 0,23 |
| $2,0 \times 10^{18}$ | 0,00 | 0,02 | 0,01 | 0,06 | 0,14 | 0,03 | 0,09 | 0,10 | 0,18 | 0,27 |
| $2,5 \times 10^{18}$ | 0,00 | 0,03 | 0,03 | 0,11 | 0,23 | 0,04 | 0,12 | 0,15 | 0,24 | 0,36 |
| $3,0 \times 10^{18}$ | 0,01 | 0,03 | 0,06 | 0,17 | 0,32 | 0,05 | 0,16 | 0,19 | 0,30 | 0,44 |
| $4,0 \times 10^{18}$ | 0,02 | 0,06 | 0,12 | 0,27 | 0,46 | 0,07 | 0,19 | 0,25 | 0,38 | 0,57 |
| Experimental | 0,03 | | | | | 0,16 | | | | |

A tabela 4.6 mostra que a parte não hachurada (não pintada) pode ser eliminada, pois não satisfaz as condições de variação da tensão de limiar dos dispositivos, ou seja, para os dispositivos de canal longo foram excluídos todos os valores acima de 0,03 V e para os dispositivos de canal curto, os valores abaixo de 0,16 V.

Com o objetivo de obter-se o par, ângulo (θ) e concentração de dopantes (N_{HALO}) na região de HALO, que satisfaça tanto os dispositivos de canal longo como os dispositivos de canal curto, nota-se que apenas o par $\theta=60^\circ$ e $N_{\text{HALO}}=3 \times 10^{18} \text{ cm}^{-3}$ apresentam a variação da tensão de limiar esperada para os dispositivos.

Através do ângulo e da concentração de dopantes obtidos na tabela 4.6, pode ser feita a comparação entre os dados experimentais e os dados simulados para os dispositivos PD SOI MOSFETs com comprimento de canal variando entre 10 μm e 0,13 μm em função do ângulo de implantação do HALO que varia entre 50° e 90° , operando em temperatura ambiente e com o V_{DS} de 25 mV, como mostra a tabela 4.7.

Tabela 4.7 – Dados da Tensão de Limiar (V) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET com comprimento de canal entre 10 μm e 0,13 μm , operando em temperatura ambiente para a concentração de dopantes na região de HALO de $3 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV.

| Ângulo de Implantação do HALO (graus) | L – Comprimento de Canal (μm) | | | |
|---------------------------------------|--|-------------|-------------|-------------|
| | 10 | 1 | 0,3 | 0,13 |
| 50° | 0,33 | 0,35 | 0,35 | 0,39 |
| 60° | 0,35 | 0,40 | 0,46 | 0,45 |
| 70° | 0,38 | 0,44 | 0,49 | 0,51 |
| 80° | 0,49 | 0,55 | 0,60 | 0,60 |
| 90° | 0,64 | 0,72 | 0,74 | 0,74 |
| Experimental Com HALO | 0,34 | 0,41 | 0,48 | 0,57 |

Observando a tabela 4.7 nota-se que para o ângulo de 50° , o valor da tensão de limiar dos dispositivos com comprimentos de canal menores que 10 μm apresentam valores menores quando comparados com os dados experimentais.

Fazendo a comparação entre os dados experimentais e simulados da tabela 4.7, nota-se que os valores para o ângulo de implantação de 60° é o que melhor se ajusta aos valores experimentais para o comprimento de canal de 0,30 μm .

Ao reduzir o comprimento de canal dos transistores PD SOI MOSFETs, os resultados mostram que os dispositivos simulados sofrem o efeito de canal antes que os dispositivos experimentais. Isto ocorre devido à não uniformidade de implantação do HALO nos dispositivos experimentais e nos dispositivos simulados a implantação do HALO foi considerada como uma geometria uniforme.

Então, fazendo a comparação entre os dados simulados e os dados experimentais, nota-se que o ângulo que melhor se ajusta à implantação do HALO é de 60° , devido à proximidade dos resultados simulados e experimentais com relação ao parâmetro de tensão de limiar, tanto para os dispositivos PD SOI MOSFETs de canal longo como para os dispositivos PD SOI MOSFETs de canal curto.

4.1.2 A Influência do Ângulo de Implantação na Inclinação de Sublimiar

A partir do método apresentado na seção 2.2.1.1, é possível obter-se os valores para a inclinação de sublimiar dos dispositivos PD SOI MOSFETs dos dados simulados e obtidos experimentalmente.

A tabela 4.8 mostra os valores dos dados experimentais para a tensão de limiar em função do comprimento de canal para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e V_{DS} de 25 mV .

Tabela 4.8 – Dados Experimentais da Inclinação de Sublimiar (mV/década) em função do comprimento de canal (μm) para os dispositivos com e sem HALO em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| Resultados Experimentais PD SOI MOSFET | S – Inclinação de Sublimiar (mV/década) | | | | | | |
|---|--|------------------------------------|------------------------------------|------------------------------------|------------------------------------|------------------------------------|------------------------------------|
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 |
| | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) |
| Sem HALO | 69 | 70 | 72 | 72 | 74 | 75 | 76 |
| Com HALO | 69 | 70 | 72 | 73 | 75 | 78 | 83 |

Os dados simulados para os dispositivos de canal longo são mostrados na figura 4.4 onde se tem o comportamento da inclinação de sublimiar (mV/década) em função o ângulo de implantação do HALO (graus), operando em temperatura ambiente para o V_{DS} de 25 mV, variando a concentração de dopantes de $8,0 \times 10^{17} \text{ cm}^{-3}$ a $4,0 \times 10^{18} \text{ cm}^{-3}$.

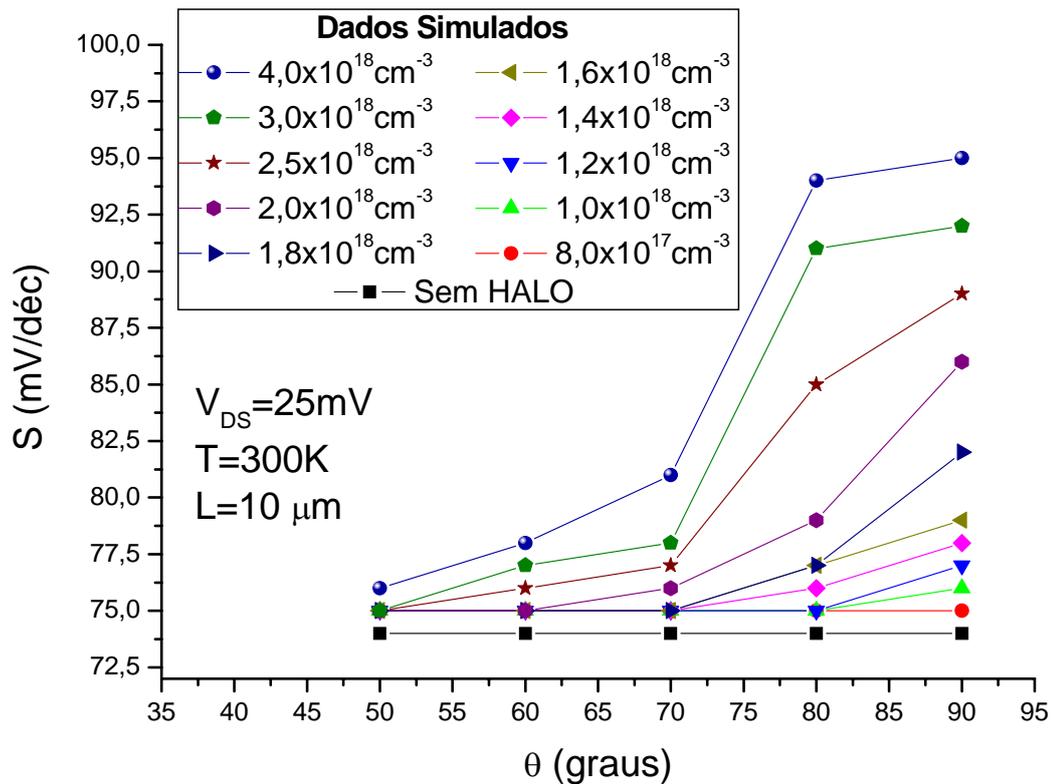


Figura 4.4 – Inclinação de Sublimiar em função ângulo de implantação do HALO para o comprimento de canal de $10\ \mu\text{m}$, para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de $25\ \text{mV}$.

Na figura 4.4 observa-se que para os dispositivos PD SOI MOSFETs sem HALO o valor da inclinação de sublimiar é constante, pois a concentração efetiva de canal é a mesma e não influencia na região máxima de depleção entre as regiões de fonte e dreno.

No gráfico da figura 4.4 tem-se que quanto maior é o ângulo de implantação do HALO mais alto é o valor da inclinação de sublimiar dos dispositivos PD SOI MOSFET de canal longo e, esse aumento é mais acentuado para os ângulos de implantação do HALO de 90° , 80° e 70° porque o aumento da concentração de dopantes na região de HALO reduz a camada de depleção máxima e aumenta as capacitâncias de depleção.

Observa-se que para o ângulo de implantação do HALO de 60° e 50° a inclinação de sublimiar muda somente para as concentração de dopantes na região de HALO maiores que $2,5 \times 10^{18}\ \text{cm}^{-3}$ e $3,0 \times 10^{18}\ \text{cm}^{-3}$, respectivamente.

Então, pode-se dizer que para as concentração de dopantes menores que $2,5 \times 10^{18}\ \text{cm}^{-3}$ e $3,0 \times 10^{18}\ \text{cm}^{-3}$ o aumento das capacitâncias de depleção é omitido.

A tabela 4.9 mostra os valores da inclinação de sublimiar (mV/déc) para o dispositivo PD SOI MOSFET de canal longo (10 μm), com HALO e sem HALO em função do ângulo de implantação do HALO (graus), para as dopagens de HALO variando entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$ operando em temperatura ambiente (300 K) e para um V_{DS} de 25 mV.

Tabela 4.9 – Dados da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET com comprimento de canal de 10 μm , operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|------------|------------|------------|------------|
| | 50° | 60° | 70° | 80° | 90° |
| | S (mV/déc) | S (mV/déc) | S (mV/déc) | S (mV/déc) | S (mV/déc) |
| $8,0 \times 10^{17}$ | 75 | 75 | 75 | 75 | 75 |
| $1,0 \times 10^{18}$ | 75 | 75 | 75 | 75 | 76 |
| $1,2 \times 10^{18}$ | 75 | 75 | 75 | 75 | 77 |
| $1,4 \times 10^{18}$ | 75 | 75 | 75 | 76 | 78 |
| $1,6 \times 10^{18}$ | 75 | 75 | 75 | 77 | 79 |
| $1,8 \times 10^{18}$ | 75 | 75 | 75 | 77 | 82 |
| $2,0 \times 10^{18}$ | 75 | 75 | 76 | 79 | 86 |
| $2,5 \times 10^{18}$ | 75 | 76 | 77 | 85 | 89 |
| $3,0 \times 10^{18}$ | 75 | 77 | 78 | 91 | 92 |
| $4,0 \times 10^{18}$ | 76 | 78 | 81 | 94 | 95 |
| Sem HALO | 74 | | | | |

A tabela 4.9 mostra que para a mesma concentração de dopantes na região do HALO a inclinação de sublimiar aumenta e torna-se mais pronunciada para os ângulos de implantação do HALO maiores que 60° devido ao aumento da concentração efetiva no canal fazendo com que o nível de Fermi seja aumentado e a camada de depleção máxima seja reduzida, elevando-se assim a capacitância de depleção.

Para analisar a variação da inclinação de sublimiar será utilizada a equação (4.2), onde se tem o decremento entre os valores da inclinação de sublimiar dos dispositivos sem HALO e dos dispositivos com HALO.

$$\Delta S = S_{(CH)} - S_{(SH)} \quad (4.2)$$

onde: ΔS é a variação da inclinação de sublimiar, $S_{(CH)}$ é a inclinação de sublimiar dos dispositivos com HALO e $S_{(SH)}$ é a inclinação de sublimiar dos dispositivos sem HALO.

Na tabela 4.10 tem-se os valores obtidos através a equação (4.2), para a variação de inclinação de sublimar (ΔS) em função da concentração de dopantes e do ângulo de implantação do HALO para o dispositivo PD SOI MOSFET de canal longo (10 μm), operando em temperatura ambiente e com V_{DS} de 25 mV.

Tabela 4.10 – Dados da Variação da Inclinação de Sublimar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET de canal longo (10 μm), operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|---------------------------|---------------------------|---------------------------|---------------------------|
| | 50° | 60° | 70° | 80° | 90° |
| | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ |
| $8,0 \times 10^{17}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,01 |
| $1,0 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,02 |
| $1,2 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,03 |
| $1,4 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,02 | 0,04 |
| $1,6 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,03 | 0,05 |
| $1,8 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,03 | 0,08 |
| $2,0 \times 10^{18}$ | 0,01 | 0,01 | 0,02 | 0,05 | 0,12 |
| $2,5 \times 10^{18}$ | 0,01 | 0,02 | 0,03 | 0,09 | 0,15 |
| $3,0 \times 10^{18}$ | 0,01 | 0,03 | 0,04 | 0,17 | 0,18 |
| $4,0 \times 10^{18}$ | 0,02 | 0,04 | 0,07 | 0,20 | 0,21 |

Na tabela 4.10 nota-se que ao reduzir a concentração de dopantes na região de HALO tem-se uma menor variação da inclinação de sublimar devido ao aumento da camada de depleção máxima que reduz as capacitâncias de depleção.

Para o ângulo de implantação maior que 70° nota-se que o aumento da concentração de dopantes faz com que a variação da inclinação de sublimar seja maior por causa da redução da camada de depleção máxima.

Para o ângulo de implantação abaixo de 70° observa-se que a variação da inclinação de sublimar é menor, mesmo quando a concentração de dopantes na região de HALO é aumentada. Isto ocorre devido ao fato da inclinação de sublimar tornar-se menos dependente da dopagem na região do HALO.

Para o ângulo de implantação de 60° pode ser visto que a inclinação de sublimar apresenta uma menor variação quando comparada com os ângulos maiores (70°, 80° e 90°). Isto ocorre devido ao aumento da concentração efetiva de canal que aumenta a capacitância de depleção.

Comparando os resultados experimentais (69 mV/década) com os dados simulados nota-se que os valores da inclinação de sublimar apresentam variações devido à concentração de canal ($1 \times 10^{18} \text{ cm}^{-3}$) que foram consideradas nas simulações.

No gráfico da figura 4.5, tem-se os dados simulados para o dispositivo PD SOI MOSFET com comprimento de canal curto ($0,30 \mu\text{m}$), onde é apresentado o comportamento da inclinação de sublimar (mV/década) em função o ângulo de implantação do HALO, operando em temperatura ambiente para o V_{DS} de 25 mV, variando a concentração de dopantes de $8,0 \times 10^{17} \text{ cm}^{-3}$ a $4,0 \times 10^{18} \text{ cm}^{-3}$.

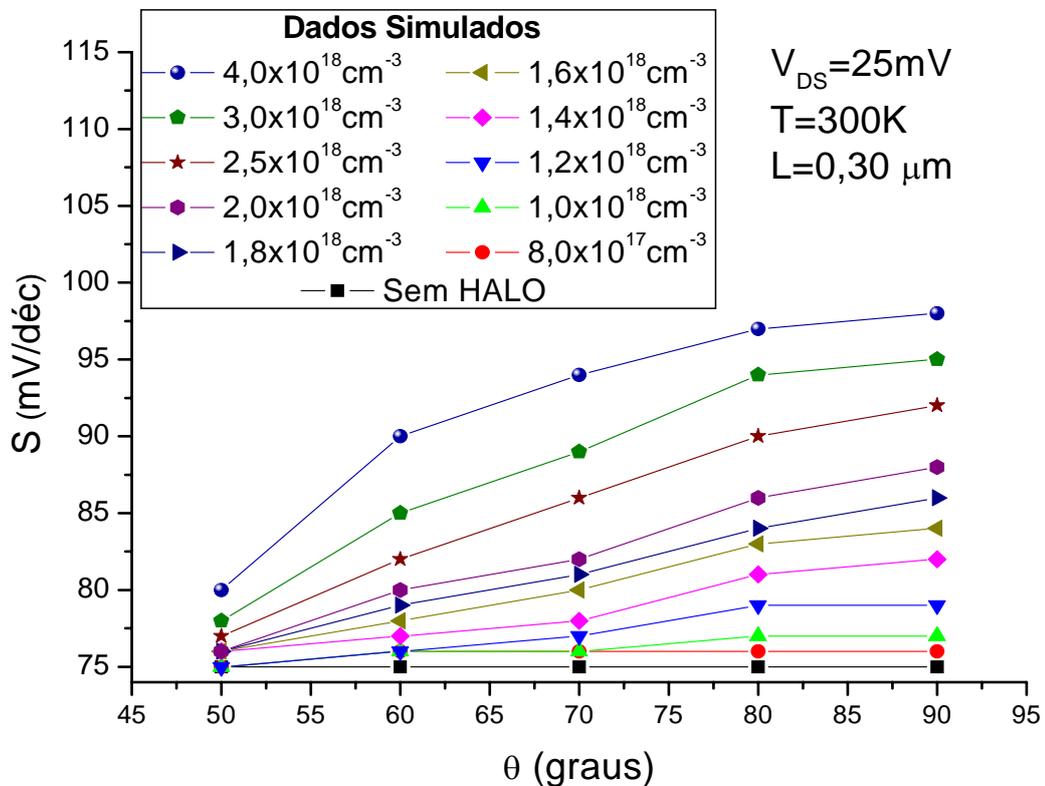


Figura 4.5 – Inclinação de Sublimar em função ângulo de implantação do HALO para o comprimento de canal de $0,30 \mu\text{m}$, para diferentes concentrações de dopantes na região de HALO, operando em temperatura ambiente e para o V_{DS} de 25 mV.

Na figura 4.5 observa-se que o aumento da concentração de dopantes na região de HALO aumenta a inclinação de sublimar em todos os ângulos de implantação, pois ocorre o aumento do acoplamento capacitivo proveniente do encontro da camada de depleção do canal com as camadas de depleção das regiões de fonte e dreno .

Os dispositivos PD SOI MOSFETs de canal curto e com a implantação de HALO para os ângulos de 90° , 80° e 70° , a inclinação de sublimar é maior porque a concentração efetiva

de canal é maior reduzindo as camadas de depleção máxima das regiões de fonte e dreno originando o efeito de canal curto.

Apesar do ângulo de implantação do HALO com o valor de 50° não apresentar uma variação significativa na inclinação de sublimiar com o aumento da concentração de dopantes na da região de HALO nota-se que a S é praticamente independente da dopagem, ou seja, os dispositivos apresentam um efeito de canal curto menos pronunciado.

No gráfico da figura 4.5, ao implantar o ângulo com 60° nos dispositivos PD SOI MOSFETs pode ser visto que a inclinação de sublimiar apresenta uma variação entre os valores dos dados simulados e experimentais, pois a redução do comprimento de canal aumenta a quantidade de cargas de depleção fazendo com que o dispositivo apresente o efeito de canal curto.

A tabela 4.11, são apresentados os valores da inclinação de sublimiar para o dispositivo PD SOI MOSFET de canal curto, com e sem HALO em função do ângulo de implantação do HALO, para as dopagens na região do HALO variando entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$ operando em temperatura ambiente para uma tensão de dreno de 25 mV.

Tabela 4.11 – Dados da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET de canal curto ($0,30 \mu\text{m}$), operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|------------|------------|------------|------------|
| | 50° | 60° | 70° | 80° | 90° |
| | S (mV/déc) | S (mV/déc) | S (mV/déc) | S (mV/déc) | S (mV/déc) |
| $8,0 \times 10^{17}$ | 75 | 76 | 76 | 76 | 76 |
| $1,0 \times 10^{18}$ | 75 | 76 | 76 | 77 | 77 |
| $1,2 \times 10^{18}$ | 75 | 76 | 77 | 79 | 79 |
| $1,4 \times 10^{18}$ | 76 | 77 | 78 | 81 | 82 |
| $1,6 \times 10^{18}$ | 76 | 78 | 80 | 83 | 84 |
| $1,8 \times 10^{18}$ | 76 | 79 | 81 | 84 | 86 |
| $2,0 \times 10^{18}$ | 76 | 80 | 82 | 86 | 88 |
| $2,5 \times 10^{18}$ | 77 | 82 | 86 | 90 | 92 |
| $3,0 \times 10^{18}$ | 78 | 85 | 89 | 94 | 95 |
| $4,0 \times 10^{18}$ | 80 | 90 | 94 | 97 | 98 |
| Sem HALO | 75 | | | | |

Na tabela 4.11, nota-se que para a mesma concentração de dopantes e com o aumento do ângulo de implantação do HALO, a inclinação de sublimiar dos dispositivos aumenta porque a região efetiva de canal sofre um acréscimo elevando o acoplamento capacitivo.

Na tabela 4.11, observa-se que para os dispositivos PD SOI MOSFETs ao ser aumentada a concentração de dopantes na região de HALO, tem-se um aumento na inclinação

de sublimiar devido à redução da largura da região de depleção máxima e ao aumento da capacitância de depleção que eleva o acoplamento capacitivo.

A partir da equação (4.2) foi obtidos os valores da variação da inclinação de sublimiar (ΔS) em função da concentração de dopantes e do ângulo de implantação do HALO para o dispositivo PD SOI MOSFET de canal curto (0,30 μm), operando em temperatura ambiente e com V_{DS} de 25 mV, como mostra a tabela 4.12.

Tabela 4.12 – Dados da Variação da Inclinação de Sublimiar (mV/déc) em função do ângulo de implantação do HALO (graus) para o dispositivo PD SOI MOSFET de canal curto (0,30 μm), operando em temperatura ambiente para a concentração de dopantes na região de HALO variando entre $8 \times 10^{17} \text{ cm}^{-3}$ e $4 \times 10^{18} \text{ cm}^{-3}$ e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | θ – Ângulo de Implantação do HALO (graus) | | | | |
|---|--|---------------------------|---------------------------|---------------------------|---------------------------|
| | 50° | 60° | 70° | 80° | 90° |
| | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ | $\Delta S(\text{mV/déc})$ |
| $8,0 \times 10^{17}$ | 0,00 | 0,01 | 0,01 | 0,01 | 0,01 |
| $1,0 \times 10^{18}$ | 0,00 | 0,01 | 0,01 | 0,02 | 0,02 |
| $1,2 \times 10^{18}$ | 0,00 | 0,01 | 0,02 | 0,04 | 0,04 |
| $1,4 \times 10^{18}$ | 0,01 | 0,02 | 0,03 | 0,06 | 0,06 |
| $1,6 \times 10^{18}$ | 0,01 | 0,03 | 0,05 | 0,08 | 0,08 |
| $1,8 \times 10^{18}$ | 0,01 | 0,04 | 0,06 | 0,09 | 0,11 |
| $2,0 \times 10^{18}$ | 0,01 | 0,05 | 0,07 | 0,11 | 0,13 |
| $2,5 \times 10^{18}$ | 0,02 | 0,07 | 0,11 | 0,15 | 0,17 |
| $3,0 \times 10^{18}$ | 0,03 | 0,10 | 0,14 | 0,19 | 0,20 |
| $4,0 \times 10^{18}$ | 0,05 | 0,15 | 0,19 | 0,22 | 0,23 |

Na tabela 4.12 observa-se que para o mesmo ângulo de implantação do HALO a variação da inclinação de sublimiar aumenta em todos os casos. Este aumento é devido ao aumento da concentração efetiva de canal que aumenta o acoplamento capacitivo causando o efeito de canal curto nos dispositivos.

Nota-se ainda que para o ângulo de implantação de 50° a variação da inclinação de sublimiar é menos dependente da concentração de dopantes na região de HALO, ou seja, apresenta uma pequena variação devido ao aumento das capacitâncias de depleção.

Na tabela 4.12 tem-se que para os ângulos de implantação maiores que 60° o dispositivo apresenta uma maior variação na inclinação de sublimiar, ou seja, o efeito de canal curto nos dispositivos PD SOI MOSFETs torna-se mais pronunciado.

Para fins de comparação entre as variações da inclinação de sublimiar dos dispositivos PD SOI MOSFETs de canal curto e canal longo serão apresentados a tabela 4.13, onde se tem a variação da inclinação de sublimiar em função do ângulo e da concentração de dopantes na região de HALO operando em temperatura ambiente e para o V_{DS} de 25 mV.

Tabela 4.13 – Comparação entre a Variação da Inclinação de sublimiar (ΔS) dos dispositivos PD SOI MOSFETs com comprimentos de canal curto e canal longo em temperatura ambiente e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | ΔV_{th} – Variação da Tensão de Limiar (V) | | | | | | | | | |
|---|--|------|------|------|------|-----------------------------|------|------|------|------|
| | Dispositivos de Canal Longo | | | | | Dispositivos de Canal Curto | | | | |
| | 50° | 60° | 70° | 80° | 90° | 50° | 60° | 70° | 80° | 90° |
| $8,0 \times 10^{17}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,01 | 0,00 | 0,01 | 0,01 | 0,01 | 0,01 |
| $1,0 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,02 | 0,00 | 0,01 | 0,01 | 0,02 | 0,02 |
| $1,2 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,03 | 0,00 | 0,01 | 0,02 | 0,04 | 0,04 |
| $1,4 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,02 | 0,04 | 0,01 | 0,02 | 0,03 | 0,06 | 0,06 |
| $1,6 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,03 | 0,05 | 0,01 | 0,03 | 0,05 | 0,08 | 0,08 |
| $1,8 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,03 | 0,08 | 0,01 | 0,04 | 0,06 | 0,09 | 0,11 |
| $2,0 \times 10^{18}$ | 0,01 | 0,01 | 0,02 | 0,05 | 0,12 | 0,01 | 0,05 | 0,07 | 0,11 | 0,13 |
| $2,5 \times 10^{18}$ | 0,01 | 0,02 | 0,03 | 0,09 | 0,15 | 0,02 | 0,07 | 0,11 | 0,15 | 0,17 |
| $3,0 \times 10^{18}$ | 0,01 | 0,03 | 0,04 | 0,17 | 0,18 | 0,03 | 0,10 | 0,14 | 0,19 | 0,20 |
| $4,0 \times 10^{18}$ | 0,02 | 0,04 | 0,07 | 0,20 | 0,21 | 0,05 | 0,15 | 0,19 | 0,22 | 0,23 |

Na tabela 4.13 nota-se que, para o mesmo ângulo de implantação e com o aumento da concentração de dopantes na região de HALO os dispositivos de canal longo sofrem uma menor variação na inclinação de sublimiar que os dispositivos com comprimento de canal curto devido à porta ter maior controle das cargas na região de canal.

Observando a tabela 4.13 nota-se que os dispositivos de canal curto apresentam uma maior variação na inclinação de sublimiar que os dispositivos de canal longo, pois ao reduzir-se o comprimento de canal dos transistores a região de depleção máxima entre a fonte e o dreno, tornam-se cada vez mais próximas aumentando as capacitâncias de depleção e o acoplamento capacitivo proveniente do encontro da camada de depleção do canal com a camada de depleção das regiões de fonte e dreno.

4.2 Concentração de Dopantes para a Implantação do HALO

Nesta seção será discutida a influência da concentração de dopantes na região de HALO tem nos parâmetros elétricos, tensão de limiar e inclinação de sublimiar, visando obter-se a dopagem que melhor se ajusta para a implantação do HALO nos dispositivos fabricados na tecnologia PD SOI MOSFET.

4.2.1 A Influência da Concentração de Dopantes na Tensão de Limiar

Através da equação (2.9) é possível observar que a tensão de limiar é independente das dimensões dos dispositivos (W e L) e dependente da concentração de dopantes, do nível de Fermi e da temperatura de operação.

Ao reduzir o comprimento de canal nota-se que a tensão de limiar torna-se dependente das dimensões devido ao aparecimento do efeito de canal curto que é reduzido com a implantação do HALO nos dispositivos.

Os dados da figura 4.6 mostram o comportamento da tensão de limiar (V) em função do comprimento de canal (μm) para o dispositivo PD SOI MOSFET com concentração de dopantes variando entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$ e com ângulo de implantação de 60° na região do HALO operando em temperatura ambiente (300 K) para o V_{DS} de 25 mV.

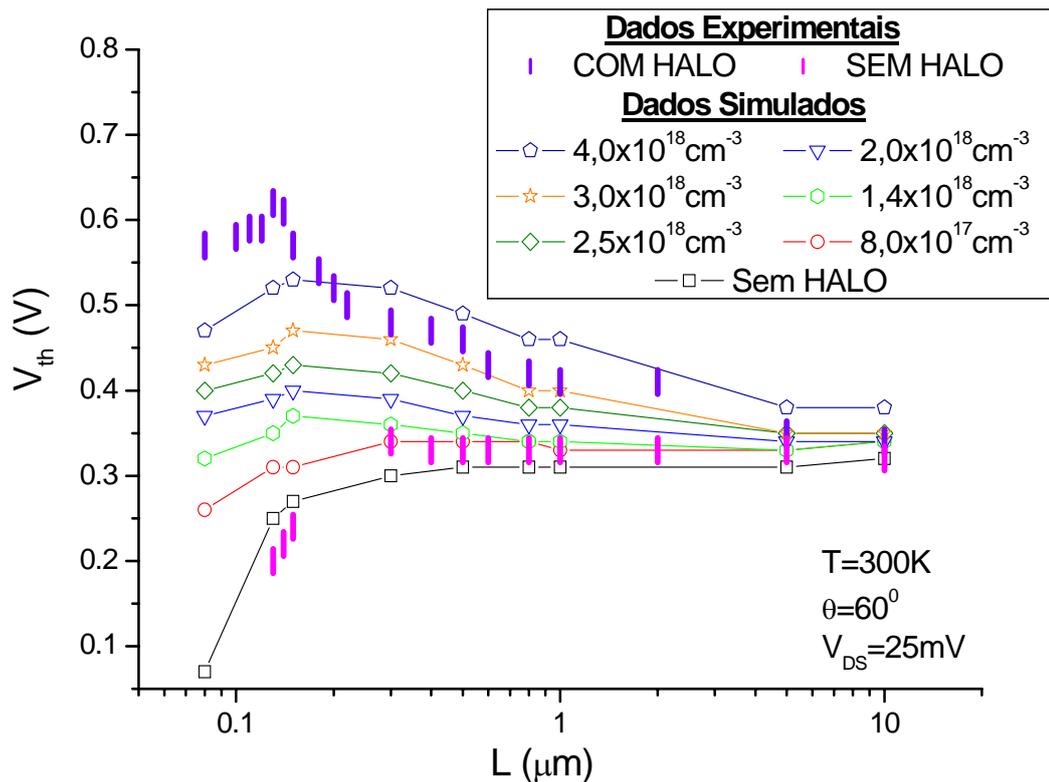


Figura 4.6 – Tensão de Limiar em função do comprimento de canal para diferentes concentrações de dopantes e com ângulo de implantação de 60° na região de HALO operando em temperatura ambiente e para o V_{DS} de 25 mV.

Observando o gráfico da figura 4.6 nota-se que para os dispositivos PD SOI MOSFETs sem a implantação do HALO, a tensão de limiar apresenta o efeito típico de canal

curto, ou seja, ocorre uma redução no valor de V_{th} devido à diminuição da quantidade de cargas controladas pela porta na região canal.

A implantação do HALO atenua o efeito de canal curto, pois o aumento da concentração efetiva de dopantes na região de canal perto da região de dreno e de fonte reduz a região de depleção, provenientes das junções PN existentes, entre a região de dreno e canal e entre fonte e canal, e assim, uma maior quantidade de cargas no canal são controladas pela porta do dispositivo.

Com o aumento da concentração de dopantes na região do HALO, a tensão de limiar passa a apresentar o efeito de canal curto reverso (*reverse short channel effect*), ou seja, com a diminuição do comprimento de canal, a tensão de limiar tende a aumentar devido ao incremento da concentração efetiva de canal, como mostra a equação (2.37).

Os dados experimentais dos dispositivos PD SOI MOSFETs com HALO, apresentados no gráfico da figura 4.6, apresentam o comportamento do efeito de canal curto reverso até o comprimento de canal de 0,11 μm aproximadamente e, para os comprimentos de canal abaixo de 0,11 μm observa-se que o valor da tensão de limiar é reduzido e o efeito de canal curto volta a aparecer devido ao compartilhamento de cargas entre a porta e as regiões de fonte e dreno.

Os dados experimentais para os dispositivos PD SOI MOSFETs mostram também que o efeito de canal curto ocorre nos dispositivos sem HALO, porém em um comprimento de canal maior (0,50 μm) quando comparado com os dispositivos com HALO, onde este efeito aparece para o comprimento de canal abaixo de 0,11 μm .

Os resultados simulados apresentados no gráfico 4.6, observa-se o comportamento da tensão de limiar, ou seja, quanto maior é a concentração de dopantes na região de HALO maior é o efeito de canal curto reverso.

Observando o gráfico da figura 4.6 conclui-se que nos dispositivos PD SOI MOSFETs de canal longo ($L=10 \mu\text{m}$ e $L=5 \mu\text{m}$) a tensão de limiar não sofre alterações significativas mesmo com a implantação do HALO, porque o aumento da concentração efetiva de canal não é suficiente para reduzir a camada de depleção entre o canal e as regiões de fonte e dreno. Então, mesmo que a concentração de dopantes na região de HALO seja aumentada a tensão de limiar permanece praticamente constante.

Para os dispositivos PD SOI MOSFETs com HALO e com comprimento de canal curto, abaixo de 1 μm , a tensão de limiar sofre um acréscimo em seu valor devido ao aumento da concentração efetiva de canal causada pela sobreposição da implantação do HALO.

O aumento na tensão de limiar dos dispositivos ocorre para o comprimento de canal de até 0,15 μm , onde se tem a presença do efeito de canal curto reverso, pois para os comprimentos de canal menores 0,15 μm o dispositivo apresenta efeito de canal curto novamente.

Para os dispositivos com comprimento de canal de 0,08 μm , o efeito de canal curto é mais pronunciado porque a redução do canal faz com que os HALOS da estrutura se sobrepõem aumentando a concentração de dopantes no corpo do dispositivo e a camada de depleção máxima das regiões de fonte e dreno.

A da tabela 4.14 mostra os valores da tensão de limiar em função do comprimento de canal para os dispositivos PD SOI MOSFET com HALO e sem HALO, cuja implantação é feita com um ângulo de 60° e a concentração de dopantes varia entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$ operando em temperatura ambiente e com V_{DS} de 25 mV.

Tabela 4.14 – Dados da Tensão de Limiar (V) em função do comprimento de canal (μm) e da concentração de dopantes na região de HALO (cm^{-3}) para o dispositivo PD SOI MOSFET sem HALO e com ângulo de implantação de 60° operando em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| Concentração de Dopantes na região de HALO (cm^{-3}) | L – Comprimento de Canal (μm) | | | | | | | | |
|---|--|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 | 0,08 |
| | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ | $V_{th}(V)$ |
| Sem HALO | 0,32 | 0,31 | 0,31 | 0,31 | 0,31 | 0,30 | 0,27 | 0,25 | 0,07 |
| $8,0 \times 10^{17}$ | 0,34 | 0,33 | 0,33 | 0,34 | 0,34 | 0,34 | 0,31 | 0,31 | 0,26 |
| $1,0 \times 10^{18}$ | 0,34 | 0,33 | 0,34 | 0,34 | 0,34 | 0,35 | 0,33 | 0,33 | 0,28 |
| $1,2 \times 10^{18}$ | 0,34 | 0,33 | 0,34 | 0,34 | 0,34 | 0,36 | 0,34 | 0,34 | 0,31 |
| $1,4 \times 10^{18}$ | 0,34 | 0,33 | 0,34 | 0,34 | 0,35 | 0,36 | 0,37 | 0,35 | 0,32 |
| $1,6 \times 10^{18}$ | 0,34 | 0,33 | 0,34 | 0,35 | 0,35 | 0,38 | 0,39 | 0,38 | 0,34 |
| $1,8 \times 10^{18}$ | 0,34 | 0,34 | 0,35 | 0,35 | 0,36 | 0,38 | 0,39 | 0,38 | 0,35 |
| $2,0 \times 10^{18}$ | 0,34 | 0,34 | 0,36 | 0,36 | 0,37 | 0,39 | 0,40 | 0,39 | 0,37 |
| $2,5 \times 10^{18}$ | 0,35 | 0,35 | 0,38 | 0,38 | 0,40 | 0,42 | 0,43 | 0,42 | 0,40 |
| $3,0 \times 10^{18}$ | 0,35 | 0,35 | 0,40 | 0,40 | 0,43 | 0,46 | 0,47 | 0,45 | 0,43 |
| $4,0 \times 10^{18}$ | 0,38 | 0,38 | 0,46 | 0,46 | 0,49 | 0,52 | 0,53 | 0,52 | 0,47 |

Na tabela 4.14 é mostrado que os dispositivos sem HALO sofre o efeito de canal curto antes que os dispositivos com HALO, pois ao diminuir o comprimento de canal a largura da região de depleção reduz e aumenta a quantidade de cargas de depleção entre as junções PN.

Observa-se que para o mesmo comprimento de canal, ao aumentar a concentração de dopantes na região do HALO e reduzindo o comprimento de canal até 0,13 μm , a tensão de

limiar aumenta devido à elevação da dopagem efetiva de canal provocando o efeito de canal curto reverso.

Nos dispositivos ultra-submicrométricos (0,08 μm) ao aumentar a concentração de dopantes na região de HALO a tensão de limiar também aumenta devido à sobreposição dos HALOS que eleva a concentração de dopantes na região do HALO ocorrendo uma menor flutuação do potencial de corpo do transistor.

Analisando-se o gráfico 4.6 e comparando as tabelas 4.5 e 4.14, nota-se que para o dispositivo com HALO e com comprimento de canal variando de 10 μm até 0,30 μm a tensão de limiar apresenta valores dos dados experimentais e simulados praticamente iguais.

Porém, para os dispositivos com comprimento de canal menor que 0,30 μm o valor da tensão e limiar entre os dados simulados e experimentais não são semelhantes devido à não uniformidade de implantação do HALO, pois nas simulações o HALO é considerado com uma geometria uniforme e que pode ser visto na estrutura apresentada no apêndice A.

No gráfico da figura 4.6 observa-se para os dispositivos PD SOI MOSFETs com HALO a curva simulada que melhor se ajusta com a curva experimental é para a concentração de dopantes de $3 \times 10^8 \text{ cm}^{-3}$.

A tabela 4.15 mostra a comparação entre os valores das tensões de limiar dos dados, experimental e simulado, obtidos em temperatura ambiente (300 K), para o comprimento de canal variando de 10 μm à 0,08 μm e com V_{DS} de 25 mV. A região de HALO para os dispositivos simulados possui a concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$ e o ângulo de implantação de 60° .

Tabela 4.15 – Comparação da Tensão de Limiar (V) entre os dados simulados e experimentais em função do comprimento de canal (μm) operando em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| V_{th} – Tensão de Limiar (V) | | | | |
|--|----------------------------|-----------------|------------------------|-----------------|
| Comprimento de Canal (μm) | Dados Experimentais | | Dados Simulados | |
| | Sem HALO | Com HALO | Sem HALO | Com HALO |
| 10 | 0,31 | 0,34 | 0,32 | 0,35 |
| 5 | 0,32 | 0,35 | 0,31 | 0,35 |
| 1 | 0,32 | 0,41 | 0,31 | 0,40 |
| 0,80 | 0,32 | 0,42 | 0,31 | 0,40 |
| 0,50 | 0,32 | 0,46 | 0,31 | 0,43 |
| 0,30 | 0,32 | 0,48 | 0,30 | 0,46 |
| 0,15 | 0,24 | 0,57 | 0,27 | 0,47 |
| 0,13 | 0,20 | 0,62 | 0,25 | 0,45 |
| 0,08 | -- | 0,57 | 0,07 | 0,43 |

A tabela 4.15 mostra que os valores experimentais e simulados da tensão de limiar para os dispositivos PD SOI MOSFETs sem HALO apresentam a mesma tendência, ou seja, ao reduzir o comprimento de canal, o dispositivo apresenta o efeito típico de canal curto.

Nota-se ainda que os dispositivos PD SOI MOSFETs com HALO os valores experimentais e simulados da tensão de limiar seguem a mesma tendência, mas somente para o comprimento de canal de até $0,30 \mu\text{m}$, onde os valores são bem próximos.

A figura 4.7 mostra o gráfico da tensão de limiar (V) em função do comprimento de canal (μm) para os dados experimentais e simulados dos dispositivos com e sem HALO, operando em temperatura ambiente e com V_{DS} de 25 mV.

Neste gráfico tem-se a representação das variações da tensão de limiar em função da concentração de dopantes ($\Delta V_{th(HALO)}$) e do comprimento de canal ($\Delta V_{th(L)}$) que foram obtidos a partir das equações (4.3) e (4.4) e mostrados nas tabela 4.16 e 4.17 acima.

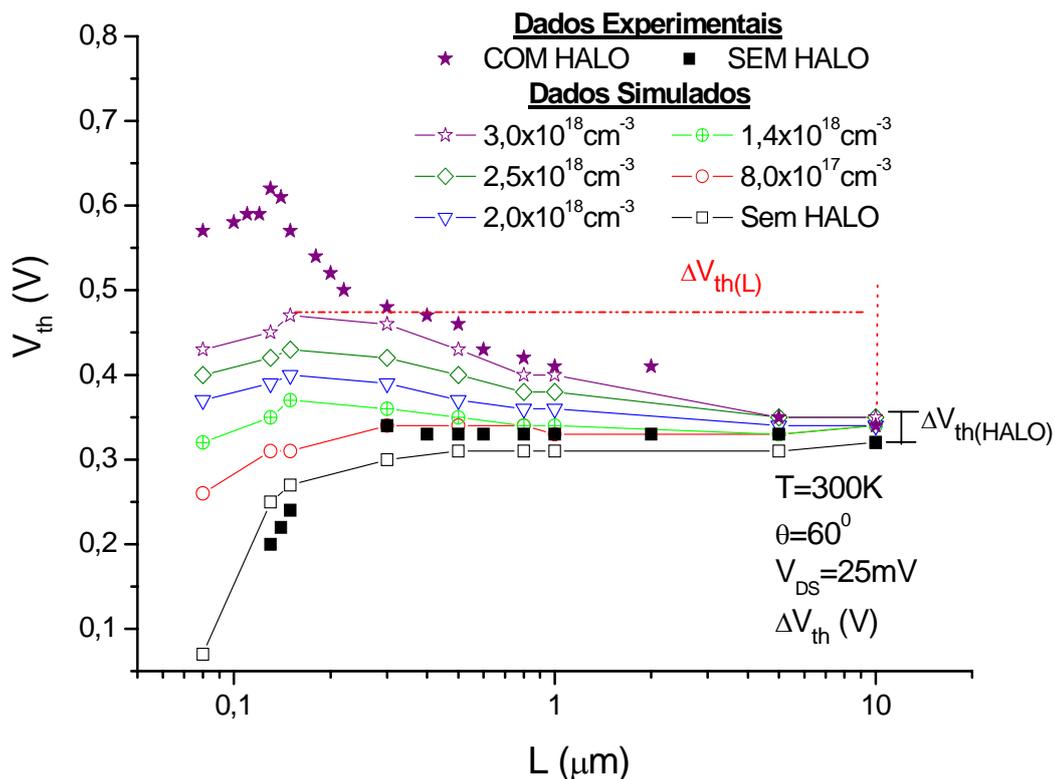


Figura 4.7 – Tensão de Limiar em função do comprimento de canal para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e V_{DS} de 25 mV para a representação das variações da tensão de limiar em função do comprimento de canal ($\Delta V_{th(L)}$) e da concentração de dopantes ($\Delta V_{th(HALO)}$).

Através da equação (4.3) é possível calcular a variação da tensão de limiar em função da concentração de dopantes na região de HALO, onde é feito o decremento entre os valores da tensão de limiar dos dispositivos com HALO ($3 \times 10^{18} \text{ cm}^{-3}$) e sem HALO.

$$\Delta V_{th(\text{HALO})} = V_{th(\text{CH})} - V_{th(\text{SH})} \quad (4.3)$$

onde: $\Delta V_{th(\text{HALO})}$ é a variação da tensão de limiar em função a dopagem no HALO.

A partir da equação (4.3) e da tabela 4.14 é obtida a tabela 4.16, onde se tem para o mesmo comprimento de canal a variação da tensão de limiar em função da concentração de dopantes para os dados experimentais e simulados, operando em temperatura ambiente (300K) e com V_{DS} é de 25 mV.

Os dispositivos PD SOI MOSFETs simulados e com HALO apresentam o ângulo de implantação de 60° e concentração de dopantes variando de $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$.

Tabela 4.16 – Dados experimentais e simulados para a Variação da Tensão de Limiar (V) em função da concentração de dopantes (cm^{-3}) para os dispositivos PD SOI MOSFETs operando em temperatura ambiente (300 K) e com V_{DS} de 25 mV.

| $\Delta V_{th(\text{HALO})}$ – Variação da Tensão de Limiar em função da Concentração de dopantes na região do HALO (V) | | | | | | | | | |
|---|--|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| Concentração de Dopantes do HALO (cm^{-3}) | L – Comprimento de Canal (μm) | | | | | | | | |
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 | 0,08 |
| $8,0 \times 10^{17}$ | 0,02 | 0,02 | 0,02 | 0,03 | 0,03 | 0,04 | 0,04 | 0,06 | 0,19 |
| $1,0 \times 10^{18}$ | 0,02 | 0,02 | 0,03 | 0,03 | 0,03 | 0,05 | 0,05 | 0,08 | 0,21 |
| $1,2 \times 10^{18}$ | 0,02 | 0,02 | 0,03 | 0,03 | 0,03 | 0,06 | 0,07 | 0,09 | 0,24 |
| $1,4 \times 10^{18}$ | 0,02 | 0,02 | 0,03 | 0,03 | 0,04 | 0,06 | 0,10 | 0,10 | 0,25 |
| $1,6 \times 10^{18}$ | 0,02 | 0,02 | 0,03 | 0,04 | 0,04 | 0,08 | 0,12 | 0,13 | 0,27 |
| $1,8 \times 10^{18}$ | 0,02 | 0,03 | 0,04 | 0,04 | 0,05 | 0,08 | 0,12 | 0,31 | 0,28 |
| $2,0 \times 10^{18}$ | 0,02 | 0,03 | 0,05 | 0,05 | 0,06 | 0,09 | 0,13 | 0,14 | 0,30 |
| $2,5 \times 10^{18}$ | 0,03 | 0,04 | 0,07 | 0,07 | 0,09 | 0,12 | 0,16 | 0,17 | 0,33 |
| $3,0 \times 10^{18}$ | 0,03 | 0,04 | 0,09 | 0,09 | 0,12 | 0,16 | 0,30 | 0,20 | 0,36 |
| $4,0 \times 10^{18}$ | 0,06 | 0,07 | 0,15 | 0,15 | 0,18 | 0,22 | 0,26 | 0,27 | 0,40 |
| Experimental | 0,03 | 0,03 | 0,09 | 0,10 | 0,14 | 0,16 | 0,33 | 0,42 | --- |

Na tabela 4.16 tem-se que para os dispositivos PD SOI MOSFETs simulados e experimentais apresentam a mesma tendência, porém para os transistores com comprimentos

de canal inferiores de 0,30 μm observa-se que o dispositivo simulado apresenta o efeito de canal curto antes do dispositivo medido devido à não uniformidade de implantação do HALO como mencionado na seção 1.4.2.

Na tabela 4.16 nota-se que ao reduzir o comprimento de canal dos dispositivos experimentais e simulados em até 0,15 μm a variação da tensão de limiar aumenta devido a presença do efeito de canal curto reverso.

Para observar o comportamento do efeito de canal curto reverso nos dispositivos PD SOI MOSFETs será utilizada a equação (4.4) que representa a variação da tensão de limiar em função do comprimento de canal, onde é realizado o decremento entre a tensão de limiar do dispositivo de canal curto (0,15 μm) e canal longo (10 μm).

$$\Delta V_{\text{th(L)}} = V_{\text{th(CC)}} - V_{\text{th(CL)}} \quad (4.4)$$

onde: $\Delta V_{\text{th(L)}}$ é a variação da tensão de limiar em do comprimento de canal, $V_{\text{th(CL)}}$ é a tensão de limiar dos dispositivos de canal longo e $V_{\text{th(CC)}}$ é a tensão de limiar dos dispositivos de canal curto.

Como visto na tabela 4.16 os dados dos dispositivos simulados que apresentam maior variação da tensão de limiar em função da concentração de dopantes é para o comprimento de canal de 0,15 μm . Portanto o valor da tensão de limiar para este comprimento de canal será utilizado como referência para a equação (4.4).

Na tabela 4.14 ao fixar a concentração de dopantes na região de HALO e utilizar a equação (4.4) será obtida a tabela 4.17 que mostra a variação da tensão de limiar em função do comprimento de canal para os dispositivos com e sem HALO onde a concentração de dopantes varia de $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$, em temperatura ambiente e V_{DS} de 25 mV.

Tabela 4.17 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm) para os dispositivos PD SOI MOSFETs com e sem HALO, onde a concentração de dopantes na região de HALO varia de $8,0 \times 10^{17} \text{ cm}^{-3}$ a $4,0 \times 10^{18} \text{ cm}^{-3}$, operando em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| $\Delta V_{\text{th(L)}} - \text{Variação da Tensão de Limiar em função do Comprimento de Canal (V)}$ | | | | | | |
|---|--|--------------|--------------|--------------|--------------|--------------|
| Concentração de Dopantes do HALO (cm^{-3}) | L – Comprimento de Canal (μm) | | | | | |
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 |
| Sem HALO | -0,05 | -0,04 | -0,04 | -0,04 | -0,04 | -0,03 |
| $8,0 \times 10^{17}$ | -0,03 | -0,02 | -0,02 | -0,03 | -0,03 | -0,03 |
| $1,0 \times 10^{18}$ | -0,01 | 0,00 | 0,01 | 0,01 | 0,01 | 0,02 |
| $1,2 \times 10^{18}$ | 0,00 | -0,01 | 0,00 | 0,00 | 0,00 | 0,02 |
| $1,4 \times 10^{18}$ | 0,03 | 0,04 | 0,03 | 0,03 | 0,02 | 0,01 |
| $1,6 \times 10^{18}$ | 0,05 | 0,06 | 0,05 | 0,04 | 0,04 | 0,01 |
| $1,8 \times 10^{18}$ | 0,05 | 0,05 | 0,04 | 0,04 | 0,03 | 0,01 |
| $2,0 \times 10^{18}$ | 0,06 | 0,06 | 0,04 | 0,04 | 0,03 | 0,01 |
| $2,5 \times 10^{18}$ | 0,08 | 0,08 | 0,05 | 0,05 | 0,03 | 0,01 |
| $3,0 \times 10^{18}$ | 0,12 | 0,12 | 0,07 | 0,07 | 0,04 | 0,01 |
| $4,0 \times 10^{18}$ | 0,14 | 0,14 | 0,07 | 0,07 | 0,04 | 0,01 |

Na tabela 4.7, ao aumentar a concentração de dopantes na região de HALO a variação da tensão de limiar em função do comprimento de canal é maior para os dispositivos com comprimento de canal curto (menores que $0,30 \mu\text{m}$) que para os de canal longo, pois a porta perde parte do controle das cargas de canal (efeito de canal curto).

Para a mesma concentração de dopantes observa-se que a variação da tensão de limiar em função do comprimento de canal reduz, pois o efeito de canal curto reverso torna-se cada vez menor.

4.2.2 A Influência da Concentração de Dopantes na Inclinação de Sublimiar

A curva 4.8 mostra a inclinação de sublimiar em função do comprimento de canal para diversas concentrações de dopantes na região de HALO operando em temperatura ambiente e com o V_{DS} de 25 mV.

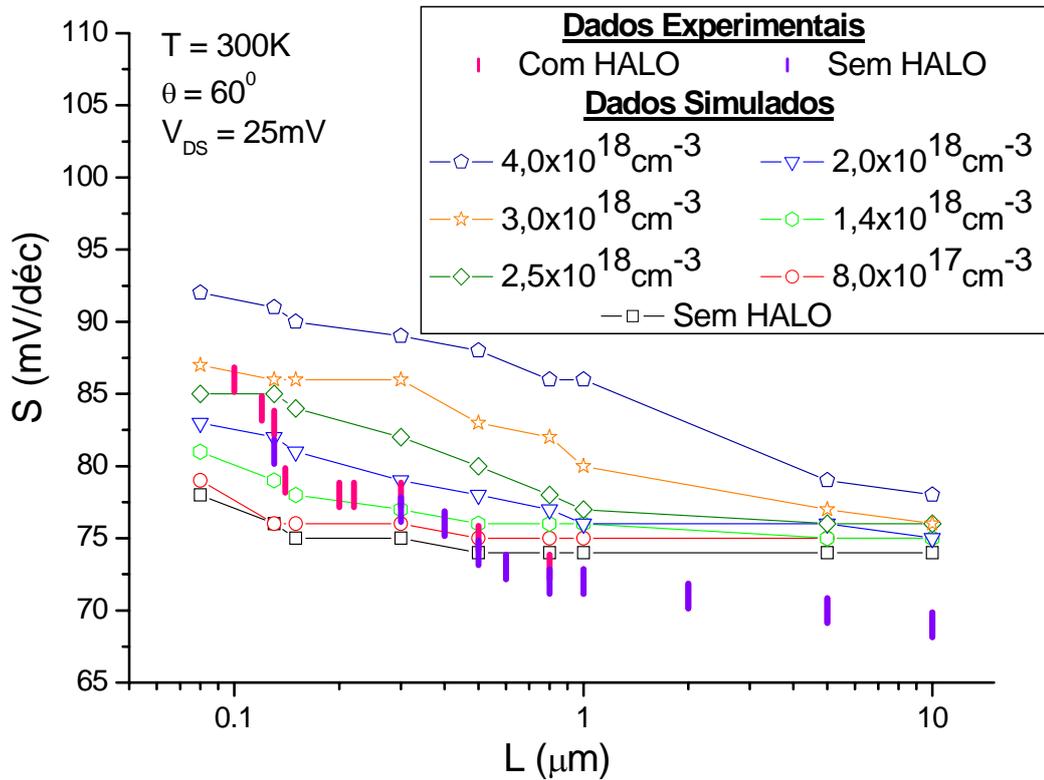


Figura 4.8 – Inclinação de Sublimiar em função do comprimento de canal para diferentes concentrações de dopantes na região de HALO operando em temperatura ambiente e para o V_{DS} de 25 mV.

O gráfico 4.8 apresenta o comportamento da inclinação de sublimiar para os dados dos dispositivos simulados e obtidos experimentalmente. Nota-se que os valores entre os dados não são idênticos, porém as curvas seguem a mesma tendência tanto para os dispositivos com HALO como para os dispositivos sem HALO.

Analisando o comportamento da inclinação de sublimiar dos dados experimentais e dos dados simulados, observa-se que a redução do comprimento de canal aumenta o valor da inclinação de sublimiar porque as regiões de depleção máxima de fonte e dreno do dispositivo se aproximam aumentando a capacitância de depleção.

Do gráfico 4.8 nota-se que o aumento da concentração de dopantes na região de HALO faz com que a inclinação de sublimiar apresente um pequeno acréscimo em seu valor para todos os comprimentos de canal, porém nos dispositivos com a presença do HALO tem-se uma maior influência nos dispositivos de canal curto.

A tabela 4.18 mostra os dados simulados que foram extraídos através do método apresentado na seção 2.2.2.1. Esta tabela mostra os valores da inclinação de sublimiar em

função do comprimento de canal para os dados simulados e experimentais em temperatura ambiente e com o V_{DS} de 25 mV.

Tabela 4.18 – Dados da Inclinação de Sublimiar (mV/déc) em função do comprimento de canal (μm) e da concentração de dopantes na região de HALO (cm^{-3}) operando em temperatura ambiente (300 K) para o V_{DS} de 25 mV.

| Concentração de Dopantes do HALO (cm^{-3}) | S – Inclinação de Sublimiar (mV/déc) | | | | | | | | |
|---|--------------------------------------|--------------------|--------------------|--------------------|--------------------|--------------------|--------------------|--------------------|--------------------|
| | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) | L(μm) |
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 | 0,08 |
| Sem HALO | 74 | 74 | 74 | 74 | 74 | 75 | 75 | 76 | 78 |
| $8,0 \times 10^{17}$ | 75 | 75 | 75 | 75 | 75 | 76 | 76 | 76 | 79 |
| $1,0 \times 10^{18}$ | 75 | 75 | 75 | 75 | 76 | 76 | 77 | 77 | 80 |
| $1,2 \times 10^{18}$ | 75 | 75 | 75 | 76 | 76 | 77 | 78 | 78 | 81 |
| $1,4 \times 10^{18}$ | 75 | 75 | 76 | 76 | 76 | 77 | 78 | 79 | 81 |
| $1,6 \times 10^{18}$ | 75 | 75 | 76 | 76 | 77 | 78 | 80 | 80 | 82 |
| $1,8 \times 10^{18}$ | 75 | 75 | 76 | 76 | 77 | 79 | 80 | 81 | 83 |
| $2,0 \times 10^{18}$ | 75 | 76 | 76 | 77 | 78 | 79 | 81 | 82 | 84 |
| $2,5 \times 10^{18}$ | 76 | 76 | 77 | 78 | 80 | 82 | 84 | 85 | 85 |
| $3,0 \times 10^{18}$ | 76 | 77 | 80 | 82 | 83 | 86 | 86 | 86 | 87 |
| $4,0 \times 10^{18}$ | 78 | 79 | 86 | 86 | 88 | 89 | 90 | 91 | 92 |

A partir dos dados apresentados na tabela 4.18, nota-se que, para o mesmo comprimento de canal, o aumento da inclinação de sublimiar é proporcional à concentração de dopantes na região de HALO que reduz a camada de depleção máxima, porém para os dispositivos com comprimento de canal longos as capacitâncias de depleção são omitidas para as concentrações de dopantes menores, onde se tem uma inclinação de sublimiar constante.

Nos dispositivos PD SOI MOSFETs sem HALO observa-se que a inclinação de sublimiar não apresenta grande variação, salvo para o dispositivo com comprimento de canal de 0,08 μm , onde o valor de S é maior devido à existência do efeito de canal curto.

Observa-se também, que para os dispositivos PD SOI MOSFET com HALO e com mesma concentração de dopantes a inclinação de sublimiar também aumenta para todos os dispositivos e, para os dispositivos com comprimento de canal menor que 0,13 μm , esta inclinação é maior porque as regiões de depleção máxima de fonte e dreno se encontram tornando o número de carga de depleção efetiva maior.

A tabela 4.19 é mostrada a comparação entre os dados simulados e experimentais da inclinação de sublimiar em função do comprimento de canal para os dispositivos com e sem HALO operando em temperatura ambiente e com V_{DS} de 25 mV.

Os dados simulados dos dispositivos com HALO possuem o ângulo de implantação de 60° e concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$.

Tabela 4.19 – Comparação da Inclinação de Sublimiar (mV/déc) entre os dados simulados e experimentais em função do comprimento de canal (μm) operando em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| S – Inclinação de Sublimiar (mV/déc) | | | | |
|--|----------------------------|-----------------|------------------------|-----------------|
| Comprimento de Canal (μm) | Dados Experimentais | | Dados Simulados | |
| | Sem HALO | Com HALO | Sem HALO | Com HALO |
| 10 | 69 | 69 | 74 | 76 |
| 5 | 70 | 70 | 74 | 77 |
| 1 | 72 | 72 | 74 | 80 |
| 0,80 | 72 | 73 | 74 | 82 |
| 0,50 | 74 | 75 | 74 | 83 |
| 0,30 | 75 | 78 | 75 | 86 |
| 0,15 | --- | --- | 75 | 86 |
| 0,13 | 76 | 83 | 76 | 86 |
| 0,08 | --- | --- | 78 | 87 |

Comparando-se os dados simulados com os dados experimentais mostrados na tabela 4.19 para os dispositivos PD SOI MOSFET com HALO, nota-se que ao reduzir o comprimento de canal a inclinação de sublimiar aumenta devido ao acréscimo da capacitância de depleção resultando no efeito de canal curto que se torna mais intenso para o comprimento de canal menor que $0,13 \mu\text{m}$.

Na tabela 4.19 é notado que os dados dos dispositivos sem HALO apresenta o efeito de canal curto menos pronunciado que os dispositivos com HALO porque as capacitâncias de depleção são omitidas para a concentração de dopantes menores.

A figura 4.9 mostra o gráfico da inclinação de sublimiar (V) em função do comprimento de canal (μm) para os dispositivos com e sem HALO, operando em temperatura ambiente e com V_{DS} de 25 mV.

No gráfico 4.9 tem-se a representação das variações da inclinação de sublimiar em função da concentração de dopantes ($\Delta V_{th(HALO)}$) e do comprimento de canal ($\Delta V_{th(L)}$) que foram obtidos a partir das equações (4.5) e (4.6) e mostrados nas tabela 4.20 e 4.21 acima.

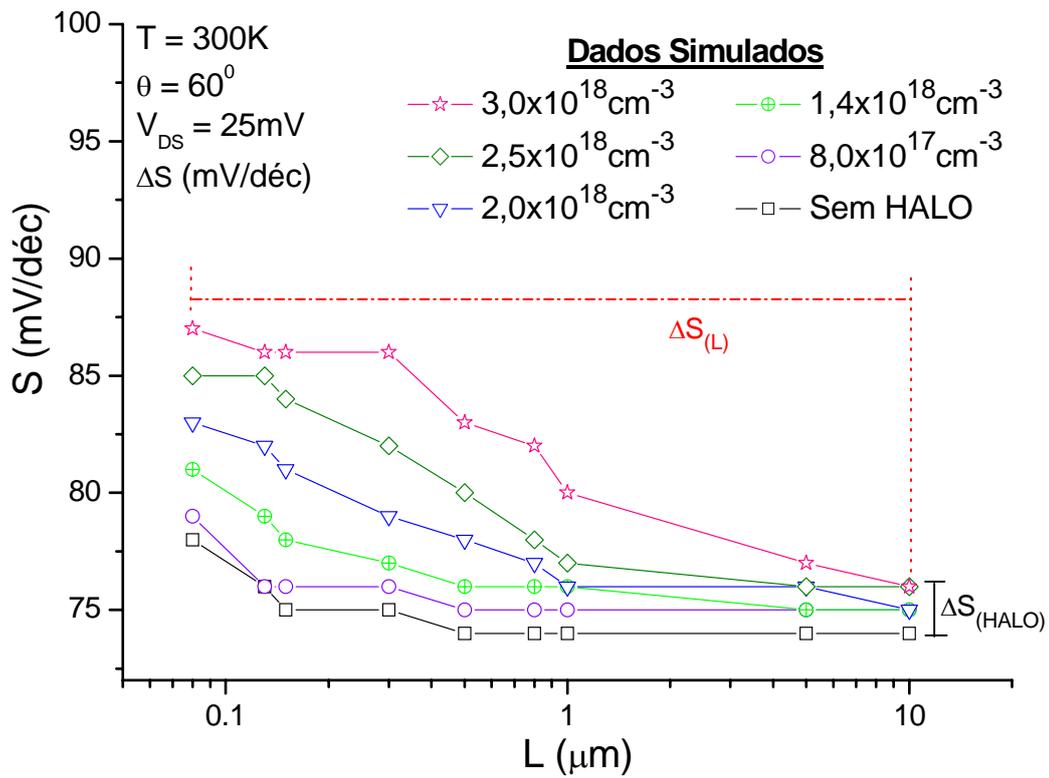


Figura 4.9 – Inclinação de Sublimiar em função do comprimento de canal para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e V_{DS} de 25 mV para a representação das variações da inclinação de sublimiar em função do comprimento de canal ($\Delta V_{th(L)}$) e da concentração de dopantes ($\Delta V_{th(HALO)}$).

Para analisar a variação da inclinação de sublimiar em função do comprimento de canal será utilizada a equação (4.5), onde é feito o decremento entre o comprimento de canal curto ($0,08 \mu\text{m}$) e canal longo ($10 \mu\text{m}$).

$$\Delta S_{(L)} = S_{(CC)} - S_{(CL)} \quad (4.5)$$

onde: $\Delta S_{(L)}$ é a variação da inclinação de sublimiar em função do comprimento de canal, $S_{(CC)}$ é a inclinação de sublimiar para o dispositivo de canal curto e $S_{(CL)}$ é a inclinação de sublimiar para o dispositivo de canal longo.

No gráfico da figura 4.9, fixando a concentração de dopantes na região do HALO e utilizando a equação (4.5) é obtida a tabela 4.10 onde se tem a variação da inclinação de

sublimiar em função do comprimento de canal para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente e com V_{DS} de 25 mV.

Tabela 4.20 – Dados simulados da Variação da Inclinação de Sublimiar (mV/déc) em função do comprimento de canal (μm) para os dispositivos PD SOI MOSFETs com e sem HALO, operando em temperatura ambiente (300 K) e V_{DS} de 25 mV.

| $\Delta S_{(L)}$ – Variação da Inclinação de Sublimiar em função do Comprimento de Canal (mV/déc) | | | | | | | | |
|---|--|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| Concentração de Dopantes do HALO (cm^{-3}) | L – Comprimento de Canal (μm) | | | | | | | |
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 |
| Sem HALO | 0,04 | 0,04 | 0,04 | 0,04 | 0,04 | 0,03 | 0,03 | 0,02 |
| $8,0 \times 10^{17}$ | 0,04 | 0,04 | 0,04 | 0,04 | 0,04 | 0,03 | 0,03 | 0,03 |
| $1,0 \times 10^{18}$ | 0,05 | 0,05 | 0,05 | 0,05 | 0,04 | 0,04 | 0,03 | 0,03 |
| $1,2 \times 10^{18}$ | 0,06 | 0,06 | 0,06 | 0,05 | 0,05 | 0,04 | 0,03 | 0,03 |
| $1,4 \times 10^{18}$ | 0,06 | 0,06 | 0,05 | 0,05 | 0,05 | 0,04 | 0,03 | 0,02 |
| $1,6 \times 10^{18}$ | 0,07 | 0,07 | 0,06 | 0,06 | 0,05 | 0,04 | 0,02 | 0,02 |
| $1,8 \times 10^{18}$ | 0,08 | 0,08 | 0,07 | 0,07 | 0,06 | 0,04 | 0,03 | 0,02 |
| $2,0 \times 10^{18}$ | 0,09 | 0,08 | 0,08 | 0,07 | 0,06 | 0,05 | 0,03 | 0,02 |
| $2,5 \times 10^{18}$ | 0,09 | 0,09 | 0,08 | 0,07 | 0,05 | 0,03 | 0,01 | 0,01 |
| $3,0 \times 10^{18}$ | 0,11 | 0,10 | 0,07 | 0,05 | 0,04 | 0,01 | 0,01 | 0,01 |
| $4,0 \times 10^{18}$ | 0,14 | 0,13 | 0,06 | 0,06 | 0,04 | 0,03 | 0,02 | 0,01 |

Na tabela 4.20 nota-se que para os dispositivos sem HALO a variação da inclinação de sublimiar é menor quando comparada com a variação dos dispositivos com HALO, pois o aumento da concentração de dopantes na região de HALO reduz a camada de depleção máxima e aumenta as capacitâncias de depleção.

Na tabela 4.20 tem-se que ao reduzir o comprimento de canal e aumentando a concentração de dopantes na região de HALO a variação da inclinação de sublimiar em função do comprimento de canal é reduzida devido à presença do efeito de canal curto.

Analisando a variação da inclinação de sublimiar em função da concentração de dopantes será utilizada a equação (4.6), onde é feito o decremento entre o dispositivo com HALO ($3,0 \times 10^{18} \text{ cm}^{-3}$) e sem HALO.

$$\Delta S_{(\text{HALO})} = S_{(\text{CH})} - S_{(\text{SH})} \quad (4.6)$$

onde: $\Delta S_{(\text{HALO})}$ é a variação da inclinação de sublimiar em função da concentração de dopantes.

Ao fixar o comprimento de canal e aplicar a equação (4.6) é obtida a tabela 4.21 que mostra os dados simulados para a variação da inclinação de sublimiar em função da concentração de dopantes para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente com V_{DS} de 25 mV.

Tabela 4.21 – Dados simulados para a Variação da Inclinação de Sublimiar (mV/déc) em função da concentração de dopantes (cm^{-3}) para os dispositivos PD SOI MOSFETs com e sem HALO operando em temperatura ambiente (300 K) e com V_{DS} de 25 mV.

| $\Delta S_{(\text{HALO})}$ – Variação da Inclinação de Sublimiar em função da Concentração de dopantes na região do HALO (mV/déc) | | | | | | | | | |
|---|--|-------------|-------------|-------------|-------------|-------------|-------------|-------------|-------------|
| Concentração de Dopantes do HALO (cm^{-3}) | L – Comprimento de Canal (μm) | | | | | | | | |
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 | 0,08 |
| $8,0 \times 10^{17}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,01 | 0,01 | 0,01 | 0,00 | 0,01 |
| $1,0 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,01 | 0,02 | 0,01 | 0,02 | 0,01 | 0,02 |
| $1,2 \times 10^{18}$ | 0,01 | 0,01 | 0,01 | 0,02 | 0,02 | 0,02 | 0,03 | 0,02 | 0,03 |
| $1,4 \times 10^{18}$ | 0,01 | 0,01 | 0,02 | 0,02 | 0,02 | 0,02 | 0,03 | 0,03 | 0,03 |
| $1,6 \times 10^{18}$ | 0,01 | 0,01 | 0,02 | 0,02 | 0,03 | 0,03 | 0,05 | 0,04 | 0,04 |
| $1,8 \times 10^{18}$ | 0,01 | 0,01 | 0,02 | 0,02 | 0,03 | 0,04 | 0,05 | 0,05 | 0,05 |
| $2,0 \times 10^{18}$ | 0,01 | 0,02 | 0,03 | 0,03 | 0,04 | 0,04 | 0,06 | 0,06 | 0,06 |
| $2,5 \times 10^{18}$ | 0,02 | 0,02 | 0,04 | 0,04 | 0,06 | 0,07 | 0,09 | 0,09 | 0,07 |
| $3,0 \times 10^{18}$ | 0,02 | 0,03 | 0,06 | 0,08 | 0,09 | 0,11 | 0,11 | 0,10 | 0,09 |
| $4,0 \times 10^{18}$ | 0,04 | 0,05 | 0,12 | 0,12 | 0,14 | 0,14 | 0,15 | 0,15 | 0,15 |

Na tabela 4.21 observa-se que os dispositivos PD SOI MOSFETs com comprimento de canal longo apresenta uma variação da inclinação de sublimiar menor que os dispositivos com comprimento de canal curto devido ao aumento da camada de depleção entre o canal e as regiões de fonte e dreno e ao aumento da concentração efetiva de canal causando o efeito de canal curto.

Como proposto no início do capítulo 4, é concluído até o presente momento que, para os dispositivos PD SOI MOSFETs em temperatura ambiente, a melhor concentração de dopantes e o ângulo de implantação do HALO que melhores se ajustam aos dados experimentais são, respectivamente $3,0 \times 10^{18} \text{ cm}^{-3}$ e 60° , onde se tem a melhor resposta aos parâmetros da tensão de limiar e da inclinação de sublimiar.

Estes valores (ângulo de implantação e concentração de dopantes) serão utilizados até o término deste trabalho, porém variando a temperatura de operação do dispositivo.

5 ESTUDO DO HALO EM BAIXA TEMPERATURA

Neste capítulo será estudada a influência na redução da temperatura para os dispositivos PD SOI MOSFETs com e sem HALO, em função da concentração de dopantes e do ângulo de implantação do HALO. Será apresentada uma proposta para a otimização da estrutura do HALO para os dispositivos da tecnologia PD SOI MOSFETs.

5.1 Estudo dos Parâmetros Elétricos

Neste item será estudado o parâmetro da tensão de limiar para os dispositivos com HALO e sem HALO quando submetidos em baixa temperatura de operação.

5.1.1 Influência da Baixa Temperatura na Tensão de Limiar

Sabe-se que ao se reduzir à temperatura de operação dos dispositivos ocorrem algumas melhoras nos parâmetros elétricos, tais como o aumento da mobilidade, da tensão de limiar e a redução da inclinação de sublimiar entre outros.

Da equação (2.4), nota-se que a tensão de limiar é dependente da profundidade máxima de depleção e do nível de Fermi, que por sua vez é dependente tanto da concentração intrínseca de portadores como da temperatura.

Através das equações (2.3) e (2.22), observa-se que concentração intrínseca de portadores é dependente da largura de faixa proibida e da massa efetiva de elétrons e lacunas, como mostram as equações (2.23), (2.24), (2.27) e (2.28), onde se tem a dependência direta com a temperatura de operação do dispositivo.

5.1.1.1 Tensão de Limiar nos Dispositivos PD SOI MOSFETs sem HALO

No gráfico da figura 5.1 são apresentadas as curvas obtidas através de simulações para os dispositivos PD SOI MOSFET sem HALO, onde se tem a variação da tensão de limiar (V)

em função do comprimento de canal (μm) operando entre as temperaturas de 300 K e 100 K e com tensão aplicada ao dreno de 25 mV.

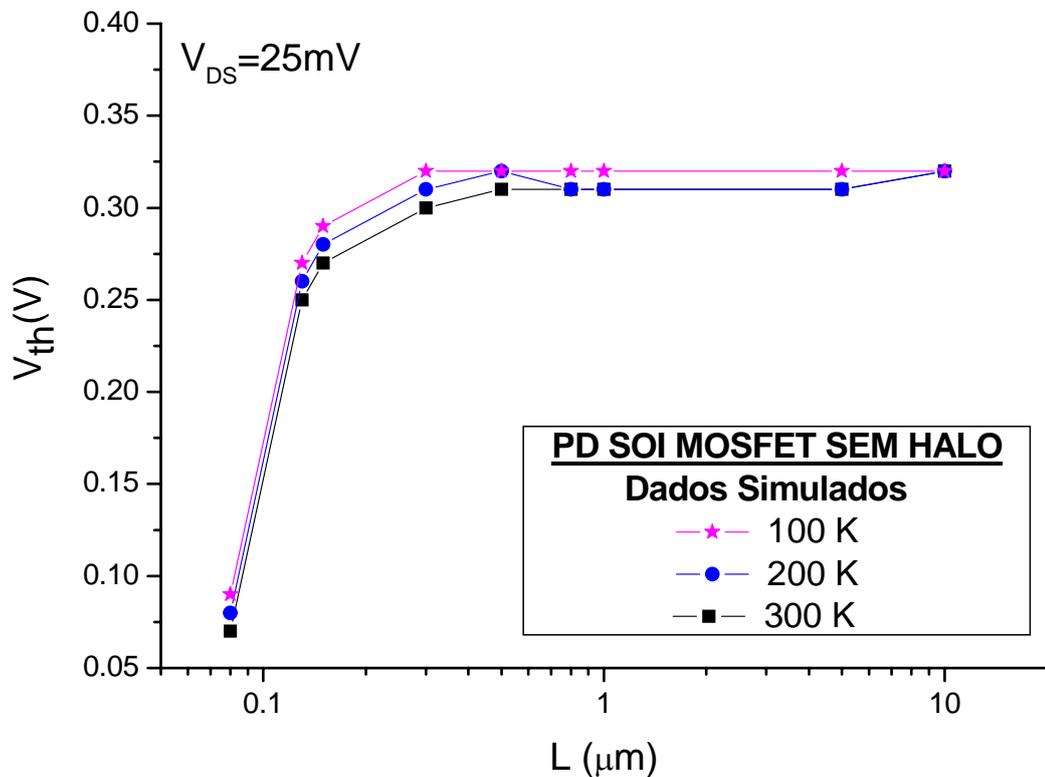


Figura 5.1 – Tensão de Limiar em função do comprimento de canal para os dispositivos PD SOI MOSFET sem HALO simulados, variando a temperatura de operação entre 300 K e 100 K e com V_{DS} de 25 mV.

Na figura 5.1 observa-se que para os dispositivos PD SOI MOSFETs sem HALO e com comprimento de canal acima de $0,5 \mu\text{m}$, a tensão de limiar apresenta um leve aumento, cerca de 10 mV quando a temperatura é reduzida de 300 K para 100 K. Esta pequena variação é devido a menor influência da concentração efetiva de canal no nível de Fermi, como mostrado nas equações (2.29) e (2.37).

Para os dispositivos com comprimentos menores que $0,2 \mu\text{m}$ a tensão de limiar é reduzida devido ao efeito de canal curto que ocorre por causa do compartilhamento de cargas entre a porta e as regiões de fonte e dreno reduzindo assim, a tensão de limiar.

Na figura 5.1 observa-se ainda que a tensão de limiar para dispositivos com comprimento de canal ultra-submicrométricos ($0,08 \mu\text{m}$) apresenta um efeito de canal curto ligeiramente menor que os dispositivos ultra-submicrométricos em temperatura ambiente.

No gráfico da figura 5.2 é mostrado o comportamento da tensão de limiar (V) em função do comprimento de canal (μm) para os dispositivos PD SOI MOSFETs sem HALO e medidos, operando numa faixa de temperatura entre 300 K e 100 K para o V_{DS} de 25 mV.

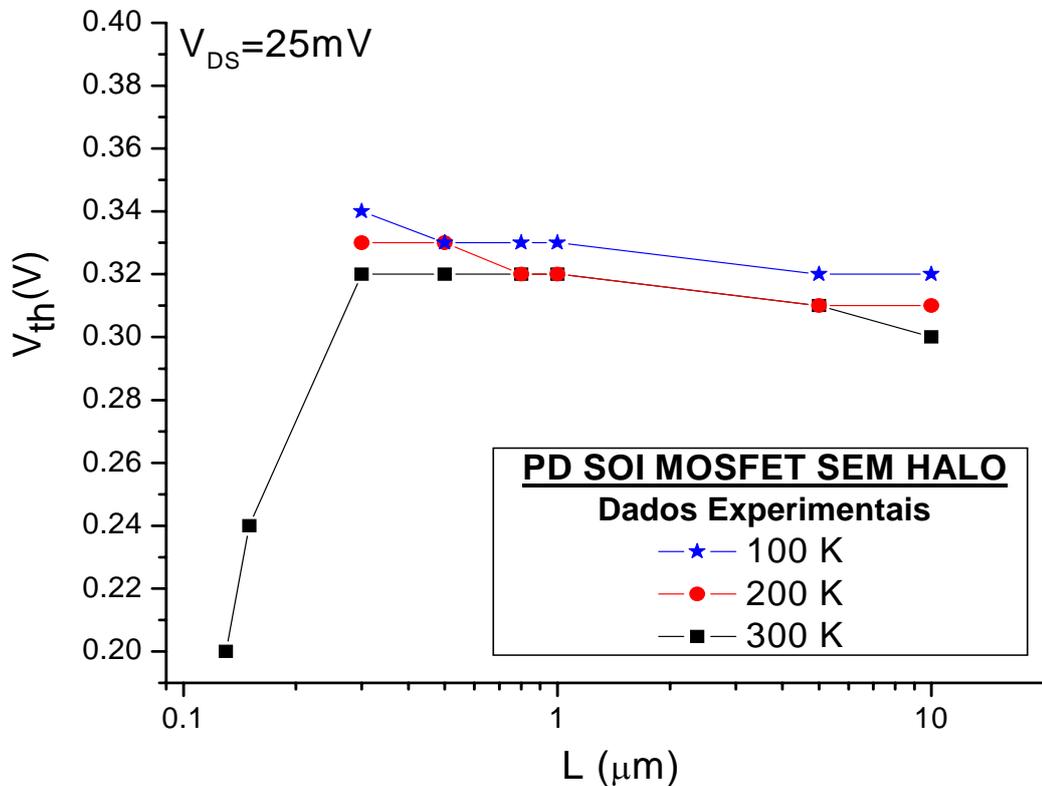


Figura 5.2 – Tensão de Limiar em função do comprimento de canal (μm) para diferentes temperaturas de operação do dispositivo PD SOI MOSFET sem HALO e para o V_{DS} de 25 mV.

Na figura 5.2, analisando os dados experimentais para os dispositivos PD SOI MOSFETs sem HALO e com o comprimento de canal longo, nota-se que a tensão de limiar apresenta o mesmo comportamento apresentado nas simulações, ou seja, a tensão de limiar aumenta com a redução da temperatura de operação do dispositivo.

Na figura 5.2 observa-se também que para os dispositivos com comprimentos de canal abaixo de $0,20 \mu\text{m}$, a tensão de limiar é fortemente reduzida devido ao efeito de canal curto que é causado pelo compartilhamento de cargas.

A tabela 5.1 mostra os valores dos dados simulados e experimentais para a tensão de limiar em função da variação da temperatura que varia de 300 K a 100 K, para os dispositivos PD SOI MOSFETs sem HALO, variando-se o comprimento de canal entre $10 \mu\text{m}$ e $0,08 \mu\text{m}$ para o V_{DS} de 25 mV .

Tabela 5.1 – Dados simulados e experimentais da Tensão de Limiar (V) em função da temperatura (K), para os dispositivos PD SOI MOSFETs sem HALO com comprimento de canal entre 10 μm e 0,08 μm e V_{DS} de 25 mV.

| Comprimento de Canal (μm) | Temperatura de Operação (K) | | | | | |
|--|-----------------------------|-------|-------|----------|-------|-------|
| | Experimental | | | Simulado | | |
| | 300 K | 200 K | 100 K | 300 K | 200 K | 100 K |
| 10 | 0,30 | 0,31 | 0,32 | 0,32 | 0,32 | 0,32 |
| 5 | 0,31 | 0,31 | 0,32 | 0,31 | 0,31 | 0,32 |
| 1 | 0,32 | 0,32 | 0,33 | 0,31 | 0,31 | 0,32 |
| 0,80 | 0,32 | 0,32 | 0,33 | 0,31 | 0,31 | 0,32 |
| 0,50 | 0,32 | 0,33 | 0,33 | 0,31 | 0,31 | 0,32 |
| 0,30 | 0,32 | 0,33 | 0,34 | 0,30 | 0,30 | 0,32 |
| 0,15 | 0,24 | --- | --- | 0,27 | 0,28 | 0,29 |
| 0,13 | 0,20 | --- | --- | 0,25 | 0,26 | 0,27 |
| 0,08 | --- | -- | --- | 0,07 | 0,08 | 0,09 |

Analisando os dados simulados e experimentais da tabela 5.1, é possível notar que ao reduzir o comprimento de canal dos dispositivos PD SOI MOSFETs sem HALO a tensão de limiar é reduzida por causa do efeito de canal curto.

Ao reduzir a temperatura de operação destes dispositivos, a tensão de limiar apresenta um ligeiro acréscimo, entre 10 mV e 20 mV, devido à relação direta da temperatura, como mostram as equações (2.3) e (2.22), com a concentração intrínseca de portadores que aumenta o nível de Fermi.

Nos gráficos das figuras 5.1 e 5.2, para o mesmo comprimento de canal pode ser calculada a variação da tensão de limiar em função da temperatura de operação, como mostra a equação (5.1), onde o valor da tensão de limiar em temperatura ambiente (300 K) é subtraído do valor da tensão de limiar em baixa temperatura (100 K).

$$\Delta V_{th(T)} = V_{th(LT)} - V_{th(RT)} \quad (5.1)$$

onde: $\Delta V_{th(T)}$ é a variação da tensão de limiar em função da temperatura ambiente, $V_{th(LT)}$ é a tensão de limiar em baixa temperatura e $V_{th(RT)}$ é a tensão de limiar em temperatura ambiente.

A tabela 5.2 tem-se a variação da tensão de limiar em função da temperatura ($\Delta V_{th(T)}$) para os valores dos dados simulados e experimentais dos dispositivos PD SOI MOSFETs sem HALO que foram calculados a partir da equação (5.1) e dos dados da tabela 5.1.

Tabela 5.2 – Variação da Tensão de Limiar (V) em função da temperatura (K), para o dispositivo PD SOI MOSFET sem HALO variando o comprimento de canal (μm) e com V_{DS} de 25mV.
de canal (μm) para o dispositivo PD SOI MOSFET sem HALO e com V_{DS} de 25mV.

| $\Delta V_{th(T)}$ – Variação da Tensão de Limiar em função da Temperatura (K) | | | | | | | | | |
|--|--|------|------|------|------|------|------|------|------|
| Dispositivos PD SOI MOSFETs sem HALO | L - Comprimento de Canal (μm) | | | | | | | | |
| | 10 | 5 | 1 | 0,80 | 0,50 | 0,30 | 0,15 | 0,13 | 0,08 |
| Simulado | 0,00 | 0,01 | 0,01 | 0,01 | 0,01 | 0,02 | 0,02 | 0,02 | 0,02 |
| Experimental | 0,02 | 0,01 | 0,01 | 0,01 | 0,01 | 0,02 | --- | --- | --- |

A tabela 5.2 mostra que os dados dos simulados e experimentais dos dispositivos com comprimento de canal menor que $0,50 \mu\text{m}$ a variação da tensão de limiar é aumentada devido ao aumento do nível de Fermi.

A figura 5.3 mostra o comportamento da tensão de limiar (V) em função da temperatura de operação (K) para os dispositivos PD SOI MOSFETs com comprimentos de canal variando de $10 \mu\text{m}$ à $0,08 \mu\text{m}$ e V_{DS} de 25 mV.

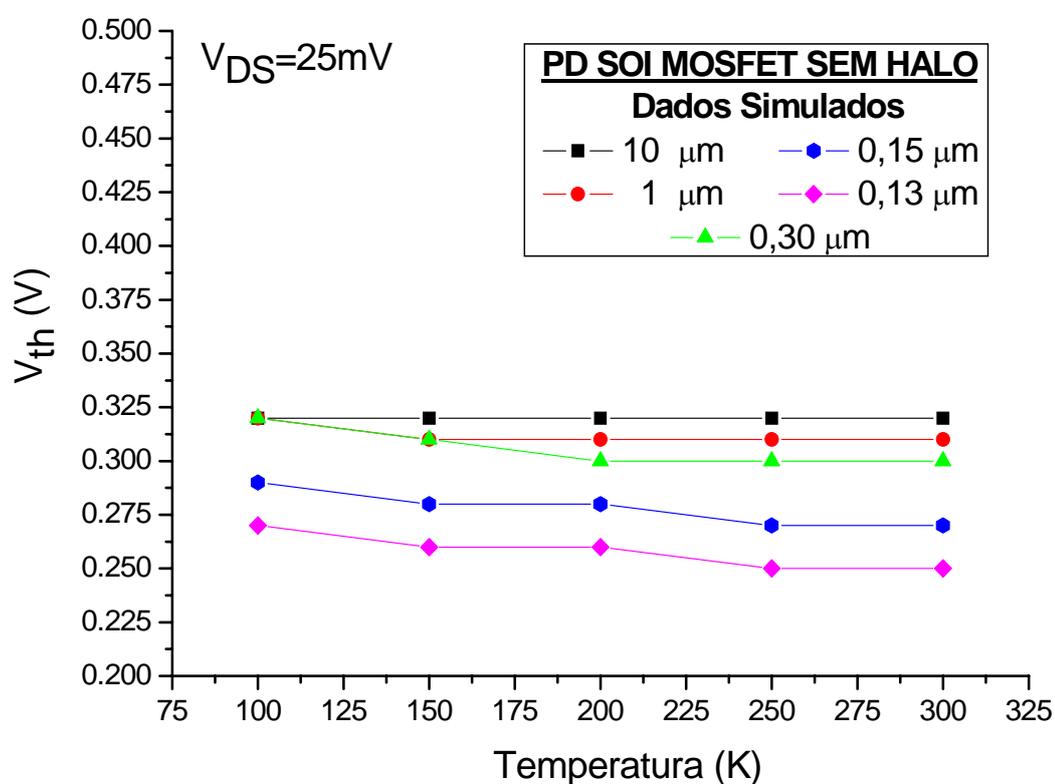


Figura 5.3 – Tensão de Limiar em função da temperatura variando o comprimento de canal do dispositivo PD SOI MOSFET sem HALO e V_{DS} de 25 mV.

As curvas apresentadas na figura 5.3 mostram que para o mesmo comprimento de canal a tensão de limiar aumenta com a redução da temperatura de operação devido à redução da concentração intrínseca de portadores e ao aumento da camada de depleção máxima e do nível de Fermi para todas as temperaturas estudadas.

Pode-se ver que em todas as temperaturas de operação para os dispositivos PD SOI MOSFETs sem HALO, que a redução do comprimento de canal faz a tensão de limiar ser decrescida, pois ocorre o compartilhamento de cargas entre a porta e as regiões de fonte e dreno (efeito de canal curto).

Quando a temperatura de operação é reduzida, mesmo para os dispositivos ultra-submicrométricos (0,08 μm), a tensão de limiar é maior devido ao nível de Fermi ser aumentado por causa da redução da concentração intrínseca de portadores.

No gráfico da figura 5.3, para a mesma temperatura de operação pode ser obtida a variação da tensão de limiar em função do comprimento de canal através da equação (4.4) mostrada na seção 4.2.1, onde a tensão de limiar do dispositivo de canal curto (0,15 μm) é subtraído do comprimento de canal longo (10 μm).

A porcentagem da variação da tensão de limiar em função do comprimento de canal pode ser calculada através da equação (5.2), onde e tem a razão entre a variação da tensão de limiar em função do comprimento de canal e a tensão de limiar em temperatura ambiente.

$$\% \Delta V_{\text{th(L)}} = \frac{\Delta V_{\text{th(L)}}}{V_{\text{th(RT)}}} \times 100 \quad (5.2)$$

onde: $\% \Delta V_{\text{th(L)}}$ é a porcentagem da variação da tensão de limiar em função do comprimento de canal.

Os valores da porcentagem e da variação da tensão de limiar em função do comprimento de canal para o dispositivo PD SOI MOSFET sem HALO são apresentados na tabela 5.3, onde a temperatura varia de 300 K a 100 K e com V_{DS} de 25 mV.

Tabela 5.3 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm), para o dispositivo PD SOI MOSFET sem HALO variando a temperatura entre 300 K e 100 K, com o V_{DS} de 25mV.

| Variação da Tensão de Limiar em função do Comprimento de canal (μm) | | |
|--|---|--|
| Temperatura de Operação (K) | $\Delta V_{\text{th(L)}} \text{ (V)}$ | $\% \Delta V_{\text{th(L)}}$ |
| 300 | 0,07 | 21,9 |
| 250 | 0,07 | 21,9 |
| 200 | 0,06 | 18,8 |
| 150 | 0,06 | 18,8 |
| 100 | 0,05 | 15,6 |

Na tabela 5.3 nota-se que ao reduzir a temperatura de operação do dispositivo PD SOI MOSFET sem HALO menor é a variação da tensão de limiar devido à redução da concentração intrínseca de portadores que diminui o efeito de canal curto, pois a tensão de limiar é melhorada em baixa temperatura.

5.1.1.2 Tensão de Limiar nos Dispositivos PD SOI MOSFETs com HALO

Para analisar a influência do HALO na tensão de limiar é apresentada a figura 5.4 que mostra o comportamento da tensão de limiar para os dispositivos PD SOI MOSFETs com HALO para a concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$ e ângulo de implantação de 60° . Neste gráfico é apresentada a tensão de limiar (V) em função do comprimento de canal (μm) com a variação da temperatura de 300K à 100K, para os dados simulados com V_{DS} de 25 mV.

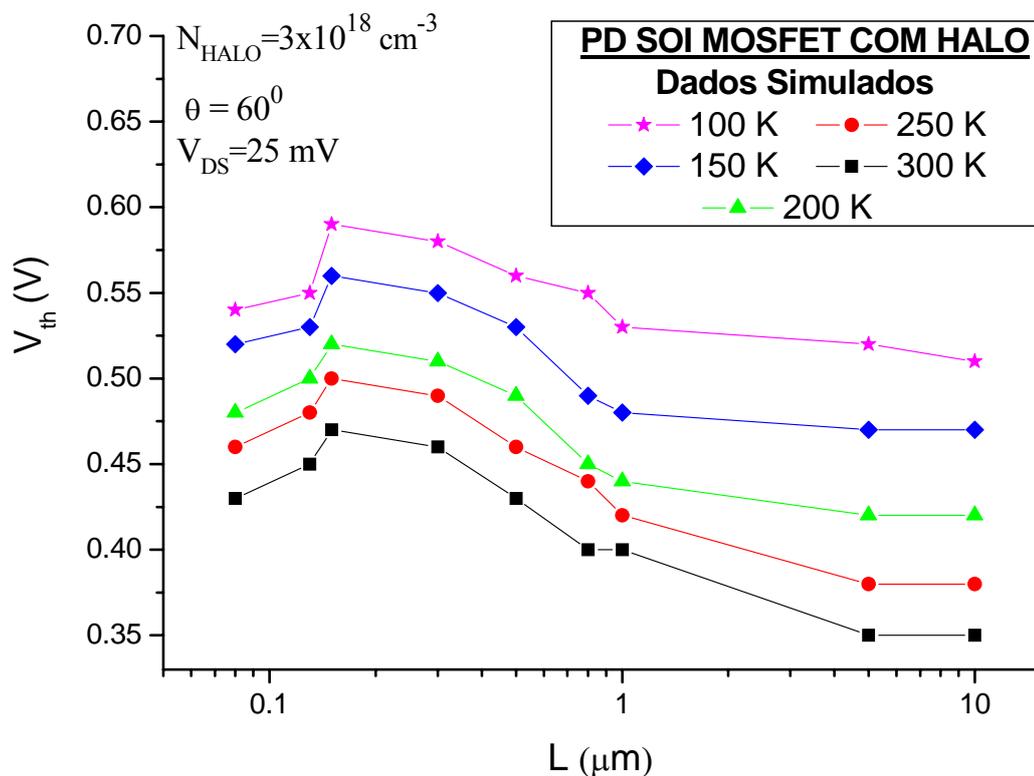


Figura 5.4 – Tensão de Limiar em função do comprimento de canal para o dispositivo PD SOI MOSFET com concentração do HALO de $3 \times 10^{18} \text{ cm}^{-3}$ e com o ângulo de implantação de 60° para a temperatura variando de 300 K a 100 K e V_{DS} de 25 mV.

Na figura 5.4 pode ser visto que os dispositivos com comprimento de canal longo, maiores que $5 \mu\text{m}$, a tensão de limiar apresenta valores praticamente constantes para a mesma temperatura de operação. Ao reduzir a temperatura, nota-se que a tensão de limiar aumenta devido à variação do nível de Fermi.

Reduzindo a temperatura de operação dos dispositivos PD SOI MOSFETs de canal longo e canal curto, nota-se que a tensão de limiar é maior em todos os casos, pois o decréscimo da temperatura aumenta o nível de Fermi causado pela redução da concentração intrínseca de portadores.

Os dispositivos com comprimento de canal variando entre $1 \mu\text{m}$ e $0,15 \mu\text{m}$ e operando em qualquer uma das temperaturas estudadas neste trabalho, 100 K a 300 K, observa-se que a tensão de limiar é aumentada devido ao aumento da concentração efetiva de canal ocasionada pela presença do HALO que contribui com o efeito de canal curto reverso.

Para os dispositivos com comprimento de canal menor que $0,15 \mu\text{m}$ a tensão de limiar é reduzida por causa do compartilhamento de cargas (efeito de canal curto).

A tabela 5.4 mostra os valores simulados da tensão de limiar em função da temperatura, que varia de 100 K a 300 K em passo de 50 K, para os dispositivos PD SOI MOSFETs com HALO e comprimentos de canal variando de 10 μm a 0,08 μm , com tensão aplicada no dreno de 25 mV.

Tabela 5.4 – Dados simulados da Tensão de Limiar (V) em função da temperatura (K), variando o comprimento de canal (μm) para o dispositivo PD SOI MOSFET com HALO e com V_{DS} de 25mV.

| Comprimento de Canal (μm) | Temperatura de Operação (K) | | | | |
|--|-----------------------------|------|------|------|------|
| | 300 | 250 | 200 | 150 | 100 |
| 10 | 0,35 | 0,38 | 0,42 | 0,47 | 0,51 |
| 5 | 0,35 | 0,38 | 0,42 | 0,47 | 0,52 |
| 1 | 0,40 | 0,42 | 0,44 | 0,48 | 0,53 |
| 0,80 | 0,40 | 0,44 | 0,45 | 0,49 | 0,55 |
| 0,50 | 0,43 | 0,46 | 0,49 | 0,53 | 0,56 |
| 0,30 | 0,46 | 0,48 | 0,51 | 0,55 | 0,58 |
| 0,15 | 0,47 | 0,50 | 0,52 | 0,56 | 0,59 |
| 0,13 | 0,45 | 0,48 | 0,50 | 0,53 | 0,55 |
| 0,08 | 0,43 | 0,46 | 0,48 | 0,52 | 0,53 |

No gráfico da figura 5.4 ao fixar a temperatura de operação do dispositivo tem-se a variação da tensão de limiar em função do comprimento de canal.

Através da tabela 5.4 ao fixar a temperatura e utilizar as equações (4.4) e (5.2), respectivamente, pode ser calculada a variação da tensão de limiar em função do comprimento de canal e a sua porcentagem, como mostra a tabela 5.5 a seguir.

Na tabela 5.5 são mostrados os valores da porcentagem e da variação da tensão de limiar em função do comprimento de canal para o dispositivo PD SOI MOSFET com HALO, onde a temperatura varia de 300 K a 100 K e com V_{DS} de 25 mV.

Tabela 5.5 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm), para o dispositivo PD SOI MOSFET com HALO variando a temperatura de 300 K a 100 K para o V_{DS} de 25mV.

| Variação da Tensão de Limiar em função do Comprimento de canal (μm) | | |
|--|------------------------|----------------------|
| Temperatura de Operação (K) | $\Delta V_{th(L)}$ (V) | % $\Delta V_{th(L)}$ |
| 300 | 0,12 | 25,5 |
| 250 | 0,12 | 24,0 |
| 200 | 0,10 | 19,2 |
| 150 | 0,09 | 16,1 |
| 100 | 0,08 | 13,6 |

A tabela 5.5 mostra que a redução da temperatura de operação dos dispositivos reduz a porcentagem e a variação da tensão de limiar em função do comprimento de canal melhorando as características elétricas em aproximadamente 12%, pois o efeito de canal curto reverso existente no dispositivo é reduzido.

Na tabela 5.6 tem-se os valores simulados e experimentais para a tensão de limiar (V) em função da temperatura de operação (K) para os dispositivos PD SOI MOSFETs com HALO, cujo ângulo de implantação de 60° e concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$, para os comprimentos de canal entre $10 \mu\text{m}$ e $0,08 \mu\text{m}$ e V_{DS} de 25 mV.

Tabela 5.6 – Tensão de Limiar (V) em função da temperatura (K), variando o comprimento de canal (μm) entre $10 \mu\text{m}$ e $0,08 \mu\text{m}$ para o dispositivo PD SOI MOSFET com HALO e com V_{DS} de 25mV.

| Comprimento de Canal (μm) | Temperatura de Operação (K) | | | | | |
|--|-----------------------------|-------|-------|----------|-------|-------|
| | Experimental | | | Simulado | | |
| | 300 K | 250 K | 200 K | 300 K | 250 K | 200 K |
| 10 | 0,34 | 0,35 | 0,35 | 0,35 | 0,38 | 0,42 |
| 5 | 0,35 | 0,35 | 0,35 | 0,35 | 0,38 | 0,42 |
| 1 | 0,41 | 0,41 | 0,42 | 0,40 | 0,42 | 0,44 |
| 0,80 | 0,42 | 0,43 | 0,45 | 0,40 | 0,44 | 0,45 |
| 0,50 | 0,46 | 0,48 | 0,50 | 0,43 | 0,46 | 0,49 |
| 0,30 | 0,48 | 0,50 | 0,53 | 0,46 | 0,49 | 0,51 |
| 0,15 | 0,57 | --- | --- | 0,47 | 0,50 | 0,52 |
| 0,13 | 0,62 | --- | --- | 0,45 | 0,48 | 0,50 |
| 0,08 | 0,57 | --- | --- | 0,43 | 0,46 | 0,48 |

Na tabela 5.6, pode-se notar que os resultados da tensão de limiar para os dispositivos simulados e medidos apresentam uma variação que seguem as mesmas tendências.

Devido à não uniformidade de implantação do HALO observa-se que para a mesma temperatura de operação, os dados simulados e experimentais apresentam um aumento em sua tensão de limiar ao reduzir os comprimentos de canal, respectivamente, $0,15 \mu\text{m}$ e $0,13 \mu\text{m}$, onde se tem o efeito de canal curto reverso.

Para uma melhor análise da influência da temperatura nos dispositivos PD SOI MOSFETs com HALO, é apresentado o gráfico 5.5 que mostra a tensão de limiar (V) em função da temperatura de operação (K), variando-se o comprimento de canal entre $10 \mu\text{m}$ e $0,08 \mu\text{m}$. A implantação do HALO é feita à partir do ângulo de 60° e com a concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$, para o V_{DS} de 25 mV.

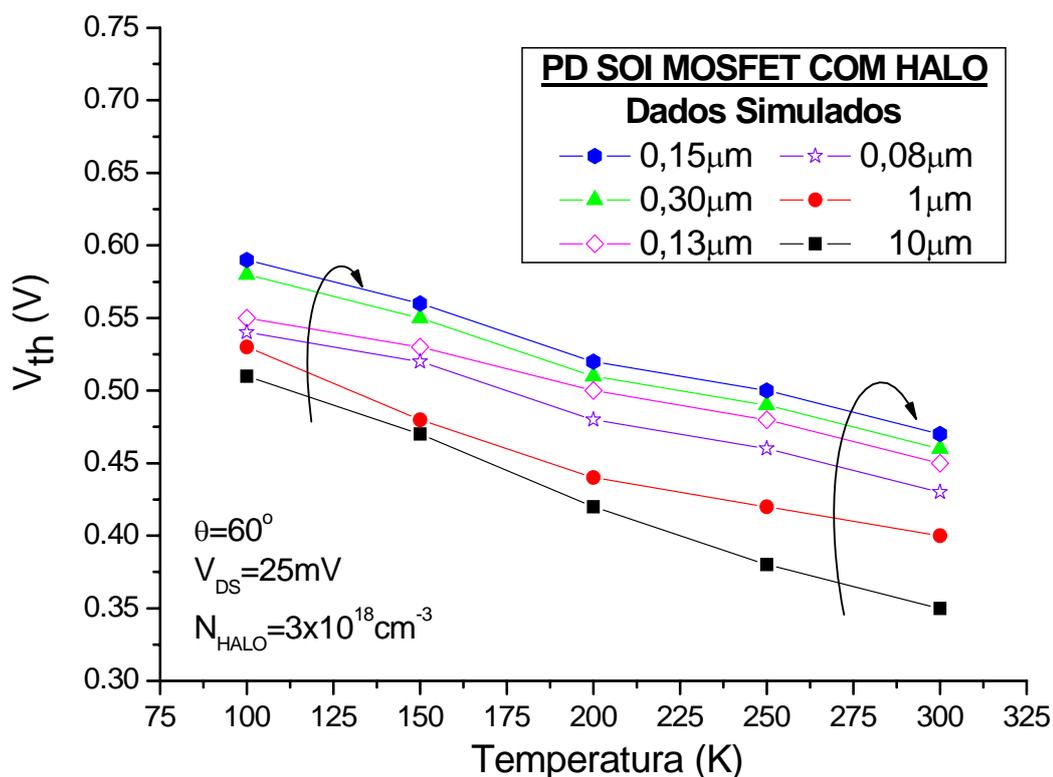


Figura 5.5 – Tensão de Limiar em função da temperatura de operação para diferentes comprimentos de canal do dispositivo PD SOI MOSFET com ângulo de implantação de 60° e concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$ na região de HALO e para o V_{DS} de 25 mV.

Na figura 5.5, nota-se que todos os dispositivos operando na temperatura de 100 K apresentam valores mais altos para a tensão de limiar, pois o aumento da redução da concentração intrínseca de portadores causa um aumento maior no nível de Fermi.

Para os dispositivos operando na mesma temperatura, observa-se que o aumento da tensão de limiar acontece para o comprimento de canal entre 10 µm e 0,15 µm (símbolos fechados) devido ao aumento da concentração efetiva de canal e à porta ter maior controle das cargas de depleção.

Porém, se o comprimento de canal for abaixo de 0,15 µm (símbolos abertos), observa-se que ocorre o efeito de canal curto, onde se tem o compartilhamento de cargas devido ao encontro das regiões de depleção de fonte e dreno fazendo que a porta do dispositivo perca parte do controle de cargas.

A partir da tabela 5.4, ao fixar o comprimento de canal no gráfico 5.5 e usar as equações (5.1) e (5.2) podem ser obtidos os valores da variação da tensão de limiar em função da temperatura para os dispositivos PD SOI MOSFETs com HALO, cuja temperatura de

operação de 300 K a 100 K para o comprimento de canal variando de 10 μm a 0,08 μm e a tensão aplicada no dreno de 25 mV.

Tabela 5.7 – Variação da Tensão de Limiar (V) em função do comprimento de canal (μm), para o dispositivo PD SOI MOSFET com HALO variando a temperatura de 300 K a 100 K para o V_{DS} de 25mV.

| Variação da Tensão de Limiar em função da Temperatura (K) | | |
|--|---|---|
| Comprimento de Canal (μm) | $\Delta V_{\text{th}(T)}$ (V) | % $\Delta V_{\text{th}(T)}$ |
| 10 | 0,16 | 31,4 |
| 1 | 0,13 | 24,5 |
| 0,30 | 0,12 | 20,7 |
| 0,15 | 0,12 | 20,3 |
| 0,13 | 0,10 | 18,2 |
| 0,08 | 0,10 | 18,2 |

Na tabela 5.7 pode ser visto que ao reduzir o comprimento de canal, a variação da tensão de limiar em função a temperatura é decrementada, reduzindo o efeito de canal curto reverso nos dispositivos.

Analisando as tabelas 5.5 e 5.7 observa-se uma melhora nas características elétricas dos dispositivos ao reduzir o comprimento de canal e a temperatura de operação, pois o efeito de canal curto e o efeito de canal curto reverso são reduzidos.

5.2 Proposta para Otimização do HALO

Neste item será proposta uma otimização na estrutura do HALO para os dispositivos na tecnologia PD SOI MOSFETs operando em temperatura ambiente.

5.2.1 Análise da Estrutura de Implantação do HALO

Para se fazer a otimização de implantação do HALO nos dispositivos, será apresentada a figura 5.6, que mostra o comportamento da tensão de limiar (V) em função do ângulo de implantação que varia de 45° a 90°, operando em temperatura ambiente para os dispositivos PD SOI MOSFETs com comprimento de canal de longo (10 μm).

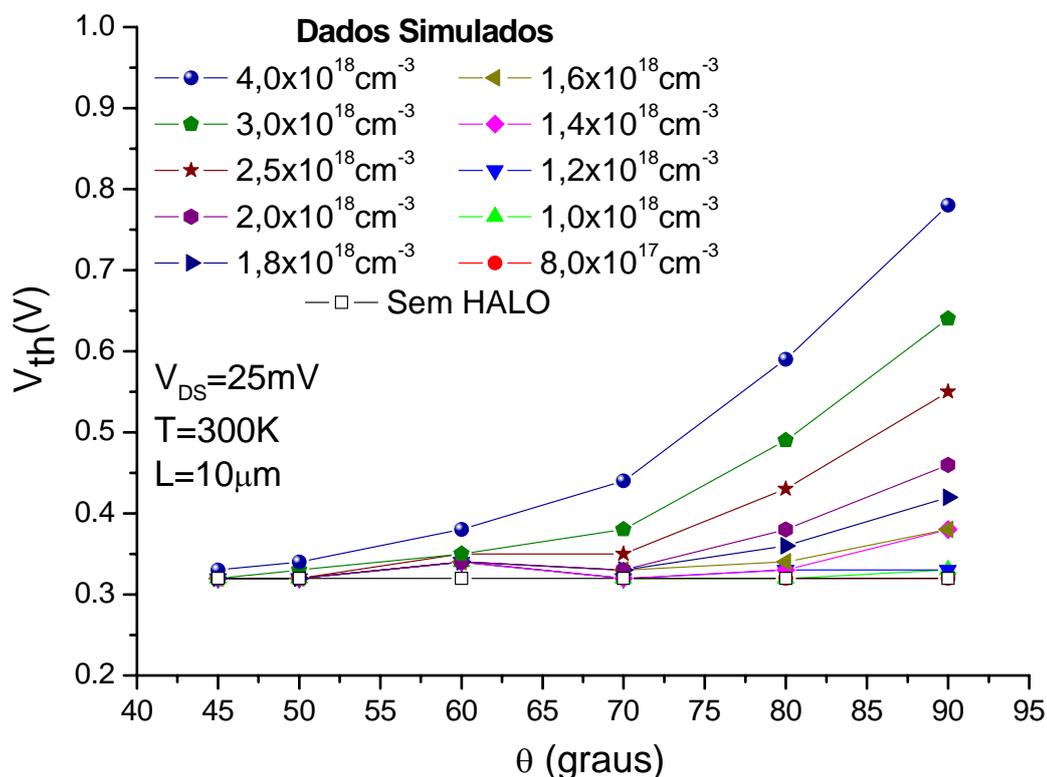


Figura 5.6 – Tensão de Limiar em função do ângulo de implantação para o dispositivo PD SOI MOSFET com comprimento de canal de $10\mu m$, operando em temperatura ambiente e com V_{DS} de 25 mV.

Como mencionado no capítulo 4, é desejável que os dispositivos com comprimento de canal longo não apresente alterações no valor da tensão de limiar quando o ângulo é implantado nesses dispositivos.

Observando o gráfico 5.6, ao aumentar o ângulo implantação e a concentração de dopantes na região de HALO, a tensão de limiar sofre uma grande variação, principalmente para os ângulos maiores ou iguais a 70° .

Com pode ser visto na figura 5.6, para os dispositivos com comprimentos de canal longos, os ângulos de implantação ideal neste caso são para os valores menores que 70° , pois estes apresentam uma menor variação na tensão de limiar.

A figura 5.7 analisa o comportamento da tensão de limiar (V) em função do ângulo de implantação que varia de 45° a 90° , operando em temperatura ambiente para o dispositivos PD SOI MOSFETs com comprimento de canal curto $0,13 \mu m$.

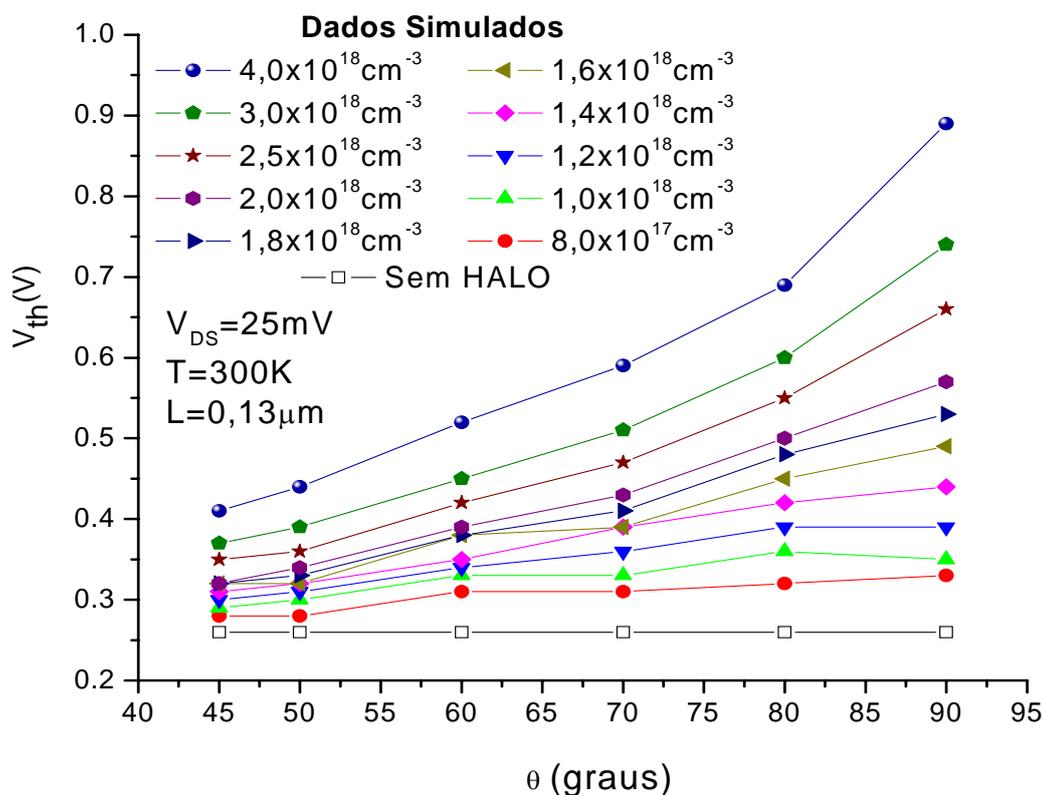


Figura 5.7 – Tensão de Limiar em função do ângulo de implantação para o dispositivo PD SOI MOSFET com comprimento de canal de $0,13 \mu\text{m}$, operando em temperatura ambiente e com V_{DS} de 25 mV.

Para os dispositivos com comprimento de canal curto é esperado que a tensão de limiar apresente variações, com mostra o gráfico 5.7, para o ângulo de implantação acima de 70° , porém estes valores não são adequados para implantação nos dispositivos com comprimento de canal longo.

Na figura 5.7 nota-se que ao aumentar a concentração de dopantes e o ângulo de implantação do HALO, tem-se um grande acréscimo na tensão de limiar devido à sobreposição do HALO na região de canal que aumenta a concentração efetiva de canal.

Então, com o propósito de se obter o ângulo de implantação que apresente um comportamento adequado da tensão de limiar para os dispositivos com comprimentos de canal curto e longo, o ângulo de implantação deve ser menor ou igual a 60° .

Para definir o ângulo de implantação do HALO é obtida a tabela 5.8, onde podem ser comparados os dados simulados e experimentais para o comportamento da tensão de limiar em função do ângulo de implantação do HALO, operando em temperatura ambiente e com V_{DS} de 25 mV.

O ângulo de implantação do HALO varia de 45° a 60°, cuja implantação do HALO é realizada com a concentração de dopantes de $3,0 \times 10^{18} \text{ cm}^{-3}$, para os dispositivos com comprimento de canal de 10 μm a 0,13 μm .

Tabela 5.8 – Tensão de Limiar (V) em função ângulo de implantação (graus) para o dispositivos PD SOI MOSFETs com HALO, operando em temperatura ambiente, para o comprimento de canal variando entre 10 μm e 0,13 μm para o V_{DS} de 25mV.

| V_{th} - Tensão de Limiar (V) | | | | |
|---|--|----------|-------------|-------------|
| Ângulo de Implantação do HALO (graus) com $N_{HALO}=3,0 \times 10^{18} \text{ cm}^{-3}$ | L – Comprimento de Canal (μm) | | | |
| | 10 | 1 | 0,30 | 0,13 |
| 45° | 0,32 | 0,33 | 0,38 | 0,37 |
| 50° | 0,33 | 0,35 | 0,38 | 0,39 |
| 60° | 0,35 | 0,40 | 0,46 | 0,45 |
| Experimental | 0,34 | 0,41 | 0,47 | 0,62 |

Na tabela 5.8 nota-se para o ângulo de 45° os transistores com comprimentos de canal longo apresentam a menor variação na tensão de limiar, porém ao reduzir o comprimento de canal nota-se a presença do efeito de canal curto.

Então, conclui-se que o ângulo de implantação do HALO seja de 50° ou 60°, pois para estes ângulos os dispositivos de canal curto ainda não apresentam o efeito de canal curto.

Como mencionado anteriormente, o efeito de canal curto é caracterizado de duas maneiras: uma é pelo aumento da inclinação de sublimiar devido ao aumento das cargas de depleção e a outra é a redução da tensão de limiar e ao compartilhamento de carga entre a porta e as regiões de fonte e dreno.

Para analisar o comportamento da inclinação de sublimiar em função da concentração de dopantes na região do HALO para os ângulos de implantação de 50° e 60° para os dispositivos com comprimento de canal longo e curto, operando em temperatura ambiente e V_{DS} de 25 mV, como mostra a tabela 5.9.

Tabela 5.9 – Inclinação de sublimiar (mV/déc) em função da concentração de dopantes (cm^{-3}) para os ângulos de implantação de 50° e 60° nos dispositivos PD SOI MOSFETs operando em temperatura ambiente e com comprimento de canal variando entre $10 \mu\text{m}$ e $0,13 \mu\text{m}$ para o V_{DS} de 25mV .

| S – Inclinação de Sublimiar (V/década) | | | | |
|---|------------------------------------|------------|--------------------------------------|------------|
| Concentração de Dopantes na região de HALO (cm^{-3}) | 10 μm | | 0,13 μm | |
| | 50° | 60° | 50° | 60° |
| Sem HALO | 75 | 75 | 74 | 74 |
| $8,0 \times 10^{17}$ | 75 | 75 | 75 | 76 |
| $1,0 \times 10^{18}$ | 75 | 75 | 76 | 77 |
| $1,2 \times 10^{18}$ | 75 | 75 | 77 | 78 |
| $1,3 \times 10^{18}$ | 75 | 75 | 78 | 79 |
| $1,6 \times 10^{18}$ | 75 | 75 | 78 | 80 |
| $1,8 \times 10^{18}$ | 75 | 75 | 79 | 81 |
| $2,0 \times 10^{18}$ | 75 | 75 | 79 | 82 |
| $2,5 \times 10^{18}$ | 75 | 76 | 81 | 84 |
| $3,0 \times 10^{18}$ | 75 | 76 | 83 | 86 |
| $4,0 \times 10^{18}$ | 76 | 78 | 86 | 91 |

Na tabela 5.9 para o dispositivo com comprimento de canal de $10 \mu\text{m}$ observa-se um aumento na inclinação de sublimiar para a concentração de dopantes acima de $2,0 \times 10^{18} \text{ cm}^{-3}$ e $3,0 \times 10^{18} \text{ cm}^{-3}$ para o ângulo de implantação de 60° e 50° , respectivamente.

Para o e ângulo de implantação de 50° a inclinação de sublimiar é constante, ou seja, para a concentração de dopantes menor que $3,0 \times 10^{18} \text{ cm}^{-3}$ pode se dizer que as capacitâncias de depleção são omitidas.

Na tabela 5.9 para o dispositivo com comprimento de canal de $0,13 \mu\text{m}$ ao aumentar a concentração de dopantes para os ângulos de implantação de 50° e 60° , tem-se um aumento na inclinação de sublimiar devido à presença do efeito de canal curto.

Ao aumentar a concentração de dopantes dos dispositivos de canal curto nota-se que a inclinação de sublimiar para o ângulo de implantação de 60° apresenta uma variação maior do que para o ângulo a implantação de 50° .

Então, conclui-se que o ângulo ideal para a implantação do HALO é o de 50° , pois para os dispositivos de canal longo ($10 \mu\text{m}$) a inclinação de sublimiar é constante e para os dispositivos de canal curto ($0,13 \mu\text{m}$) o efeito de canal curto é menos pronunciado.

Com o intuito de minimizar o efeito de canal curto e o efeito de canal curto reverso, é apresentado o gráfico 5.8 onde se tem a variação da tensão de limiar (V) em função da concentração de dopantes (cm^{-3}) para os dispositivos PD SOI MOSFETs com HALO, cujo ângulo de implantação é de 50° , com comprimento de canal variando de $10 \mu\text{m}$ a $0,13 \mu\text{m}$, operando em temperatura ambiente e tensão aplicada no dreno de 25 mV .

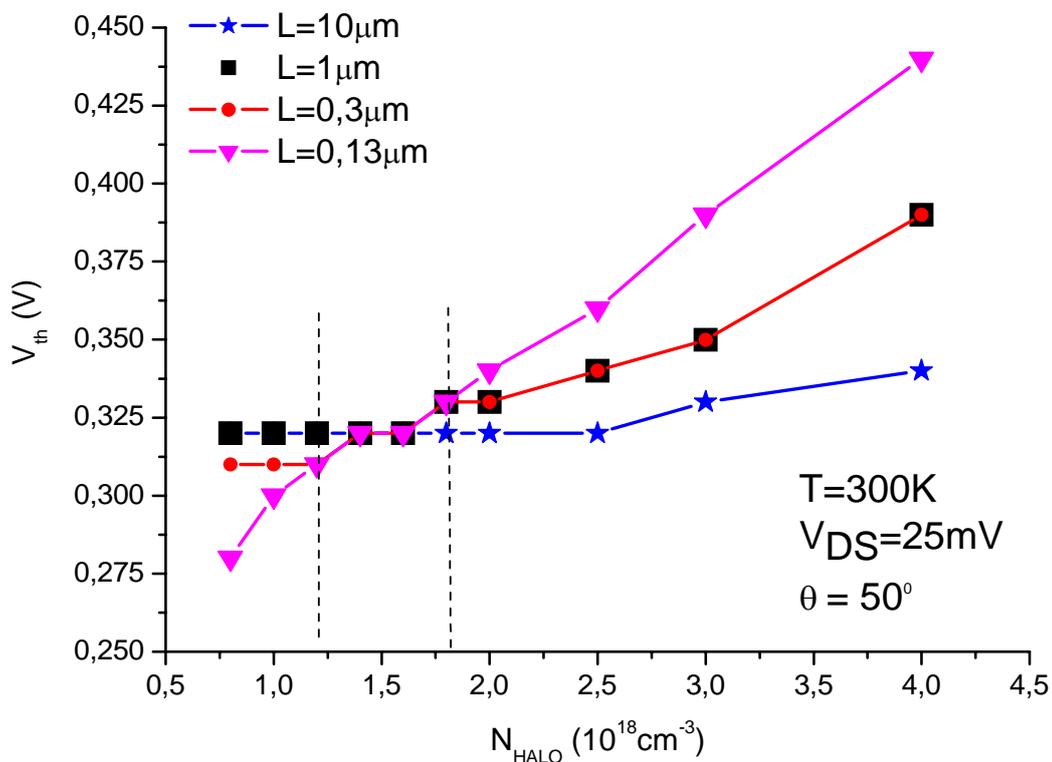


Figura 5.8 – Tensão de Limiar em função da concentração de dopantes para diferentes comprimentos de canal do dispositivo PD SOI MOSFET com ângulo de implantação de 50° , operando em temperatura ambiente e com o V_{DS} de 25 mV.

No gráfico 5.8, nota-se que a região de HALO com a concentração de dopantes entre $1,2 \times 10^{18} \text{ cm}^{-3}$ e $1,8 \times 10^{18} \text{ cm}^{-3}$ é praticamente constante mesmo quando o comprimento de canal dos dispositivos PD SOI MOSFETs são reduzidos.

Nesta faixa (entre $1,2 \times 10^{18} \text{ cm}^{-3}$ e $1,8 \times 10^{18} \text{ cm}^{-3}$) onde a tensão de limiar não varia, mostra que os dispositivos, com comprimento de canal longo e curto são imunes ao efeito de canal curto e ao efeito de canal curto reverso.

6 CONCLUSÕES E TRABALHOS FUTUROS

6.1 Trabalho Realizado

Com o intuito de estudar a implantação do HALO nos dispositivos SOI MOSFETs parcialmente depletados, foram realizadas simulações numéricas bidimensionais variando-se o comprimento de canal, o ângulo de implantação, a concentração de dopantes na região de HALO e a temperatura de operação do dispositivo.

A partir dos dados simulados foram extraídos os parâmetros elétricos tais como a tensão de limiar, que foi extraída através do método da segunda derivada da curva de corrente de dreno em função da tensão de porta, e a inclinação de sublimiar que foi extraída pelo método do inverso da derivada da corrente de dreno em função da derivada da tensão de porta na região de sublimiar.

Foram realizadas medidas experimentais para os dispositivos PD SOI MOSFETs com HALO e sem HALO obtidas com a tecnologia 0,13 μm SOI CMOS variando-se a temperatura de operação de 300 K a 100 K e para o comprimentos de canal variando de 10 μm a 0,08 μm .

Os parâmetros elétricos obtidos das simulações e das curvas experimentais foram extraídos inicialmente para o dispositivos PD SOI MOSFETs (com e sem HALO) operando em temperatura ambiente de forma a obter a concentração de dopantes e o ângulo de implantação do HALO.

Em seguida foram obtidos os valores para a tensão de limiar em baixa temperatura para os dispositivos PD SOI MOSFETs com e sem HALO.

Finalizando o trabalho foi feita uma proposta de otimização da estrutura para a implantação do HALO nos dispositivos na tecnologia 0,13 μm SOI CMOS.

6.2 Conclusão dos Dados Obtidos

6.2.1 Temperatura Ambiente

Comparando-se os resultados da tensão de limiar entre os dados obtidos por meio de simulações e resultados experimentais conclui-se que a concentração de dopantes e o ângulo

para a implantação na região de HALO que melhor se ajustaram para os dispositivos estudados são de 60° e $3 \times 10^{18} \text{ cm}^{-3}$, respectivamente.

Observou-se que para os ângulos de implantação acima de 60° a tensão de limiar para os dispositivos de canais longos ($10 \mu\text{m}$ a $1 \mu\text{m}$) apresentaram um comportamento inadequado (aumento da tensão de limiar) e para os dispositivos, cujo valor do ângulo de implantação for abaixo de 60° a tensão de limiar apresentou um valor menor que o valor obtido experimentalmente quando o comprimento de canal é reduzido.

Para os dispositivos PD SOI MOSFETs sem HALO ao reduzir o comprimento de canal os dispositivos notou-se que a tensão de limiar é reduzida devido à presença do efeito de canal curto e, para os dispositivos com HALO tem-se que a tensão de limiar aumenta devido à presença do efeito de canal curto reverso.

Observou-se que os dados simulados apresentam o efeito de canal curto antes que os dados experimentais devido à não uniformidade de implantação do HALO nos dispositivos PD SOI MOSFETs medidos.

Foi analisado o comportamento da inclinação de sublimiar e verificou-se que os dispositivos sem HALO apresentam variações menores que os dispositivos com HALO, devido à redução das capacitâncias de depleção.

Ao reduzir o comprimento de canal dos dispositivos sem HALO tem-se o aumento das regiões de depleção provenientes da fonte e do dreno, acarretando no aumento variação da inclinação de sublimiar causado pela presença do efeito de canal curto.

Observou-se que a inclinação de sublimiar para os dispositivos com HALO e com comprimento de canal longo e curto são menos dependentes da concentração de dopantes de dopantes para os ângulos de implantação menores que 70° .

Notou-se que ao implantar o HALO e ao aumentar a concentração de dopantes nos dispositivos com comprimento de canal longo, nota-se que a tensão de limiar é praticamente constante, mas ao reduzir o comprimento de canal a tensão de limiar aumenta devido ao incremento da concentração efetiva de canal causando o efeito de canal curto reverso.

Comparando-se os dados simulados e experimentais dos dispositivos PD SOI MOSFETs com e sem HALO apresentam mesma tendência, mas os resultados obtidos para os dispositivos com HALO são próximos para o comprimento de canal de até $0,30 \mu\text{m}$ devido à não uniformidade de implantação do HALO.

6.2.2 Baixa Temperatura

Após a determinação do ângulo de implantação e da concentração de dopantes na região de HALO, foram realizadas simulações em baixa temperatura, de 300 K a 100 K em passo de 50 K, para os dispositivos com HALO e sem HALO.

Quando se reduz a temperatura de operação nos dispositivos com e sem HALO e com o mesmo comprimento de canal, tem-se um aumento da tensão de limiar devido à diminuição da concentração intrínseca de portadores causando o aumento do nível de Fermi.

Para os dispositivos sem HALO foi obtido que ao reduzir o comprimento de canal e a temperatura de operação, a variação da tensão de limiar aumenta em aproximadamente 6% para a temperatura de 100 K, devido ao compartilhamento de cargas entre a porta e as regiões de depleção de fonte e dreno ser mais pronunciado do que nos dispositivos com HALO.

Verificou-se que ao implantar o HALO nos dispositivos, tanto a variação da tensão de limiar em função do comprimento de canal como em função da temperatura minimiza-se o efeito de canal curto reverso em aproximadamente 12% e 13%, respectivamente.

Observou-se ainda que a redução do comprimento de canal aumenta o valor da tensão de limiar, pois a concentração efetiva de canal sofre um acréscimo devido à sobreposição do HALO na região de canal dos dispositivos PD SOI MOSFETs.

Comparando-se os dados experimentais com os simulados dos dispositivos PD SOI MOSFETs com e sem HALO, notou-se que os resultados apresentaram uma pequena variação entre si, porém mantendo a mesma tendência.

Os dados simulados mostraram que os dispositivos sofrem o efeito de canal curto para o comprimento de canal de 0,15 μm e os dispositivos medidos para o comprimento de canal de 0,13 μm , devido à não uniformidade de implantação do HALO.

6.2.3 Otimização do HALO

Na proposta de otimização notou-se que o ângulo ideal para a implantação do HALO é 50°, onde o comportamento da tensão de limiar é condizente com o esperado, valores praticamente constantes para os dispositivos com comprimentos de canal longo e uma boa variação para os dispositivos com comprimentos de canal curto.

Obteve-se que para o ângulo de implantação do HALO em 45° , o dispositivo apresentou o efeito de canal curto antes que para os demais ângulos (acima de 45°), onde se tem o efeito de canal curto reverso.

Foram analisados o comportamento da inclinação de sublimiar dos dispositivos com comprimentos de canal longo ($10\ \mu\text{m}$) e curto ($0,13\ \mu\text{m}$), e notou-se que para os dispositivos de $10\ \mu\text{m}$ a S sofre uma variação para uma concentração de dopantes acima de $3,0 \times 10^{18}\ \text{cm}^{-3}$ e para os dispositivos de $0,13\ \mu\text{m}$ a variação da S é menor, pois se torna menos dependente da concentração de dopantes na região do HALO.

Foi apresentado o comportamento da tensão de limiar em função da concentração de dopantes na região de HALO e verificou-se que para a faixa de dopagem entre $1,2 \times 10^{18}\ \text{cm}^{-3}$ e $1,8 \times 10^{18}\ \text{cm}^{-3}$ os dispositivos são imunes dos efeitos de canal curto e dos efeitos de canal curto reverso, ou seja, a tensão de limiar é praticamente constante para esta faixa de dopagem.

6.3 Propostas de Trabalhos Futuros

Como seqüência do trabalho são feitas as seguintes propostas:

- Estudo semelhante seja realizado para os dispositivos SOI MOSFETs totalmente depletado.
- Análise do comportamento da inclinação de sublimiar em baixa temperatura para os dispositivos SOI MOSFETs parcialmente e totalmente depletados.
- Estudo do efeito de DIBL para os dispositivos SOI MOSFETs parcialmente e totalmente depletados, com e sem HALO, operando em alta temperatura (acima de $300\ \text{K}$), temperatura ambiente (em $300\ \text{K}$) e em baixa temperatura (abaixo de $300\ \text{K}$).
- Uma análise dos parâmetros, tensão de limiar e inclinação de sublimiar, para os dispositivos com e sem HALO operando em altas temperaturas (acima da temperatura ambiente).
- Estudo da mobilidade de portadores e da degradação de mobilidade para os dispositivos SOI MOSFETs parcialmente e totalmente depletados, operando em alta temperatura (acima de $300\ \text{K}$),

temperatura ambiente (em 300 K) e em baixa temperatura (abaixo de 300 K).

- Estudo da geometria de implantação do HALO (variações de profundidade e comprimento) na tecnologia de 0,13 μm CMOS.
- Estudo dos parâmetros elétricos em outras tecnologias de forma a se fazer a comparação entre as tecnologias SOI MOSFETs.

REFERÊNCIAS BIBLIOGRÁFICAS

Capítulo 1:

- [1.1] HOERNI, J. A.; “Planar Silicon Transistor and Diodes”, IRE Electron Devices Meeting, Washington D. C. 1960.
- [1.2] KAHNG, D.; ATALLA, M. M.; “Silicon-Silicon Dioxide Field Induced Surface Device”, IRE Solid State Devices Rs. Con., Carnegie Institute of Technology, Pittsburgg, Pa, 1960.
- [1.3] COLINGE, JEAN-PIERRE.; Silicon-On-Insulator Technology: Materials to VLSI, Boston, Kluwer Academic Publishers, 3a edition, 366 p., 2004.
- [1.4] MOORE, G. E.; Progress in Digital Integrated Electronics, IEDM Technical Digest, p. 11-13, 1975.
- [1.5] MEIDL, J. D.; Ultra Large Scale Integration, IEEE Transactions on Electron Devices, v.31, no.11, p. 1555-1561, 1984.
- [1.6] RYMASZEROSKI, E. J.; Dense, Denser, Denser, Journal Electron Master, v.18, no.2, p.217-220, 1989.
- [1.7] PAVANELLO, M. A.; “Influência do Substrato no Transistor SOI MOSFET em Temperatura Ambiente (300K) e em Baixa Temperatura (77K)”, 1996, 105 f. Dissertação (Mestrado em Engenharia) - Escola Politécnica, Universidade de São Paulo, São Paulo.
- [1.8] EL-MANSY, Y.; IEEE Transactions on Electron Devices, vol.29, p.567, 1997.
- [1.9] CODELLA, C.; OGURA, S.; HALO Doping Effects in Submicron Di-LDD Device Design, IEDM Technical Digest, p. 230-233, 1985.
- [1.10] HORI, T.; KURIMOTO, K.; A New Half-Micron p-Channel with LATIPS (Large Tilt Angle Implanted Punchthrough Stopper), IEDM Technical Digest, p. 394-397, 1988.
- [1.11] WEI, A.; SHERONY, M. J.; ANTONIADIS, D. A.; Effect of Floating Body Charge on SOI MOSFET DESIGN, IEEE Transactions on Electron Devices, v.45, no.2, p. 430-438, 1998.

- [1.12] COLINGE, J. P., Thin Film SOI devices: a perspective Microelectronic Engineering, v.8, p.127 – 147, 1988.
- [1.13] YOSHIMI, M. et al. High performance SOI MOSFET using ultra-thin SOI film, IEDM Technology Digest, p.640, 1987.
- [1.14] MARTINO, J. A.; Impacto dos Efeitos Transitórios e Determinação da Densidade de Armadilhas de Interface, VIII SBMICRO, p.VI.1, 1993.
- [1.15] FLANDRE, D.; FERREIRA, L. F.; JESPERS, P. G. A.; COLINGE, J. P.; Modeling and Application of Fully Depleted SOI MOSFETs for Low Voltage, Low Power Analog CMOS Circuits, Solid State Electronics, v. 39, no.4, p. 455-460, 1996.
- [1.16] ROTONDARO, A. L. P.; “Cryogenic Operation of Accumulation Mode P-channel Silicon On Insulator MOSFETs”, Thesis submitted to obtain the degree of Master of Electrical Engineering – Katholieke Universiteit Leuven, Leuven, 1992.
- [1.17] YIN HU; JACOBS, J. B.; “Semiconductor On Silicon (SOI) Transistor with a HALO Implant”, HU et. al. UNITED STATES PATENT, Dallas, Theodoro W. Houston, Richardson, all of Tex, 1999.
- [1.18] GUTIERREZ, E. A.; DEEN, M. J.; CLAEYS, C.; Low Temperature Electronics: Physics: Devices, Circuits and Applications, Academic Press, 1^aedition, 955 p., 2001.
- [1.19] JIN, H. C.; YOUNG, J. P.; HONG, S. M.; Electron Mobility Behavior in Extremely Thin SOI MOSFET, IEEE Electron Device Letters, vol.16, no.11, p.527, 1995.
- [1.20] ARRABAÇA, J. M., AGOPIAN, P. G. D., MARTINO, J. A.; The HALO Influence on PD SOI n-MOSFET at Low Temperature Operation, 7th Microelectronics Students Forum, Sbmicro 2007, Rio De Janeiro. Vol. 1, 2007.
- [1.21] KENKARE, P. U., MAZURE, C., HAYDAN, J. D., PFIESTER, R., KO, J., KIRSCH, H.C.; et. al. Scaling of poly-encapsulated LOCOS for 0.35 μ m CMOS technology, IEEE Transaction Electron Devices, vol. 41, p. 56-62, 1994.
- [1.22] REGNIER, A.; PORTAL, J. M.; BOUCHACKOUR, R.; NMOS Electrical Model for HALO implant study, Journal of Non-Crystalline Solids, vol. 353, p.620-624, 2006.

[1.23] ZANCHETTA, S., TODON, A., ABRAMO, A., SELMI, L., SANGIORGI, E.; Analytical and numerical study of the impact of HALOs on short channel and hot carrier effects in scaled MOSFETs, DIEGM – University of Udine, Solid State Electronics, vol. 46, p. 429-434, 2003.

Capítulo 2:

[2.1] COLINGE, JEAN-PIERRE.; Silicon-On-Insulator Technology: Materials to VLSI, Boston, Kluwer Academic Publishers, 3a edition, 366 p., 2004.

[2.2] THOMAS, N. J.; DAVIS, J. R.; Proceedings of the IEEE SOS/SOI Technology Conference, p.130, 1989.

[2.3] DREESKMFELD, L.; HARTCH J.; LANDGRAF, E.; LUYKEN, R. J.; ROSNER, W.; SCHULZ, T.; STADELE, M.; LNADSLEDEL, D. SCHMITT., RISH, L.; Electrochemical Society Proceedings, vol.2003-05, p. 361, 2003.

[2.4] SUZUKI, E.; ISHII, K.; KANEMARU, S.; MAEDA, T.; TSUTSUMI, T.; SEKIGAWA, T.; NAGAI, K.; HIOSHIMA, H.; IEEE Transactions on Electron Devices, vol.47, no.2, p.354, 2000.

[2.5] STURM, J. C.; TOKUNAGA, K.; Dependence of transconductance on substrate bias in ultrathin silicon-on-insulator MOS transistors, Electronics Letters, vol.25, p.1233, 1989.

[2.6] SZE, S. M.; Physics of Semiconductor Devices, Willey-Interscience Publication, 2aedição, ed. New York, J. Willey & Sons, 1981.

[2.7] ADAN, O. A.; FUKUSHIMA, Y.; HIGASHI, K.; KAGISAWA, A.; Analytical short-channel effect model for ultrathin SOI MOSFET including floating-body effects, Proceedings IEEE International Conference, p. 106-107, 1997.

[2.8] ADAN, O. A.; HIGASHI, K.; FUKUSHIMA, Y.; Analytical threshold voltage model for ultrathin SOI MOSFETs including short-channel and floating-body effects, IEEE Transactions on Electron Devices, vol. 46, no.4, p. 729-737, 1999.

- [2.9] VEERARAGHAVAN, S.; FOSSUM, J. G.; A Short-channel effects in SOI MOSFETs, IEEE Transactions on Electron Devices, vol.36, no.3, p. 522-528, 1989.
- [2.10] MULLER, R. S.; KAMINS, T. I.; Devices Electronics for Integrated Circuits, J. Willey & Sons, p. 436, 1986.
- [2.11] YANG-HUA CHANG; CHING-SUNG HO; WEN-TUI LIAO; CHUNG-CHE LIU; A drain current model for MOSFETs with pocket implantation, IEEE Transactions on Electron Devices, p. 42-45, 2001.
- [2.12] ARORA, N.; SHARMA, M. S.; Modeling the Anomalous Threshold Voltage Behavior of Submicrometer MOSFETs, IEEE Electron Devices Letters, vol.13, no. 2, pp.92-94, 1992.
- [2.13] RAFFERTY, C. S.; VUONG, H. H.; BAHRAGHI, S. A.; GILES, M. D.; PINTO, M. R.; HILLENIUS, S. J.; IEDM Technical Digest, p.311, 1993.
- [2.14] NISHIDA, M.; ONODERA, H.; An Anomalous Increase of Threshold Voltages with Shortening the Channel Lengths for Deeply Boron-Implanted n-Channel MOSFETs, IEEE Transactions on Electron Devices, vol. 28, no. 9, p. 1101, 1981.
- [2.15] HANAFI, H.; NOBLE, W. P.; BASS, R. S.; VARAHRAMYAN, K.; LII, Y.; DALLY, A. J.; A Model for Anomalous Short-Channel Behavior in Submicron MOSFETs, IEEE Electron Devices Letters, vol. 14, no. 12, p. 575, 1993.
- [2.16] BRUT, H.; JUGE, A.; GHIBAUDO, G.; IEEE Electron Devices Letters, vol. 31, p. 411, 1995.
- [2.17] IZUMI, K.; Proceedings of the Fourth International Symposium on Silicon On Insulator Technology and Devices, vol.90-6, p.3, 1990.
- [2.18] ROTONDARO, A. L. P.; "Cryogenic Operation of Accumulation Mode P-channel Silicon On Insulator MOSFETs", 1991/1992, Thesis submitted to obtain the degree of Master of Electrical Engineering – Katholieke Universiteit Leuven, Leuven, Bélgica.
- [2.19] SELBERHERR, S.; MOS Devices Modeling at 77K, IEEE Transactions on Electron Devices, vol.36, no.8, p. 1464-1474, 1989.

- [2.20] GAENSSLEN, F. H.; et. al., IEDM Technical Digest, p.520, 1976.
- [2.21] GAENSSLEN, F. H.; et. al., Solid State Electronics, vol.22, p.423, 1979.
- [2.22] PAVANELLO, M. A.; “Influência do Substrato no Transistor SOI MOSFET em Temperatura Ambiente (300K) e em Baixa Temperatura (77K)”, 1996, 105 f. Dissertação (Mestrado em Engenharia) - Escola Politécnica, Universidade de São Paulo, São Paulo.
- [2.23] GUTIERREZ, E. A.; DEEN, M. J.; CLAEYS, C.; Low Temperature Electronics: Physics: Devices, Circuits and Applications, Academic Press, 1^aedition, 955 p., 2001.
- [2.24] BALESTRA, F.; GHIBAUDO, G.; “Devices and Circuit Cryogenic Operation for Low Temperature Electronics”, Massachusetts: Kluwer Academic Publishers, 2001.
- [2.25] KISTLER, N.; et. al. Sub-quarter-micrometer CMOS on ultrathin (400 Å) SOI, IEEE Electron Devices Letters, vol.13, no.5, p.235-237, 1992.
- [2.26] JENG, M. C.; et. al. The effects of source/drain on deep submicrometer device performance, IEEE Transactions on Electron Devices, vol.37, no.11, p.2408-2410, 1990.
- [2.27] HENZ, I. M.; et. al. Impact of LDD structures on the operation of silicon MOSFETs at low temperature, Solid State Electronics, vol.38, no.2, p.419-424, 1995.
- [2.28] SU, P.; LEE, W.; IEEE Transactions on Electron Devices, vol.52, p.1662, 2005.
- [2.29] WANG, L. L.; LIU, J.; GUO, B.; ZHAO, Z.; “Precision Control of HALO Implantation for Scaling-down ULSI Manufacturing”, IEEE International Symposium on Semiconductor Manufacturing, p. 204-207, 2005.
- [2.30] JEONG, U.; ZHAO, Z., Y.; CAMPBELL, C.; LINDBERG, R.; CUSSON, B.; BULLER, J.; “Effects of beam incident angle control on NMOS source/drain extension applications”, Proceedings of 14th International Conference On Ion Implantation Technology 2002, p. 22-27, 2002.
- [2.31] GUO, B. N.; ZHAO, Z.; FALK, S.; ZHAI, Q.; LIU, J.; SHIM, K. H.; JEONG, U.; MEHTA, S.; “Experimental and simulation studies on high hilt implantation for precision halo applications”, 15th International Conference on Ion Implantation Technology 2004, to be published on Nuclear Instrument Methods B.

[2.32] JEONG, U.; ZHAO, Z. Y.; GUO, B. N.; LI, G.; MEHTA, S.; "Requirements and Challenges in Ion Implanter for Sub-100nm CMOS Device Fabrication", In Proceedings of the Conference of Application of Accelerators in Research and Industry: 17th International Conference, Denton, TX, November 2003, pp. 697-700.

[2.33] ZHAO Z.; RAMCZYK, K.; HALL, D.; WANG; L.; "In-Line Statistical Process Control in ULSI Manufacturing", International Conference on Characterization an Metrology for ULSI Technology, Richardson, TX, USA, Mar 14-18, 2005.

Capítulo 3

[3.1] ATLAS USER'S MANUAL. "Device Simulation Software", 10th edition, 2005.

[3.2] SELBERHERR, S.; "Analysis and Simulation of Semiconductor Devices", Wien, New York: Springer-Verlag, 1984.

[3.3] KLAASEN, D. B. M.; "A Unified Mobility Model for Devices Simulations – II – Temperature Dependence of Carrier Mobility and Lifetime", Solid State Electronics, vol.35, no.7, p. 961-967, 1992.

[3.4] ROULSTON, D. J.; ARORA, N. D.; CHAMBERLAIN, S. G.; "Modeling and Measurements of Minority-Carrier Lifetime versus Doping in Diffused Layers of n \pm p Silicon Diodes", IEEE Transactions Electron Devices, vol.29, p. 284-291, 1982.

[3.5] CAUGHEY, D. M.; THOMAS, R. E.; "Carrier Mobilities in Silicon Empirically Related to Doping and Field", Proc. IEEE 55, p. 2192-21-3, 1967.

[3.6] WATT, T.; PLUMMER, J. D.; "Universal Mobility-Field Curves for Electrons and Holes in MOS Inversion Layers" in. Symposium on VLSI Technology, Karuizawa, Japão, 1987.

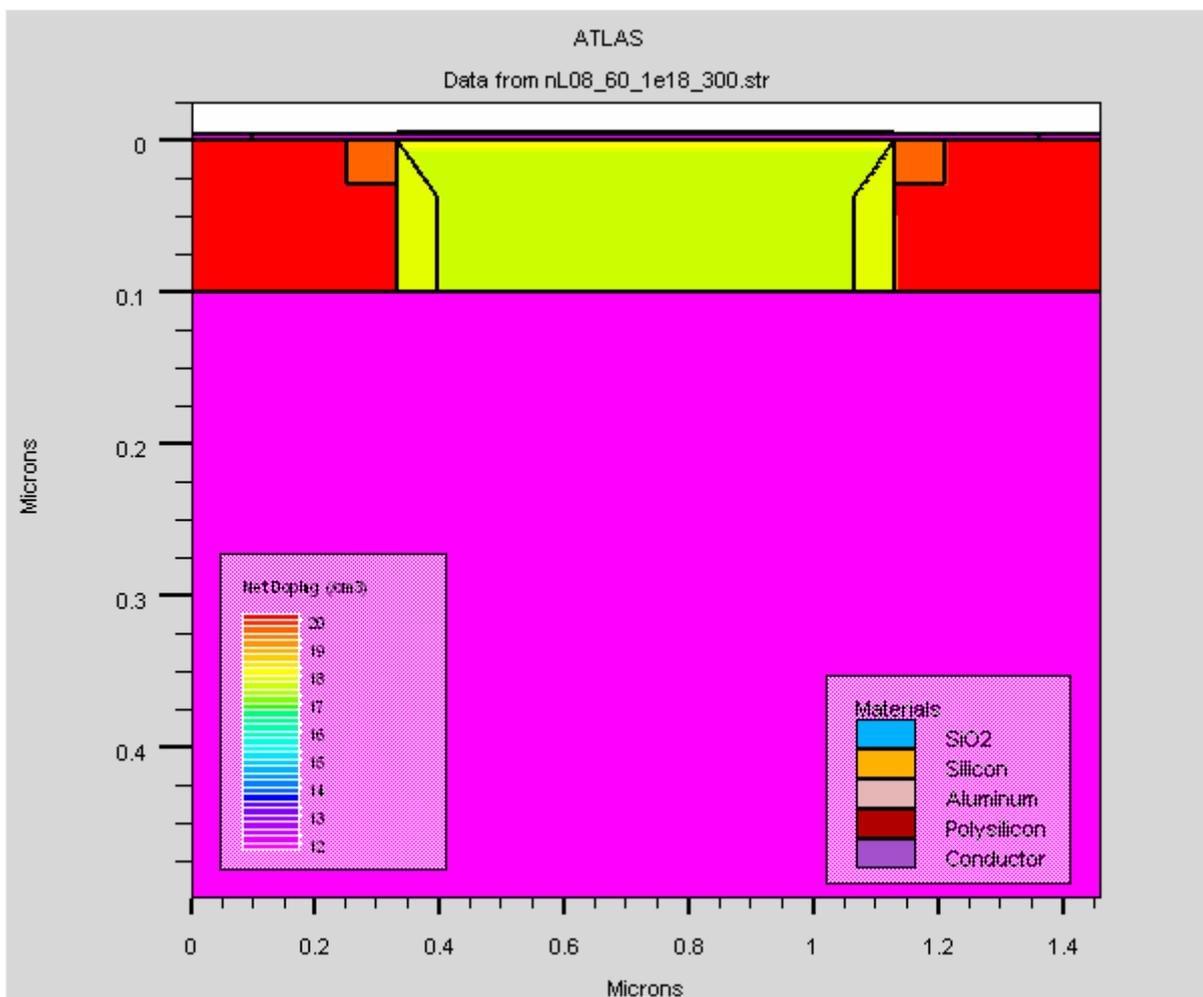
[3.7] KLAASEN, D. B. M.; "Unified Mobility Model for Devices Simulation – I- Model Equations and Concentration Dependence", Solid State Electronics, vol.35, no.7, p. 953-959, 1992.

- [3.8] SHOCKLEY, W.; READ, W. T.; "Statistics of the Recombination of Holes and Electrons", *Physics. Rev.*, vol.37, p. 835-842, 1952.
- [3.9] HALL, R. N.; "Electron Hole Recombination in Germanium", *Physics. Rev.*, vol.87, p. 387, 1952.
- [3.10] SHIRATA, M.; KUSANO, H.; KOTANI, N.; KUSANOKI, S.; AKASAKA, Y.; "A Mobility Model Including the Screening Effect in MOS Inversion Layer", *IEEE Trans. Computer-Aided Design*, vol.11, no.9, p. 1114-1119, 1992.
- [3.12] MAYARAM, K.; "CODECS: A Mixed-Level Circuit and Device Simulator", Memo No. UCB/ERL M88/L, University of California, Berkeley, CA, 1988.
- [3.13] FAEGER, R. C.; GAENSSLEN, F. H.; "Simulation of Impurity Freezeout through Numerical of Poisson's Equations and Application to MOS Device Behavior", *IEEE Transactions Electron*, vol.27, p. 914-920, 1980.

APÊNDICE A

ESTRUTURA DO DISPOSITIVO PD SOI MOSFET

A seguir pode ser visto a estrutura que será utilizada na simulação do próximo do dispositivo PD SOI MOSFET com HALO, cuja concentração de dopantes é de $1 \times 10^{18} \text{ cm}^{-3}$ e ângulo de implantação de 60° , com comprimento de canal de $0,8 \mu\text{m}$, operando em temperatura ambiente e V_{DS} de 25 mV.



APÊNDICE B

EXEMPLO DO ARQUIVO DE ENTRADA

No capítulo 3 foi apresentado o roteiro para se realizar a simulação, então a seguir tem-se o exemplo de um dos arquivos de entrada simulados neste trabalho para o dispositivo PD SOI MOSFET com HALO, cuja concentração de dopantes é de $1 \times 10^{18} \text{ cm}^{-3}$ e ângulo de implantação de 60° , com comprimento de canal de $0,8 \text{ }\mu\text{m}$, operando em temperatura ambiente e V_{DS} de 25 mV.

```
# Arquivo de entrada para o Dispositivo SOI MOSFET Parcialmente Depletado
go atlas

mesh   infile=L0860.str

electrode   name=substrate bottom

#### Definicao de Dopagens ####

# CANAL E CORPO
doping      uniform   conc=6.0e17   p.type      region=6   x.min=0.33
x.max=5.33  y.min=0.00   y.max=0.005
doping      uniform   conc=5.5e17   p.type      region=6
# FONTE E DRENO
doping      uniform   conc=1e20     n.type      region=2
doping      uniform   conc=1e20     n.type      region=3
# LDD
doping      uniform   conc=5e19     n.type      region=4
doping      uniform   conc=5e19     n.type      region=5
# HALO
doping      uniform   conc=1e18     p.type      region=7
doping      uniform   conc=1e18     p.type      region=8

save       outf=L08_60_1e18_300.str

#### Cargas de Interfaces Separadas da Primeira e Segunda ####
interf     qf=5e10    y.max=0.015
interf     qf=1e11    y.min=0.085

#### Funcao Trabalho da Porta ####
contact    name=gate      n.poly
contact    name=substrate workfunc=4.95

#### Modelos ####

models kla shi srh bgn auger consrh klasrh klaaug fldmob print temp=300
mobility MUON.SHI=1190
mobility THETAN.SHI=2
mobility e2N.SHI=1e6
mobility p2N.SHI=7
material TAUN0=2.1E-6
```

```
material TAUP0=2.1E-6
solve init

#### Caracteristicas da Curva Id X Vg ####

method      newton autonr carriers=1 trap  maxtrap=10
solve      prev
solve      vdrain=1e-7
solve      vdrain=1e-6
solve      vdrain=1e-5
solve      vdrain=1e-4
solve      vdrain=1e-3
solve      vdrain=0.025

solve      vgate=0.0

#### Tensao de Porta ####

method      newton autonr carriers=1 trap  maxtrap=10

log         outf=L08603001.log master
solve      vgate=0.0  vstep=0.01  name=gate  vfinal=1.5
output     vectors
save       outf=L08_60_1e18_300(I).str

quit
```

APÊNDICE C

GRADE DA ESTRUTURA DO DISPOSITIVO PD SOI MOSFET

A seguir pode ser visto a grade utilizada na estrutura na simulação do dispositivo PD SOI MOSFET com comprimento de canal de $0,8 \mu\text{m}$, com e sem HALO. Os dispositivos com HALO tem o seu ângulo de implantação de 60° com a variação da concentração de dopantes entre $8,0 \times 10^{17} \text{ cm}^{-3}$ e $4,0 \times 10^{18} \text{ cm}^{-3}$. Para os dispositivos com e sem HALO a temperatura de operação varia de 300 K a 100 K para o V_{DS} de 25 mV.

