

CENTRO UNIVERSITÁRIO FEI  
MARCELO MACHADO AOYAMA

**DISTORÇÃO HARMÔNICA EM MOSFETs IMPLEMENTADOS COM OS ESTILOS DE  
LEIAUTE DO TIPO DIAMANTE HÍBRIDO E CONVENCIONAIS**

São Bernardo do Campo

2019

MARCELO MACHADO AOYAMA

**DISTORÇÃO HARMÔNICA EM MOSFETs IMPLEMENTADOS COM OS ESTILOS DE  
LEIAUTE DO TIPO DIAMANTE HÍBRIDO E CONVENCIONAIS**

Dissertação apresentada ao Centro Universitário FEI como parte dos requisitos necessários para obtenção do título de Mestre em Engenharia Elétrica. Orientado pelo Prof. Dr. Salvador Pinillos Gimenez.

São Bernardo do Campo

2019

Machado Aoyama, Marcelo.

DISTORÇÃO HARMÔNICA EM MOSFETs IMPLEMENTADOS  
COM OS ESTILOS DE LEIAUTE DO TIPO DIAMANTE HÍBRIDO E  
CONVENCIONAIS / Marcelo Machado Aoyama. São Bernardo do  
Campo, 2019.

90 p. : il.

Dissertação - Centro Universitário FEI.

Orientador: Prof. Dr. Salvador Pinillos Gimenez.

1. Geometria não-convencional de porta para MOSFETs. 2. MOSFET  
do tipo Diamante Híbrido. 3. Distorção Harmônica. 4. Caracterização  
elétrica experimental. I. Pinillos Gimenez, Salvador, orient. II. Título.



A Deus que sempre guiou e guia os meus passos, aos meus pais, Marcelo e Iolanda, que dignamente me apresentaram a importância do estudo, da perseverança, da fé e o caminho da honestidade e à minha família e ao meu irmão Eduardo que sempre me apoiou nessa caminhada da vida.

## AGRADECIMENTOS

Primeiramente a Deus que permitiu que tudo ao longo da minha vida fosse possível, e não somente nestes anos como estudante de mestrado, mas em todos os momentos da vida que é o maior mestre que alguém pode conhecer.

Ao Centro universitário FEI, seu corpo docente, direção e administração que me oportunizaram a janela que hoje vislumbro um horizonte superior, eivado pela acendrada confiança no mérito e ética.

Ao Prof. Dr. Salvador Pinillos Gimenez, o meu reconhecimento pela oportunidade de realizar este trabalho ao lado de alguém que emana sabedoria; meu respeito e admiração pela sua serenidade, capacidade de análise do perfil de seus alunos, e pelo seu Dom no ensino da Ciência, inibindo sempre a vaidade em prol da simplicidade e eficiência.

Também gostaria de agradecer aos professores doutores Rodrigo Doria, Milene Galeti, Michelly de Souza e Renan Trevisoli que ajudaram no meu desenvolvimento não só como mestre, todavia, também, como pessoa.

O presente trabalho foi realizado com apoio da Coordenação de Aperfeiçoamento de Pessoal de Nível Superior – Brasil (CAPES) – Código de Financiamento 001. E também com o apoio do Conselho Nacional de Desenvolvimento Científico e Tecnológico (CNPq).

*“Dê-me, Senhor, agudeza para entender, capacidade para reter, método e faculdade para aprender, sutileza para interpretar, graça e abundância para falar, acerto ao começar, direção ao progredir e perfeição ao concluir.”*  
São Tomas de Aquino

## RESUMO

Na atualidade, há diferentes frentes de pesquisa (uso de novas estruturas de transistores, novos materiais, etc.) quer nas instituições de ensino, quer nos centros de pesquisa, visando a redução das dimensões do Transistor de Efeito de Campo Metal-Óxido-Semicondutor (MOSFET), para que, desta forma, possa continuar a atender a chamada Lei de Moore. Recentemente, foi proposta uma inovadora abordagem que não adiciona custos aos atuais processos de fabricação de circuitos integrados (CIs) MOS Complementar planares, chamada de MOSFET com leiaute de portas não convencionais, que são capazes de potencializar o seu desempenho elétrico em aplicações analógicas em relação ao MOSFET de geometria de porta retangular equivalente. Esta dissertação de mestrado visa realizar um estudo experimental comparativo do comportamento da distorção harmônica total normalizada pelo ganho de tensão (THD/Av) no MOSFET com leiaute de porta do tipo Diamante Híbrido (Composto pela associação paralela de 3 MOSFETs: ao centro um MOSFET do tipo Diamante e dois MOSFETs de porta retangular) em relação ao MOSFET convencional de geometria de porta retangular (CM), por se tratar de uma figura de mérito de grande importância em aplicações analógicas. O MOSFET do tipo Diamante Híbrido (HDM) foi desenvolvido devido às limitações do processo de fabricação de CIs mais sofisticados que não permitem que a região de porta seja definida de forma ortogonal à da região ativa do transistor. Os MOSFETs utilizados neste projeto de pesquisa foram fabricados com processo comercial de fabricação de CIs CMOS convencional (*Bulk*) de 0,18  $\mu\text{m}$  da TSMC, via programa universitário Mini@sic do IMEC. O Método da Função Integral foi usado para realizar o estudo da THD/Av dos MOSFETs. Esse método usa somente a curva característica de corrente contínua do MOSFET operando na região de saturação (essa curva é a de corrente entre o dreno e a fonte em função da tensão entre a porta e a fonte). Um dos principais resultados obtidos mostra que o HDM com um ângulo alfa ( $\alpha$ ) igual a  $45^\circ$  é capaz de reduzir a THD/Av cerca de 6,4 dB para uma sobretensão de porta igual a 600 mV quando comparado ao CM, isso ocorre porque o MOSFET do tipo Diamante Híbrido com ângulo  $\alpha$  igual a  $45^\circ$  apresentou um ganho de tensão intrínseco maior que o do CM, visto que a THD/Av é fortemente dependente do ganho de tensão desses dispositivos.

Palavras-chave: Geometria não-convencional de porta para MOSFETs. Estilo de leiaute do tipo Diamante. MOSFET do tipo Diamante Híbrido. Linearidade. Distorção Harmônica. Caracterização elétrica experimental. Distorção Harmônica Total. CI.

## ABSTRACT

Nowadays there are different researches fronts (use of new transistor structures, new materials, etc.) both in educational institutions and research centers, that aim to reduce the size of the Metal-Oxide-Semiconductor Field Effect Transistor (MOSFET), then to keep the so-called Moore Law. An innovative approach has been recently proposed that does not add additional costs to the current manufacturing processes of Planar Complementary MOS Integrated Circuits (ICs), called unconventional gate layout MOSFETs, which are able to enhance their electrical performance in analog applications over the equivalent rectangular gate geometry MOSFET. This master thesis aims to conduct a comparative experimental study of the behavior of the total harmonic distortion normalized by the voltage gain (THD/ $A_v$ ) in the Hybrid Diamond type gate layout MOSFET (Composed by the parallel association of 3 MOSFETs: in the center a MOSFET of Diamond type and two rectangular gate MOSFETs) compared to the conventional rectangular gate geometry MOSFET (CM), as it is a very important figure of merit in analog applications. Hybrid Diamond MOSFET (HDM) was developed due to the limitations of the manufacturing process of more sophisticated ICs that do not allow the gate region to be defined orthogonally to the active transistor region. The MOSFETs used in this research project were manufactured using commercial process TSMC's 0.18  $\mu\text{m}$  CMOS Bulk via IMEC's Mini @ sic university program. The Integral Function Method was used to perform the THD/ $A_v$  study of MOSFETs. This method uses only the direct current characteristic curve of the MOSFET operating in the saturation region (this curve is the current between the drain and the source as a function of the voltage between the gate and the source). One of the main results obtained by this research project shows that HDM with an alpha ( $\alpha$ ) angle of  $45^\circ$  is able to reduce THD/ $A_v$  by about 6.4 dB for a gate overvoltage of 600 mV when compared to CM, this is because the Hybrid Diamond MOSFET with angle  $\alpha$  equal to  $45^\circ$  had a higher intrinsic voltage gain than CM, since THD/ $A_v$  is strongly dependent on the voltage gain of these devices.

Key words: Non-conventional gate geometry for MOSFETs. Layout style of Diamond type. Hybrid Diamond-type MOSFET. Linearity. Harmonic Distortion. Experimental electrical characterization. Total Harmonic Distortion. IC.

## LISTA DE SÍMBOLOS

$A_G$	Área de porta [ $\mu\text{m}^2$ ]
$A_V$	Ganho de tensão intrínseco do transistor [V/V]
$B$	Maior comprimento de canal do MOSFET dos tipos Diamante e Octo [ $\mu\text{m}$ ]
$b$	Menor comprimento de canal do MOSFET dos tipos Diamante e Octo [ $\mu\text{m}$ ]
$C$	Capacitância [F]
$C_0$	Coefficiente de Fourier correspondente à amplitude do nível DC do sinal de saída de um circuito elétrico
$C_1$	Coefficiente de Fourier correspondente à amplitude do sinal de frequência fundamental na saída de um circuito elétrico
$C_2$	Coefficiente de Fourier correspondente à amplitude do segundo harmônico no sinal de saída de um circuito elétrico
$C_n$	Coefficiente de Fourier correspondente à amplitude do harmônico de ordem $n$ no sinal de saída
$C_L$	Capacitor de carga [F]
$C_{OX}$	Capacitância do óxido de porta por unidade de área [F/cm <sup>2</sup> ]
$d_{MÁX}$	Largura máxima da região de depleção [cm]
$\vec{\varepsilon}_{//}$	Campo elétrico longitudinal resultante do MOSFETs do tipo Diamante [kV/cm]
$\vec{\varepsilon}_{//1}$	Componente 1 do campo elétrico longitudinal do MOSFETs do tipo Diamante [kV/cm]
$\vec{\varepsilon}_{//2}$	Componente 2 do campo elétrico longitudinal do MOSFETs do tipo Diamante [kV/cm]
$f$	Frequência [Hz]
$f_T$	Frequência de ganho de tensão unitário [Hz]
$G_I$	Ganho de $I_{DS}/(W/L)$ do MOSFET do tipo Diamante Híbrido em relação àquela de MOSFET com leiaute de porta retangular
$G_{GI}$	Ganho de $g_m/I_{DS}$ em função de $I_{DS}/(W/L)$ do MOSFET do tipo Diamante Híbrido em relação ao do MOSFET com leiaute de porta retangular
$G_{GV}$	Ganho de $g_m/I_{DS}$ em função de $V_{GT}$ do MOSFET do tipo Diamante Híbrido em relação ao do MOSFET com leiaute de porta retangular
$g_D$	Condutância de dreno ou condutância de saída [S]

$g_m$	Transcondutância do MOSFET [S]
$g_{m\text{máx}}$	Transcondutância máxima do MOSFET [S]
$g_m/I_{DS}$	Razão entre a transcondutância e a corrente entre o dreno e a fonte do MOSFET [ $V^{-1}$ ]
HD0	Distorção harmônica correspondente à parcela DC do sinal de entrada [dB]
HD2	Distorção harmônica referente ao harmônico de segunda ordem [dB]
HD3	Distorção harmônica referente ao harmônico de terceira ordem [dB]
HDn	Distorção harmônica referente ao harmônico de enésima ordem [dB]
I	Corrente Elétrica [A]
$I_{DS}$	Corrente entre dreno e fonte [A]
$I_{DS\text{sat}}$	Corrente entre dreno e fonte de saturação [A]
$I_G$	Corrente de porta do MOSFET [A]
$I_{LEAK}$	Corrente de fuga do MOSFET [A]
$I_{OFF}$	Corrente de estado desligado entre dreno e fonte do MOSFET [A]
$I_{ON}$	Corrente de estado ligado entre dreno e fonte do MOSFET [A]
$I_{ON}/I_{OFF}$	Razão entre a corrente de estado ligado entre dreno e fonte e a corrente de estado desligado entre dreno e fonte do MOSFET [A/A]
L	Comprimento de canal do MOSFET [ $\mu\text{m}$ ]
$L_D$	Comprimento de canal de um MOSFET convencional que apresenta a mesma área de porta que um MOSFET de leiaute de porta não convencional [ $\mu\text{m}$ ]
$L_{\text{eff}}$	Comprimento efetivo de canal do MOSFET [ $\mu\text{m}$ ]
$P_1$	Potência elétrica na frequência fundamental do sinal de saída [W]
$P_2$	Potência elétrica no segundo harmônico presente do sinal de saída de um circuito elétrico [W]
$P_3$	Potência elétrica no terceiro harmônico presente do sinal de saída de um circuito elétrico [W]
$P_4$	Potência elétrica no quarto harmônico presente do sinal de saída de um circuito elétrico [W]
$P_n$	Potência elétrica no enésimo harmônico presente do sinal de saída de um circuito elétrico [W]
q	Carga elementar do elétron [C]
$R_{CH}$	Resistência de canal de um MOSFET [ $\Omega$ ]
$R_S$	Resistência série de um MOSFET [ $\Omega$ ]
$R_{SD}$	Resistência total entre o dreno e a fonte do MOSFET [ $\Omega$ ]

$R_{ON}$	Resistência entre o dreno e a fonte de estado ligado do MOSFET [ $\Omega$ ]
SS	Inclinação de sublimiar do MOSFET [mV/década]
THD	Distorção harmônica total [dB]
THD <sub>0</sub>	Distorção harmônica total levando-se em conta o nível DC do sinal amplificado pelos MOSFETs [dB]
V	Tensão Elétrica [V]
V <sub>0</sub>	Nível de tensão DC entre porta e fonte [V]
V <sub>1</sub>	Amplitude da tensão na frequência fundamental no sinal de saída de um circuito elétrico [V]
V <sub>2</sub>	Amplitude da tensão do segundo harmônico do sinal de saída de um circuito elétrico [V]
V <sub>3</sub>	Amplitude da tensão do terceiro harmônico do sinal de saída de um circuito elétrico [V]
V <sub>4</sub>	Amplitude da tensão do quarto harmônico do sinal de saída de um circuito elétrico [V]
V <sub>a</sub>	Amplitude máxima do sinal de entrada senoidal aplicado à entrada de um MOSFET [V]
V <sub>DD</sub>	Tensão positiva de alimentação de um inversor CMOS [V]
V <sub>DS</sub>	Tensão entre dreno e fonte [V]
V <sub>EA</sub>	Tensão Early [V]
V <sub>EA1</sub>	Tensão Early determinada por uma dada sobretensão de porta 1 [V]
V <sub>EA2</sub>	Tensão Early determinada por uma dada sobretensão de porta 2 [V]
V <sub>EA3</sub>	Tensão Early determinada por uma dada sobretensão de porta 3 [V]
V <sub>FB</sub>	Tensão de faixa plana [V]
V <sub>G</sub>	Tensão de porta [V]
V <sub>GS</sub>	Tensão entre porta e fonte [V]
V <sub>GT</sub>	Sobretensão de porta [V]
V <sub>GT1</sub>	Sobretensão de porta de índice 1 [V]
V <sub>GT2</sub>	Sobretensão de porta de índice 2 com valor maior que a sobretensão de porta 1 [V]
V <sub>GT3</sub>	Sobretensão de porta de índice 3 com valor maior que a sobretensão de porta 2 [V]
V <sub>IN</sub>	Tensão de entrada de um MOSFET [V]
V <sub>OUT</sub>	Tensão de saída de um MOSFET [V]

$V_{TH}$	Tensão de limiar [V]
$X_0$	Ponto de polarização da tensão entre porta e fonte do MOSFET para o estudo da distorção harmônica utilizando o IFM [V]
$W$	Largura de canal do MOSFET [ $\mu\text{m}$ ]
$W/L$	Fator geométrico, ou razão de aspecto, do MOSFET
$(W/L)_{HDM}$	Fator geométrico, ou razão de aspecto, do MOSFET do tipo Diamante Híbrido
$x_{ox}$	Espessura do óxido de silício [nm]
$\alpha$	Ângulo de abertura dos MOSFETs do tipo Diamante [ $^\circ$ ]
$\Delta I_{DS}$	Variação de $I_{DS}$ [A]
$\Delta V_{DS}$	Variação de $V_{DS}$ [V]
$\epsilon_{OX}$	Permissividade elétrica do óxido de silício [F/cm]
$\Phi_F$	Potencial de Fermi [V]
$\Phi_{MS}$	Diferença da função trabalho entre o metal e o semicondutor [V]
$\mu_n$	Mobilidade dos elétrons no silício [ $\text{cm}^2/(\text{V}\cdot\text{s})$ ]

## LISTA DE ABREVIATURAS

AC	Corrente elétrica alternada ( <i>Alternate Current</i> )
AREA1	Área inferior do quadro normalizado pelo método da função integral
AREA2	Área superior do quadro normalizado pelo método da função integral
BBR	Região de bico de pássaro ( <i>Bird's Beak Region</i> )
CI <sub>s</sub>	Circuitos Integrados ( <i>Integrated Circuit</i> )
CM	MOSFET convencional com leiaute de porta retangular ( <i>Conventional MOSFET</i> )
CM <sub>1</sub>	MOSFET convencional com leiaute de porta retangular presente na estrutura do MOSFET do tipo Diamante Híbrido
CMOS	Metal-Óxido-Semicondutor Complementar ( <i>Complementary Metal-Oxide-Semiconductor</i> )
D	Contato de dreno ( <i>Drain Contact</i> )
DC	Corrente elétrica contínua ( <i>Direct Current</i> )
DM	MOSFET com leiaute de porta do tipo Diamante (geometria de porta retangular)
FET	Transistor de Efeito de Campo ( <i>Field-Effect Transistor</i> )
G	Contato de porta ( <i>Gate Contact</i> )
GAA	Dispositivos silício sobre isolante de porta circundante ( <i>Gate-All-Around</i> )
GC	Canal gradual ( <i>Graded-Channel</i> )
IFM	Método da Função Integral ( <i>Integral Function Method</i> )
JNT	Transistors de nano fios sem junção ( <i>Junctionless Nanowire Transistors</i> )
HD	Distorção Harmônica ( <i>Harmonic Distortion</i> )
HD <sub>2</sub>	Distorção Harmônica de Segunda Ordem ( <i>Second Order Harmonic Distortion</i> )
HD <sub>3</sub>	Distorção Harmônica de Terceira Ordem ( <i>Third Order Harmonic Distortion</i> )
HD <sub>n</sub>	Distorção harmônica de ordem n ( <i>Harmonic Distortion n-order</i> )
HDM	MOSFET com leiaute de porta do tipo Diamante Híbrido ( <i>Hybrid Diamond MOSFET</i> )
LEF	Campo elétrico longitudinal ( <i>Longitudinal Electrical Field</i> )

LCE	Efeito de canto longitudinal ( <i>Longitudinal Corner Effect</i> )
LD	Comprimento de canal do MOSFET convencional com leiaute de porta retangular que apresenta a mesma área de porta que um MOSFET do tipo Diamante
MOS	Metal-Óxido-Semicondutor ( <i>Metal-Oxide-Semiconductor</i> )
MOSFET	Transistor de Efeito de Campo Metal-Óxido-Semicondutor ( <i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> )
MOSIS	<i>Metal-Oxide-Semiconductor Implementation Service</i>
nMOSFET	MOSFET do tipo n
og	Ordem de grandeza
OTA	Amplificador Operacional de Transcondutância ( <i>Operational Transconductance Amplifier</i> )
pMOSFET	MOSFET do tipo p
S	Contato de fonte ( <i>Source Contact</i> )
Si	Silício
SoCs	Sistemas eletrônicos em um único circuito integrado ( <i>Systems-on-a-chip</i> )
SOI	Silício sobre Isolante ( <i>Silicon-on-Insulator</i> )
$W_R$	Largura de canal do MOSFET convencional com leiaute de porta retangular presente na estrutura do MOSFET do tipo Diamante Híbrido
$W_{RR}$	Largura de canal do MOSFET convencional com leiaute de porta retangular que tem a mesma área de porta que um MOSFET do tipo Diamante

## LISTA DE ILUSTRAÇÕES

Figura 1 - Fotografia de um MOSFET do tipo Diamante, do tipo n, implementado com tecnologia convencional (Bulk) de 350 nm da ON-Semiconductor.....	13
Figura 2 - Fotografia de um MOSFET do tipo Octagonal, do tipo n, implementado com tecnologia SOI de 1 $\mu\text{m}$ da Universidade Católica de Louvain La Nueve (UCL), da Bélgica.	13
Figura 3 - Fotografia de um MOSFET do tipo Elipsoidal, do tipo n, implementado com tecnologia Bulk de 350 nm da ON-Semiconductor.....	14
Figura 4 – Leiaute simplificado de um MOSFET do tipo Diamante-Híbrido, do tipo n, de tecnologia Bulk.....	14
Figura 5 - Secção transversal da estrutura de um MOSFET do tipo n construído com tecnologia Bulk CMOS de CIs. ....	15
Figura 6 - Simbologias e as secções transversais dos MOSFETs. ....	16
Figura 7 - Gráfico da derivada da transcondutância de um nMOSFET em função da tensão de porta, para um $V_{DS}$ tendendo a zero (Neste caso $V_{DS}$ igual a 50mV) utilizado para obter o valor de $V_{TH}$ .....	18
Figura 8 – Gráfico da transcondutância em função das variações da tensão entre a porta e a fonte para poder obter a transcondutância máxima. ....	19
Figura 9 - Exemplo de uma curva de $g_m/I_{DS}$ em função de $I_{DS}/(W/L)$ de um nMOSFET.....	20
Figura 10 – Ilustração esquemática da obtenção da $V_{EA}$ por meio da extrapolação da região linear da região de saturação da curva $I_{DS}$ em função de $V_{DS}$ para vários valores de $V_{GS}$ até atingir o ponto em que $I_{DS}$ é igual a 0 A.....	21
Figura 11 – Circuito amplificador de transcondutância de um único MOSFET.....	22
Figura 12 - Efeito da distorção linear (a) e não-linear (b) sobre o espectro de f de um sistema eletrônico. ....	25
Figura 13 - Circuito utilizado para realizar a medida da distorção harmônica num nMOSFET (a) e a distorção da corrente de dreno devido a não-linearidade na curva $I_{DS}$ em função da $V_{GS}$ , para um determinado valor de $V_{DS}$ (b) quando é amplificado um sinal senoidal de amplitude $V_a$ e frequência f na entrada do MOSFET ( $V_{GS} = V_o + V_a \cdot \text{sen}(\omega.t)$ ). ....	26
Figura 14 – Ilustração do processo de normalização de parte da curva característica $I_{DS}$ em função de $V_{GS}$ que é dado pelo método IFM. ....	28
Figura 15 – Exemplo de uma curva característica $I_{DS}$ em função de $V_{GS}$ normalizada, em que são evidenciadas as áreas abaixo e acima da curva definido por $Y=X$ . ....	29

Figura 16 – Exemplo de uma curva característica normalizada do MOSFET que intercepta a bissetriz em um ponto qualquer e a correção feita através da função $y_s(x)$ pelo método IFM para determinação da distorção harmônica .....	30
Figura 17 - Vista superior simplificada do leiaute de um MOSFET do tipo Diamante mostrando as suas componentes do campo elétrico longitudinal, sua resultante e as características dimensionais. ....	34
Figura 18 - Representação física do MOSFET do tipo Diamante construído de infinitos MOSFETs com geometria de porta retangular associados em paralelo.....	35
Figura 19 - Correspondente circuito elétrico equivalente de um DM. ....	36
Figura 20 - Linhas de campo elétrico longitudinais resultantes curvas entre as regiões de Dreno/Fonte e Canal do MOSFET do tipo Diamante (geometria de porta hexagonal) para um $V_{DS}$ maior do que 0 V.....	37
Figura 21 - Vista superior do leiaute de um nMOSFET de geometria de porta hexagonal (DM) em paralelo com dois nMOSFETs com porta retangular ( $CM_1$ ).....	38
Figura 22 - Processo de transformação de um MOSFET convencional obtido de um projeto de CI CMOS analógico num HDM: Leiaute simplificado de um MOSFET convencional (a). MOSFET convencional híbrido implementado com um MOSFET retangular principal e dois MOSFETs secundários (b) e o HDM, onde o MOSFET principal é substituído por um DM equivalente de mesma área de porta. ....	39
Figura 23 - Circuito elétrico equivalente de um MOSFET de geometria de porta Diamante Híbrido contendo três MOSFETs, sendo um de geometria hexagonal e outros dois com geometrias de porta retangular. ....	40
Figura 24 - Leiaute do MOSFET do tipo retangular feito no software ICStation.....	43
Figura 25 - Leiaute do MOSFET do tipo Diamante Híbrido com ângulo $\alpha$ de $45^\circ$ feito no software ICStation. ....	43
Figura 26 - Leiaute do MOSFET do tipo Diamante Híbrido com ângulo $\alpha$ de $90^\circ$ feito no software ICStation. ....	44
Figura 27 - Leiaute do MOSFET do tipo Diamante Híbrido com ângulo $\alpha$ de $135^\circ$ feito no software ICStation. ....	44
Figura 28 - Curvas das correntes entre o dreno e a fonte em função da tensão entre a porta e a fonte dos HDMs e o $CM$ , para uma $V_{DS}$ igual a 50 mV.....	46
Figura 29 - Curvas das correntes entre o dreno e a fonte normalizada em função da razão de aspecto em função da sobretensão de porta dos HDMs com diferentes ângulos $\alpha$ e do $CM$ , para uma $V_{DS}$ igual a 700 mV (Região de saturação). ....	47

Figura 30 - Curvas das resistências entre o dreno e a fonte normalizadas pela razão de aspecto dos HDMs e o CM em função de $V_{GT}$ , para uma $V_{DS}$ igual a 50 mV.....	49
Figura 31 – Curvas das transcondutâncias normalizadas pelas razões de aspecto dos HDMs e do CM em função da $V_{GT}$ (a) e em função de $I_{DS}/(W/L)$ (b), considerando uma tensão entre o dreno e a fonte igual a 700 mV.....	51
Figura 32 - Gráfico de $I_{DS}/(W/L)$ em função de $V_{GT}$ na escala logarítmica dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular, para uma $V_{DS}$ igual a 700 mV.....	53
Figura 33 - Curvas experimentais das razões de $g_m/I_{DS}$ em função da corrente entre o dreno e a fonte normalizada em função da razão de aspecto [ $I_{DS}/(W/L)$ ] dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular.....	56
Figura 34 - Curvas experimentais das razões de $g_m/I_{DS}$ em função da sobretensão de porta dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular. ....	57
Figura 35 – Curvas experimentais das $I_{DS}/(W/L)$ em função da $V_{DS}$ , considerando-se uma $V_{GT}$ igual 700 mV, dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular. ....	58
Figura 36 – Curvas experimentais das condutâncias de saída normalizadas pela razão de aspecto [ $g_D/(W/L)$ ] em função da tensão entre o dreno e a fonte dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e o retangular.....	59
Figura 37 – Curvas de $A_V$ em função da $V_{GT}$ (a) e $I_{DS}/(W/L)$ (b) dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular, para um $V_{DS} = 700$ mV. ....	61
Figura 38 - Tensão Early em função da sobretensão de porta experimental dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e o retangular, para uma $V_{DS}$ igual a 700 mV..	63
Figura 39 - Curvas da THD em função de $V_{GT}$ (a) e em função $g_m/I_{DS}$ (b) dos MOSFETs, considerando uma $V_{DS}$ igual a 700 mV, $V_a$ igual a 50 mV e com $0 V \leq V_{GT} \leq 0,7 V$ . ....	64
Figura 40 - Curvas da $dg_m/(W/L)/dV_{GT}$ em função de $V_{GT}$ dos HDMs e do CM, para uma $V_{DS}$ igual a 700 mV. ....	66
Figura 41 - THD/ $A_V$ em função de $V_{GT}$ e em função de $g_m/I_{DS}$ dos MOSFETs dos tipos Diamante Híbrido com ângulos iguais a 45°, 90° e 135° e do retangular para um $V_a$ igual a 50 mV (a) e uma $V_{DS}$ igual a 700 mV (b). ....	67
Figura 42 - Curva experimental de THD/ $A_V$ em função de $V_a$ dos MOSFETs dos tipos Diamante Híbrido com ângulos iguais a 45°, 90° e 135° e do retangular operando com um $V_{GT}$ igual a 600 mV e um $V_{DS}$ igual a 700 mV.....	69

## LISTA DE TABELAS

Tabela 1 - Tabela com os valores das dimensões dos MOSFETs estudados, no qual o valor de $b$ é igual a 180 nm para todos os MOSFETs dos tipos Diamantes.....	45
Tabela 2 - Valores das tensões de limiar para os diferentes dispositivos, extraído com uma $V_{DS}$ igual a 50 mV. ....	46
Tabela 3 - Valores das transcondutâncias máximas dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular para uma $V_{DS}$ igual a 700 mV.....	52
Tabela 4 - Valores de $SS$ , $I_{ON}$ , $I_{OFF}$ e $I_{ON}/I_{OFF}$ dos MOSFETs com leiautes dos tipos Diamante Híbrido e retangular, considerando-se uma $V_{DS}$ igual a 700 mV.....	53
Tabela 5 - Valores dos ganhos de tensão em função de $V_{GT}$ dos HDMs ( $\alpha = 45^\circ; 90^\circ; 135^\circ$ ) e o CM equivalente, considerando-se uma $V_{DS}$ igual a 700 mV.....	60
Tabela 6 - Valores das tensões de Early em função da sobretensão de porta dos HDMs ( $\alpha = 45^\circ; 90^\circ; 135^\circ$ ) e o CM equivalente, considerando-se uma $V_{DS}$ igual a 700 mV. ....	62
Tabela 7 - THD/ $A_v$ em função da $V_a$ dos MOSFETs dos tipos Diamantes Híbridos e retangular para um valor de $V_{DS}$ igual a 700 mV e operando com uma $V_{GT}$ igual a 600 mV. ....	70

## ÍNDICE

<b>1 INTRODUÇÃO .....</b>	<b>11</b>
<b>2 CONCEITOS FUNDAMENTAIS .....</b>	<b>15</b>
2.1 TECNOLOGIA CONVENCIONAL DO PROCESSO DE FABRICAÇÃO DE CIs CMOS .....	15
2.2 TENSÃO DE LIMIAR DO MOSFET DO TIPO ENRIQUECIMENTO.....	17
2.3 TRANSCONDUÇÃO DO MOSFET .....	18
2.4 A RAZÃO $g_m/I_{Ds}$ EM FUNÇÃO DA $I_{Ds}$ NORMALIZADO PELA RAZÃO DE ASPECTO (W/L) DOS MOSFETS .....	19
2.5 TENSÃO EARLY E CONDUÇÃO DE DRENO DO MOSFET.....	20
2.6 GANHO DE TENSÃO DE UM AMPLIFICADOR DE TRANSCONDUÇÃO DE UM ÚNICO MOSFET .....	22
2.7 RESISTÊNCIA SÉRIE .....	23
2.8 DISTRORÇÃO HARMÔNICA.....	24
2.9 MÉTODOS PARA DETERMINAR A DISTRORÇÃO HARMÔNICA EM MOSFETS ..	26
2.10 GEOMETRIAS DE PORTA NÃO CONVENCIONAIS PARA O MOSFET .....	33
2.11 MOSFET DO TIPO DIAMANTE HÍBRIDO.....	37
<b>3 ESTUDO EXPERIMENTAL COMPARATIVO ENTRE MOSFETs DOS TIPOS DIAMANTE HÍBRIDO E CONVECIONAL .....</b>	<b>42</b>
3.1 CARACTERÍSTICAS DIMENSIONAIS DOS MOSFETS UTILIZADOS PARA REALIZAR O ESTUDO EXPERIMENTAL .....	42
3.2 TENSÃO DE LIMIAR.....	45
3.3 CURVA [ $I_{Ds}/(W/L)$ ] EM FUNÇÃO DE $V_{GT}$ .....	47
3.4 CURVA [ $R_{Ds}*(W/L)$ ] EM FUNÇÃO DE $V_{GT}$ .....	48
3.5 TRANSCONDUÇÃO MÁXIMA DO MOSFET .....	50
3.6 INCLINAÇÕES DE SUBLIMIAR DOS MOSFETS COM LEIAUTES DE PORTA TIPO DIAMANTE HÍBRIDO E DO TIPO RETANGULAR.....	52

3.7 CURVA DE $g_m/I_{Ds}$ EM FUNÇÃO DE $I_{Ds}/(W/L)$ PARA OS MOSFETS COM LEIAUTES DE PORTA DOS TIPOS DIAMANTE HÍBRIDO E RETANGULAR.....	55
3.8 CURVA $I_{Ds}/(W/L)$ EM FUNÇÃO DE $V_{Ds}$ E CONDUTÂNCIA DE DRENO .....	57
3.9 VALORES DE $V_{EA}$ E $A_v$ DOS MOSFETS COM LEIAUTES DE PORTA DOS TIPOS DIAMANTE HÍBRIDO E DO TIPO RETANGULAR.....	59
3.10 DISTORÇÕES HARMÔNICAS PARA OS MOSFETS OPERANDO NA REGIÃO DE SATURAÇÃO.....	63
<b>3.10.1 Distorção Harmônica Total (THD).....</b>	<b>63</b>
<b>3.10.2 Distorção Harmônica Total normalizada pelo ganho de tensão (THD/<math>A_v</math>). 66</b>	<b>66</b>
<b>3.10.3 Distorção Harmônica Total normalizada pelo ganho de tensão em função da amplitude do sinal de entrada senoidal (<math>V_a</math>).....</b>	<b>68</b>
<b>4 CONCLUSÃO.....</b>	<b>71</b>
<b>REFERÊNCIAS .....</b>	<b>75</b>
<b>APÊNDICE A – ARTIGOS PUBLICADOS.....</b>	<b>79</b>

## 1 INTRODUÇÃO

Na atualidade, há uma demanda muito grande por sistemas eletrônicos em um único circuito integrado (*Systems-on-a-Chip*, SoCs) e essa demanda tem a tendência de crescer mais e mais porque eles são baratos, confiáveis e leves [1][2].

Para poder atender essa demanda, é necessário melhorar cada vez mais os parâmetros elétricos (Transcondutância, tensão Early, etc.) e as figuras de mérito (Ganho de tensão, Distorção Harmônica Total, etc.) do transistor de efeito de campo metal-óxido-semicondutor (*Metal-Oxide-Semiconductor*, MOS, *Field Effect Transistor*, MOSFET), medida que deve aumentar o seu fator de integração em circuitos integrados, isto é, diminuir as suas dimensões físicas [1][2][3].

Na grande maioria dos SoCs, existem partes analógicas implementadas em conjunto com os blocos digitais, sensores etc., e uma figura de mérito muito importante para as aplicações analógicas é a distorção harmônica [1][2].

A distorção harmônica é a figura de mérito responsável por quantificar a linearidade de um MOSFET [4][5]. A não linearidade no sinal, isto é, a distorção harmônica presente no sinal, é prejudicial em aplicações que necessitam de uma alta fidelidade do sinal, como por exemplo em aplicações médicas. Por isso, há a necessidade de MOSFETs que possuam uma baixa distorção harmônica [4].

Visando a redução da distorção harmônica, diferentes frentes de pesquisa estão sendo utilizadas para poder atingir esse objetivo, como por exemplo, o uso de dispositivos silício sobre isolante (*Silicon-on-Insulator*, SOI) de porta circundante (*Gate-all-around*, GAA), com a presença da estrutura de canal gradual (*Graded-Channel*, GC) e também sem ela, em que o GC GAA apresentou uma distorção harmônica total (THD) 30 dB menor, considerando as mesmas condições de polarização, na saturação, em relação à do GAA convencional, pois o GC GAA apresentou um ganho de tensão intrínsecos ( $A_v$ ) cerca de 50 vezes maior que os  $A_v$ s obtidos nos transistores GAA convencionais [6].

Também há na literatura a pesquisa de transistores de nano fios sem junção (*Junctionless Nanowire Transistors*, JNT) com a temperatura variando entre 223 K e 473 K, visando a redução da distorção harmônica. O resultado desse trabalho mostrou que a THD desse dispositivo é reduzida à medida que a temperatura aumentava, em relação ao *trigate* no modo inversão (*Inversion Mode*, IM), considerando as mesmas condições de polarização [em que apresentou uma THD cerca de 1,5 dB menor para um valor da razão entre a transcondutância e a corrente entre o dreno e a fonte ( $g_m/I_{DS}$ ) igual a  $10 \text{ V}^{-1}$ ], isso ocorreu em função do aumento

do  $A_v$  desses dispositivos com a elevação da temperatura [7]. Enquanto a temperatura era reduzida, a THD do JNT aumentava [7].

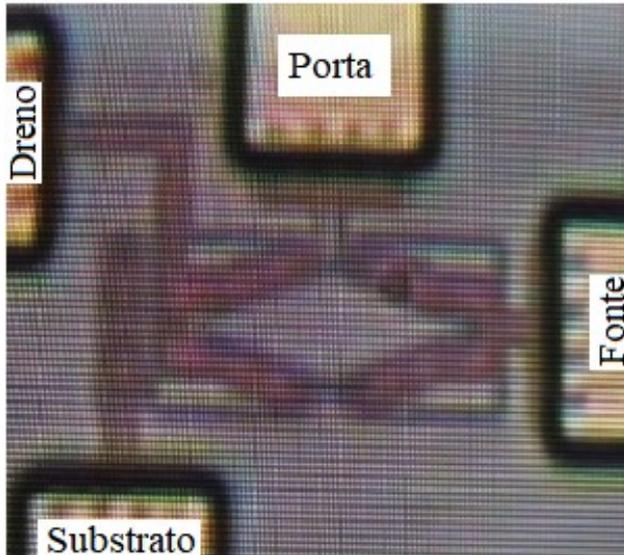
E há, também, a utilização dos MOSFETs de porta anelar circular, em que esses dispositivos com a configuração de dreno externo foram responsáveis por gerarem uma menor distorção harmônica total normalizada pelo ganho de tensão ( $THD/A_v$ ), cerca de 14,9 dB, para uma sobretensão de porta igual a 0,47 V e com uma tensão da amplitude do sinal de entrada de 30 mV em relação ao SOI MOSFET de porta retangular. Isso foi justificado devido ao maior ganho de tensão do MOSFET de porta anelar circular operando com a configuração de dreno externo, resultando dessa forma uma menor ( $THD/A_v$ ) [8]

Mais recentemente foram propostos inovadores estilos de leiaute de porta para o MOSFET, que estão baseados na “Engenharia de Junção PN entre as Regiões de Dreno/Fonte e Canal” [9][10], ou seja, o uso de geometrias não convencionais (diferentes das retangulares que são utilizadas atualmente) para a região de porta dos MOSFETs para poder melhorar o desempenho elétrico dos MOSFETs, e conseqüentemente a dos CIs CMOS analógicos graças aos efeitos de canto longitudinal (*Longitudinal Corner Effect*, LCE) e o efeito da associação paralela de MOSFETs com diferentes comprimentos de canal (*Parallel connection of MOSFETs with Different Channel Lengths Effect*, PAMDLE) presentes em sua estrutura [9][11], sem gerar qualquer custo adicional para os atuais e sofisticados processos de fabricação planares de CIs CMOS [9].

Os estilos de leiaute de porta, para os MOSFETs dos tipos hexagonal (Diamante) [9] (Figura 1), octogonal (OCTO) (Figura 2) [12], e elipsoidal (Figura 3) para MOSFETs [13] são exemplos dessas geometrias de porta.

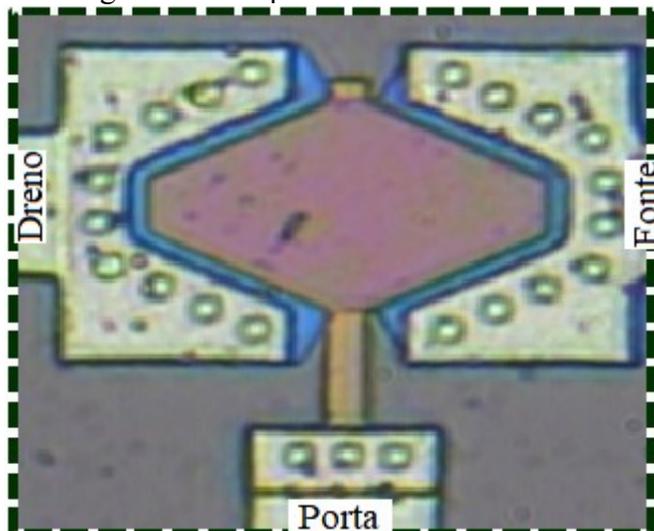
Porém, devido às regras de projeto mais recentes de algumas tecnologias de fabricação de CIs CMOS, não é permitido que a região de porta não seja ortogonal à região ativa do MOSFET. Dentro desse contexto, para poder sanar esse problema, foi proposto o MOSFET do tipo Diamante Híbrido (*Hybrid Diamond MOSFET*, HDM), em que a sua região de porta é composta de dois MOSFETs de porta retangular idênticos ligados em paralelo ao MOSFET do tipo Diamante, conforme ilustrado pelo leiaute da Figura 4.

Figura 1 - Fotografia de um MOSFET do tipo Diamante, do tipo n, implementado com tecnologia convencional (Bulk) de 350 nm da ON-Semiconductor.



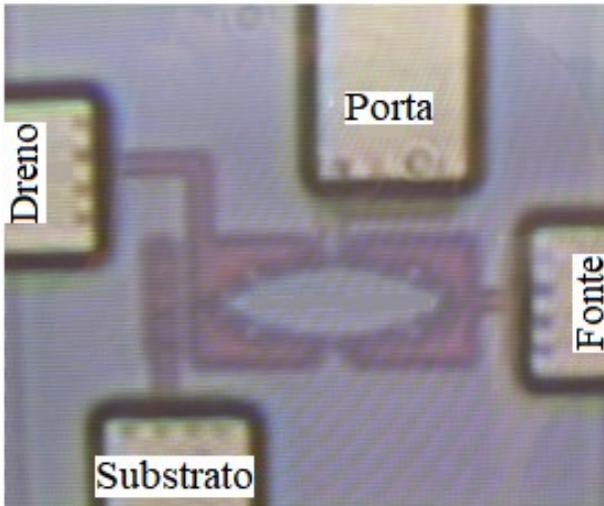
Fonte: Autor "Adaptado de" Gimenez, 2015

Figura 2 - Fotografia de um MOSFET do tipo Octagonal, do tipo n, implementado com tecnologia SOI de 1  $\mu\text{m}$  da Universidade Católica de Louvain La Nueve (UCL), da Bélgica.



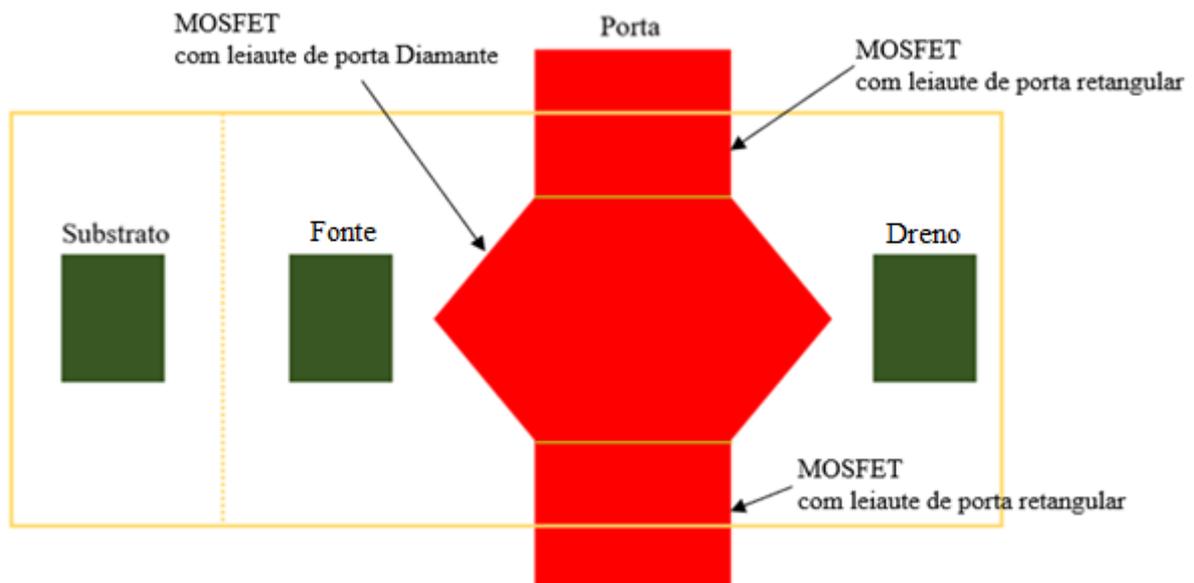
Fonte: Autor "Adaptado de" Fino, 2015

Figura 3 - Fotografia de um MOSFET do tipo Elipsoidal, do tipo n, implementado com tecnologia *Bulk* de 350 nm da ON-Semiconductor.



Fonte: Fonte: Autor "Adaptado de" Gimenez, 2015

Figura 4 – Leiaute simplificado de um MOSFET do tipo Diamante-Híbrido, do tipo n, de tecnologia *Bulk*.



Fonte: Fonte: Autor

Dentro deste contexto, e sabendo que os HDMs nunca tiveram os seus desempenhos elétricos explorados pela literatura, a motivação desse projeto de mestrado é de estudar as principais figuras de mérito e parâmetros elétricos dos HDMs em relação aos MOSFETs de porta retangular convencional (CM), em especial nas aplicações analógicas, onde, geralmente, os dispositivos apresentam dimensões físicas elevadas.

Sendo assim, o objetivo principal desse trabalho é comparar experimentalmente como ocorre o efeito da distorção harmônica total normalizada pelo ganho de tensão no MOSFET do tipo Diamante Híbrido em relação ao CM de 180 nm da TSMC.

## 2 CONCEITOS FUNDAMENTAIS

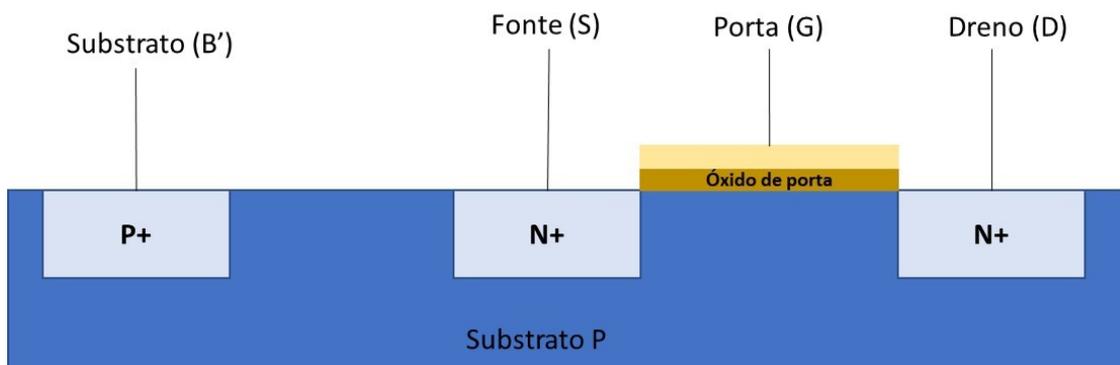
Este capítulo aborda os principais conceitos teóricos que são necessários para o entendimento dessa dissertação. Nele são discutidos assuntos pertinentes à tecnologia convencional de fabricação de CIs CMOS, aos MOSFETs, à tensão de limiar ( $V_{TH}$ ), à transcondutância ( $g_m$ ), à razão  $g_m/I_{DS}$ , à tensão Early ( $V_{EA}$ ), à resistência série ( $R_s$ ) do MOSFET, ao ganho de tensão intrínseco, à distorção harmônica (linearidade), aos métodos para determinação da distorção harmônica e às geometrias não convencionais de porta para os MOSFETs.

### 2.1 TECNOLOGIA CONVENCIONAL DO PROCESSO DE FABRICAÇÃO DE CIs CMOS

O MOSFET é um dispositivo eletrônico capaz de controlar o fluxo da corrente elétrica entre os seus terminais de dreno (D) e fonte (S) através de um potencial aplicado entre os seus terminais de porta (G) e fonte e entre o dreno e a fonte [1][14].

Na tecnologia de fabricação de CIs CMOS convencionais, os MOSFETs são fabricados em lâminas de silício, com centenas de micrometros de espessura, mas, efetivamente, só a superfície da lâmina é utilizada para a fabricação desses dispositivos [1]. Um exemplo de uma secção transversal de um MOSFET do tipo n (nMOSFET) que foi fabricado utilizando o processo de fabricação convencional de CIs CMOS é ilustrado na Figura 5 [14].

Figura 5 - Secção transversal da estrutura de um MOSFET do tipo n construído com tecnologia *Bulk* CMOS de CIs.



Fonte: Autor

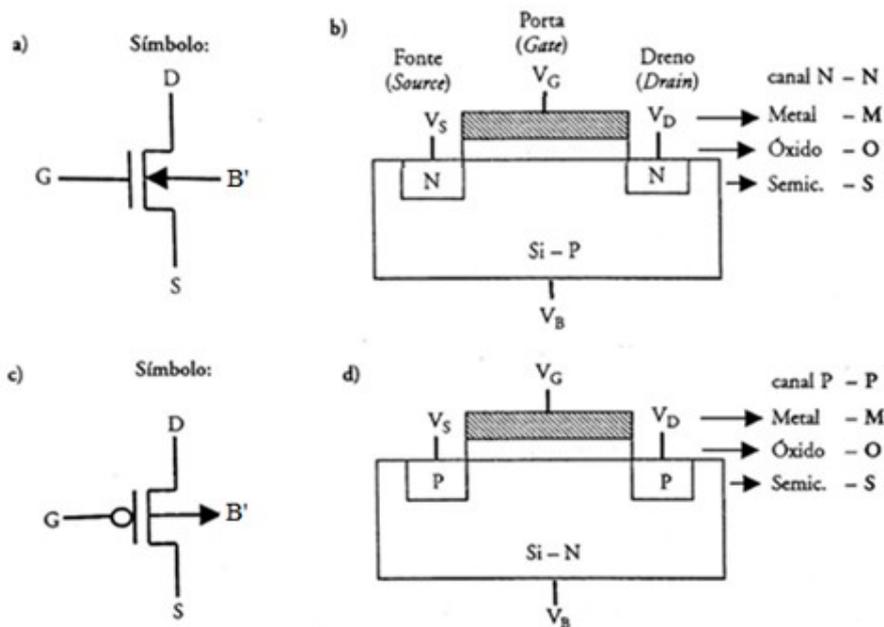
Na Figura 5, o B' representa o substrato, N+ representa a região dopada do tipo N, P+ representa a região dopada do tipo P e o substrato P.

O MOSFET possui diversas aplicações, como por exemplo: um amplificador de sinais elétricos, chave eletrônica, sendo que sua função é interromper ou liberar a passagem de corrente elétrica para uma determinada carga [1], entre outras aplicações.

Para exemplificar, os MOSFETs planares, do tipo enriquecimento, podem ser classificados através do tipo de portador de carga predominante (elétron ou lacuna) em seu canal (Figura 6) [14][16]:

- nMOSFET do tipo enriquecimento;
- MOSFET do tipo p (pMOSFET) do tipo enriquecimento;

Figura 6 - Simbologias e as secções transversais dos MOSFETs.



Fonte: Autor "Adaptado de" Martino, 2003, p.76

Na Figura 6, a) representa a simbologia de um nMOSFET do tipo enriquecimento; b) é a secção transversal de um nMOSFET do tipo enriquecimento; c) representa a simbologia de um pMOSFET do tipo enriquecimento; d) é a secção transversal de um pMOSFET do tipo enriquecimento;  $V_G$  é a tensão de porta;  $V_D$  representa a tensão de dreno;  $V_S$  é a tensão de fonte;  $V_B$  é a tensão de substrato; Si - P representa o silício dopado com dopantes do tipo p e Si - N é o silício dopado com dopantes do tipo n.

O princípio de funcionamento do nMOSFET do tipo enriquecimento é baseado no controle das suas cargas no substrato posicionadas logo abaixo do óxido de porta [1][14].

O funcionamento do nMOSFET do tipo enriquecimento pode ser melhor detalhado da seguinte maneira: quando aplicada uma diferença de potencial entre os terminais de dreno e fonte ( $V_{DS}$ ) e com uma diferença de potencial entre a porta e a fonte ( $V_{GS}$ ) menor do que a

tensão de faixa plana ( $V_{FB}$ ), praticamente não há passagem de corrente elétrica no transistor entre os seus terminais de fonte e dreno [16].

Contudo, se  $V_{GS}$  for maior que  $V_{FB}$ , então este induzirá na superfície do silício do tipo P cargas negativas, ou seja, a criação da região de depleção antes da inversão de canal (Atração de cargas negativas) [1]. No início, terá a formação de uma região de depleção no substrato e à medida que  $V_{GS}$  aumentar, maior será a região de depleção e, assim, maior será o campo elétrico vertical nessa região. Ao continuar aumentando  $V_{GS}$ , até atingir sua tensão de limiar, ocorre a formação de uma camada superficial de elétrons livres que possibilitará a condução da corrente elétrica entre o dreno e a fonte ( $I_{DS}$ ) [14]. Ao aumentar o  $V_{GS}$  acima de  $V_{TH}$ , o transistor passa a operar no regime de inversão e terá um canal formado entre a região de fonte e dreno [15][16].

De maneira análoga, para o pMOSFET deve-se aplicar uma tensão negativa entre a porta e o substrato de tal forma que induza a formação de uma camada de lacunas, que permitirá a passagem de corrente  $I_{SD}$  nesse dispositivo [1][16].

## 2.2 TENSÃO DE LIMIAR DO MOSFET DO TIPO ENRIQUECIMENTO

A tensão de limiar de um MOSFET do tipo enriquecimento, fabricado com tecnologia convencional de CIs CMOS, é definida como a tensão de porta capaz de criar uma camada de inversão na superfície do canal, isto é, na superfície abaixo da interface entre substrato do MOSFET e o óxido de porta, povoando-a com portadores minoritários, que são capazes de conduzir corrente elétrica ao longo do canal do MOSFET [3][17][18][19]. A tensão de limiar de um MOSFET convencional do tipo n é dado pela expressão mostrada na Equação (1) [3].

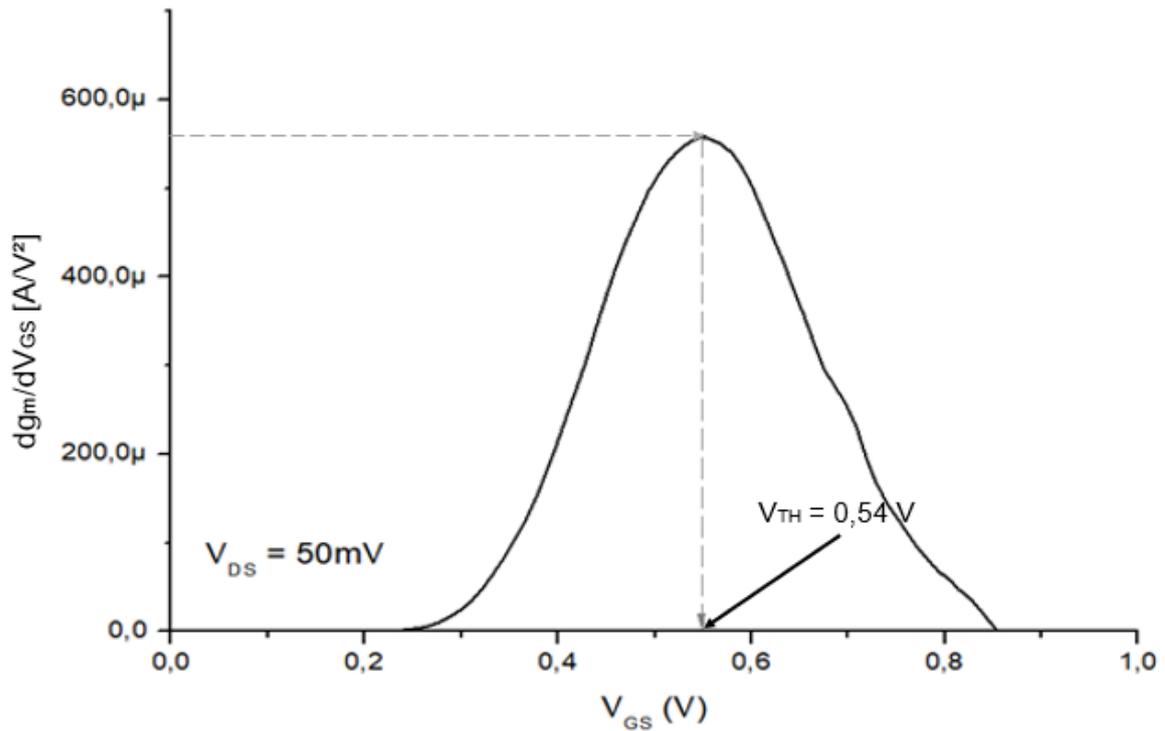
$$V_{TH} = -\frac{q \cdot N_A \cdot d_{MAX}}{C_{OX}} + 2 \cdot \varphi_F + V_{FB} \quad (1)$$

Sendo  $q$  a carga elementar do elétron,  $N_A$  a concentração por unidade de volume de portadores majoritários no substrato,  $d_{MAX}$  a espessura da região de depleção máxima,  $C_{OX}$  a capacitância do óxido por unidade de área,  $\varphi_F$  o potencial de Fermi e  $V_{FB}$  a tensão de faixa plana do Si [19].

Existem diversos métodos para extração de  $V_{TH}$ , como por exemplo, a extrapolação da região linear da corrente na curva da corrente entre o dreno e a fonte em função de  $V_{GS}$  para  $V_{DS}$  próximo de zero [18][19].

Neste trabalho foi usado o método da segunda derivada da corrente de dreno e fonte em função da  $V_{GS}$ , para  $V_{DS}$  tendendo a zero, que também pode ser chamado de método da transcondutância [3][18][19], como é ilustrado na Figura 7.

Figura 7 - Gráfico da derivada da transcondutância de um nMOSFET em função da tensão de porta, para um  $V_{DS}$  tendendo a zero (Neste caso  $V_{DS}$  igual a 50mV) utilizado para obter o valor de  $V_{TH}$ .



Fonte: Autor

### 2.3 TRANSCONDUTÂNCIA DO MOSFET

A transcondutância do MOSFET é a medida da efetividade do controle da corrente elétrica entre o dreno e a fonte pela tensão aplicada entre a porta e a fonte e é expressa através da Equação (2) [1][3].

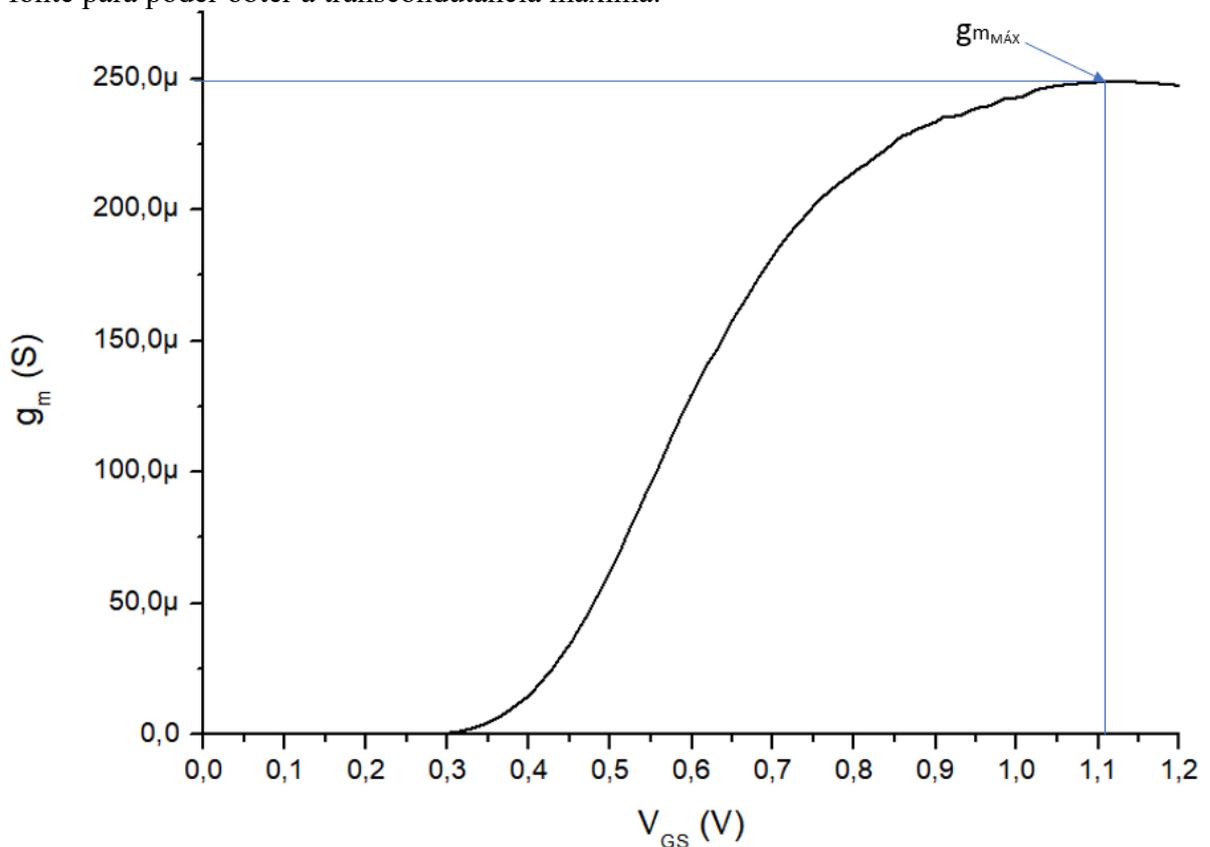
$$g_m = \frac{\Delta I_{DS}}{\Delta V_{GS}} = \frac{\partial I_{DS}}{\partial V_{GS}} \quad (2)$$

Sendo  $\Delta I_{DS}$  a variação da corrente elétrica entre fonte e dreno,  $\Delta V_{GS}$  a variação de potencial entre porta e fonte, e  $\partial I_{DS}/\partial V_{GS}$  a derivada da corrente de dreno e fonte em relação às variações da tensão entre a porta e a fonte.

Como descrito na Equação (2), a transcondutância é obtida através da primeira derivada da curva  $I_{DS}$  em função de  $V_{GS}$  do MOSFET, tanto na região de saturação, em que é utilizado como amplificador nas aplicações de CIs CMOS analógicos [3], quanto na região de triodo.

A Figura 8 ilustra de maneira gráfica a Equação (2), ou seja, a transcondutância do MOSFET em função da tensão entre porta e fonte. No ponto de máximo dessa curva se obtém o valor máximo da transcondutância do dispositivo ( $g_{mMÁX}$ ) [3].

Figura 8 – Gráfico da transcondutância em função das variações da tensão entre a porta e a fonte para poder obter a transcondutância máxima.



Fonte: Autor

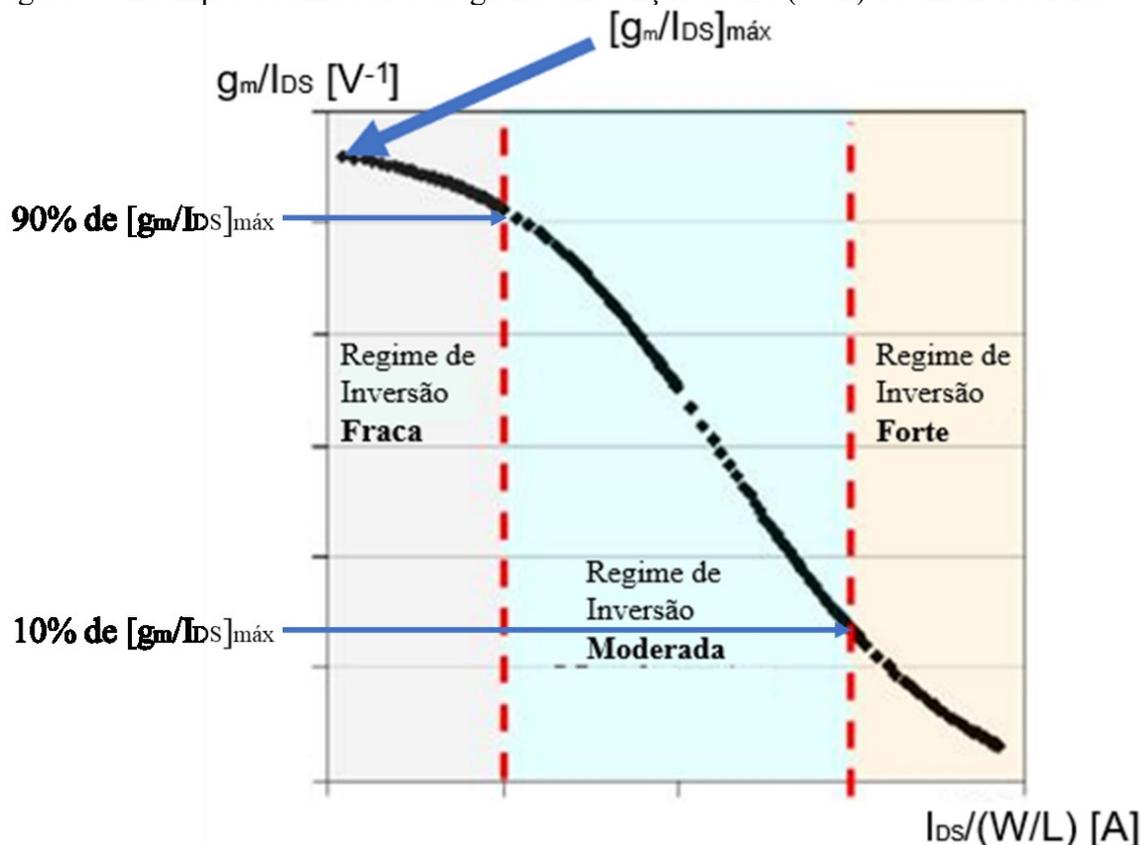
#### 2.4 A RAZÃO $g_m/I_{DS}$ EM FUNÇÃO DA $I_{DS}$ NORMALIZADO PELA RAZÃO DE ASPECTO (W/L) DOS MOSFETS

A razão entre a transcondutância e a corrente entre o dreno e a fonte é um indicador do fator de qualidade do transistor no que diz respeito às suas características de amplificação de sinais [3][20]. Ela também é capaz de indicar em qual regime de inversão do canal o transistor está operando. É uma característica universal para todos os MOSFETs fabricados numa mesma tecnologia de CI CMOS e para um mesmo lote de fabricação [20].

Esse gráfico é utilizado para o projeto de circuitos analógicos CMOS de baixa tensão e baixa potência (*Low Power – Low Voltage*), em que a região de inversão de canal fraco possui um alto ganho de tensão, mas uma baixa velocidade de operação (resposta em frequências ou valores de frequência de ganho de tensão unitário,  $f_T$ ). Na região de inversão de canal moderado, é geralmente usada para implementar circuitos analógicos com um bom compromisso entre o ganho de tensão e velocidade de operação e a região de inversão de canal forte possui um baixo ganho de tensão, mas uma alta velocidade de operação [20].

A Figura 9 apresenta um exemplo de uma curva teórica da  $g_m/I_{DS}$  em função da corrente de dreno e fonte normalizada pela razão de aspecto do MOSFET [ $I_{DS}/(W/L)$ ] [20].

Figura 9 - Exemplo de uma curva de  $g_m/I_{DS}$  em função de  $I_{DS}/(W/L)$  de um nMOSFET.



Fonte: Autor "Adaptado de" Flandre, 1996

## 2.5 TENSÃO EARLY E CONDUTÂNCIA DE DRENO DO MOSFET

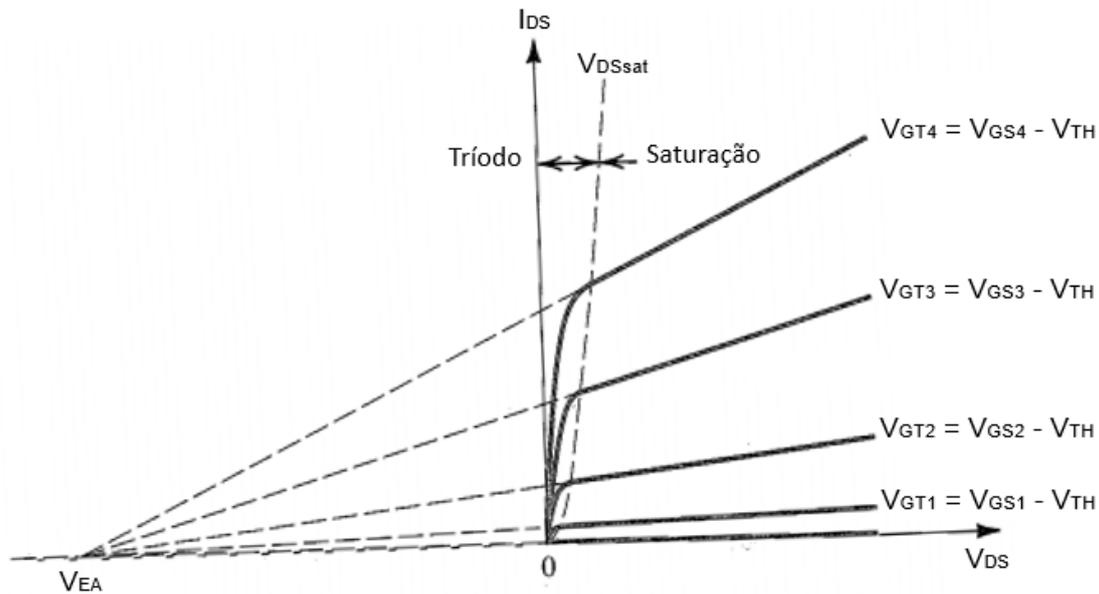
A tensão Early é o parâmetro que mede a dependência da corrente elétrica entre o dreno e a fonte de saturação ( $I_{DSsat}$ ) em relação à variação da tensão entre dreno e a fonte, para uma determinada sobretensão de porta ( $V_{GT} = V_{GS} - V_{DS}$ ) ou para uma determinada  $V_{GS}$  [1].

A tensão Early pode ser obtida, comumente, por meio da extrapolação da parte linear da região de saturação da curva  $I_{DS}$  em função de  $V_{DS}$  para um determinado valor da  $V_{GT}$ , ou  $V_{GS}$ , até atingir o ponto em que a  $I_{DS}$  é igual a 0 A [1][16], como ilustrado na Figura 10. O valor da tensão Early depende do comprimento de canal e da concentração de dopantes na região de canal [1], e é expresso pela Equação (3).

$$V_{EA} = \frac{1}{\lambda} \quad (3)$$

Sendo  $\lambda$  o parâmetro que considera o efeito da modulação do comprimento de canal devido à tensão aplicada entre o dreno e a fonte no MOSFET [1].

Figura 10 – Ilustração esquemática da obtenção da  $V_{EA}$  por meio da extrapolação da região linear da região de saturação da curva  $I_{DS}$  em função de  $V_{DS}$  para vários valores de  $V_{GS}$  até atingir o ponto em que  $I_{DS}$  é igual a 0 A.



Fonte: Autor "Adaptado" de Colinge, 2002

Sendo  $V_{GS4}$ ,  $V_{GS3}$ ,  $V_{GS2}$  e  $V_{GS1}$  ( $V_{GS4} > V_{GS3} > V_{GS2} > V_{GS1}$ ) as diferentes diferenças de potencial aplicadas entre a porta e a fonte,  $V_{GT4}$ ,  $V_{GT3}$ ,  $V_{GT2}$  e  $V_{GT1}$  as sobretensões de porta e o  $V_{DSsat}$  ( $V_{DSsat} \geq V_{GS} - V_{TH}$ ) a tensão mínima aplicada entre os terminais de fonte e dreno para que o MOSFET opere na região de saturação.

Um outro método para a obtenção da  $V_{EA}$  é por meio da razão de  $I_{DS}$  e a condutância de dreno dos MOSFETs, em que é expresso matematicamente por intermédio da Equação (4). Este método foi utilizado para a obtenção da  $V_{EA}$  dos MOSFETs usados neste projeto de pesquisa.

$$V_{EA} = \frac{I_{DS}}{g_D} \quad (4)$$

Sendo  $g_D$  a condutância de dreno, também conhecida como condutância de saída do MOSFET.

A condutância de dreno é obtida através da variação da corrente de dreno e fonte em função da variação da tensão entre o dreno e a fonte, para uma determinada tensão entre a porta e a fonte, de acordo com a Equação (5) [3][21].

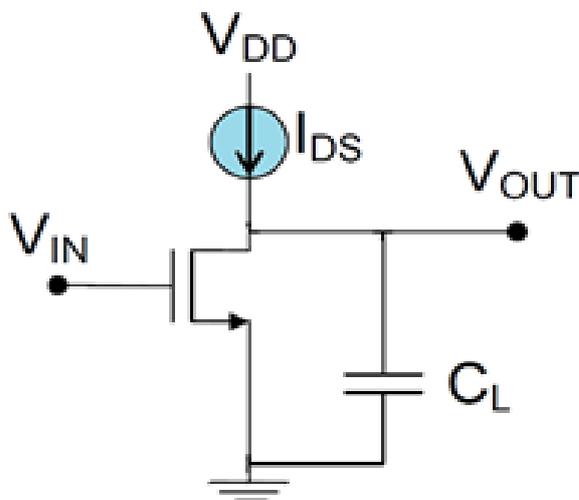
$$g_D = \left. \frac{\partial I_{DS}}{\partial V_{DS}} \right|_{V_{GS}=\text{constante}} \quad (5)$$

## 2.6 GANHO DE TENSÃO DE UM AMPLIFICADOR DE TRANSCONDUTÂNCIA DE UM ÚNICO MOSFET

O ganho de tensão intrínseco do MOSFET é uma figura de mérito que descreve o quanto ele pode aumentar a amplitude de um sinal aplicado à sua entrada em sua saída [1][3].

A obtenção do  $A_v$  do MOSFET é representada pela Figura 11, em que se encontra ilustrado um circuito elétrico simples de um MOSFET ligado a uma carga capacitiva  $C_L$  na saída do MOSFET, sendo que o  $V_{DD}$  é a tensão de alimentação,  $V_{IN}$  é a tensão de entrada e  $V_{OUT}$  é a tensão de saída [8].

Figura 11 – Circuito amplificador de transcondutância de um único MOSFET.



Fonte: Autor “Adaptado” de Dantas, 2008

Analisando a Figura 11, é possível obter o valor de  $A_V$  desse circuito elétrico, através da Equação (6) [3].

$$A_V = \frac{\Delta V_{OUT}}{\Delta V_{IN}} = \frac{\Delta V_{DS}}{\Delta V_{GS}} = \frac{g_m}{g_D} \cong \frac{g_m}{I_{DS}} * V_{EA} \quad (6)$$

Sendo  $\Delta V_{OUT}$  a variação da tensão de saída,  $\Delta V_{IN}$  a variação da tensão de entrada,  $\Delta V_{DS}$  a variação do potencial elétrico entre o dreno e a fonte [3].

Ao examinar a Equação (6), nota-se que para maximizar o  $A_V$  é necessário que os MOSFETs tenham maiores valores de  $g_m$  e menores valores de  $g_D$  [1].

Os maiores valores de  $g_m/I_{DS}$  ocorrem no regime de inversão fraca do MOSFET, visto que  $g_m/I_{DS}$  é praticamente constante e é inversamente proporcional a inclinação de sublimiar (SS) o que induz em um maior valor do  $A_V$  [3]. Já os maiores valores de  $V_{EA}$  são encontrados quando se utilizam MOSFETs com comprimentos de canal longos que são menos susceptíveis aos efeitos de canal curto [1].

## 2.7 RESISTÊNCIA SÉRIE

A resistência série ( $R_S$ ) de um MOSFET é o valor da resistência intrínseca das regiões de dreno e fonte do dispositivo, que interfere diretamente no valor da corrente de dreno [1].

Considerando a curva  $I_{DS}$  em função de  $V_{GS}$  do MOSFET para um valor de  $V_{DS}$  constante, e dividindo  $V_{DS}$  por  $I_{DS}$ , determina-se a resistência total entre o dreno e a fonte do dispositivo ( $R_{DS}$ ), Equação (7) [3].

$$R_{DS} = \frac{V_{DS}}{I_{DS}} = R_{CH} + R_S \quad (7)$$

sendo que na Equação (7) o  $R_{CH}$  é a resistência do canal do MOSFET.

Para baixos valores de  $V_{DS}$  e altos valores de  $V_{GS}$ , o valor de  $R_{CH}$  cai drasticamente, pois a interface entre o canal e o óxido de porta apresenta-se totalmente invertida, fazendo com que  $R_{SD}$  se torne praticamente igual a  $R_S$  [3].

## 2.8 DISTORÇÃO HARMÔNICA

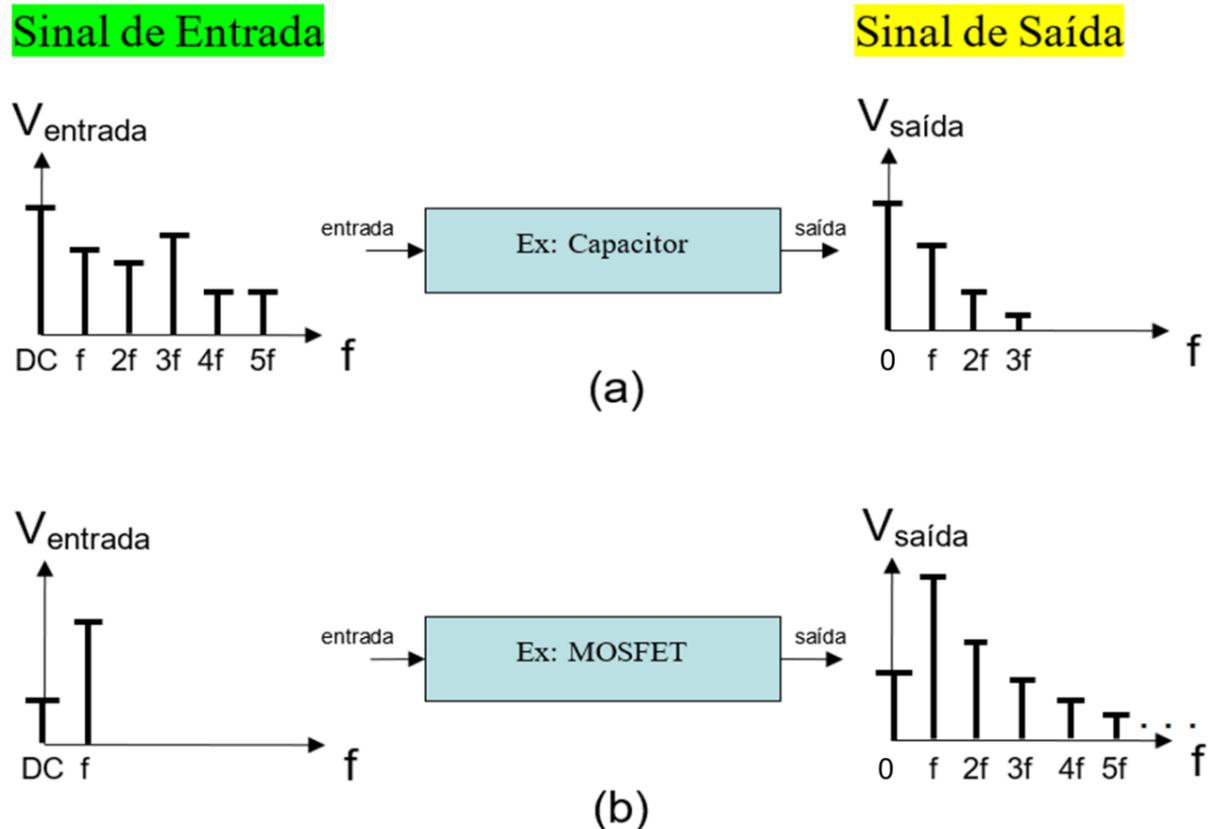
A distorção harmônica, ou a não-linearidade de um sistema, é qualquer deformação na forma de onda de um sinal de saída em relação à forma de onda do sinal de entrada, seja ele amplificado ou não [22][23][24][25].

O sinal da saída de um sistema pode sofrer dois tipos distintos de distorções, podendo estas serem lineares ou não-lineares [23].

- Distorção linear: A distorção é dita linear quando um sinal de entrada senoidal de frequência  $f$  e amplitude  $A$  entra no sistema e o sinal de saída também é senoidal e de frequência  $f$ . No entanto, as amplitudes e fases podem ser diferentes. Um exemplo típico desses sistemas são os filtros. Neste caso, não há formação de novos harmônicos no sinal de saída, apenas ocorre a supressão de algumas faixas de frequência [22][23].
- Distorção não-linear: A distorção é dita não-linear quando num dado sistema apresentar na sua entrada um sinal senoidal com frequência fundamental  $f$  e amplitude ( $A_{IN}$ ), e, em sua saída, o sinal tenha uma amplitude diferente da entrada ( $A_{OUT}$ ) e com um espectro de frequências composto por múltiplos inteiros da frequência fundamental:  $2f, 3f, \dots$ . É por essa razão que a distorção não-linear também pode ser denominada distorção harmônica [23]. Um exemplo de distorção não-linear ocorre em circuitos com diodos retificadores e em amplificadores [23].

Ambas as distorções, tanto a linear quanto a não-linear, são ilustradas na Figura 12 [8], através do espectro de frequências.

Figura 12 - Efeito da distorção linear (a) e não-linear (b) sobre o espectro de  $f$  de um sistema eletrônico.



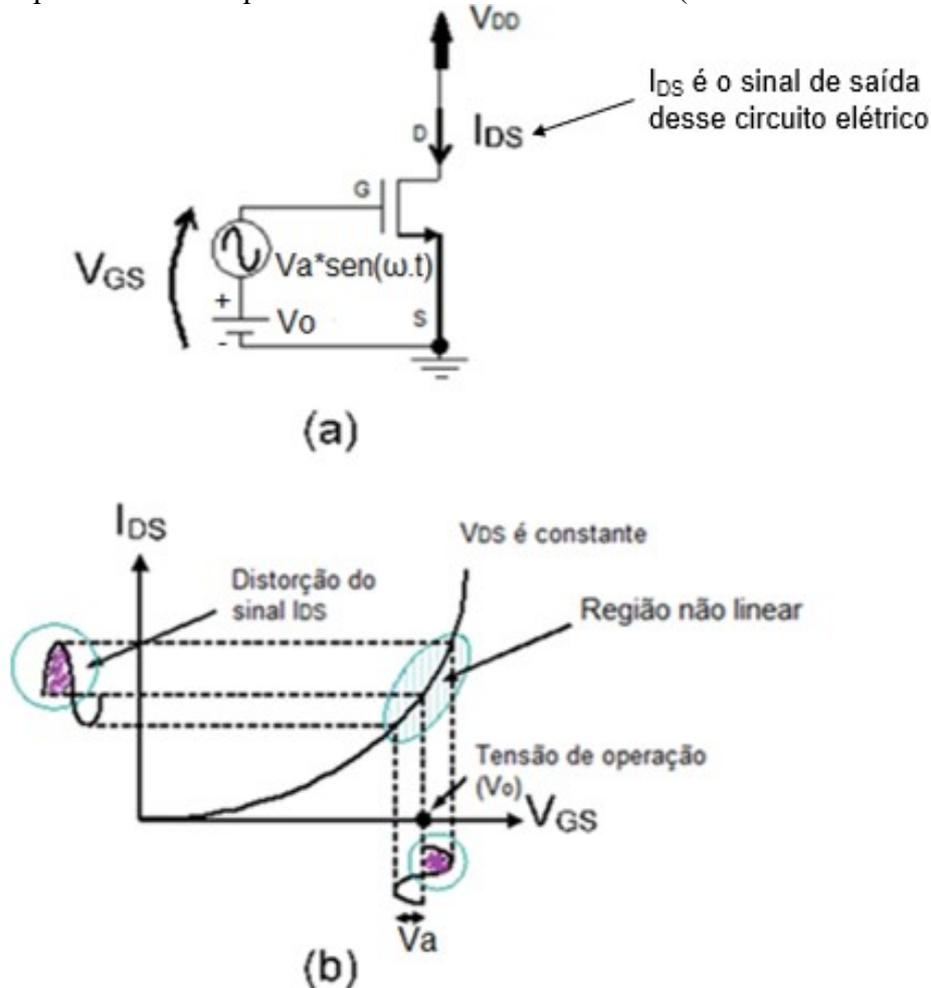
Fonte: Autor "Adaptado" de Dantas, 2008

Na Figura 12,  $V_{\text{entrada}}$  corresponde ao sinal de entrada quando aplicado ao sistema eletrônico,  $V_{\text{saída}}$  é o sinal de saída dado pelo sistema eletrônico, DC corresponde a componente contínua do sinal,  $f$  é a frequência fundamental,  $2f$  é a segunda harmônica,  $3f$  é a terceira harmônica,  $4f$  é a quarta harmônica e, por fim,  $5f$  é a quinta harmônica [8].

A medida da distorção harmônica no MOSFET é medida aplicando-se um sinal variável entre os terminais da porta e da fonte [ $V_{GS} = V_o + V_a \cdot \text{sen}(2 \cdot \pi \cdot f \cdot t)$ , sendo  $V_o$  o nível de tensão de corrente contínua entre os terminais da porta e da fonte usado com a tensão de operação do sistema,  $V_a$  a tensão da amplitude máxima do sinal senoidal de entrada,  $f$  a frequência do sinal senoidal de entrada e  $t$  o período] e, posteriormente, se deve medir a  $I_{DS}$  para uma determinada  $V_{DS}$  [23].

A Figura 13.(a) apresenta o circuito elétrico que foi utilizado para realizar a medida da distorção harmônica dos MOSFETs utilizados neste projeto de pesquisa e a Figura 13.(b) representa, de maneira ilustrada, a distorção harmônica do sinal de saída em decorrência da não-linearidade da curva característica de  $I_{DS}$  em função da  $V_{GS}$ , para um determinado valor de  $V_{DS}$ , em relação ao sinal aplicado em sua entrada [8].

Figura 13 - Circuito utilizado para realizar a medida da distorção harmônica num nMOSFET (a) e a distorção da corrente de dreno devido a não-linearidade na curva  $I_{DS}$  em função da  $V_{GS}$ , para um determinado valor de  $V_{DS}$  (b) quando é amplificado um sinal senoidal de amplitude  $V_a$  e frequência  $f$  na entrada do MOSFET ( $V_{GS} = V_o + V_a \cdot \text{sen}(\omega \cdot t)$ ).



Fonte: Autor "Adaptado" de Dantas, 2008

Sendo, na Figura 13,  $V_{DD}$  a tensão de alimentação.

## 2.9 MÉTODOS PARA DETERMINAR A DISTRORÇÃO HARMÔNICA EM MOSFETS

Há três métodos mais conhecidos na literatura para poder calcular a distorção harmônica de sinais elétricos. São eles:

- Método da série de Fourier: Para poder aplicá-lo, é necessário realizar a caracterização elétrica dos dispositivos em corrente alternada (AC), no qual o sinal de saída do dispositivo (que normalmente é visualizado no domínio do tempo) é transformado para o domínio da frequência, gerando uma distribuição espectral do sinal [24].

- Método da série de Taylor: Este método não necessita da caracterização elétrica em corrente alternada do circuito. Logo, torna-se primordial selecionar um ponto de polarização e o conhecimento da função de transferência do circuito. Todavia, a desvantagem desse método é a necessidade da realização de sucessivos cálculos de derivadas de ordem superior da função de transferência, tornando esse método muito suscetível a ruídos [23][24].
- Método da Função Integral (*Integral Function Method*, IFM): Este método considera apenas a característica de transferência da corrente contínua (DC), podendo ser aplicado tanto a circuitos quanto aos dispositivos isolados de qualquer tecnologia. É preciso uma análise geométrica da forma da curva de transferência para que se possa determinar a não-linearidade do objeto de estudo [25][26][27][28].

Como já visto em estudos anteriores, o IFM apresenta um número maior de vantagens com relação aos métodos das séries de Taylor e de Fourier. Diferentemente da série de Fourier, o IFM não necessita da caracterização em tensão alternada dos circuitos avaliados ou do cálculo das derivadas de ordens mais altas, como na série de Taylor [6][8]. Desta forma, este método apresenta maior imunidade à ruídos das medidas realizadas [6][25][26]. Ademais, o IFM dispensa informações em regime alternado de operação para caracterizar a distorção do componente ou do circuito a ser estudado [25][27][28].

O método IFM permite o cálculo de forma direta das principais figuras de mérito da distorção harmônica: a distorção harmônica total, distorções harmônicas de segunda ordem (HD2) e terceira ordem (HD3) [28].

Para poder explicar a metodologia do IFM, na perspectiva de usuário, consideramos um MOSFET operando como um amplificador de um único MOSFET e a curva  $I_{DS}$  em função da  $V_{GS}$  desse transistor operando na região de saturação [26]. O sinal de entrada do MOSFET é representado pela Equação (8) [28].

$$X = X_0 + A * \text{sen}(\theta) \quad (8)$$

sendo  $X$  o sinal de entrada,  $X_0$  o ponto de polarização DC para polarizar o MOSFET na região de saturação,  $A$  a amplitude do sinal de entrada e  $\theta$  é igual ao produto  $\omega.t$ , no qual  $\omega$  é a velocidade angular do sinal de entrada, dado por  $2\pi f$ .

O sinal de saída do MOSFET ( $Y$ ) é expresso por uma função não-linear de  $f(X)$ , que é representada pela Equação (9) [28]:

$$Y = f(X) \quad (9)$$

Considerando a curva  $I_{DS}$  em função  $V_{GS}$  não-linear dada por  $Y = f(X)$  [28], deve-se selecionar a região de interesse dessa curva. Então, essa curva característica DC é normalizada em ambos os eixos [abscissas (x) e ordenadas (y)] no intervalo entre 0 e 1, através das equações (10), (11) e (12), respectivamente [27][28].

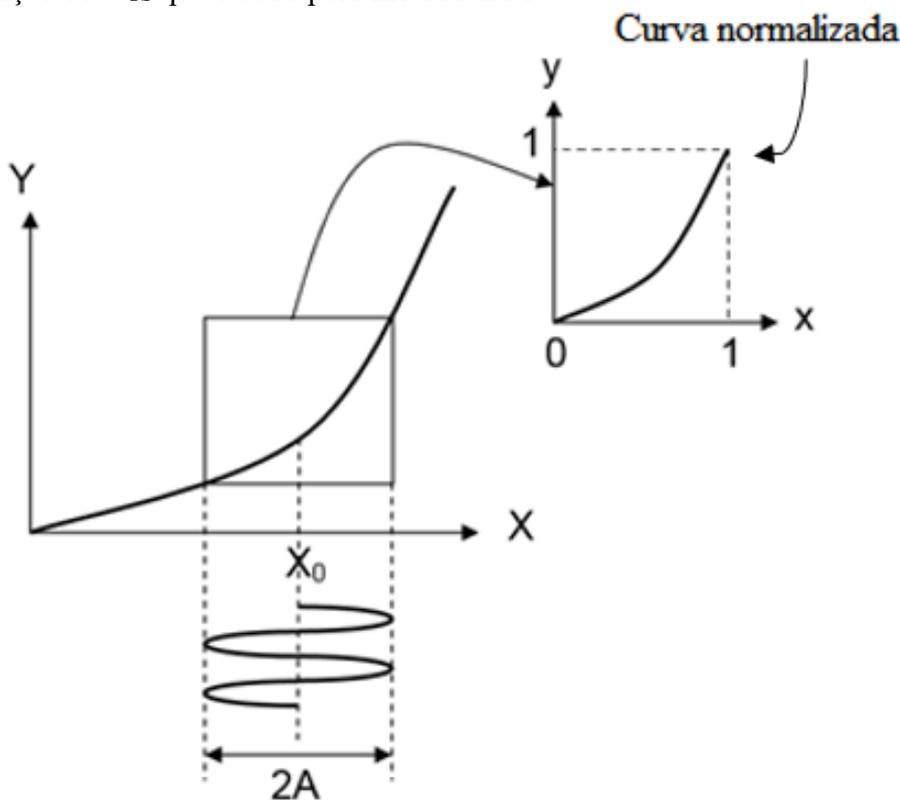
$$x = \frac{X - (X_0 - A)}{(X_0 + A) - (X_0 - A)} = \frac{X - (X_0 - A)}{2A} \quad (10)$$

$$y = \frac{Y(X) - Y(X_0 - A)}{Y(X_0 + A) - Y(X_0 - A)} \quad (11)$$

$$X = X_0 + A(2x - 1) \quad (12)$$

A Figura 14 ilustra como é feita a normalização da curva característica  $I_{DS}$  em função da  $V_{GS}$  de um MOSFET, em que se aplica um sinal composto por uma componente DC e uma componente senoidal [8][28].

Figura 14 – Ilustração do processo de normalização de parte da curva característica  $I_{DS}$  em função de  $V_{GS}$  que é dado pelo método IFM.

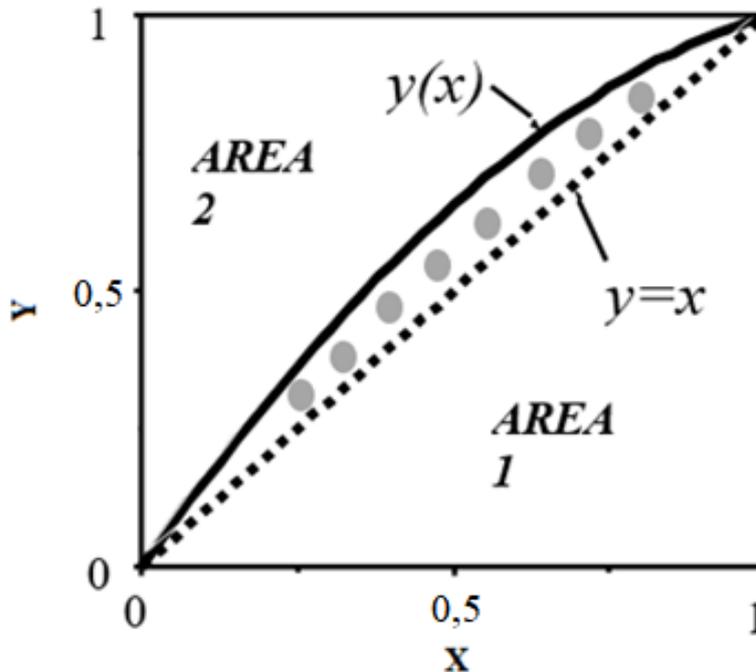


Ao substituir a Equação (12) na (11) obtém-se a equação (13), que expressa o sinal de saída  $[y(x)]$  normalizado em função de  $X_0$  e  $A$  [28].

$$y(x) = \frac{Y(X_0+A(2x-1))-Y(X_0-A)}{Y(X_0+A)-Y(X_0-A)} \quad (13)$$

Assim, o quadrado resultante da área igual a 1 é dividido em duas áreas, sendo que uma é a área superior (AREA2) e a outra é a área inferior (AREA1) que é resultado do processo de normalização, como pode ser visto na Figura 15 [25][26].

Figura 15 – Exemplo de uma curva característica  $I_{DS}$  em função de  $V_{GS}$  normalizada, em que são evidenciadas as áreas abaixo e acima da curva definido por  $Y=X$ .



Fonte: Autor “Adaptado de” Cerdeira, 2008

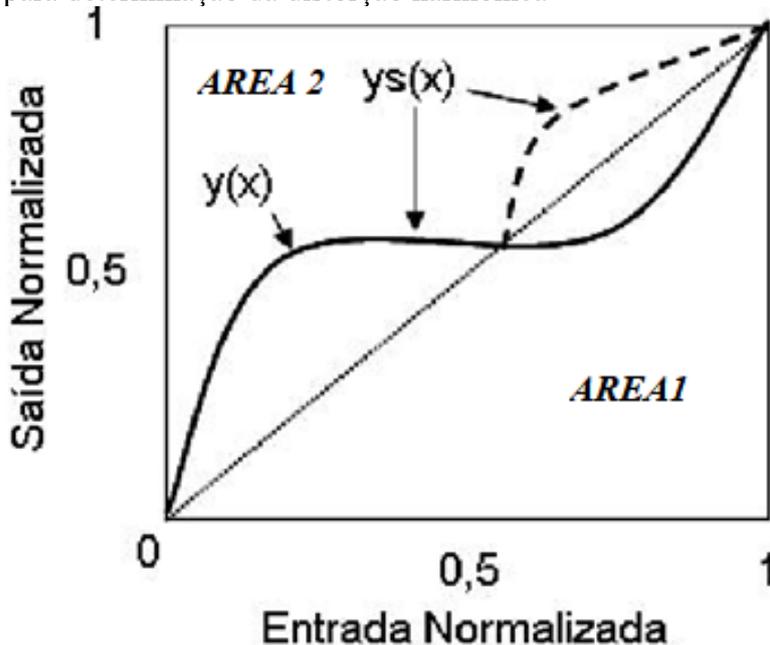
Se a função  $y(x)$  fosse linear, a AREA 1 seria idêntica a AREA 2 e, conseqüentemente,  $y(x) = x$  [25][26]. A distorção harmônica está relacionada com a diferença entre as áreas abaixo (AREA 1) e acima (AREA 2) da função  $y(x)$  [28].

A área preenchida com círculos, na Figura 15, representa a diferença entre ambas as áreas (AREA 1 e AREA 2), sendo definida pela função  $D$ , que é dada pela Equação (14) [27]:

$$D = |\text{ÁREA1} - \text{ÁREA2}| = \left| \int_0^1 y(x) \cdot dx \right| - \left| \int_0^1 y(x) \cdot dy \right| = \left| 2 \cdot \int_0^1 y(x) \cdot dx - 1 \right| \quad (14)$$

Caso a curva característica DC apresente mais elementos que definam a não-linearidade (Ex: Na curva normalizada o sinal de saída passa mais de uma vez na bissetriz da curva DC), como ilustrado na Figura 16, a bissetriz da curva DC normalizada pode e deve ser cortada em mais de um ponto para poder compensar as não semelhanças entre as áreas (AREA 1 e AREA 2) [6][29].

Figura 16 – Exemplo de uma curva característica normalizada do MOSFET que intercepta a bissetriz em um ponto qualquer e a correção feita através da função  $y_s(x)$  pelo método IFM para determinação da distorção harmônica



Fonte: Autor “Adaptado de” Doria, 2007

Para que esse aspecto não-linear possa ser levado em conta, é preciso introduzir uma nova função chamada de  $y_s(x)$ , que é dada pela Equação (15) [27][28].

$$y_s(x) = |y(x) - x| + x \quad (15)$$

Em razão deste ajuste e para compensar as diferenças entre as áreas, uma nova função  $D_s$  é definida e é dado pela Equação (16) [28]:

$$D_s = 2 \cdot \int_0^1 y_s(x) \cdot dx - 1 \quad (16)$$

O uso da função  $D_s$  evita a necessidade de calcular o ponto de intersecção entre a função  $y(x)$  e a bissetriz ilustrada no gráfico da Figura 16 [28].

Cabe ressaltar que, em muitos casos, o valor da distorção harmônica de terceira ordem (HD3) possui ordem de grandeza muito inferior a THD [28]. Em circuitos balanceados, as harmônicas de ordem par são suprimidas fazendo com que HD3 se torne representativa na THD [8][28].

Essa supressão das harmônicas pares é matematicamente expressa por meio da Equação (17) [28]:

$$Y_r = y(x) - y(-x) \quad (17)$$

Onde  $Y_r$  é normalizado da mesma forma que foi feito anteriormente [Equação (13)], obtém-se a função  $y_r(x)$ , que é dada pela Equação (18) [28]:

$$y_r(x) = \frac{Y_r(X_0+A(2x-1))-Y_r(X_0-A)}{Y_r(X_0+A)-Y_r(X_0-A)} \quad (18)$$

Assim, após a normalização do  $Y_r$ , têm-se uma nova função  $D$ , que pode ser representado por  $D_r$ , que é calculada pela Equação (19) [28]:

$$D_r = 2 \left| 2 \int_0^{0,5} y_r(x). dx - (0,5)^2 \right| = 4 * \int_0^{0,5} y_r(x). dx - 0,5 \quad (19)$$

Como já supracitado, é necessário considerar que essas funções normalizadas podem apresentar uma forte não-linearidade e, em função disto, dispor de múltiplos cruzamentos com a bissetriz da curva característica DC [27][28]. Para poder corrigir esse efeito no  $y_r(x)$ , é definida a função  $y_{rs}(x)$ , dada pela Equação (20) [28]:

$$y_{rs}(x) = |y_r(x) - x| + x \quad (20)$$

Que por sua vez, deve determinar uma nova função de  $D_r$  a partir de  $y_{rs}(x)$ , determinando a nova expressão de  $D_{rs}$ , apresentada pela Equação (21) [28]:

$$D_{rs} = 2 \int_0^1 y_{rs}(x). dx - 1 \quad (21)$$

Após determinar todas as quatro funções integrais, o passo seguinte consiste, sobretudo, em definir a distorção harmônica tendo como suporte estas funções [27][28].

Vale ressaltar, nesse momento, a definição da distorção harmônica. A distorção harmônica de ordem  $n$  ( $HD_n$ ) é definido pela equação (22), com  $n$  valendo 0, 2, 3, ... [25].

$$HD_n = \frac{|c_n|}{|c_1|} \quad (22)$$

Sendo  $C_1$  igual a amplitude de saída da frequência na fundamental e  $C_n$  a amplitude de saída da harmônica de ordem  $n$ .

Logo, a distorção harmônica total, incluindo a componente DC do sinal de entrada ( $THD_0$ ), é determinada a partir da raiz quadrada da soma dos quadrados dos harmônicos de ordem  $n$  [28]. Ressaltando, são predominantes as harmônicas de segunda e terceira ordem e, por essa razão, o  $THD_0$  pode ser expresso pela Equação (23) [28].

$$THD_0 = \sqrt{HD_0^2 + HD_2^2 + HD_3^2} \quad (23)$$

Sendo  $HD_0$  a distorção harmônica correspondente à componente DC do sinal de entrada,  $HD_2$  a distorção do harmônico de segunda ordem e o  $HD_3$  a distorção harmônica de terceira ordem [28].

No caso de uma distorção harmônica fraca (Sinal com pouca distorção), a distorção da componente DC passa a ser praticamente igual àquela gerada pelos harmônicos pares, sendo que o  $HD_2$  é responsável quase que pela totalidade desta componente, posto que, os harmônicos de ordem mais alta acabam se tornando desprezíveis, resultando na expressão fornecida pela Equação (24) [26][27][28].

$$HD_2 \approx \frac{3}{4} * D \quad (24)$$

No caso da distorção do terceiro harmônico, pode ser aproximada pela função  $D_r$  [28], visto que esta função integral suprime os harmônicos pares, tornando a  $HD_3$  a principal harmônica no sinal resultante, obtendo assim, a expressão provida pela Equação (25) [25][26].

$$HD_3 \approx D_r \quad (25)$$

Portanto, a distorção harmônica total ( $THD$ ) pode ser descrita como a  $THD_0$ , excluindo a componente DC e, resultando na Equação (26) [28].

$$THD = \sqrt{HD2^2 + HD3^2} \quad (26)$$

Tendo como suporte as equações (23), (24), (25) e (26), uma nova equação em função de  $D_s$  e de  $D_{rs}$  foi desenvolvida para a obtenção de THD, de acordo com expressão da Equação (27) [25].

$$THD = \sqrt{(0,75 * D)^2 + (D_r)^2} \quad (27)$$

As funções  $D_s$  e  $D_{rs}$  podem ser analisadas de forma análoga às funções  $D$  e  $D_r$  quando as considerações de distorção harmônica fraca não forem válidas [25]. Nesses casos, os cálculos das figuras de mérito de distorções harmônicas, como o THD, HD2 e HD3, podem ter seus valores de  $D$  e  $D_r$  substituídos por  $D_s$  e  $D_{rs}$  [28].

Como usualmente os MOSFETs apresentam diferentes valores de  $V_{EA}$  e diferentes  $A_v$ , para uma mesma tensão de polarização  $V_{DS}$ , é necessário realizar a normalização de THD em função de  $A_v$  [26][27].

## 2.10 GEOMETRIAS DE PORTA NÃO CONVENCIONAIS PARA O MOSFET

O intuito de estudar as novas geometrias de porta (Diamante, OCTO e *Fish*) se deve ao fato de constituir novas possibilidades de sobrevida para a tecnologia planar de fabricação de CI CMOS quando comparado ao desempenho elétrico e interferências às radiações ionizantes, face à tecnologia tridimensional de MOSFETs a um custo zero de produção de CIs CMOS [13].

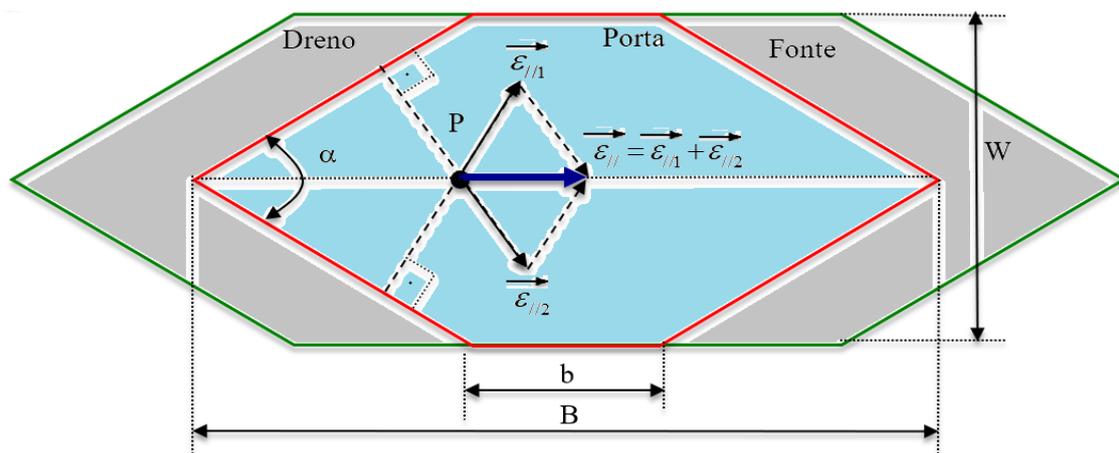
O MOSFET do tipo Diamante (DM) possui geometria de porta hexagonal [13][29], enquanto o CM possui geometria de porta retangular. Ao modificar a geometria de porta retangular para hexagonal de um MOSFET, é possível aumentar o seu campo elétrico longitudinal, no canal em relação a do CM equivalente [13], refletindo no aumento de sua corrente entre o dreno e a fonte [13][29], na sua transcondutância [13][29], na sua razão  $g_m/I_{DS}$ , no seu ganho de tensão intrínseco [30] e na sua frequência de ganho de tensão unitário ( $f_T$ ) [31], entre outros, admitindo-se que esses transistores têm as mesmas condições de polarização, área de porta ou mesma razão de aspecto.

A ideia da criação do MOSFET do tipo Diamante foi de usar o efeito de canto na direção longitudinal do canal do MOSFET, denominado de “Efeito de Canto Longitudinal” para

potencializar o campo elétrico longitudinal resultante ao longo do canal. Dessa forma, ao aumentar a velocidade média de deriva dos portadores móveis do canal ( $v = \mu * \vec{\varepsilon}_{//}$ , sendo  $v$  a velocidade média de deriva dos portadores do canal,  $\mu$  a mobilidade dos portadores móveis do canal e  $\vec{\varepsilon}_{//}$  o campo elétrico longitudinal resultante na região de canal), é possível ter um maior desempenho elétrico dos seus principais parâmetros elétricos e figuras de mérito [13][29][30][31].

A Figura 17 ilustra como é dado o aumento do campo elétrico longitudinal na região de canal do DM decorrente ao LCE em uma vista simplificada do DM, onde também mostra as componentes do campo elétrico longitudinal [13].

Figura 17 - Vista superior simplificada do leiaute de um MOSFET do tipo Diamante mostrando as suas componentes do campo elétrico longitudinal, sua resultante e as características dimensionais.



Fonte: Autor

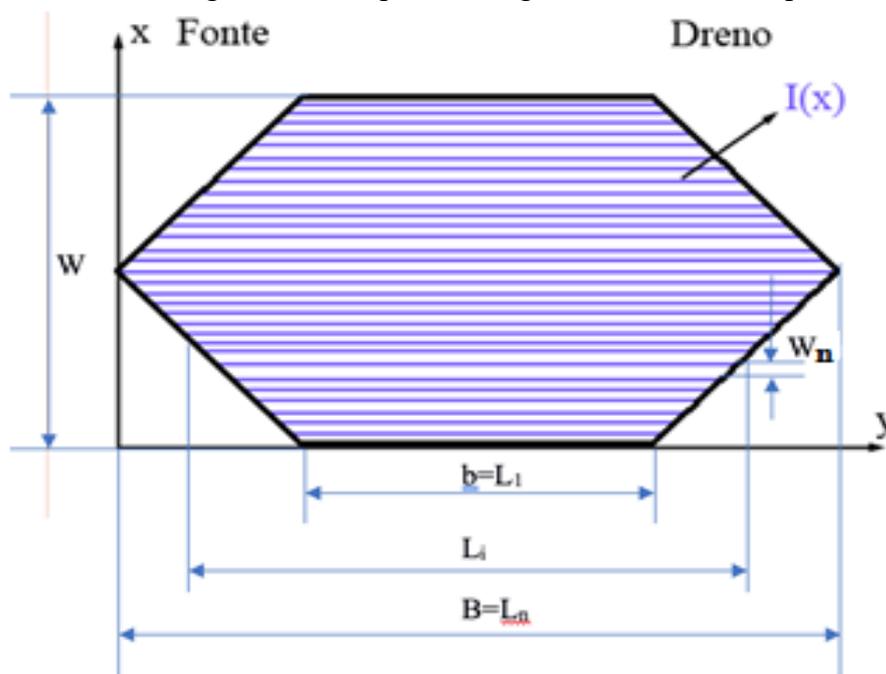
Na Figura 17,  $\alpha$  representa o ângulo de abertura da geometria hexagonal de porta do DM, devido a forma geométrica hexagonal de porta,  $\vec{\varepsilon}_{//1}$  e  $\vec{\varepsilon}_{//2}$  são as componentes do campo elétrico longitudinal ao longo do canal no ponto P, sendo perpendiculares às interfaces formadas pelas regiões de dreno e canal no ponto P, decorrente da aplicação da  $V_{DS}$ ,  $B$  e  $b$  são os comprimentos de canal da porta de formato hexagonal, não convencional, maior e menor, respectivamente, e  $W$  é a largura de canal do transistor.

Outra decorrência que surge a partir dessa nova proposta de geometria de leiaute de porta é o efeito da associação paralela de MOSFETs com diferentes comprimentos de canal [13][29][30]. Esse efeito adicional tem a capacidade de potencializar a sua corrente elétrica entre o dreno e a fonte, uma vez que o MOSFET com geometria de porta hexagonal pode ser considerado como uma associação paralela de infinitos MOSFETs com leiaute de porta

retangular de diferentes comprimentos de canal e com larguras de canal infinitesimais. Assim sendo, a corrente entre dreno e fonte tende a fluir mais pelas bordas do dispositivo, onde existem os MOSFETs com menores comprimentos de canal [13][29][30].

A Figura 18 ilustra o DM dividido em infinitos MOSFETs com geometria de porta retangulares, além das distintas dimensões de canal ( $b \leq L_i \leq B$ , onde  $L_i$  representa os diferentes comprimentos de canal da estrutura hexagonal de porta e  $i$  é definido como um número inteiro) e com larguras de canal infinitesimais [33].

Figura 18 - Representação física do MOSFET do tipo Diamante construído de infinitos MOSFETs com geometria de porta retangular associados em paralelo.

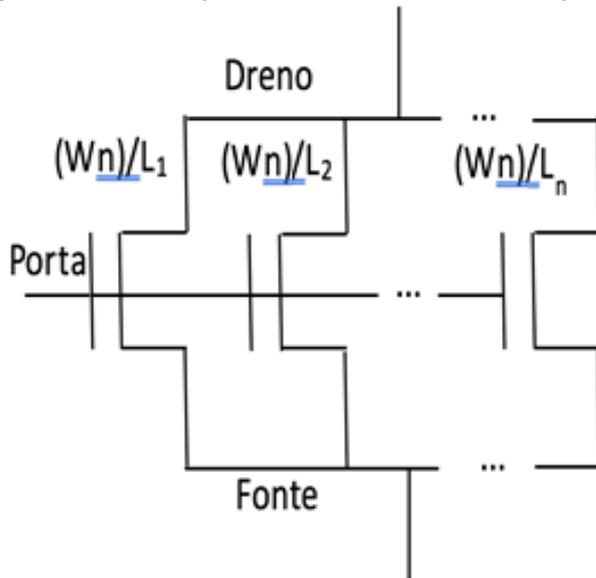


Fonte: Autor "Adaptado de" Gimenez, 2014

Na Figura 18,  $I(x)$  representa a corrente elétrica entre o dreno e a fonte correspondente a cada MOSFET de porta retangular que compõem o MOSFET do tipo Diamante,  $W_n$  é a largura de canal infinitesimal, sendo  $n$  um número inteiro tendendo a infinito. Ademais,  $L_1, L_2, \dots, L_i, \dots, L_n$  são os diferentes comprimentos de canal do MOSFET do tipo Diamante.

O correspondente circuito elétrico equivalente do dispositivo visto na Figura 18 é ilustrado na Figura 19 [33].

Figura 19 - Correspondente circuito elétrico equivalente de um DM.



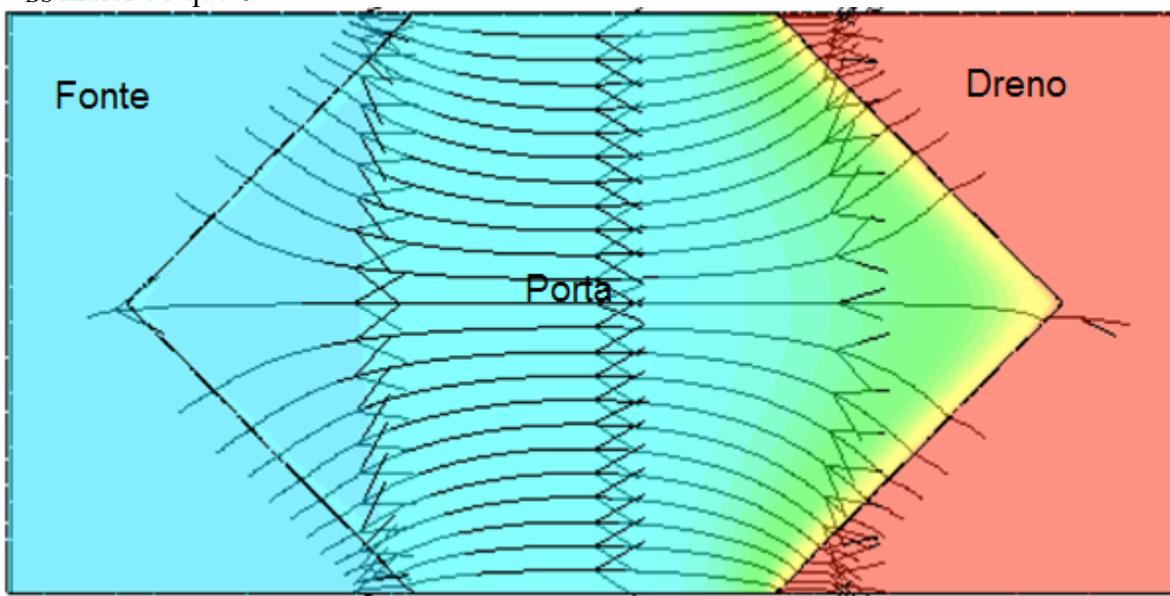
Fonte: Autor “Adaptado de” Gimenez, 2014

Ao equacionar o comprimento efetivo de canal do DM, verifica-se que ele tem a capacidade de reduzir o comprimento efetivo de canal ( $L_{eff}$ ) dos MOSFET do tipo Diamante em relação ao comprimento de canal de um CM equivalente, considerando-se que eles apresentam a mesma área de porta ( $A_G$ ) e mesma largura de canal. A Equação (28) define o valor do comprimento de canal efetivo do MOSFET do tipo Diamante [13].

$$L_{eff} = \frac{(B-b)}{\ln\left(\frac{B}{b}\right)} \quad (28)$$

O terceiro efeito que surgiu com a aplicação dessa técnica de leiaute é o “Efeito da Desativação dos MOSFETs Parasitários das Regiões de Bico de Pássaro” (*Deactivation of Parasitic MOSFETs of the Bird’s Beak Regions Effect*, DEPAMBBRE) [33]. Esse efeito gera linhas de campo elétrico longitudinais, curvas entre as regiões de bico de pássaro dos DMs, que existem intrinsecamente entre as regiões de fonte e dreno, sendo capaz de desativar eletricamente os MOSFETs parasitários dessas regiões como indica a Figura 20 [33].

Figura 20 - Linhas de campo elétrico longitudinais resultantes curvas entre as regiões de Dreno/Fonte e Canal do MOSFET do tipo Diamante (geometria de porta hexagonal) para um  $V_{DS}$  maior do que 0 V.



Fonte: Autor “Adaptado de” Gimenez, 2012

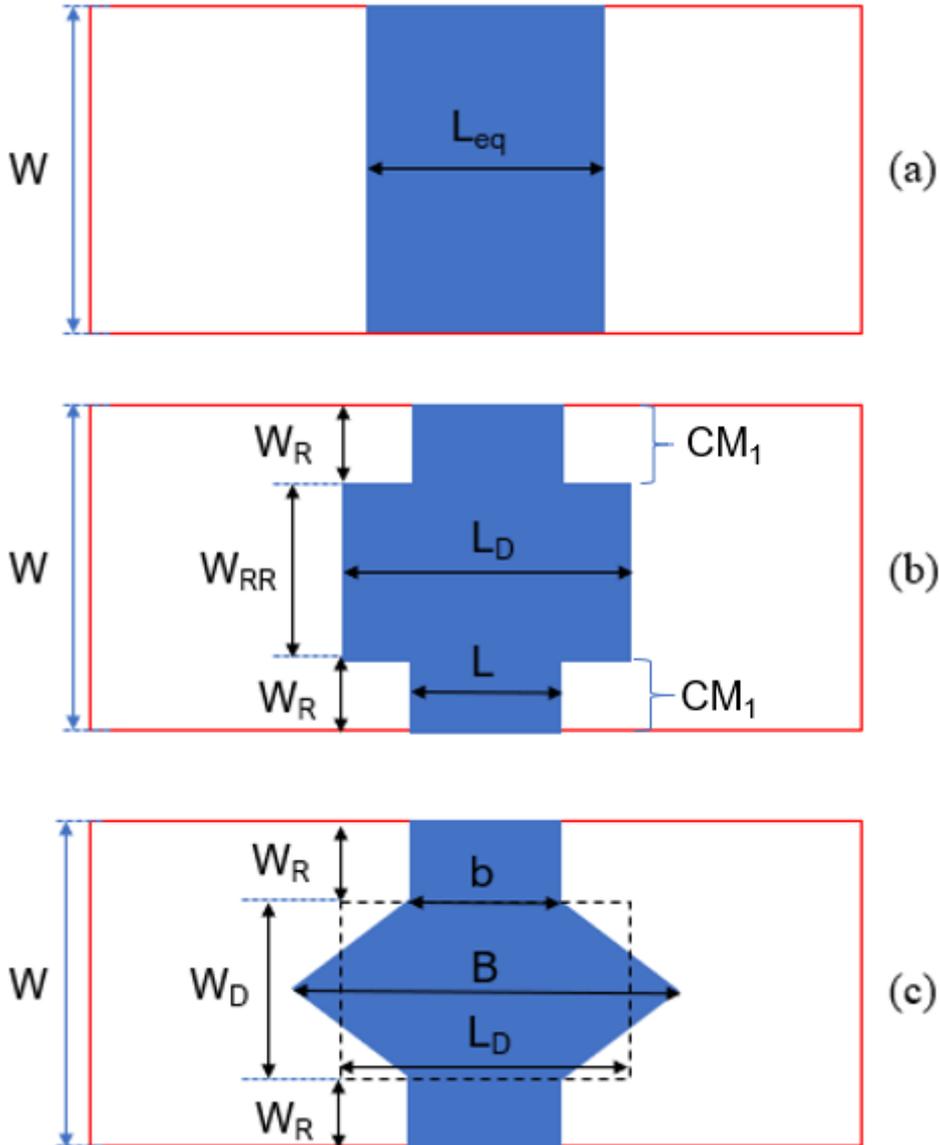
Nos MOSFETs de leiaute de porta retangular, esses transistores parasitários prejudicam o funcionamento dos dispositivos quando são submetidos às radiações ionizantes, como por exemplo, em aplicações espaciais de CIs CMOS [33]. Isso acontece em razão das radiações ionizantes que são responsáveis por reduzir a tensão de limiar desses MOSFETs parasitários, iniciando o seu funcionamento antes do transistor principal, e, conseqüentemente, tornando-se responsáveis por provocar um aumento da corrente de fuga ( $I_{LEAK}$ ) e da corrente de dreno de estado desligado ( $I_{OFF}$ ) do MOSFET principal [32][33].

## 2.11 MOSFET DO TIPO DIAMANTE HÍBRIDO

Em virtude das regras de projeto das tecnologias de fabricação de CIs CMOS mais recentes e sofisticadas não permitirem a fabricação de MOSFETs com geometrias de porta não convencionais que apresentam a região de porta do MOSFET não ortogonal à região ativa do dispositivo, foi proposto um inovador estilo de leiaute de MOSFET com geometria de porta não-convencional em paralelo com dois MOSFETs de geometria de porta retangular, criando assim uma nova forma de leiaute, o MOSFET de geometria de porta não convencional Híbrido (*Hybrid MOSFET*, HM). Para poder usufruir os ganhos que o DM proporciona [13][29][30][31] nessa tecnologia, foi implementado o MOSFET do tipo Diamante Híbrido, conforme está ilustrado na Figura 21.



Figura 22 - Processo de transformação de um MOSFET convencional obtido de um projeto de CI CMOS analógico num HDM: Leiaute simplificado de um MOSFET convencional (a). MOSFET convencional híbrido implementado com um MOSFET retangular principal e dois MOSFETs secundários (b) e o HDM, onde o MOSFET principal é substituído por um DM equivalente de mesma área de porta.



Fonte: Autor

Na Figura 22.(b),  $W_{RR}$  é a largura de canal do MOSFET de porta retangular principal do circuito e o  $L_D$  é o comprimento de canal do MOSFET de porta retangular principal do circuito. O  $L_D$  é o comprimento de canal do MOSFET de porta retangular que apresenta a mesma área de porta que o MOSFET do tipo Diamante, que é calculado por intermédio da Equação (29) [13].

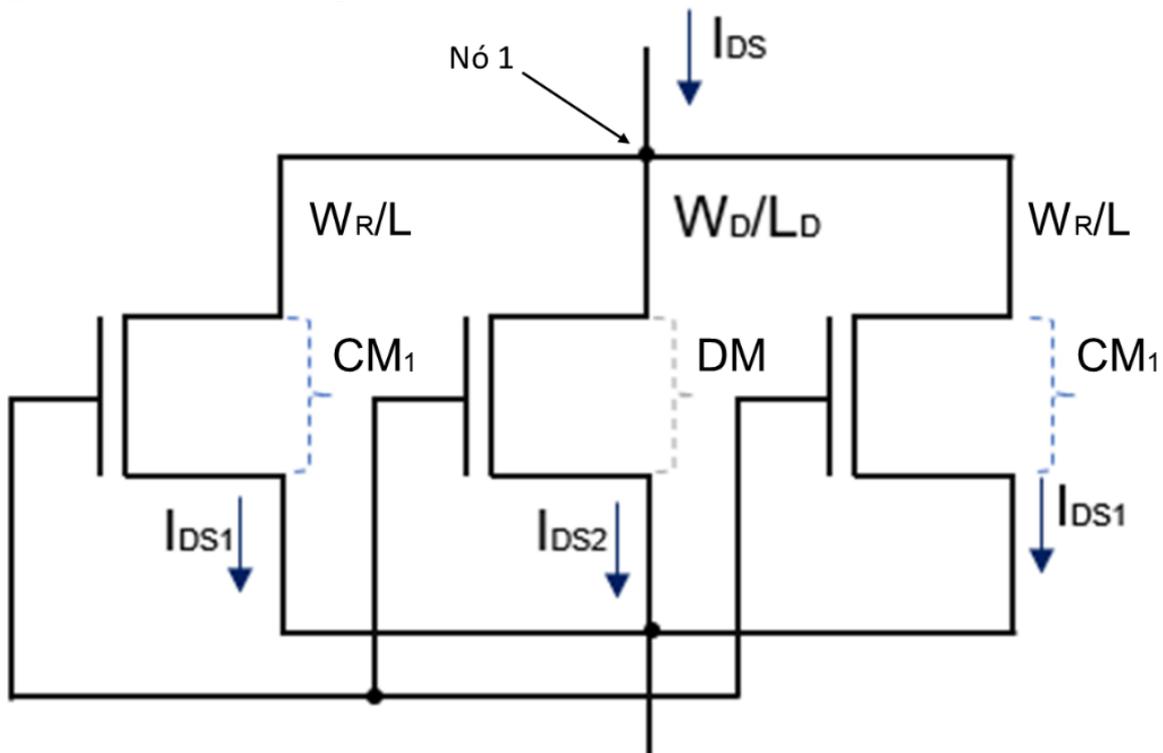
$$L_D = \frac{B+b}{2} \quad (29)$$

Abaixo é dada a descrição detalhada acerca das etapas de transformação de um CM para um DM que foram ilustradas na Figura 22.

- Na primeira etapa é apresentado o MOSFET de porta retangular utilizado no projeto de CI CMOS analógico;
- Mantendo a área de porta, é feito a mudança na estrutura do leiaute e como resultado se tem dois MOSFETs de porta retangular próximos a área ativa do dispositivo e um outro MOSFET de porta retangular no centro;
- Com o MOSFET no centro da configuração dada pela Figura 22.(b) tem a mesma área de porta que um DM, o mesmo pode ser substituído pelo DM para que assim possa usufruir dos ganhos que esse transistor de leiaute de porta diferenciado proporciona em relação ao CM, obtendo dessa forma a configuração do HDM.

Para poder determinar a razão de aspecto do HDM, é necessário determinar o circuito elétrico equivalente do HDM apresentado na Figura 21, que está ilustrado na Figura 23.

Figura 23 - Circuito elétrico equivalente de um MOSFET de geometria de porta Diamante Híbrido contendo três MOSFETs, sendo um de geometria hexagonal e outros dois com geometrias de porta retangular.



Fonte: Autor

Sendo  $I_{DS1}$  a corrente entre o dreno e a fonte do MOSFET de porta retangular paralelo,  $I_{DS2}$  a corrente entre dreno e fonte do MOSFET com geometria de porta não convencional (hexagonal).

A razão de aspecto do HDM  $[(W/L)_{HDM}]$  é obtido pela aplicação da primeira lei de Kirchoff no Nó 1 do circuito elétrico equivalente, ilustrado na Figura 23 [Equações (30) a (33)].

$$I_{DS} = 2 \cdot I_{DS1} + I_{DS2} \quad (30)$$

$$\frac{1}{2} \cdot \mu_n \cdot C_{OX} \cdot \left(\frac{W}{L}\right)_{HDM} \cdot (V_{GS} - V_{TH})^2 = \frac{2}{2} \cdot \mu_n \cdot C_{OX} \cdot \left(\frac{W_R}{L}\right) \cdot (V_{GS} - V_{TH})^2 + \frac{1}{2} \cdot \mu_n \cdot C_{OX} \cdot \left(\frac{W_D}{L_D}\right) \cdot (V_{GS} - V_{TH})^2 \quad (31)$$

$$\frac{1}{2} \cdot \left(\frac{W}{L}\right)_{HDM} = \left(\frac{W_R}{L}\right) + \frac{1}{2} \cdot \left(\frac{W_D}{L_D}\right) \quad (32)$$

$$\left(\frac{W}{L}\right)_{HDM} = 2 \cdot \left(\frac{W_R}{L}\right) + \left(\frac{W_D}{L_D}\right) \quad (33)$$

Cabe ressaltar, para fins de comparação entre os HDMs e o CM equivalente a  $I_{DS}$  do HDM será normalizado em função da razão de aspecto dada pela Equação (33).

### 3 ESTUDO EXPERIMENTAL COMPARATIVO ENTRE MOSFETS DOS TIPOS DIAMANTE HÍBRIDO E CONVECIONAL

Neste capítulo apresentamos as características físicas dos MOSFETs estudados [Leiaute de porta Diamante Híbrido com diferentes ângulos  $\alpha$  ( $45^\circ$ ,  $90^\circ$  e  $135^\circ$ ) e o de porta retangular] bem como os resultados experimentais das figuras de mérito mais importantes, tais como: a tensão de limiar, a transcondutância, a curva  $I_{DS}/(W/L)$  em função do  $V_{GT}$ , a resistência série, a curva  $I_{DS}/(W/L)$  em função de  $V_{DS}$ , a tensão Early, o ganho de tensão intrínseco, a inclinação de sublimiar, a corrente de estado ligado entre o dreno e a fonte, a corrente entre o dreno e a fonte de estado desligado e a distorção harmônica.

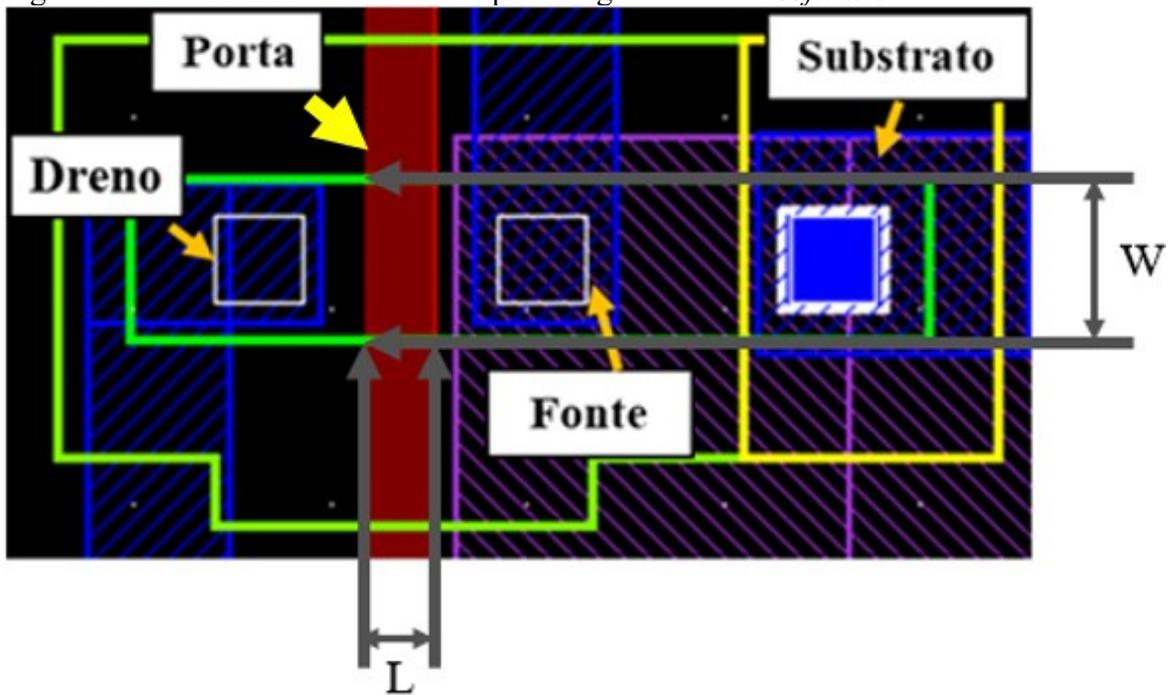
As curvas de  $I_{DS}$  em função de  $V_{GS}$  e  $I_{DS}$  em função de  $V_{DS}$  dos MOSFETs pesquisados foram extraídas à temperatura ambiente com o auxílio do equipamento de medição de curvas de CIs encapsulados LR: 8028 da Keithley.

#### 3.1 CARACTERÍSTICAS DIMENSIONAIS DOS MOSFETS UTILIZADOS PARA REALIZAR O ESTUDO EXPERIMENTAL

Os circuitos integrados utilizados nesse projeto de pesquisa foram fabricados com tecnologia de fabricação de CIs CMOS convencional (*Bulk*) de 180 nm da TSMC. Os *chips* foram fabricados em Taiwan, através do programa universitário da Mini@asic do IMEC, Bélgica.

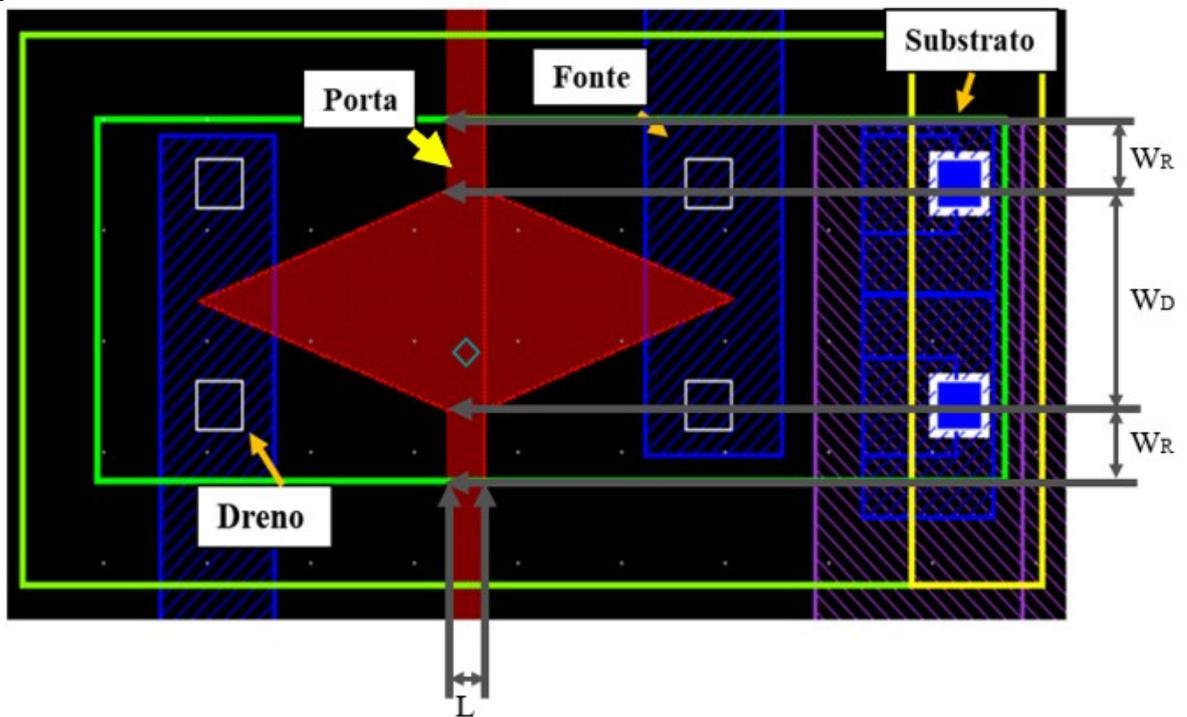
Nas figuras da Figura 24 a Figura 27 é possível visualizar os leiautes dos MOSFETs com porta retangular e dos MOSFETs dos tipos Diamante Híbrido com ângulos de abertura  $\alpha$  iguais a  $45^\circ$ ,  $90^\circ$  e  $135^\circ$ , respectivamente.

Figura 24 - Leiaute do MOSFET do tipo retangular feito no *software* ICStation.



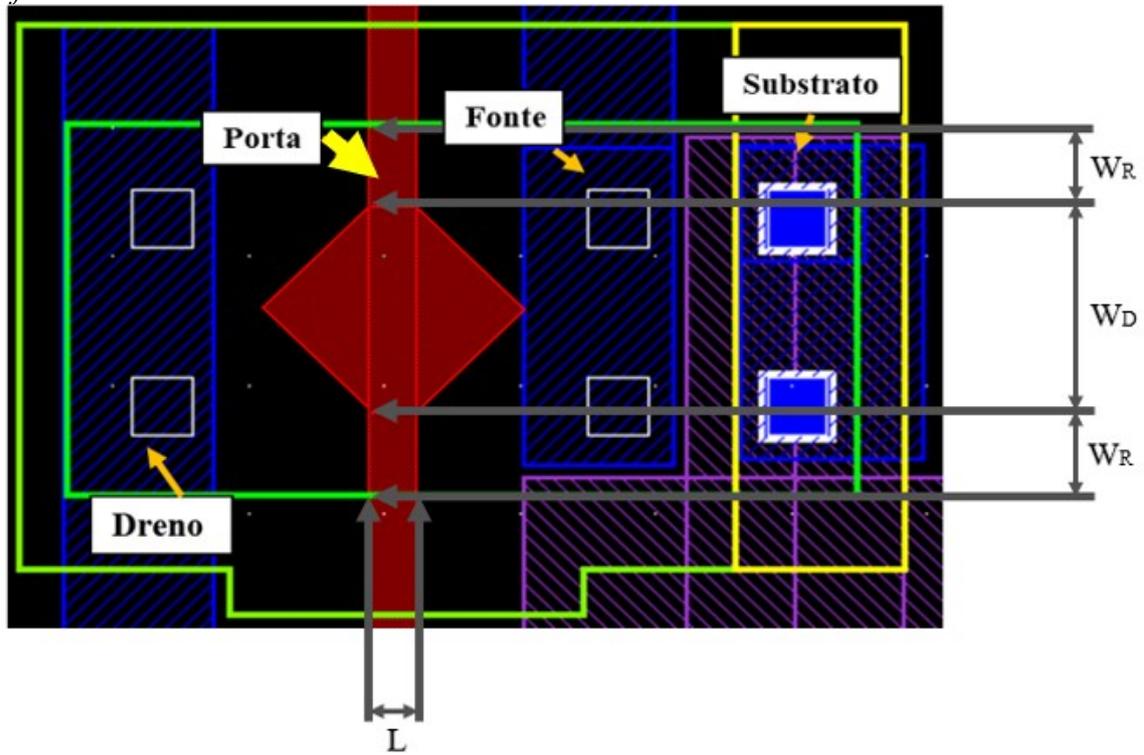
Fonte: Autor

Figura 25 - Leiaute do MOSFET do tipo Diamante Híbrido com ângulo  $\alpha$  de  $45^\circ$  feito no *software* ICStation.



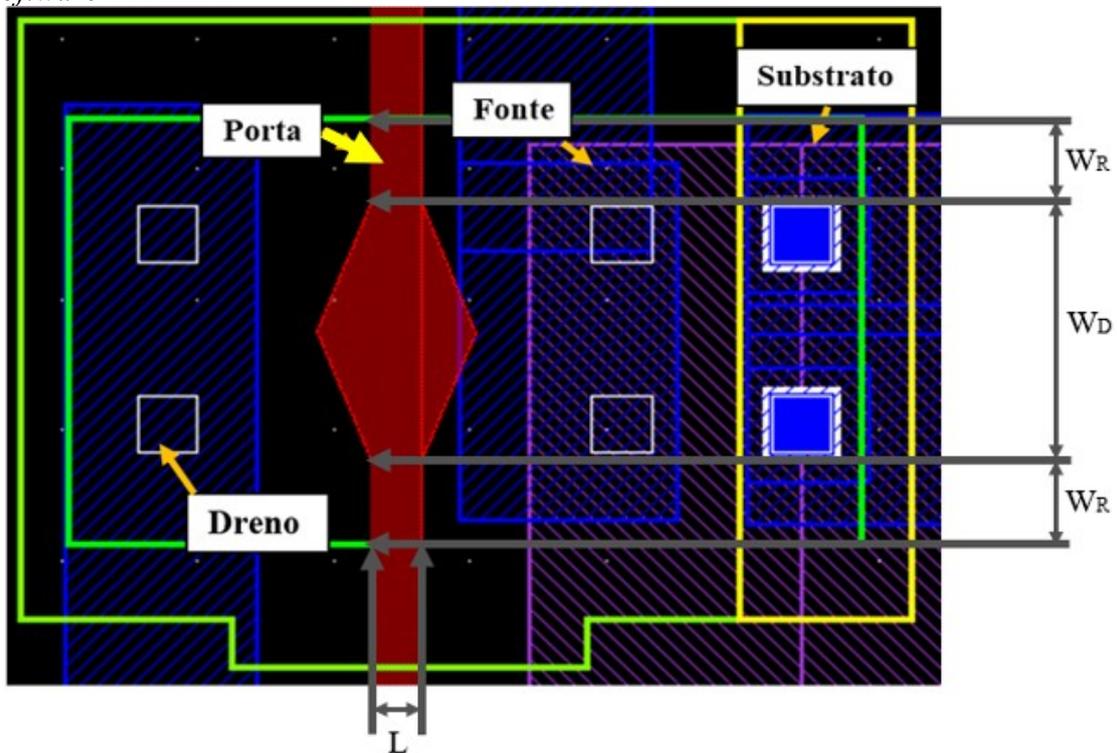
Fonte: Autor

Figura 26 - Leiaute do MOSFET do tipo Diamante Híbrido com ângulo  $\alpha$  de  $90^\circ$  feito no *software* ICStation.



Fonte: Autor

Figura 27 - Leiaute do MOSFET do tipo Diamante Híbrido com ângulo  $\alpha$  de  $135^\circ$  feito no *software* ICStation.



Fonte: Autor

A Tabela 1 apresenta as dimensões dos MOSFETs *Bulk* que foram pesquisados neste projeto.

Tabela 1 - Tabela com os valores das dimensões dos MOSFETs estudados, no qual o valor de  $b$  é igual a 180 nm para todos os MOSFETs dos tipos Diamantes.

MOSFET	CM	CM <sub>1</sub>	DM ( $\alpha=45^\circ$ )	DM ( $\alpha=90^\circ$ )	DM ( $\alpha=135^\circ$ )
W [ $\mu\text{m}$ ]	0,42	-	-	-	-
W <sub>R</sub> [ $\mu\text{m}$ ]	-	0,25	-	-	-
W <sub>D</sub> [ $\mu\text{m}$ ]	-	-	1,60	1,44	1,60
B [ $\mu\text{m}$ ]	-	-	2,57	0,98	0,58
L [ $\mu\text{m}$ ]	0,18	0,18	-	-	-
L <sub>D</sub> [ $\mu\text{m}$ ]	-	-	1,38	0,58	0,38
L <sub>eff</sub> [ $\mu\text{m}$ ]	-	-	0,90	0,47	0,34
A <sub>G</sub> [ $\mu\text{m}^2$ ]	0,08	0,05	2,21	0,83	0,61
(W/L)	2,33	1,39	-	-	-
(W/L) <sub>HDM</sub>	-	-	3,94	5,27	6,99

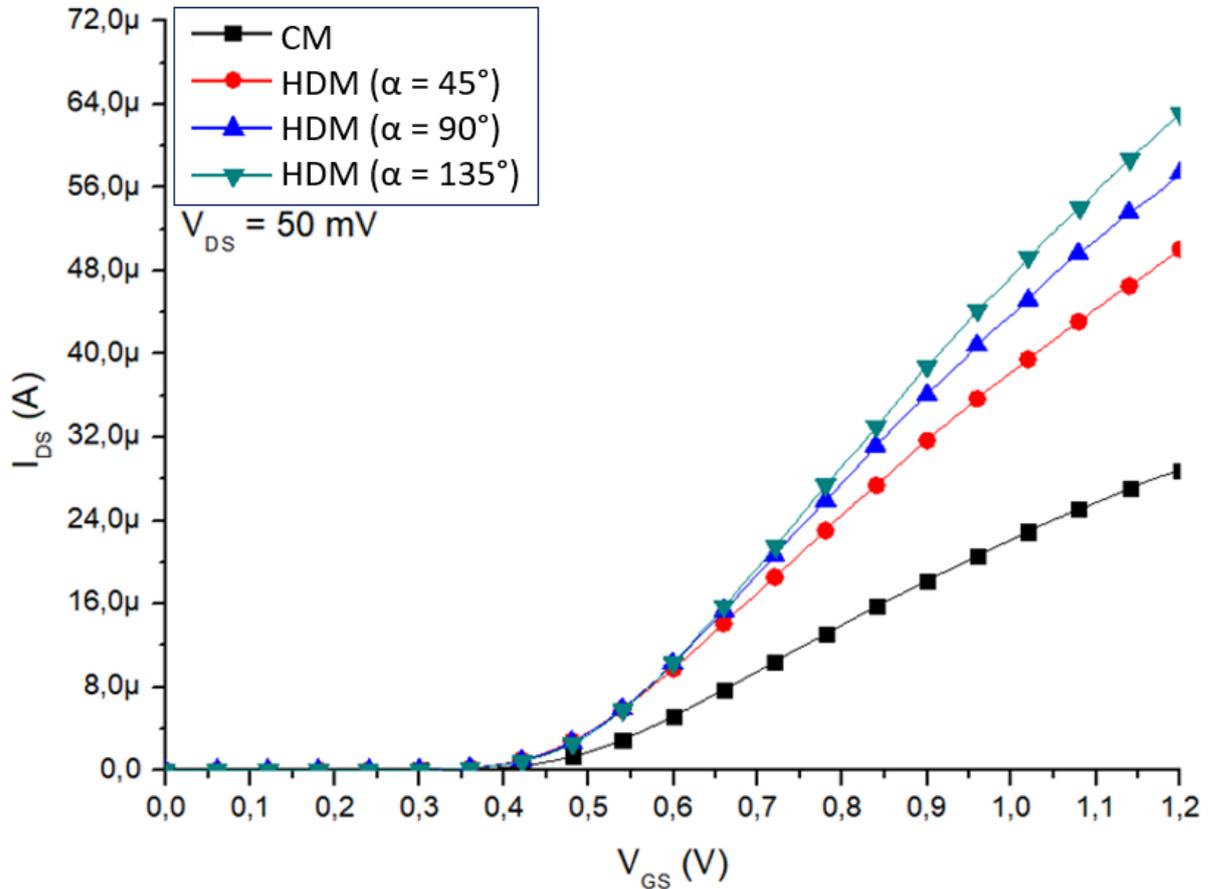
Fonte: Autor

Como mencionado no capítulo anterior, o valor de  $(W/L)_{\text{HDM}}$  será utilizado para realizar a normalização dos parâmetros elétricos e as figuras de mérito quando necessárias, a fim de eliminar os efeitos geométricos dos MOSFETs que estão sendo estudados.

### 3.2 TENSÃO DE LIMIAR

As curvas das  $I_{\text{DS}}$  em função da  $V_{\text{GS}}$  utilizadas para poder realizar a extração da  $V_{\text{TH}}$  dos MOSFETs são apresentadas na Figura 28 e considerando-se uma tensão entre o dreno e a fonte igual a 50 mV.

Figura 28 - Curvas das correntes entre o dreno e a fonte em função da tensão entre a porta e a fonte dos HDMs e o CM, para uma  $V_{DS}$  igual a 50 mV.



Fonte: Autor

A Tabela 2 apresenta os valores das tensões de limiar extraídas das curvas ilustradas na Figura 28, utilizando-se o método da segunda derivada de  $I_{DS}$  em função de  $V_{GS}$  para  $V_{DS}$  igual a 50 mV.

Tabela 2 - Valores das tensões de limiar para os diferentes dispositivos, extraído com uma  $V_{DS}$  igual a 50 mV.

MOSFETs	$V_{TH}$ [V]
CM	0,490
HDM ( $\alpha=45^\circ$ )	0,485
HDM ( $\alpha=90^\circ$ )	0,490
HDM ( $\alpha=135^\circ$ )	0,490

Fonte: Autor

As diferenças entre as  $V_{TH}$  desses transistores estão dentro das especificações do processo de fabricação que é  $0,45V \pm 10\%$ , conforme definido pelo fabricante (TSMC).

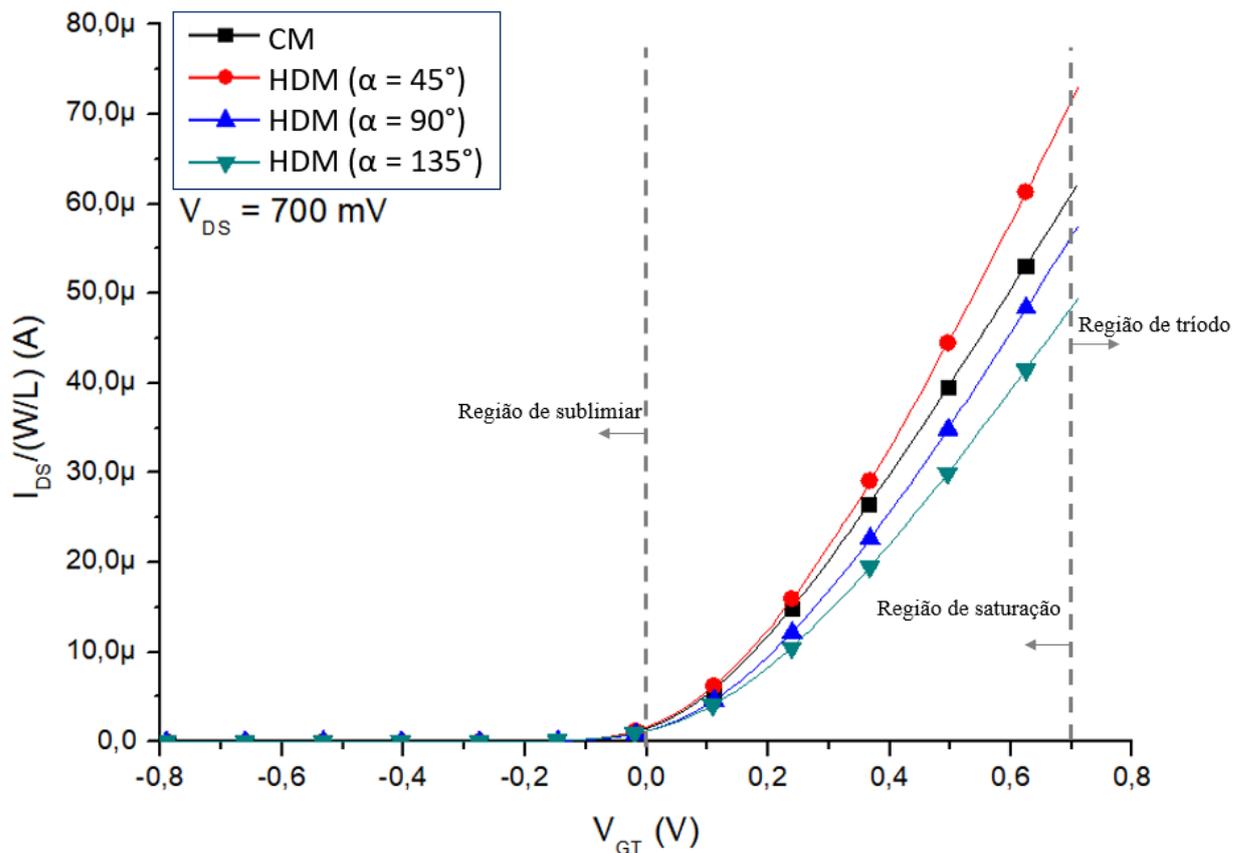
### 3.3 CURVA $[I_{DS}/(W/L)]$ EM FUNÇÃO DE $V_{GT}$

O gráfico da corrente entre o dreno e a fonte normalizada pela razão de aspecto dos MOSFETs em função da  $V_{GT}$  para um determinado valor de  $V_{DS}$ , é uma das curvas mais importantes deste projeto de pesquisa, uma vez que é a base para a caracterização elétrica experimental da distorção harmônica total do seu sinal de saída, no qual devem operar na região de saturação para a aplicação de CIs CMOS analógicos.

É realizada a normalização da  $I_{DS}$  pela razão de aspecto dos MOSFETs para poder eliminar as diferenças geométricas que existem entre eles e a curva é traçada em função da  $V_{GT}$  para poder eliminar as diferenças de  $V_{TH}$  deles.

A Figura 29 apresenta as curvas experimentais das  $I_{DS}/(W/L)$  em função da  $V_{GT}$  dos HDMs ( $\alpha = 45^\circ; 90^\circ; 135^\circ$ ) e do CM, para  $V_{DS}$  igual a 700 mV.

Figura 29 - Curvas das correntes entre o dreno e a fonte normalizada em função da razão de aspecto em função da sobretensão de porta dos HDMs com diferentes ângulos  $\alpha$  e do CM, para uma  $V_{DS}$  igual a 700 mV (Região de saturação).



Fonte: Autor

A Figura 29 mostra que o HDM ( $\alpha = 45^\circ$ ) possui uma  $I_{DS}/(W/L)$  maior que a do CM equivalente (Diferença máxima de 17,65%) enquanto os demais HDMs ( $\alpha = 90^\circ$ ;  $135^\circ$ ) apresentam valores da  $I_{DS}/(W/L)$  menores que a  $I_{DS}/(W/L)$  do CM equivalente.

Pode-se justificar esses resultados através do LCE e o PAMDLE presentes no HDM ( $\alpha = 45^\circ$ ) os quais foram capazes de compensar a degradação da corrente entre o dreno e a fonte, apesar de possuir uma maior razão de aspecto (3,94) em comparação ao CM equivalente (2,33). Considerando-se um mesmo nível de corrente entre os dois MOSFETs [ $I_{DS}/(W/L) = 15 \mu A$ ], o HDM ( $\alpha = 45^\circ$ ) e o CM, se tem a Equação (34).

$$\left(\frac{I_{DS}}{W/L}\right)_{HDM (\alpha=45^\circ)} = \left(\frac{I_{DS}}{W/L}\right)_{CM} \quad (34)$$

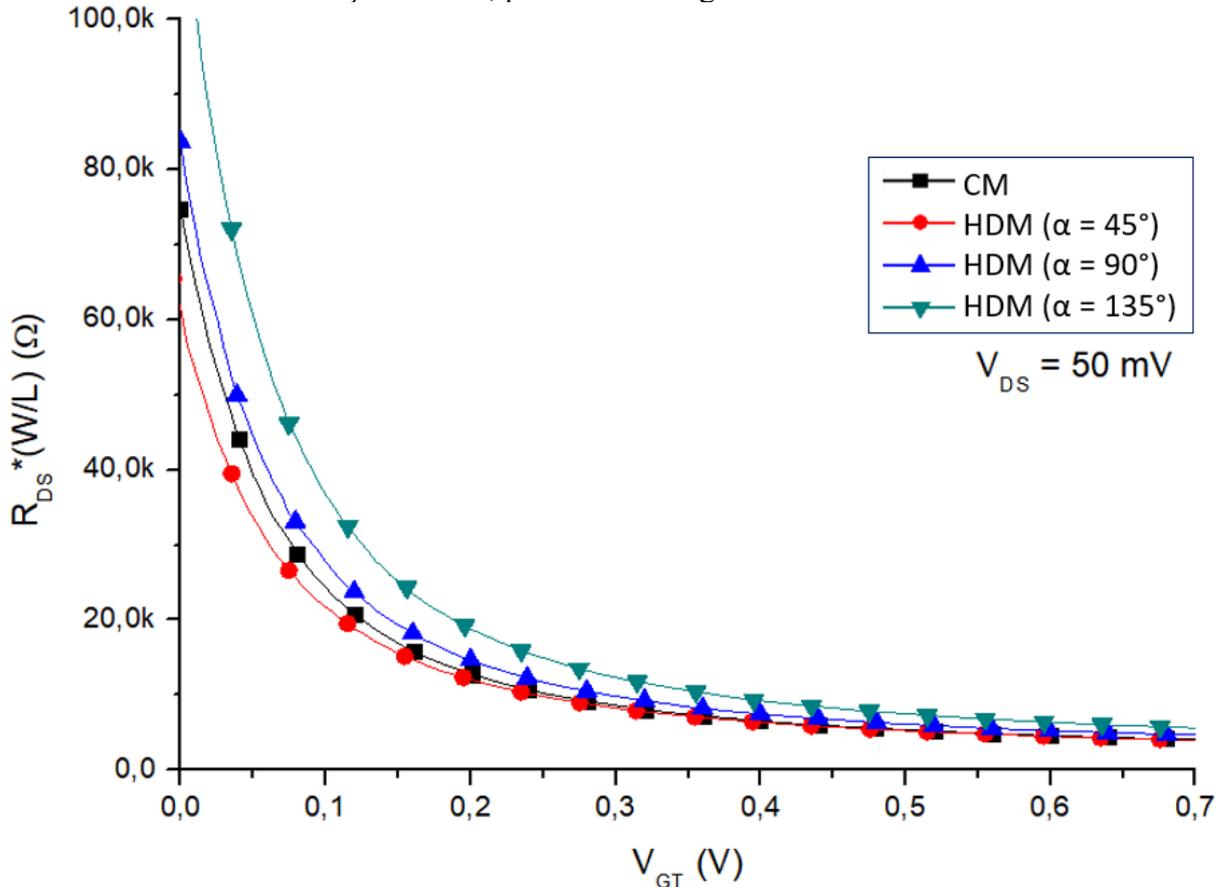
Ao substituir na Equação (34) a  $W/L$  correspondente de cada um dos MOSFET a parte referente ao CM teria um nível de  $I_{DS}/(W/L)$  maior que à do HDM ( $\alpha = 45^\circ$ ), todavia isso não ocorre, porque apesar do CM ter uma  $W/L$  menor que à do HDM ( $\alpha = 45^\circ$ ), esse conta com o DM em sua estrutura o qual é capaz de aumentar a  $I_{DS}$  devido ao LCE e PAMDLE presentes [13].

Já os HDMs com  $\alpha$  iguais a  $90^\circ$  e  $135^\circ$  apesar de terem presentes em sua estrutura o LCE e o PAMDLE, que são responsáveis por aumentar a  $I_{DS}$  no dispositivo, eles não foram capazes de compensar as suas maiores  $W/L$ .

### 3.4 CURVA [ $R_{DS}^*(W/L)$ ] EM FUNÇÃO DE $V_{GT}$

A curva da  $R_{DS}^*(W/L)$  em função da  $V_{GT}$ , apresentada na Figura 30, é utilizada para poder realizar a extração da  $R_S$  normalizada pela razão de aspecto dos MOSFETs [ $R_S^*(W/L)$ ] e considerando uma  $V_{DS}$  igual a 50 mV.

Figura 30 - Curvas das resistências entre o dreno e a fonte normalizadas pela razão de aspecto dos HDMs e o CM em função de  $V_{GT}$ , para uma  $V_{DS}$  igual a 50 mV.



Fonte: Autor

Como o valor de  $R_{DS}^*(W/L)$  foi obtido para uma  $V_{DS}$  baixa ( $V_{DS} = 50 \text{ mV}$ ) e para um valor de  $V_{GT}$  alto ( $V_{GT} = 0,7 \text{ V}$ ), o valor de  $R_{CH}$ , conforme a Equação (7), cai drasticamente, pois a interface entre o canal e o óxido de porta apresenta-se totalmente invertida, fazendo com que a  $R_{DS}^*(W/L)$  se torne praticamente igual a  $R_S^*(W/L)$  [1][3]. Dessa maneira têm-se os valores de  $R_S$  normalizados por  $W/L$ .

Analisando as curvas da Figura 30, para um valor de  $V_{GT}$  igual a 0,7 V o HDM ( $\alpha = 45^\circ$ ) possui uma  $R_S^*(W/L)$  igual a 3,98 k $\Omega$ , o CM possui uma  $R_S^*(W/L)$  igual a 4,07 k $\Omega$ , o HDM ( $\alpha = 90^\circ$ ) possui uma  $R_S^*(W/L)$  igual a 4,65 k $\Omega$  e o HDM ( $\alpha = 135^\circ$ ) possui uma  $R_S^*(W/L)$  igual a 5,60 k $\Omega$ .

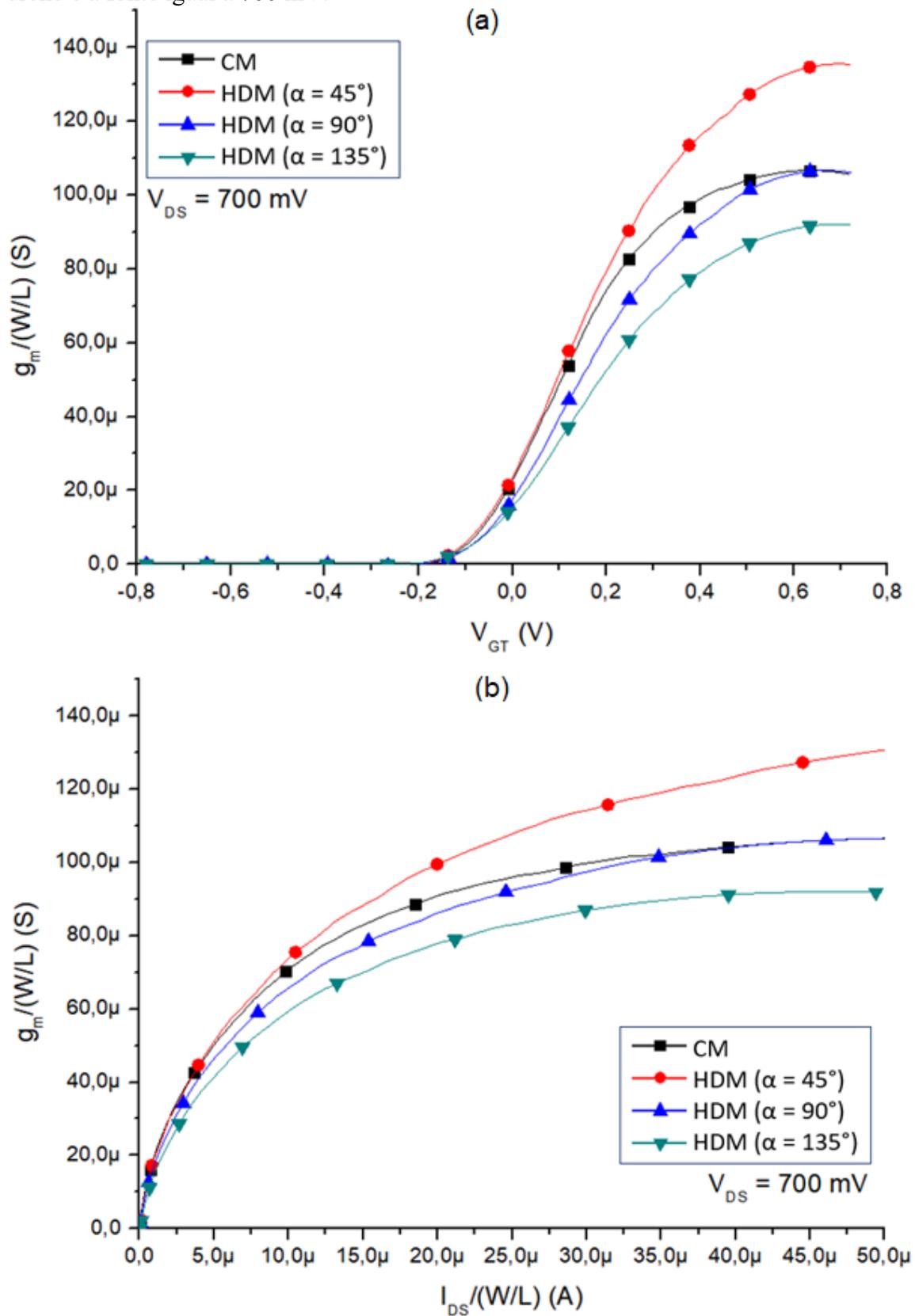
Isso é justificado pelo LCE e o PAMDLE presentes nos HDMs. O LCE e o PAMDLE são mais pronunciados no HDM ( $\alpha = 45^\circ$ ), o que resulta em maior  $I_{DS}/(W/L)$  quando comparado aos demais MOSFETs estudados nesse projeto de pesquisa para uma mesma  $V_{DS}$  num determinado  $V_{GT}$  ( $V_{DS}$  igual a 700 mV e  $V_{GT}$  igual 700 mV), e, conseqüentemente, obtém-se menor resistência série, pela menor razão de aspecto do HDM ( $\alpha = 45^\circ$ ) em relação aos

outros HDMs ( $\alpha = 90^\circ$ ;  $\alpha = 135^\circ$ ). Enquanto nos demais HDMs ( $\alpha = 90^\circ$ ;  $\alpha = 135^\circ$ ), mesmo tendo o LCE e o PAMDLE em sua estrutura devido a mudança de leiaute, apresentaram menor  $I_{DS}/(W/L)$  quando comparados ao CM, considerando as mesmas condições impostas no HDM ( $\alpha = 45^\circ$ ), pois não tiveram seus efeitos evidenciados devido às suas maiores razões de aspecto, dessa maneira resulta numa maior  $R_s^*(W/L)$  [3][13][29].

### 3.5 TRANSCONDUTÂNCIA MÁXIMA DO MOSFET

A Figura 31 ilustra as curvas das transcondutâncias normalizadas pelas razões de aspecto [ $g_m/(W/L)$ ] em função da  $V_{GT}$  dos MOSFETs para uma polarização entre o dreno e a fonte igual a 700 mV [Figura 30.(a)] e as curvas das  $g_m/(W/L)$  em função da  $I_{DS}/(W/L)$  para um  $V_{DS}$  igual a 700 mV [Figura 30.(b)].

Figura 31 – Curvas das transcondutâncias normalizadas pelas razões de aspecto dos HDMs e do CM em função da  $V_{GT}$  (a) e em função de  $I_{DS}/(W/L)$  (b), considerando uma tensão entre o dreno e a fonte igual a 700 mV.



Fonte: Autor

Baseando-se nas curvas da Figura 31.(a) obteve-se os valores das transcondutâncias dos MOSFETs (HDMs e CM) para um determinado ponto da tensão de polarização ( $V_{DS} = 700$  mV), conforme descrito na Tabela 3.

Tabela 3 - Valores das transcondutâncias máximas dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular para uma  $V_{DS}$  igual a 700 mV.

MOSFETs	$g_m/(W/L)$ [ $\mu S$ ]	Desvio entre os $g_m/(W/L)$ dos HDMs em relação ao CM [%]
CM	105,89 ( $V_{GT} = 0,700$ V)	-
HDM ( $\alpha=45^\circ$ )	135,52 ( $V_{GT} = 0,700$ V)	+27,98%
HDM ( $\alpha=90^\circ$ )	106,05 ( $V_{GT} = 0,700$ V)	+0,15%
HDM ( $\alpha=135^\circ$ )	92,01 ( $V_{GT} = 0,700$ V)	-13,11%

Fonte: Autor

Analisando a Tabela 3 nota-se que, para um valor de  $V_{GT}$  igual a 700 mV e  $V_{DS}$  igual a 700 mV, a  $g_m/(W/L)$  do HDM ( $\alpha = 45^\circ$ ) é 27,98% maior que a do CM equivalente, o HDM ( $\alpha = 90^\circ$ ) tem uma  $g_m/(W/L)$  praticamente igual à do CM, e já para a  $g_m/(W/L)$  do HDM ( $\alpha = 135^\circ$ ) teve um valor cerca de 13,11% menor que a  $g_m/(W/L)$  do CM.

Isso justifica-se porque o HDM ( $\alpha = 45^\circ$ ) apresentou o LCE e o PAMDLE, presentes nesse inovador estilo de leiaute para os MOSFETs, capazes de compensar sua maior razão de aspecto em relação ao CM.

Portanto a substituição dos CMs por HDMs equivalentes com  $\alpha$  igual a  $45^\circ$  é viável para aumentar a transcondutância dos MOSFETs.

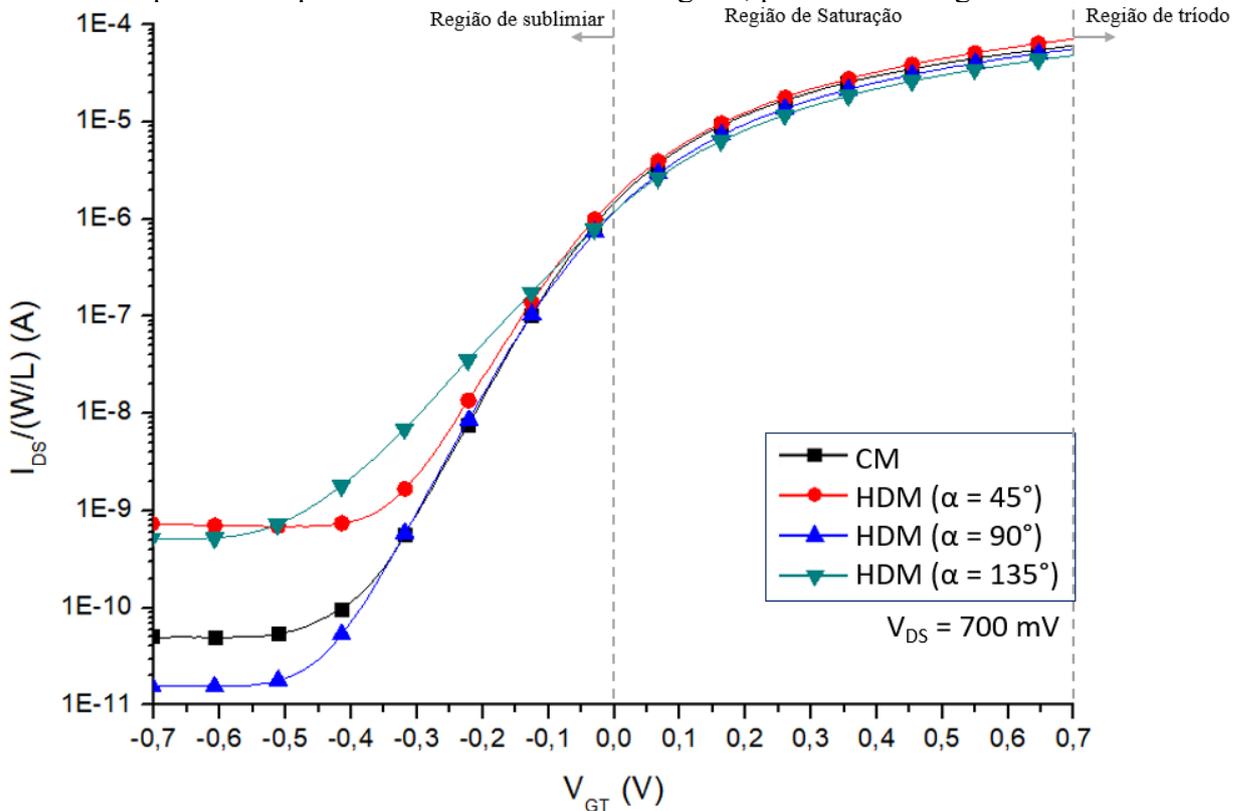
### 3.6 INCLINAÇÕES DE SUBLIMIAR DOS MOSFETS COM LEIAUTES DE PORTA TIPO DIAMANTE HÍBRIDO E DO TIPO RETANGULAR

A inclinação de sublimiar (SS) é o parâmetro que representa o quão rápido um MOSFET passa do estado desligado para o estado ligado, o qual é obtido por meio da Equação (35) [1].

$$SS = \frac{dV_{GS}}{d(\log I_{DS})} = \frac{n \cdot k \cdot T}{q} * \ln(10) \quad (35)$$

A Figura 32 apresenta as curvas da inclinação de sublimiar dos MOSFETs dos tipos Diamante Híbrido e retangular em função da sobretensão de porta, para  $V_{DS}$  igual a 700 mV.

Figura 32 - Gráfico de  $I_{DS}/(W/L)$  em função de  $V_{GT}$  na escala logarítmica dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular, para uma  $V_{DS}$  igual a 700 mV.



Fonte: Autor

A inclinação de sublimiar, a corrente entre o dreno e a fonte de estado ligado ( $I_{ON}$ ) normalizado pela razão de aspecto [ $I_{ON}/(W/L)$ ], a corrente entre o dreno e a fonte de estado desligado ( $I_{OFF}$ ) normalizado pela razão de aspecto [ $I_{OFF}/(W/L)$ ] e a razão  $I_{ON}/I_{OFF}$  dos MOSFETs considerados nesta dissertação são apresentados na Tabela 4.

Tabela 4 - Valores de SS,  $I_{ON}$ ,  $I_{OFF}$  e  $I_{ON}/I_{OFF}$  dos MOSFETs com leiautes dos tipos Diamante Híbrido e retangular, considerando-se uma  $V_{DS}$  igual a 700 mV.

MOSFETs	CM	HDM ( $\alpha=45^\circ$ )	HDM ( $\alpha=90^\circ$ )	HDM ( $\alpha=135^\circ$ )
SS [mV/década]	85,68	95,18	82,25	134,54
$I_{ON}/(W/L)$ [ $\mu A$ ]	60,92	71,43	56,42	48,39
$I_{OFF}/(W/L)$ [pA]	49,98	712,29	15,63	508,67
$I_{ON}/I_{OFF}$ [Ordem de grandeza (og)]	6	5	6	4

Fonte: Autor

Na Tabela 4, as SS do CM e do HDM ( $\alpha = 90^\circ$ ) são praticamente idênticas, como visto na Figura 32, com uma variação entre si de 4%, visto que foram manufacturados com a mesma

tecnologia de CI CMOS. O HDM ( $\alpha = 45^\circ$ ) e o HDM ( $\alpha = 135^\circ$ ) possuíram valores de SS cerca de 11,09% e 57,03%, respectivamente. Isso é justificado devido à degradação da corrente de estado desligado, que foi muito elevada em ambos os MOSFETs.

Ao prosseguir com as análises da Tabela 4 nota-se que a  $I_{OFF}/(W/L)$  (Considerando uma  $V_{GT}$  igual a -0,6 V) dos HDMs com ângulos  $\alpha$  iguais a  $45^\circ$  e a  $135^\circ$  foram maiores que o valor da  $I_{OFF}/(W/L)$  do CM equivalente, cerca de 14,35 vezes menor e 10,18 vezes menor, respectivamente. Isso ocorre porque os HDMs ( $\alpha = 45^\circ; 135^\circ$ ), apesar de possuírem maiores  $L_{effs}$  em comparação ao CM equivalente, apresentaram um perímetro da junção p-n maior que o do CM equivalente, e seus LEFs não foram capazes de se sobrepor a esse efeito de perímetro, dessa forma, suas correntes de fuga foram maiores que a do CM equivalente [13][29]. Como consequência disso, suas razões de  $I_{ON}/I_{OFF}$  foram 1 og menor e 2 og menor, respectivamente, em relação ao  $I_{ON}/I_{OFF}$  do CM equivalente.

Já o HDM ( $\alpha = 90^\circ$ ) apresentou uma  $I_{OFF}/(W/L)$  menor, cerca de 68,7% menor que a do CM equivalente. Isso ocorre porque, apesar de apresentar um perímetro da junção p-n maior que a do CM equivalente, assim como nos casos dos HDMs com ângulo  $\alpha$  iguais a  $45^\circ$  e a  $135^\circ$ , esse não sofreu degradação do seu campo elétrico longitudinal, que é o responsável por aumentar o comprimento da região de depleção do dispositivo [8][33]. Assim, pode-se concluir que o HDM ( $\alpha = 90^\circ$ ) apresentou o melhor compromisso entre o LEF e o perímetro da junção p-n por esse apresentar menor  $I_{OFF}/(W/L)$  em relação ao valor de  $I_{OFF}/(W/L)$  do CM equivalente.

Também é possível observar que a  $I_{ON}/(W/L)$  do HDM ( $\alpha = 45^\circ$ ) possui um valor cerca de 17,25% maior que à do CM equivalente, considerando uma  $V_{GT}$  igual a 0,7 V. Adicionalmente nota-se que o valor da  $I_{ON}/(W/L)$  do HDM ( $\alpha = 90^\circ$ ) possui um valor 7,39% menor do que o observado no CM equivalente, para uma  $V_{GT}$  igual a 0,7 V. E para o HDM ( $\alpha = 135^\circ$ ) constatou-se uma  $I_{ON}/(W/L)$  20,57% menor que a do CM equivalente, para uma  $V_{GT}$  igual a 0,6 V. Isso é justificado porque os HDMs com ângulos iguais a  $90^\circ$  e  $135^\circ$  não apresentam LCE e PAMDLE capazes de compensar os seus maiores  $L_{eff}$  em relação ao do CM equivalente e o HDM com ângulo  $\alpha$  igual a  $45^\circ$  apresentou um valor de  $I_{ON}/(W/L)$  praticamente igual ao valor da  $I_{ON}/(W/L)$  do CM equivalente.

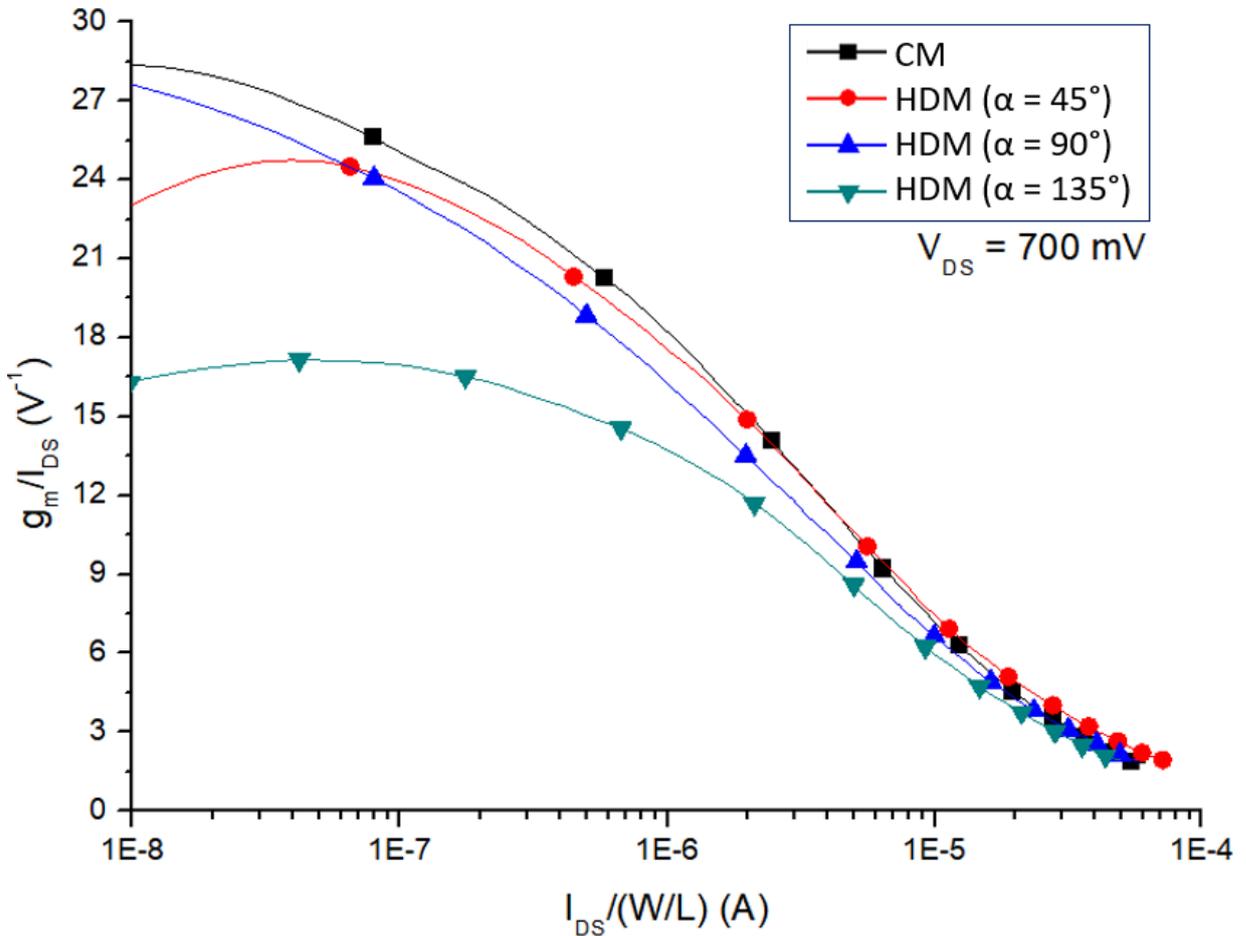
### 3.7 CURVA DE $g_m/I_{DS}$ EM FUNÇÃO DE $I_{DS}/(W/L)$ PARA OS MOSFETS COM LEIAUTES DE PORTA DOS TIPOS DIAMANTE HÍBRIDO E RETANGULAR

Uma figura de mérito muito importante para o desenvolvimento de projetos de CIs CMOS de baixa potência e baixa tensão analógicos é a curva da razão  $g_m/I_{DS}$  em função de  $I_{DS}/(W/L)$ . Essa curva é também utilizada para determinar o regime de inversão de canal dos MOSFETs [20][35]. Essa curva é obtida por meio da expressão apresentada na Equação (36) [20].

$$\frac{g_m}{I_{DS}} = \frac{1}{I_{DS}} \frac{\partial I_{DS}}{\partial V_{GS}} = \frac{\partial(\ln I_{DS})}{\partial V_{GS}} = \frac{\partial\left\{\ln\left[\frac{I_{DS}}{\left(\frac{W}{L}\right)}\right]\right\}}{\partial V_{GS}} \quad (36)$$

A Figura 33 ilustra as curvas das razões de  $g_m/I_{DS}$  em função da corrente entre o dreno e a fonte normalizada em função da razão de aspecto dos MOSFETs dos tipos Diamante Híbrido e retangular, para a condição de polarização de tensão entre o dreno e a fonte igual a 700 mV. Nas curvas apresentadas na Figura 33, o limiar entre a inversão fraca e a moderada foi a partir do valor de 90% do  $g_m/I_{DSmáx}$  dos MOSFETs e o limite entre a inversão moderada e a forte foi a partir do valor de 10% do  $g_m/I_{DSmáx}$  dos MOSFETs [20][35].

Figura 33 - Curvas experimentais das razões de  $g_m/I_{DS}$  em função da corrente entre o dreno e a fonte normalizada em função da razão de aspecto  $[I_{DS}/(W/L)]$  dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular.

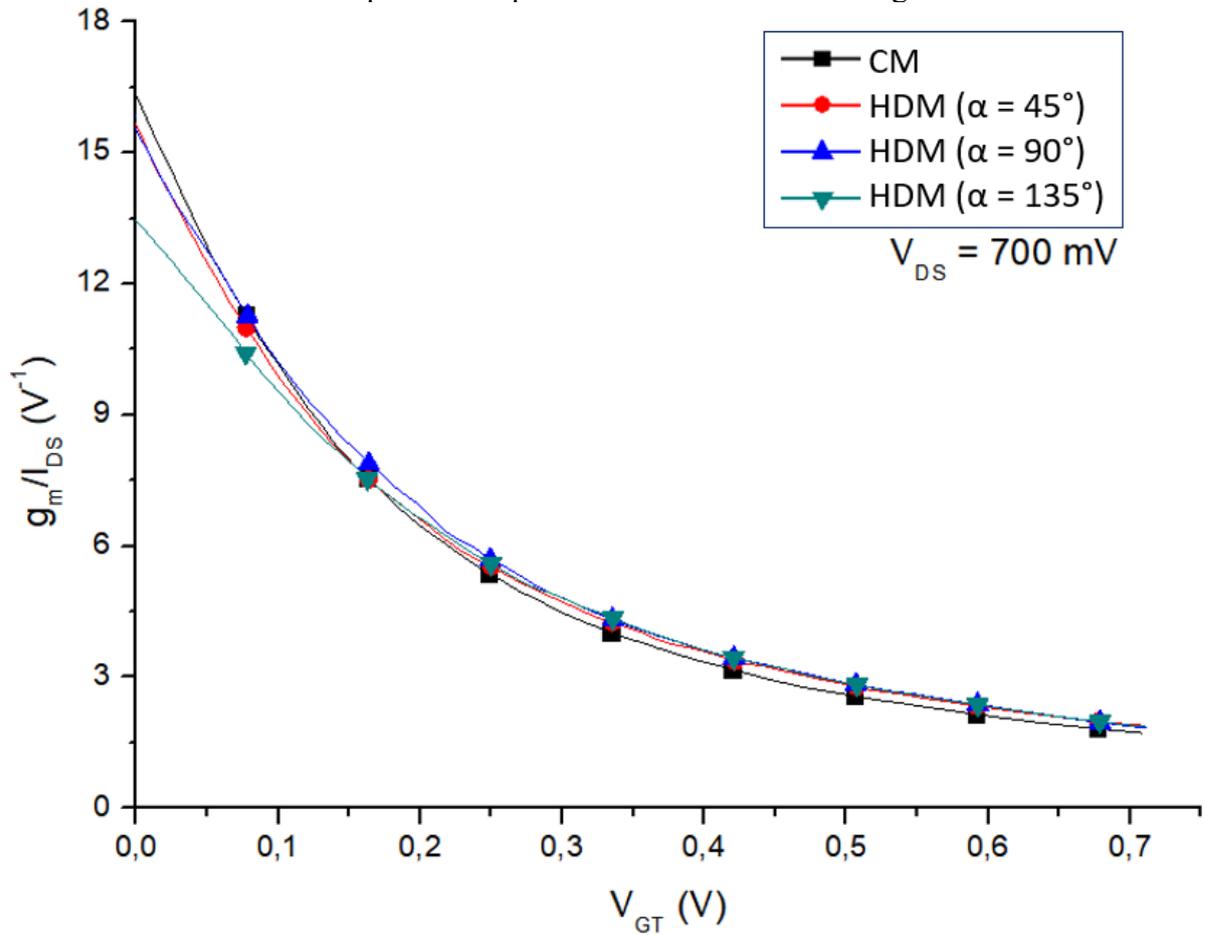


Fonte: Autor

Analisando-se a curva da Figura 33 observa-se que  $g_m/I_{DS}$  do HDM com ângulo  $\alpha$  igual a  $135^\circ$  está bastante degradado em relação aos demais dispositivos, apresenta um valor de  $g_m/I_{DS}$  cerca de 43% [ $I_{DS}/(W/L) = 1 \cdot 10^{-8} \text{ A}$ ] menor que o do CM. Isso pode ser justificado por ter apresentado uma SS muito elevada (1,57 vezes maior) em relação à do CM equivalente, considerando um  $V_{DS}$  igual a 700 mV [1][35].

Além dessa figura de mérito apresentado na Figura 33, há outra a ser considerada, Figura 34, que é representada pela  $g_m/I_{DS}$  em função da  $V_{GT}$ . Essa curva é utilizada para analisar como se comporta a distorção harmônica dos MOSFETs em função do regime de inversão de canal dos MOSFETs, que na figura apresentada ilustra a região de inversão de canal moderada e a forte.

Figura 34 - Curvas experimentais das razões de  $g_m/I_{DS}$  em função da sobretensão de porta dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular.



Fonte: Autor

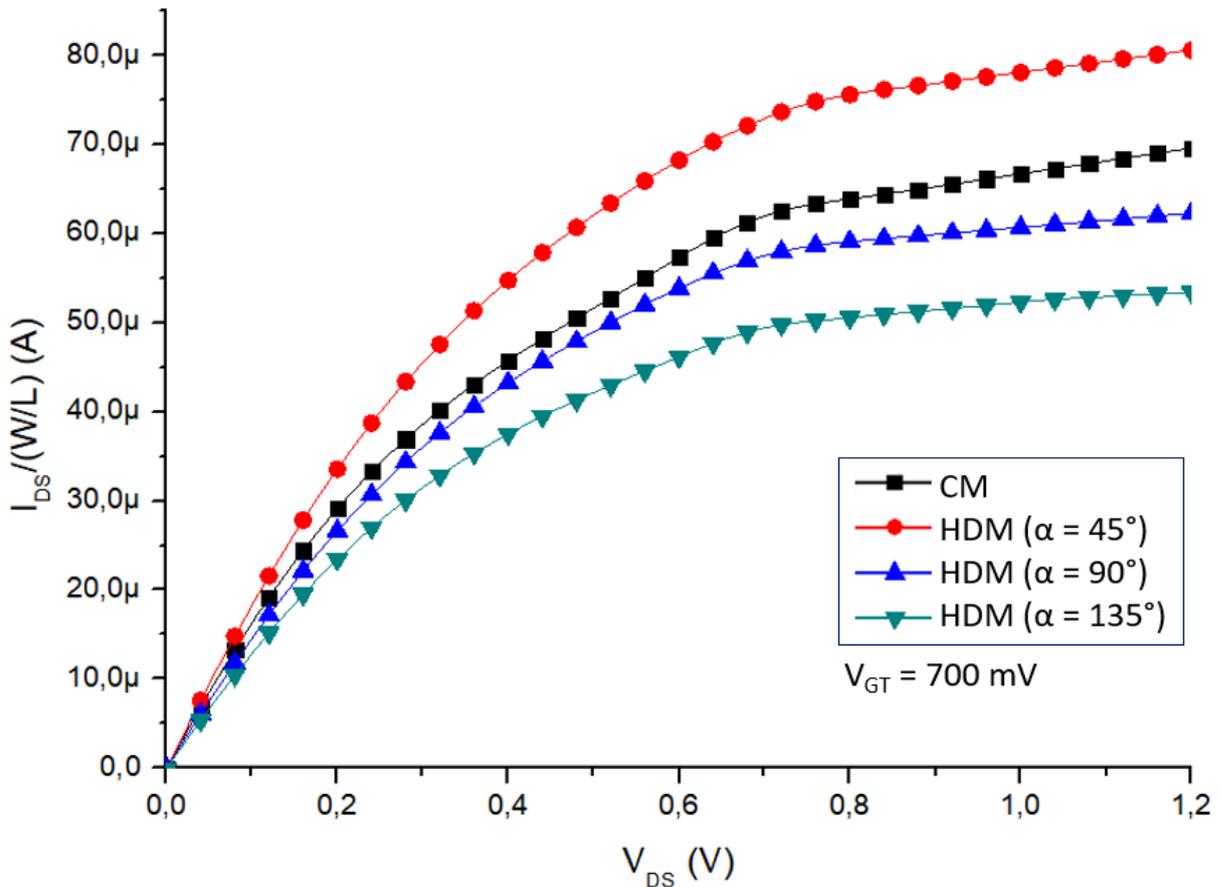
Analisando as curvas da Figura 34, os HDMs com  $\alpha$  iguais a  $90^\circ$  e  $45^\circ$  apresentaram valores de  $g_m/I_{DS}$  aproximadamente 4,6% menor em relação ao valor do CM equivalente, considerando-se um  $V_{GT}$  igual a 0 V. Verifica-se também que o HDM com  $\alpha$  igual a  $135^\circ$  apresenta um valor da  $g_m/I_{DS}$  17,4% menor que o do CM equivalente, considerando um  $V_{GT}$  nulo.

### 3.8 CURVA $I_{DS}/(W/L)$ EM FUNÇÃO DE $V_{DS}$ E CONDUTÂNCIA DE DRENO

A fim de obter os valores da  $V_{EA}$  e do  $A_v$  dos MOSFETs, é necessária a obtenção das curvas da  $I_{DS}/(W/L)$  em função da  $V_{DS}$  desses dispositivos.

As curvas das  $I_{DS}/(W/L)$  em função de  $V_{DS}$  são ilustradas na Figura 35 e considerando-se uma  $V_{GT}$  igual a 700 mV.

Figura 35 – Curvas experimentais das  $I_{DS}/(W/L)$  em função da  $V_{DS}$ , considerando-se uma  $V_{GT}$  igual 700 mV, dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular.

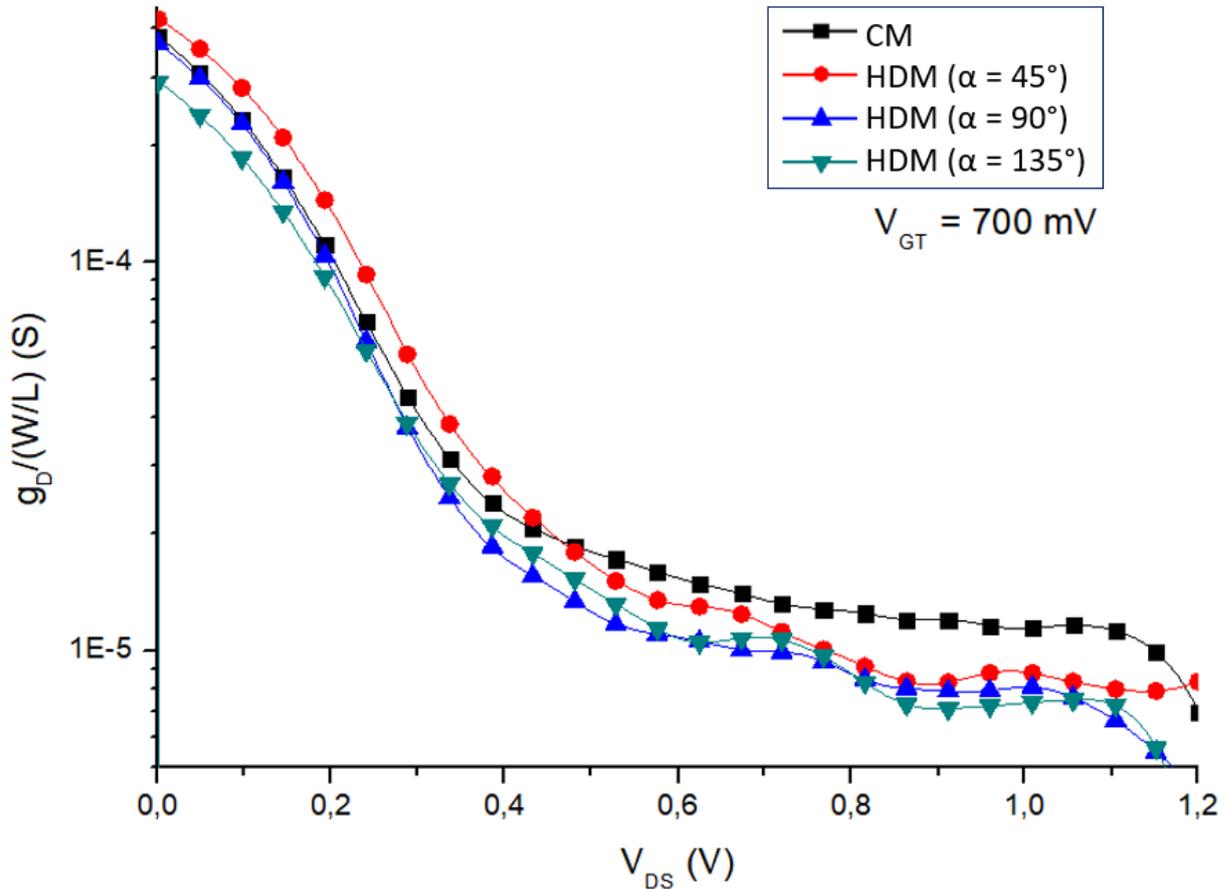


Fonte: Autor

Analisando-se a Figura 35, verifica-se que o HDM ( $\alpha = 45^\circ$ ) apresentou uma  $I_{DS}/(W/L)$  na região de saturação maior que a do CM equivalente (Aproximadamente 17,07%, para uma  $V_{DS}$  igual a 1,0 V) quando polarizado com uma  $V_{GT}$  igual a 700 mV. Esse maior valor de  $I_{DS}/(W/L)$  do HDM com  $\alpha$  igual a  $45^\circ$  em relação ao CM equivalente é justificado pelos efeitos de LCE e PAMDLE presentes em sua estrutura. Já para o HDM com  $\alpha$  igual a  $90^\circ$  e com  $\alpha$  igual a  $135^\circ$ , apesar de possuírem esses mesmos efeitos em suas estruturas, não são capazes de compensar os seus valores de  $I_{DS}/(W/L)$  em virtude de seus maiores valores de  $W/L$ .

Derivando a curva da  $I_{DS}/(W/L)$  em função de  $V_{DS}$  obtêm-se os valores da condutância de saída normalizados pela razão de aspecto [ $g_D/(W/L)$ ] dos MOSFETs em função de  $V_{DS}$ . As curvas das  $g_D/(W/L)$  em função dos MOSFETs estudados são exibidas na Figura 36, considerando-se uma  $V_{GT}$  igual a 700 mV.

Figura 36 – Curvas experimentais das condutâncias de saída normalizadas pela razão de aspecto [ $g_D/(W/L)$ ] em função da tensão entre o dreno e a fonte dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e o retangular.



Fonte: Autor

Analisando-se as curvas da Figura 36, para uma  $V_{DS}$  igual a 700 mV e  $V_{GT}$  igual a 700 mV verifica-se que a  $g_D/(W/L)$  do CM é igual a 13,48  $\mu\text{S}$ , para o HDM ( $\alpha = 45^\circ$ ) o  $g_D/(W/L)$  é igual a 11,68  $\mu\text{S}$ , para a  $g_D/(W/L)$  do HDM ( $\alpha = 90^\circ$ ) é igual a 9,94  $\mu\text{S}$  e o HDM ( $\alpha = 135^\circ$ ) apresentou uma  $g_D/(W/L)$  igual a 10,8  $\mu\text{S}$ . Esses valores são justificados porque os HDMs apresentaram maiores valores de comprimento efetivo de canal em relação ao do CM equivalente, reduzindo desta forma o efeito de modulação de canal [1].

### 3.9 VALORES DE $V_{EA}$ E $A_V$ DOS MOSFETS COM LEIAUTES DE PORTA DOS TIPOS DIAMANTE HÍBRIDO E DO TIPO RETANGULAR

Uma vez obtidas as curvas de  $g_m/(W/L)$  e  $g_D/(W/L)$  para diferentes  $V_{GT}$ s e considerando-se um  $V_{DS}$  igual a 700 mV, é possível obter o  $A_V$ , por meio da Equação (5).

Na Tabela 5 são apresentados os valores dos  $A_V$ s dos MOSFETs dos tipos Diamante Híbrido e retangular para diferentes valores de  $V_{GT}$ .

Tabela 5 - Valores dos ganhos de tensão em função de  $V_{GT}$  dos HDMs ( $\alpha = 45^\circ; 90^\circ; 135^\circ$ ) e o CM equivalente, considerando-se uma  $V_{DS}$  igual a 700 mV.

$V_{GT}$ [V]	$A_v$ CM [dB]	$A_v$ HDM ( $\alpha=45^\circ$ ) [dB]	$A_v$ HDM ( $\alpha=90^\circ$ ) [dB]	$A_v$ HDM ( $\alpha=135^\circ$ ) [dB]
0,1	27,06	33,98	32,66	29,77
0,2	26,11	31,47	29,54	27,97
0,3	25,18	29,78	28,82	27,43
0,4	23,02	28,07	26,82	25,69
0,5	21,03	26,27	25,19	23,94
0,6	19,55	24,85	23,59	22,56
0,7	18,66	23,57	22,44	21,74

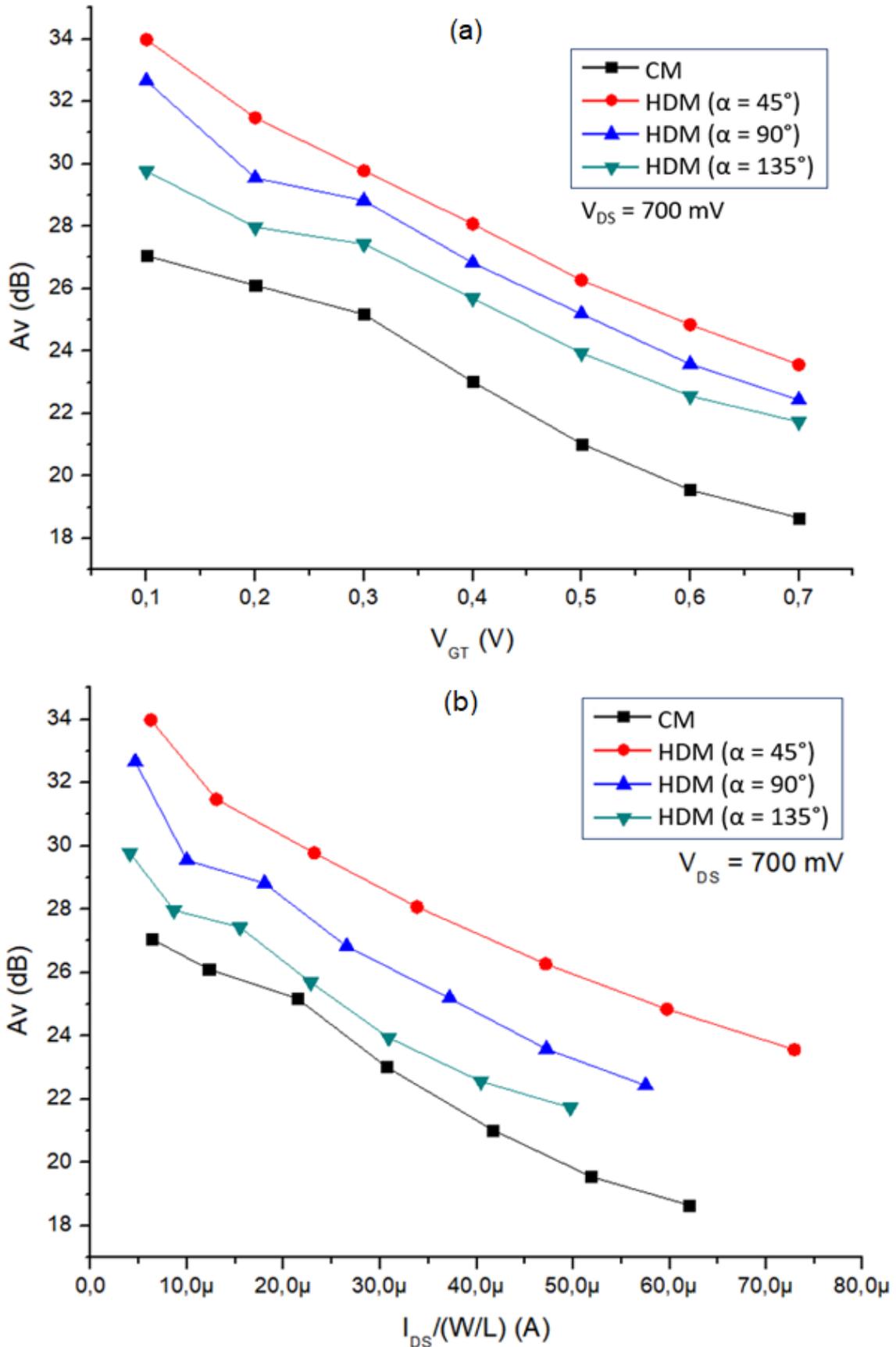
Fonte: Autor

Analisando a Tabela 5, observa-se que para toda a extensão da  $V_{GT}$  estudada ( $0,1 \text{ V} \leq V_{GT} \leq 0,7 \text{ V}$ ) os HDMs apresentaram maiores valores de  $A_v$  em relação ao CM. Os HDMs apresentaram valores máximos de  $A_v$  para a  $V_{GT}$  igual a 0,1 V. O  $A_v$  de todos os dispositivos, à medida que aumentava a  $V_{GT}$ , teve seu valor reduzido. Isso pode ser justificado por meio da Equação (5) e das curvas ilustradas na Figura 34, porque, à medida que aumenta o valor de  $V_{GT}$ , o valor de  $g_m/I_{DS}$  e os dispositivos caminham para a região de inversão forte que é caracterizado por apresentarem um baixo  $A_v$  e uma ótima resposta em frequência. Os HDMs apresentaram maiores valores de  $A_v$  pois apresentaram maiores valores de transcondutâncias ou menores valores de  $g_D$  em função da presença do LCE e do PAMDLE quando comparados aos do CM equivalente.

Logo, podemos concluir que os HDMs podem ser usados no lugar de CMs equivalentes para aumentar ainda mais os  $A_v$ s de CIs CMOS analógicos (amplificadores operacionais de transcondutância, OTA, etc.), em especial o HDM ( $\alpha = 45^\circ$ ) por apresentar maior  $A_v$  entre os dispositivos pesquisados.

Na Figura 37 são apresentadas as curvas do ganho de tensão dos MOSFETs dos tipos Diamante Híbrido e retangular em função da sobretensão de porta [Figura 37.(a)] e em função da  $I_{DS}/(W/L)$  [Figura 37.(b)] para uma  $V_{DS}$  igual a 700 mV.

Figura 37 – Curvas de  $A_v$  em função da  $V_{GT}$  (a) e  $I_{DS}/(W/L)$  (b) dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e retangular, para um  $V_{DS} = 700$  mV.



Fonte: Autor

Para obter os valores da  $V_{EA}$  dos MOSFETs foi utilizada a Equação (37) [2].

$$V_{EA} = \frac{I_{DS}/(W/L)}{g_D/(W/L)} [V] \quad (37)$$

Assim, a partir dos valores da  $I_{DS}/(W/L)$  e da  $g_D/(W/L)$  e utilizando-se a Equação (37), pode-se obter os valores de  $V_{EA}$  dos diferentes MOSFETs estudados, levando-se em conta diferentes valores de  $V_{GT}$  e considerando-se uma  $V_{DS}$  de 700 mV. Esses valores de  $V_{EA}$  estão indicados na Tabela 6.

Tabela 6 - Valores das tensões de Early em função da sobretensão de porta dos HDMs ( $\alpha = 45^\circ$ ;  $90^\circ$ ;  $135^\circ$ ) e o CM equivalente, considerando-se uma  $V_{DS}$  igual a 700 mV.

$V_{GT}$ [V]	$V_{EA}$ CM [V]	$V_{EA}$ HDM ( $\alpha=45^\circ$ ) [V]	$V_{EA}$ HDM ( $\alpha=90^\circ$ ) [V]	$V_{EA}$ HDM ( $\alpha=135^\circ$ ) [V]
0,1	2,44	5,29	4,41	3,49
0,2	3,33	6,09	4,73	4,00
0,3	4,23	6,82	6,00	5,11
0,4	4,33	7,26	6,24	5,46
0,5	4,49	7,63	6,58	5,74
0,6	4,62	7,82	6,68	5,95
0,7	4,98	7,98	7,22	6,55

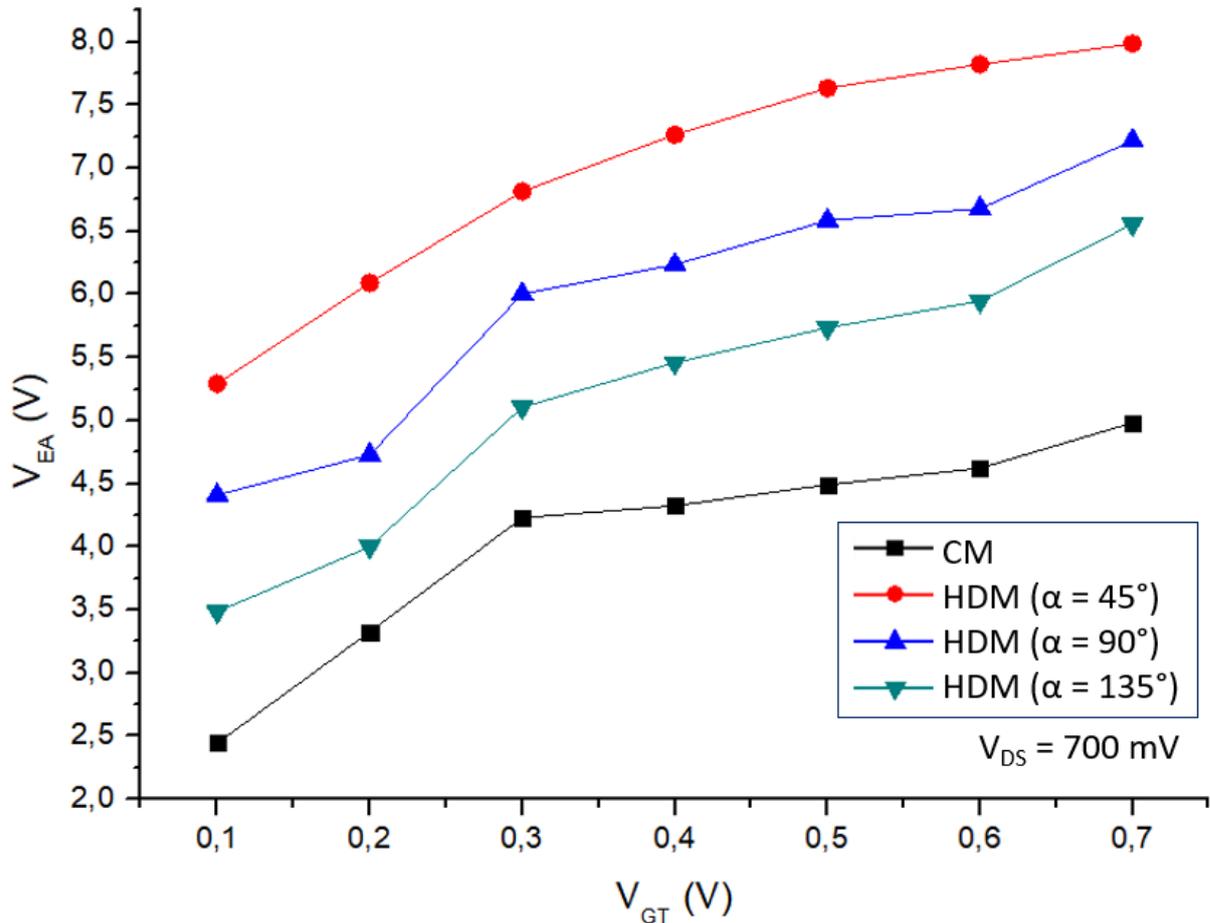
Fonte: Autor

Analisando a Tabela 6, observa-se que para toda a extensão de  $V_{GT}$  estudada, os HDMs apresentaram maiores valores de  $V_{EA}$  em relação ao CM. Isso é justificado pois os HDMs com diferentes  $\alpha$  nas faixas de  $V_{GT}$  consideradas, ou apresentaram maiores valores de  $I_{DS}/(W/L)$ , como no caso do HDM ( $\alpha = 45^\circ$ ), ou menores valores de  $g_D$  em função da presença dos efeitos do LCE e do PAMDLE quando comparados aos do CM equivalente.

Logo podemos concluir que os HDMs, podem ser usados no lugar de CMs equivalentes para aumentar a  $V_{EA}$  de CIs CMOS analógicos, em especial o HDM ( $\alpha = 45^\circ$ ), por apresentar maior valor de  $V_{EA}$  entre os dispositivos pesquisados.

A Figura 38 apresenta as curvas das tensões Early dos MOSFETs dos tipos Diamante Híbrido e retangular em função da sobretensão de porta, para  $V_{DS}$  igual a 700 mV e diferentes valores de  $V_{GT}$ .

Figura 38 - Tensão Early em função da sobretenção de porta experimental dos MOSFETs com leiautes de porta dos tipos Diamante Híbrido e o retangular, para uma  $V_{DS}$  igual a 700 mV.



Fonte: Autor

### 3.10 DISTORÇÕES HARMÔNICAS PARA OS MOSFETS OPERANDO NA REGIÃO DE SATURAÇÃO

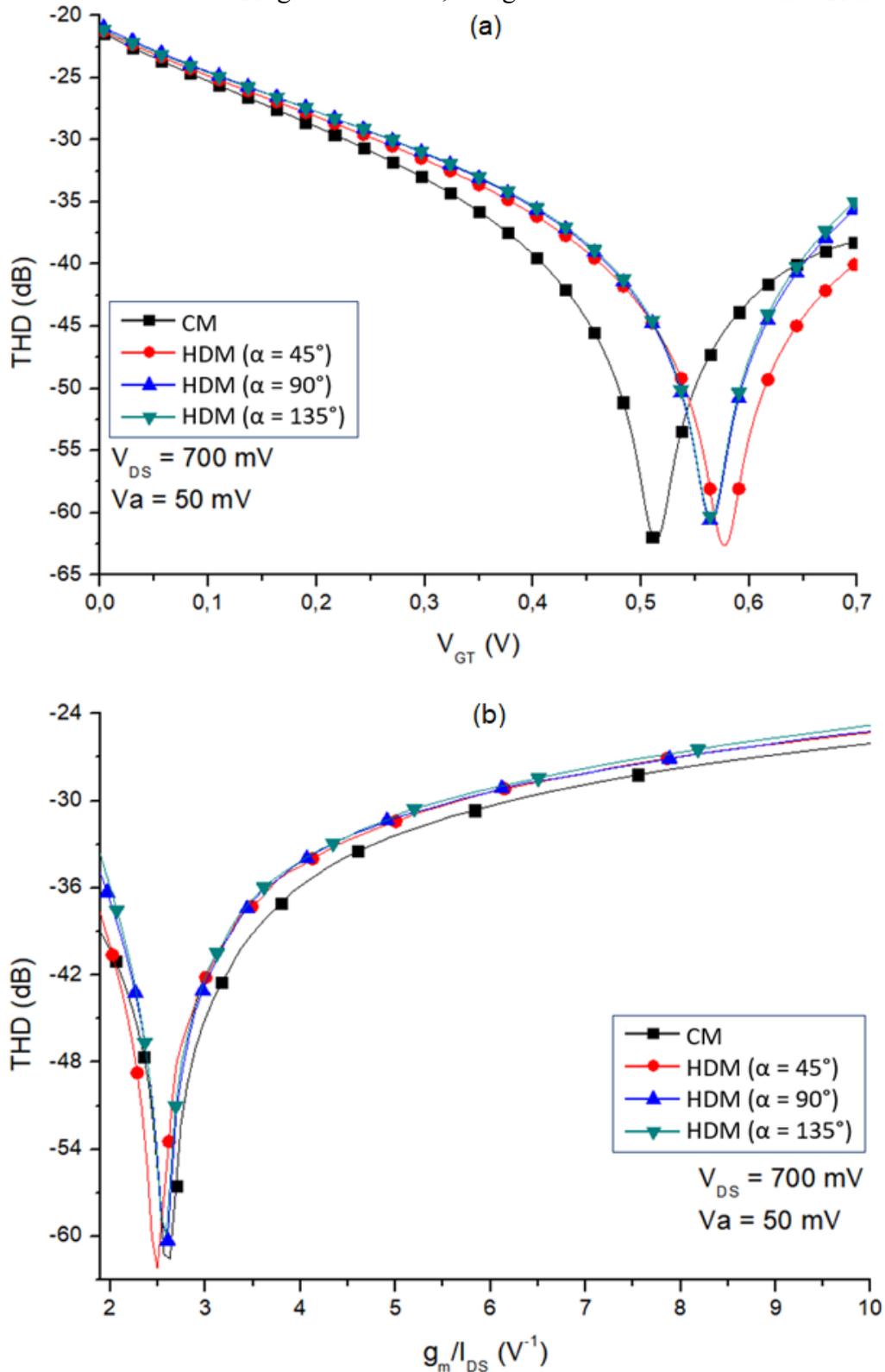
A distorção harmônica total, distorção da segunda harmônica e distorção da terceira harmônica dos MOSFETs dos tipos Diamante Híbridos e do retangular são analisados através do IFM, utilizando um grau do polinômio de aproximação igual a 5, suportado pela ferramenta matemática Mathcad 14.0. Para a análise da distorção harmônica, os MOSFETs foram considerados como amplificadores de tensão baseados em um único transistor, como foi ilustrado na Figura 11.

#### 3.10.1 Distorção Harmônica Total (THD)

Em relação à THD dos dispositivos, a Figura 39 mostra as curvas dos MOSFETs estudados nesse projeto de pesquisa, em função da  $V_{GT}$  [Figura 39.(a)] e em função de  $g_m/I_{DS}$

[Figura 39.(b)], considerando uma tensão do sinal de entrada igual a 50 mV,  $V_{DS}$  de 700 mV e com variação do seu nível DC de  $V_{TH}$  para  $V_{TH} + 0,7$  V ( $0$  V  $\leq V_{GT} \leq 0,7$  V).

Figura 39 - Curvas da THD em função de  $V_{GT}$  (a) e em função  $g_m/I_{DS}$  (b) dos MOSFETs, considerando uma  $V_{DS}$  igual a 700 mV,  $V_a$  igual a 50 mV e com  $0$  V  $\leq V_{GT} \leq 0,7$  V.



Analisando as curvas presentes na Figura 39.(a) notamos que, a medida que o valor da  $V_{GT}$  aumenta, os MOSFETs passam a operar na região de triodo e no regime de inversão de canal forte, de maneira inversa, quanto menor a  $V_{GT}$  os dispositivos passam a operar na região de saturação e no regime de inversão fraca do canal.

Observa-se que, para valores de  $V_{GT}$  maiores ou iguais a 0,55 V, o dispositivo que apresenta maior linearidade, isto é, menor distorção harmônica, é o HDM com ângulo  $\alpha$  igual a  $45^\circ$ , com aproximadamente uma THD 11,15 dB menor que a do CM, para uma  $V_{GT}$  igual a 0,6 V.

Já para valores de  $V_{GT}$  menores que 0,55 V, o MOSFET que apresentou maior linearidade foi o CM equivalente, com aproximadamente uma distorção harmônica total 17,57 dB menor do que o medido no HDM com ângulo  $\alpha$  igual a  $45^\circ$ , para uma  $V_{GT}$  igual a 0,51 V.

Na Figura 39.(a) os picos presentes nas curvas da THD dos HDMs e do CM correspondem à transcondutância máxima em cada um dos transistores, ou seja, ao ponto de máxima mobilidade dos portadores [36].

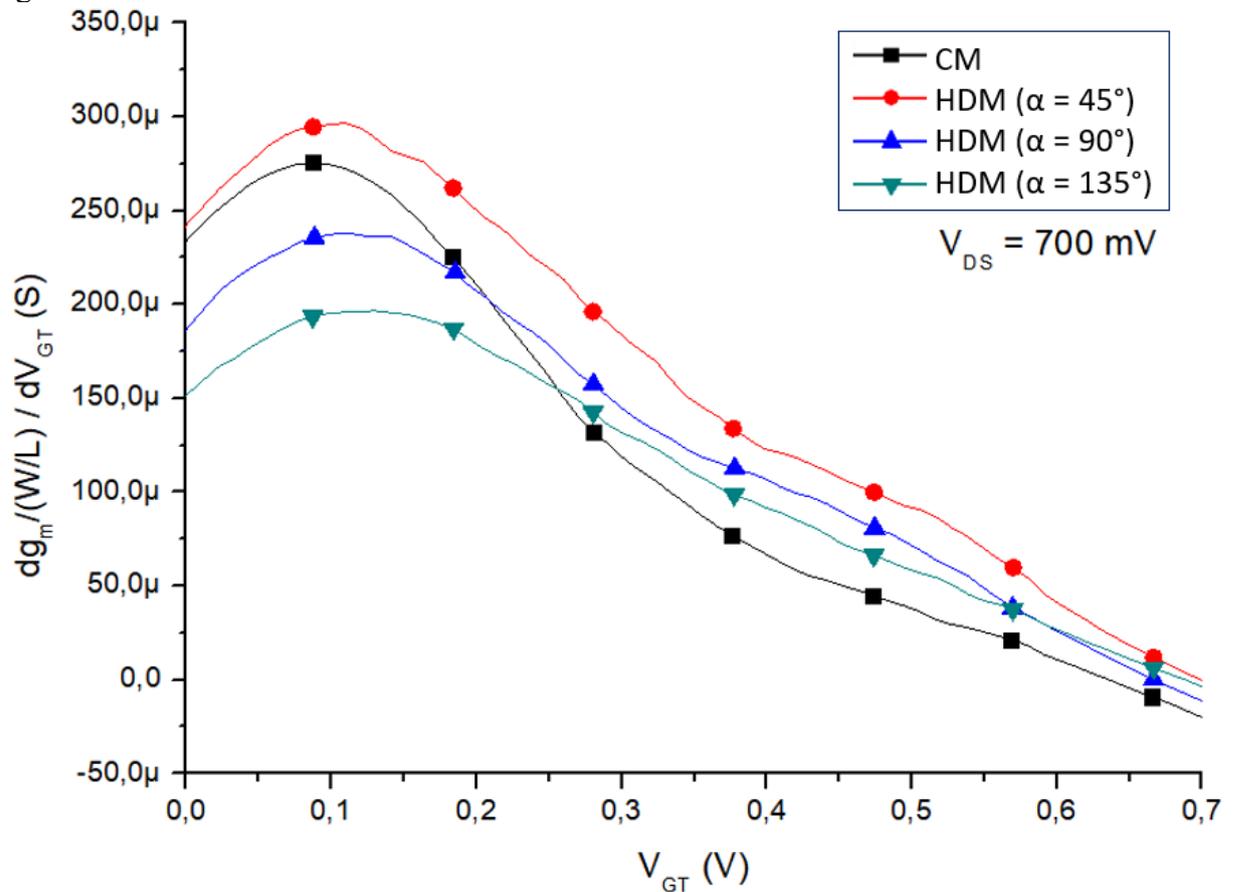
A Figura 39.(b) ilustra as curvas da THD em função de  $g_m/I_{DS}$  dos MOSFETs. Essa figura de mérito é obtida para poder ter uma melhor visualização da região de interesse da curva.

A redução na distorção harmônica pode ser modelada por meio da análise da derivada de primeira ordem de  $g_m$  em função de  $V_{GT}$  [4][36]. Essa figura de mérito pode ser determinada analiticamente por meio da Equação (38) [4].

$$THD \cong HD2 = \frac{1}{2} V \alpha \frac{\frac{\partial g_m}{\partial V_{GT}}}{2g_m} \quad (38)$$

Esta comparação é válida porque, ao considerar o MOSFET polarizado como um amplificador para baixas amplitudes de sinal senoidal aplicado à sua entrada, em saturação o transistor é dominado pela HD2 [4], como observado na seguinte equação (38). Ao se efetuar o cálculo de HD2, percebe-se que a variação da  $g_m$  (Figura 40) dos MOSFETs é a principal responsável pela melhora na linearidade, na qual uma maior variação de  $g_m$  resulta numa menor THD, o que explica a melhora da THD do CM em relação aos HDMs durante o intervalo de  $V_{GT}$  entre 0,0 V a 0,55 V. A melhora observada na THD dos HDMs com o aumento da  $V_{GT}$  ( $V_{GT} > 0,55$  V) é devido à maior resistência série do HDM ( $\alpha = 90^\circ$ ) e do HDM ( $\alpha = 135^\circ$ ) e a maior  $g_m$  do HDM ( $\alpha = 45^\circ$ ), em relação ao CM, já que a partir desse ponto de  $V_{GT}$  a  $dg_m/(W/L)/dV_{GT}$  do CM torna-se praticamente igual aos demais HDMs.

Figura 40 - Curvas da  $dg_m/(W/L)/dV_{GT}$  em função de  $V_{GT}$  dos HDMs e do CM, para uma  $V_{DS}$  igual a 700 mV.



Fonte: Autor

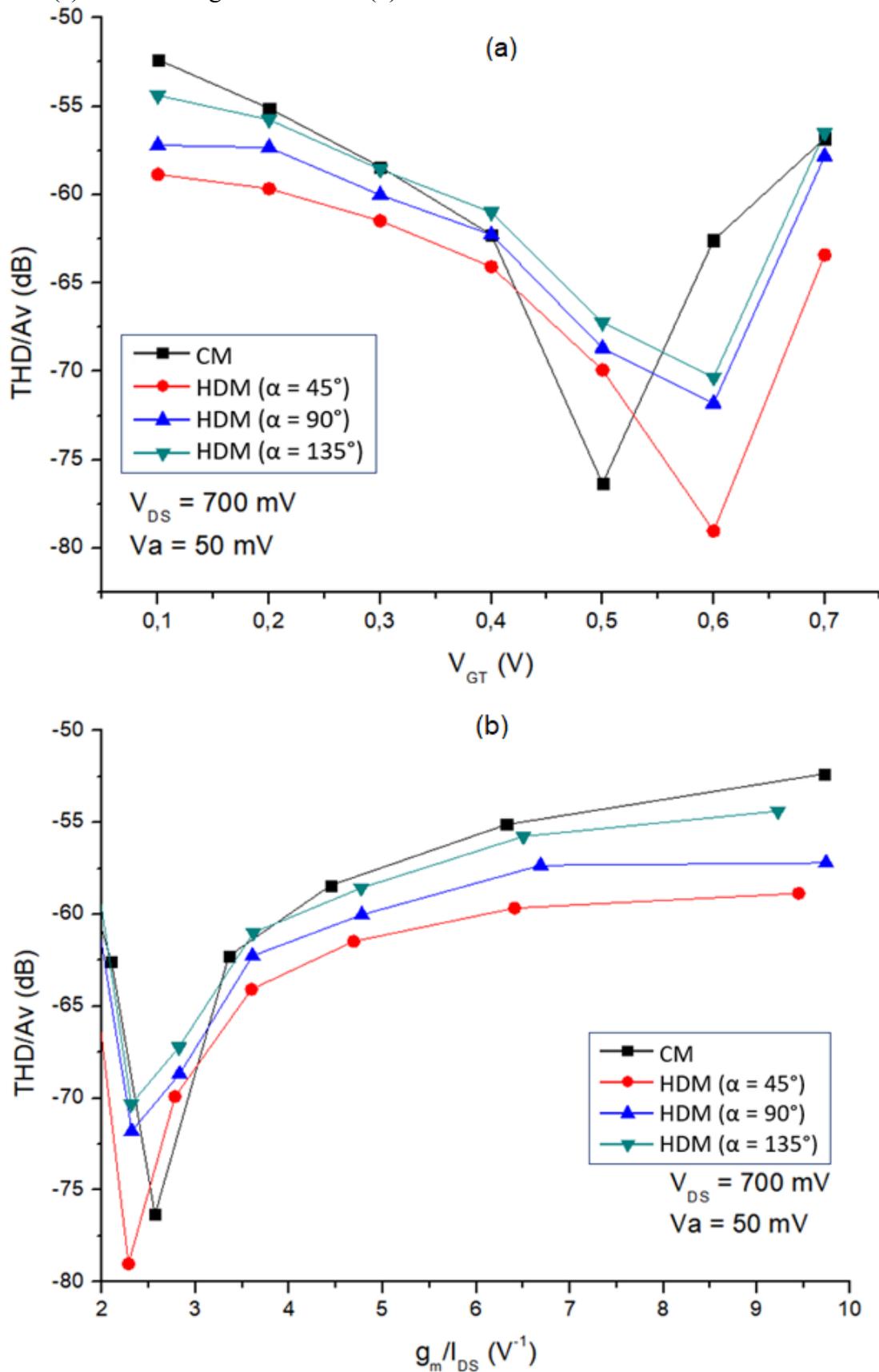
### 3.10.2 Distorção Harmônica Total normalizada pelo ganho de tensão (THD/ $A_v$ )

Dada a relação do ganho de tensão com a não-linearidade [4][35], para a correta obtenção da distorção harmônica de um dispositivo, é necessária a normalização de THD por  $A_v$  [4], que é expressa por meio da Equação (39).

$$\frac{THD}{A_v} = \frac{1}{2} V_a \frac{\frac{\partial g_m}{\partial V_{GT}}}{2g_m^2} g_D \quad (39)$$

Em relação à THD/ $A_v$  dos dispositivos, a Figura 41 mostra as curvas dos MOSFETs estudados nesse projeto de pesquisa em função da  $V_{GT}$  [Figura 41.(a)] e em função da  $g_m/I_{DS}$  [Figura 41.(b)], considerando uma  $V_a$  de 50 mV,  $V_{DS}$  de 700 mV e com variação do seu nível DC de  $V_{TH} + 0,1 \text{ V}$  para  $V_{TH} + 0,7 \text{ V}$  ( $0,1 \text{ V} \leq V_{GT} \leq 0,7 \text{ V}$ ).

Figura 41 - THD/Av em função de  $V_{GT}$  e em função de  $g_m/I_{DS}$  dos MOSFETs dos tipos Diamante Híbrido com ângulos iguais a  $45^\circ$ ,  $90^\circ$  e  $135^\circ$  e do retangular para um  $V_a$  igual a 50 mV (a) e uma  $V_{DS}$  igual a 700 mV (b).



Examinando a Figura 41.(a), pode-se notar que a THD/ $A_v$  dos HDMs é menor do que a do CM equivalente durante os intervalos de  $V_{GT}$  entre 0,1 V a 0,3 V e 0,6 V a 0,7 V, em que o HDM ( $\alpha = 45^\circ$ ) apresentou uma THD/ $A_v$  16,45 dB menor que a do CM, para uma  $V_{GT}$  igual a 0,6 V. O CM apresentou menor THD/ $A_v$  durante o intervalo de  $V_{GT}$  de 0,4 V a 0,5 V, isso é justificado, pois nesse intervalo de  $V_{GT}$  o CM apresentou valores de THD e  $A_v$  capazes de promoverem uma THD/ $A_v$  menor que os demais dispositivos.

Quando analisada a Figura 41.(b) nota-se que para valores de  $g_m/I_{DS}$  acima de  $3 \text{ V}^{-1}$  os HDMs apresentaram menores valores de THD/ $A_v$  em relação ao CM, em especial o HDM ( $\alpha = 45^\circ$ ) que apresentou um valor de THD/ $A_v$  6,49 dB menor que a do CM equivalente, para uma  $g_m/I_{DS}$  igual a  $9,4 \text{ V}^{-1}$ .

Isso pode ser justificado pois na inversão de canal forte ( $g_m/I_{DS}$  menor ou igual a  $10 \text{ V}^{-1}$ ) os HDMs apresentaram maiores valores de  $A_v$  em relação ao CM, melhorando, dessa maneira, a figura de mérito de THD/ $A_v$ . Essa melhora de  $A_v$  é resultado do LCE e o PAMDLE presentes na estrutura do HDM ( $\alpha = 45^\circ$ ), que são responsáveis por aumentar a  $g_m/(W/L)$  e a melhora do HDM ( $\alpha = 90^\circ$ ) e do HDM ( $\alpha = 135^\circ$ ) é devida à  $g_D/(W/L)$  desses dispositivos que apresentaram menores valores quando comparados ao CM e ao HDM ( $\alpha = 45^\circ$ ) [4][13].

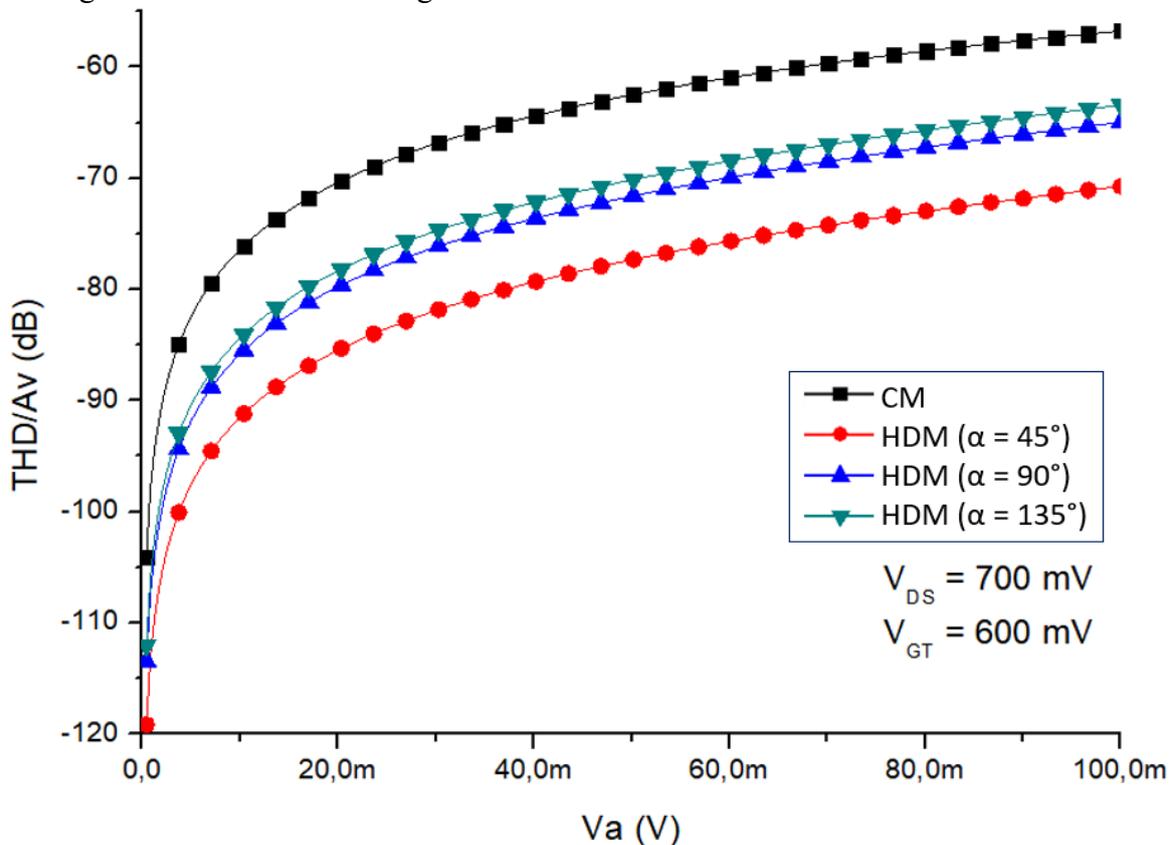
Logo pode-se concluir que os HDMs são opções alternativas para a substituição de CMs equivalentes a fim de aumentar a linearidade de CIs CMOS analógicos em aplicações em alta frequência, em especial o HDM ( $\alpha = 45^\circ$ ) por apresentar a menor THD/ $A_v$  entre os HDMs.

### **3.10.3 Distorção Harmônica Total normalizada pelo ganho de tensão em função da amplitude do sinal de entrada senoidal ( $V_a$ )**

Com o objetivo de verificar o comportamento da linearidade em função da amplitude de um sinal senoidal de entrada variando entre 0 V a 100 mV, considerando uma  $V_{DS}$  igual a 700 mV e o valor de  $V_{GT}$  fixado em 600 mV, pois nesse ponto os HDMs apresentaram uma menor THD/ $A_v$ , conforme verificado na Figura 40.(a).

A Figura 42 mostra a THD/ $A_v$  em função de  $V_a$  para os MOSFETs do Diamante Híbrido com diferentes ângulos e o retangular.

Figura 42 - Curva experimental de THD/Av em função de  $V_a$  dos MOSFETs dos tipos Diamante Híbrido com ângulos iguais a  $45^\circ$ ,  $90^\circ$  e  $135^\circ$  e do retangular operando com um  $V_{GT}$  igual a 600 mV e um  $V_{DS}$  igual a 700 mV.



Fonte: Autor

Observa-se na Figura 42 que para  $V_a$  igual a 50 mV a THD/Av do HDM ( $\alpha = 45^\circ$ ) apresentou uma THD/Av cerca de 14,84 dB menor em relação ao valor do CM equivalente. O mesmo comportamento é verificado para a THD/Av do HDM ( $\alpha = 90^\circ$ ) que exibiu uma THD/Av em torno de 9,12 dB menor em comparação à do CM equivalente e a THD/Av do HDM ( $\alpha = 135^\circ$ ) apresentou um valor cerca de 7,65 dB menor em relação ao valor do CM equivalente.

Isso é justificado pelo fato de que os HDMs, durante o intervalo de  $V_{GT}$  entre 0,6 V a 0,7 V, apresentaram uma menor THD/Av em relação ao CM.

Essa figura de mérito é interessante de se obter, visto que, através dela pode-se determinar a amplitude de um sinal senoidal de entrada para uma determinada THD/Av [4]. Encontramos estes valores presentes na Tabela 7.

Tabela 7 - THD/ $A_v$  em função da  $V_a$  dos MOSFETs dos tipos Diamantes Híbridos e retangular para um valor de  $V_{DS}$  igual a 700 mV e operando com uma  $V_{GT}$  igual a 600 mV.

THD/ $A_v$ [dB]	$V_a$ CM [mV]	$V_a$ HDM ( $\alpha=45^\circ$ ) [mV]	$V_a$ HDM ( $\alpha=90^\circ$ ) [mV]	$V_a$ HDM ( $\alpha=135^\circ$ ) [mV]
-105	0,41	2,07	1,24	0,83
-100	0,83	3,37	2,07	1,66
-95	1,24	6,64	3,31	2,90
-90	2,07	12,03	6,22	5,39

Fonte: Autor

Verificando a Tabela 7, nota-se que, para uma mesma THD/ $A_v$  (THD/ $A_v$  = -90 dB), o HDM ( $\alpha = 45^\circ$ ) pode amplificar sinais senoidais com amplitudes de até 5,81 vezes maiores que as suportadas pelo o CM equivalente, o HDM ( $\alpha = 90^\circ$ ) foi capaz de amplificar sinais até 3 vezes maiores que as suportadas pelo o CM e o HDM ( $\alpha = 135^\circ$ ) pode amplificar sinais senoidais de amplitudes 2,6 vezes maiores que as suportadas pelo o CM equivalente, quando esses se encontram na região de saturação.

## 4 CONCLUSÃO

Este trabalho teve por objetivo estudar a distorção harmônica (linearidade) por meio de resultados experimentais do MOSFET com tecnologia *Bulk* e leiaute de porta do tipo Diamante Híbrido com ângulos  $\alpha$  de  $45^\circ$  [HDM ( $\alpha = 45^\circ$ )],  $90^\circ$  [HDM ( $\alpha = 90^\circ$ )] e  $135^\circ$  [HDM ( $\alpha = 135^\circ$ )] e com leiaute de porta retangular (CM).

Quando analisamos a curva característica  $I_{DS}/(W/L)$  em função da  $V_{GT}$ , obtida experimentalmente para os MOSFETs estudados por essa dissertação de mestrado, percebe-se que o HDM ( $\alpha = 45^\circ$ ) possui uma  $I_{DS}/(W/L)$  maior que o do CM, em que, para o valor de  $V_{GT}$  igual a 0,7 V, a  $I_{DS}/(W/L)$  foi 17,65% maior que a do CM, porém para os HDMs com ângulos iguais a  $90^\circ$  e  $135^\circ$ , o valor da  $I_{DS}/(W/L)$  foi menor que o valor da  $I_{DS}/(W/L)$  do CM. Isso se deve aos LCE e PAMDLE que no HDM ( $\alpha = 45^\circ$ ) foram capazes de compensar a degradação da corrente entre o dreno e a fonte, mesmo tendo uma  $W/L$  maior (3,94) que a do CM equivalente (2,33) e os HDMs com  $\alpha$  iguais a  $90^\circ$  e  $135^\circ$ , apesar de possuírem em suas estruturas o LCE e o PAMDLE, não foram capazes de compensar suas maiores  $W/L$  em relação à do CM equivalente.

A partir da curva de  $I_{DS}/(W/L)$ , em função de  $V_{GT}$  com uma  $V_{DS}$  igual a 50 mV, foi determinado a  $R_S^*(W/L)$  dos MOSFETs. É necessário que seja determinada a  $R_S^*(W/L)$  nessas condições para que a  $R_{SD}^*(W/L)$  seja praticamente igual à  $R_S^*(W/L)$ . Para uma  $V_{GT}$  igual a 0,7 V o HDM ( $\alpha = 45^\circ$ ) possui uma  $R_S^*(W/L)$  igual a 3,98 k $\Omega$ , o CM possui uma  $R_S^*(W/L)$  igual a 4,07 k $\Omega$ , o HDM ( $\alpha = 90^\circ$ ) possui uma  $R_S^*(W/L)$  igual a 4,65 k $\Omega$  e o HDM ( $\alpha = 135^\circ$ ) possui uma  $R_S^*(W/L)$  igual a 5,60 k $\Omega$ . Isso é justificado a pelo LCE e o PAMDLE presentes na estrutura do HDM ( $\alpha = 45^\circ$ ) que é responsável por aumentar a  $I_{DS}/(W/L)$  e dessa forma capaz de reduzir a  $R_S^*(W/L)$ , enquanto no HDM ( $\alpha = 90^\circ$ ) e no HDM ( $\alpha = 135^\circ$ ) isso não ocorre, fazendo com que as suas  $I_{DS}/(W/L)$  sejam menores do que a do CM e, dessa forma, aumentando a  $R_S^*(W/L)$ .

Realizando a derivada das curvas  $I_{DS}/(W/L)$  em função de  $V_{GT}$  extrai-se a transcondutância dos dispositivos. Na análise da  $g_m/(W/L)$  o HDM ( $\alpha = 45^\circ$ ) apresentou um valor cerca de 27,98% maior que a do CM equivalente, o HDM ( $\alpha = 90^\circ$ ) possui uma  $g_m/(W/L)$  praticamente igual à do CM e já para a  $g_m/(W/L)$  do HDM ( $\alpha = 135^\circ$ ) teve um valor cerca de 13,11% menor que a  $g_m/(W/L)$  do CM. Justificado pelos valores de  $I_{DS}/(W/L)$ , uma vez que a  $g_m/(W/L)$  é obtido por meio da primeira derivada da curva de  $I_{DS}/(W/L)$  em função de  $V_{GT}$ .

Ao fazer a curva  $I_{DS}/(W/L)$  em função de  $V_{GT}$  em escala logarítmica, para um  $V_{DS}$  igual a 700 mV, foi possível obter a inclinação de sublimiar dos MOSFETs, em que as SS do CM e do HDM ( $\alpha = 90^\circ$ ) foram praticamente idênticas, com apenas uma variação entre si de 4%, dado que, foram manufacturados com a mesma tecnologia de CI CMOS. O HDM ( $\alpha = 45^\circ$ ) e o HDM ( $\alpha = 135^\circ$ ) possuíram valores de SS cerca de 11,09% e 57,03%, respectivamente. Explica-se essa característica devido à degradação da corrente de estado desligado que foi muito elevada em ambos os MOSFETs.

Considerando uma  $V_{GT}$  igual a -0,6 V a  $I_{OFF}/(W/L)$  do HDM ( $\alpha = 45^\circ$ ) e do HDM ( $\alpha = 135^\circ$ ) foram 14,35 e 10,18 vezes menor, respectivamente, em relação à do CM. Isso ocorre porque os HDMs ( $\alpha = 45^\circ$ ;  $135^\circ$ ) apesar de possuírem maiores  $L_{effs}$  em comparação ao CM equivalente apresentaram um perímetro da junção p-n maior que o do CM equivalente, e os seus LEFs não foram capazes de sobrepor a esse efeito de perímetro, dessa forma, as suas correntes de fuga foram maiores que a do CM equivalente, já o HDM ( $\alpha = 90^\circ$ ) apresentou uma  $I_{OFF}/(W/L)$  menor, cerca de 68,7%, que a do CM equivalente, porque, apesar de apresentar um perímetro da junção p-n maior que a do CM equivalente, não sofreu degradação do seu campo elétrico longitudinal, que é o responsável por aumentar o comprimento da região de depleção do dispositivo.

Analisando as curvas de  $g_m/I_{DS}$  em função de  $I_{DS}/(W/L)$  dos MOSFETs para  $V_{DS}$  igual a 700 mV mostrou que na região de inversão de canal fraco o HDM ( $\alpha = 135^\circ$ ) apresentou um valor de  $g_m/I_{DS}$  cerca de 43% menor que a do CM. Justifica-se esse menor  $g_m/I_{DS}$  do HMD ( $\alpha = 135^\circ$ ) por meio da SS dos MOSFETs. Como na região de inversão de canal fraco o  $g_m/I_{DS}$  é inversamente proporcional à SS, para um SS elevada há uma redução do  $g_m/I_{DS}$ .

Ao analisar as curvas de  $I_{DS}/(W/L)$  em função de  $V_{DS}$  dos MOSFETs pesquisados, tem-se que, para um valor de  $V_{GT}$  igual a 0,7 V a  $I_{DS}/(W/L)$  do HDM ( $\alpha = 45^\circ$ ), no regime de saturação, apresentou um valor 17,7% maior que a do CM, enquanto os demais HDMs ( $\alpha = 90^\circ$ ;  $135^\circ$ ) foram menores, devido aos LCE e o PAMDLE, que para o HDM ( $\alpha = 45^\circ$ ) foram capazes de compensar a sua maior razão de aspecto em relação ao CM, proporcionando, dessa forma, um aumento da corrente elétrica. Nos outros HDMs ( $\alpha = 90^\circ$ ;  $135^\circ$ ), apesar de possuírem em suas estruturas os LCE e PAMDLE, não foram capazes de compensar as suas maiores razões de aspecto em relação à do CM.

A partir da derivada das curvas de  $I_{DS}/(W/L)$  em função de  $V_{DS}$  obteve-se a condutância de dreno, ou condutância de saída, dos MOSFETs. Ao analisar o  $g_D/(W/L)$  para um  $V_{DS}$  igual a 700 mV e uma  $V_{GT}$  igual 700 mV a  $g_D/(W/L)$  do HDM ( $\alpha = 45^\circ$ ) é 13,35% menor que a do

CM, o  $g_D/(W/L)$  do HDM ( $\alpha = 90^\circ$ ) foi 26,26% menor que o do CM e o HDM ( $\alpha = 135^\circ$ ) teve um valor de  $g_D/(W/L)$  19,88% menor que o medido no CM. Isso ocorre pois os HDMs apresentaram maiores valores de comprimento de canal efetivo e, dessa forma, reduzindo o efeito de modulação de canal.

Uma vez obtido os valores da  $g_m/(W/L)$  e da  $g_D/(W/L)$  dos MOSFETs foi determinado seu valor de ganho de tensão. Analisando os valores de  $A_v$  constatou-se que os HDMs apresentaram maiores valores de  $A_v$ , devido à menor  $g_D/(W/L)$  desses em relação à  $g_D/(W/L)$  do CM. O HDM ( $\alpha = 45^\circ$ ) apresentou os maiores valores de  $A_v$  para os diferentes valores de  $V_{GT}$ , entre os HDMs, isso é justificado por meio dos valores de  $g_m/(W/L)$  do HDM ( $\alpha = 45^\circ$ ) que apresentou maiores valores em comparação aos do CM equivalente.

Para poder realizar a análise da distorção harmônica foi utilizado o IFM, por entender que esse método é mais robusto a ruídos em relação aos demais métodos conhecidos na literatura como o de Fourier e a Série de Taylor.

A determinação da THD foi obtida com auxílio do *software* matemático Mathcad 14.0 e com o grau polinômio de aproximação, utilizado pelo IFM, igual a 5.

A curva da THD em função de  $V_{GT}$  teve seu valor de  $V_o$  variando entre 0 V a 0,7 V, para uma  $V_{DS}$  igual a 0,7 V e com amplitude de sinal analógico fixada em 50 mV. Nessa primeira análise constatou-se que, para valores de  $V_{GT}$  menores que 0,55 V, o CM possui a menor THD e para valores de  $V_{GT}$  maiores que 0,55 V, o HDM ( $\alpha = 45^\circ$ ) apresentou a menor THD entre os MOSFETs. Isso é justificado pela derivada da transcondutância dos MOSFETs e das suas transcondutâncias, nas quais a variação da  $g_m/(W/L)$  é um fator muito importante para a THD, uma vez que define a forma da curva da THD, isto é, maiores valores da variação de  $g_m/(W/L)$  menores os valores de THD.

Uma vez que a distorção harmônica é muito relacionada ao  $A_v$  é feita a normalização da THD pelo  $A_v$ , na qual constatou-se que, de fato, os HDMs apresentam uma menor THD/ $A_v$  em toda a região de inversão forte, em especial o HDM ( $\alpha = 45^\circ$ ), que apresentou até uma redução da THD/ $A_v$  6,49 dB para um  $g_m/I_{DS}$  igual a  $9,4 \text{ V}^{-1}$ . Isso se justifica porque, à medida em que os MOSFETs “caminham” para a regime de inversão de canal forte, os HDMs passam a apresentar maiores  $A_v$ , além disso como a THD/ $A_v$  passa a ser diretamente proporcional à  $g_D/(W/L)$ , conforme a Equação (39), e os HDMs apresentaram menores valores de  $g_D/(W/L)$  que o CM, passam a ter um menor valor de THD/ $A_v$  que o CM.

Ao analisar a última figura de mérito estudada neste projeto de pesquisa, THD/ $A_v$  em função de  $V_a$ , em que é diretamente relacionada à capacidade de amplificação de sinais dos

MOSFET, ao medir a THD/ $A_v$  em função da amplitude de um sinal senoidal aplicado à porta do dispositivo, com  $V_{DS}$  igual a 0,7 V,  $V_a$  variando entre 0 mV a 100 mV e  $V_{GT}$  igual a 600 mV, notou-se que o HDM ( $\alpha = 45^\circ$ ) foi capaz de amplificar sinais senoidais pelo menos 5,81 vezes maiores que o CM equivalente mantendo-se o mesmo nível de linearidade.

Assim conforme mostram os resultados experimentais, o MOSFET de leiaute de porta do tipo Diamante Híbrido (hexagonal híbrido) com ângulo  $\alpha$  igual a  $45^\circ$  pode ser considerado uma alternativa simples e de baixo custo para melhora do desempenho elétrico (Ex: ganho de tensão intrínseco) em paralelo a essa melhora do desempenho elétrico o HDM ( $\alpha = 45^\circ$ ) apresentou uma THD/ $A_v$  menor que a do CM equivalente na região de saturação e regime de inversão de canal forte, o que o torna uma interessante opção para aplicações de CIs CMOS analógicos em alta frequência.

Como sugestões de trabalhos futuros, são sugeridas aqui as seguintes possibilidades de pesquisas:

- Estudar a distorção harmônica dos HDMs no regime de inversão de canal moderada e fraca, a fim de verificar se há uma melhora da sua linearidade em comparação ao CM equivalente, para as aplicações onde necessita-se de um alto ganho de tensão.
- Estudar o desempenho elétrico dos HDMs em comparação ao CM em ambientes com radiações ionizantes.
- Estudar o desempenho elétrico dos HDMs em comparação ao CM com a temperatura variando entre  $0^\circ\text{C}$  a  $75^\circ\text{C}$ .
- Estudar as influências dos efeitos de segunda ordem (Ex: Mobilidade dos portadores) na THD/ $A_v$  dos HDMs e do CM.

## REFERÊNCIAS

- [1] COLINGE, Jean Pierre; COLINGE, Cynthia A., **Physics of Semiconductor Devices**, Springer; 2<sup>nd</sup> edition, 2002.
- [2] COLINGE, Jean Pierre, **Silicon- On-Insulator Technology: Materials to VLSI**, Springer; 2<sup>nd</sup> edition, 1997.
- [3] SCHRODER, D. K. **Semiconductor Material and Device Characterization**. 3<sup>rd</sup> edition. Hoboken: IEEE, 2006.
- [4] GROENEWOLD, G.; LUBBERS, W. J.; **Systematic Distortion Analysis for MOSFET Integrators with Use of a New MOSFET Model**, IEEE Transactions on Circuits and Systems – Part II: Analog and Digital Signal Processing, v. 41, no. 9, p. 569-580, 1994.
- [5] V. KILCHYTSKA ; B. KAZEMI ESFEH ; C. GIMENO ; B. PARVAIS ; N. PLANES ; M. HAOND ; J.-P. RASKIN ; D. FLANDRE; **Comparative study of non-linearities in 28 nm node FDSOI and Bulk MOSFETs**, Joint International EUROSIOI Workshop and International Conference on Ultimate Integration on Silicon (EUROSIOI-ULIS), 2017.
- [6] DORIA, R. T. **Estudo da linearidade em transistores SOI de porta dupla com estrutura de canal gradual**. 2007. 144f. Dissertação (Mestrado em Dispositivos Eletrônicos) – Centro Universitário FEI, São Bernardo do Campo, 2007.
- [7] DORIA, RODRIGO T.; PAVANELLO, MARCELO A., TREVISOLI, RENAN D.; SOUZA, MICHELLY; LEE, CHI-WOO; FERAIN, ISABELLE; COLINGE, JEAN-PIERRE; **Analog operation temperature dependence of nMOS junctionless transistors focusing on harmonic distortion**, Journal of Integrated Circuits and Systems, v. 6, p. 114-121, 2011.
- [8] DANTAS, Leandro P. **Estudo da Distorção Harmônica em Transistores de Porta Circular Usando Tecnologia SOI CMOS SubMicrométrica de 0,13  $\mu\text{m}$** . 2008. 146 F. Dissertação (Mestrado em Dispositivos Eletrônicos) – Centro Universitário FEI, São Bernardo do Campo, 2008.
- [9] GIMENEZ, S. P., **Diamond MOSFET: An innovative layout to improve performance of ICs**, Solid-State Electronics, vol. 54, p. 1690-1699, 2010.
- [10] GIMENEZ, S. P. ; GALEMBECK, E. H. S. ; FLANDRE, D. ; RENAUX, C., **Diamond layout style impact on SOI MOSFET in high temperature environment**. Microelectronics and Reliability, v. 55, p. 783/MR11492-788, 2015.
- [11] SEIXAS, L.E.; FINCO, S. ; SILVEIRA, M. A. G. ; MEDINA, N.; GIMENEZ, S. P., **Study of proton radiation effects among diamond and rectangular gate MOSFET layouts**. Materials Research Express, vol. 4, p. 015901, 2017.
- [12] FINO, L. N. S. ; NETO, E. D. ; SILVEIRA, M. A. G. ; RENAUX, C. ; FLANDRE, D. ; GIMENEZ, S. P., **Boosting the total ionizing dose tolerance of digital switches by using OCTO SOI MOSFET**, Semiconductor Science and Technology, v. 30, p. 105017-12p, 2015.

- [13] GIMENEZ, S. P. ; CORREIA, M. M. ; NETO, E. D. ; SILVA, C. R., **An Innovative Ellipsoidal Layout Style to Further Boost the Electrical Performance of MOSFETs**, IEEE Electron Device Letters, v. 36, p. 705-707, 2015.
- [14] SONNENBERG, Victor; NICOLETT, Aparecido S. **Transistores MOSFETs fabricados na tecnologia de silício sobre isolante – SOIMOSFET: a caminho do futuro**. Boletim Técnico da Faculdade de Tecnologia de São Paulo, BT14, 14-23, Ago/2003.
- [15] ZIMPECK, Alexandra L. ;MEINHARDT, Cristina e BUTZEN, Paulo F.; **Análise do comportamento de portas lógicas CMOS com falhas Stuck - On em nanotecnologias**. ICCEEg, vol. 1, nº 7, pp. 1-10, 2014.
- [16] MARTINO, João A.; PAVANELLO, Marcelo A.; VERDONCK, Patrick B. **Caracterização Elétrica de Tecnologia e Dispositivos**, Pioneira Thomson Learning, São Paulo, Brazil, 2003.
- [17] TERADA, K.; NISHIYAMA, K.; HATANAKA, K.; **Comparison of MOSFET threshold-voltage extraction methods**, Solid-State Electronics, vol. 45, p. 35-40, jan. 2001.
- [18] CONDE, O. A., SÁNCHEZ, F. J. G., LIU, J. J., CERDEIRA, A., ESTRADA, M., YUE Y. **A review of recent MOSFET threshold voltage extraction methods**, Microelectronics Reliability, v. 42, p. 583-596, 2002.
- [19] M.B. Machado, O.F. Siebel, M.C. Schneider e C. Galup-Montoro. **MOSFET Threshold Voltage: Defenition, Extraction and Applications**. NSTI-Nanotech 2011, Vol. 2, 2011.
- [20] FLANDRE, D.; SILVEIRA, F. **A  $g_m/I_D$  Based Methodology for the Design of CMOS Analog Circuits and Its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA**. IEEE Journal of solid-state circuits, Vol. 31, n.9, set. 1996.
- [21] LANGEVELDE, R. Van.; KLAASSEN, F.M.; **Accurate Drain Conductance Modeling for Distortion Analysis in MOSFETs**, IEEE Transactions on Electron Devices, v. 44, no. 11, p. 2044-2052, 1997.
- [22] SANSEN, Willy, **Distortion in Elementary Transistor Circuits**, IEEE Transactions on Circuits and Systems – Part II: Analog and Digital Signal Processing, v. 46, no. 3, p. 315-326, 1999.
- [23] WAMBACQ, P.; SANSEN, W.; **Distortion Analysis of Analog Integrated Circuits**, Dordecht: Kluwer Academic Publishers, 1998.
- [24] HSU, H. P.; **Análise de Fourier**, Rio de Janeiro: Livros Técnicos e Científicos Editora, 1972.
- [25] CERDEIRA, A.; ALEMÁN, M. A.; ESTRADA, M.; FLANDRE, D.; PARVAIS, B.; PICUN, G.; **The Integral Function Method: A New Method to Determine the Non-Linear Harmonic Distortion**, In: SBMicro 2003 - 18<sup>th</sup> International Symposium on Microelectronics Technology and Devices, p. 131-146 , São Paulo, 2003.

- [26] CERDEIRA, A.; ALEMÁN, M. A.; ESTRADA, M.; FLANDRE, D.; **Integral Function Method for Determination of Nonlinear Harmonic Distortion**, Solid-State Electronics, v. 48, n. 12, p. 2226-2234, 2004.
- [27] CERDEIRA, A.; ESTRADA, M.; QUINTERO, R.; FLANDRE, D.; ORTIZ-CONDE, A.; GARCÍA SÁNCHEZ, F. J.; **Generalization of the integral function method to evaluate distortion in SOI FD MOSFET**. In: Proceedings of the 23 International Conference on Microelectronics, v. 2. p. 443–446, Nis, Yugoslavia, 2002.
- [28] CERDEIRA, A.; ESTRADA, M.; **Mathematical Basis of the Expressions Used by the Integral Function Method for the Determination of Nonlinear Harmonic Distortion in Devices and Circuits**; In: Proceedings of the 7<sup>th</sup> International Conference on Solid State and IC Technology, p.1143-1146 , Beijing, China, 2004.
- [29] GIMENEZ, S. P.; BELLODI, M. **Diamond SOI MOSFET: A New Drain and Source/Channel Interface Layout to Improve Drain Current**. Fifth Workshop of the Thematic Network on Silicon on Insulator Technology, Devices and Circuits, Göteborg, January 2009.
- [30] ALATI, D. M.; GIMENEZ, S. P. **Comparação entre o Transistor SOI nMOSFET Diamante e seu Equivalente Convencional**. Anais do XI Simpósio de Iniciação Científica e Tecnológica - XI SICT, São Paulo, 07 Outubro 2009. 76.
- [31] GIMENEZ, S. P.; CLASER, R.; ALATI, D. M. **Using Diamond SOI nMOSFETs to Improve the Frequency Response of the Analog Integrated Circuits**. Seventh Workshop of the Thematic Network on Silicon on Insulator Technology, Devices and Circuits, Granada, January 2011.
- [32] ALATI, D. M.; GIMENEZ, S. P. **Estudo Comparativo entre o SOI nMOSFET Diamante e Convencional, Utilizando o Simulador Sentaurus Device da Synopsys**. XVII Simpósio Internacional de Iniciação Científica USP (XVII SIICUSP), São Carlos, 09 Novembro 2009.
- [33] GIMENEZ, S. P. ; RENAUX, C. ; LEONI, R. D. ; FLANDRE, D., **Using diamond layout style to boost MOSFET frequency response of analogue IC**, Electronics Letters, vol. 50, p. 398-400, 2014.
- [34] GIMENEZ, S. P.; ALATI, D. M.; SILVEIRA, M. A. G.; MELO W.; SEIXAS L. E.; MEDINA N. H.; ADDED N.; TABACNICKS M., **The Protons Radiation-Robustness Of Integrated Circuits By Using The Diamond Leiate Style**, In: RADECS 2012, Biarritz, France, 2012.
- [35] E. A. VITTOZ, **Low-power low-voltage limitations and prospects in analog design**, in Proc. Workshop Advances in Analog Circuit Design, Eindhoven, Mar. 1994.
- [36] PARVAIS, B.; CERDEIRA, A.; SCHREURS, D.; RASKIN, J. P.; **Harmonic Distortion Characterization of SOI MOSFETs**, In: 11<sup>th</sup> GAAS Symposium, p. 357-360, Munique, 2003.
- [37] CERDEIRA, A.; ALEMÁN, M. A.; PAVANELLO, M. A.; MARTINO J. A.; VANCAILLIE, L.; FLANDRE, D.; **Advantages of the Graded-Channel SOI FD MOSFET**

**for Application as a Quasi-Linear Resistor**, IEEE Transactions on Electron Devices, v. 52, n. 5, p. 967-972, 2005.

[38] GLENN, Knoll F., **Radiation Detection and Measurement**. New York Wiley, 2000.

[39] HUGHES, R. C., **Charge carrier transport phenomena in amorphous SiO<sub>2</sub>: Direct measurement of mobility and carrier lifetime**, Phys. Rev. Lett., vol. 30, 1973.

[40] LUTZ, G., **Semiconductor Radiation Detectors**. Springer, 1999.

**APÊNDICE A – ARTIGOS PUBLICADOS**

- **Improvement the harmonic distortion using the Diamond leiaute Style for MOSFET**

SEMINATEC 2018 (Semiconductors and Micro & Nano Technology) – JUNE 2018

[http://fei.edu.br/seminatec/paper\\_8.pdf](http://fei.edu.br/seminatec/paper_8.pdf)

- **Improvement of the Harmonic Distortion by Using Diamond MOSFET**

Conference: 2018 33<sup>rd</sup> Symposium on Microelectronics Technology and Devices

(SBMicro) – SBMICRO 2018 – AUGUST 2018

<https://ieeexplore.ieee.org/document/8511499/metrics#metrics>