

CENTRO UNIVERSITÁRIO DA FEI  
GABRIEL AUGUSTO DA SILVA

**IMPLEMENTAÇÃO DOS LEIAUTES E ESTUDO COMPARATIVO  
EXPERIMENTAL ENTRE MOSFETs PLANARES DE POTÊNCIA FABRICADOS  
COM DIFERENTES ESTILOS DE LEIAUTE**

São Bernardo do Campo

2015

**GABRIEL AUGUSTO DA SILVA**

**IMPLEMENTAÇÃO DOS LEIAUTES E ESTUDO COMPARATIVO  
EXPERIMENTAL ENTRE MOSFETs PLANARES DE POTÊNCIA FABRICADOS  
COM DIFERENTES ESTILOS DE LEIAUTE**

Dissertação de Mestrado apresentada ao Centro Universitário da FEI como parte dos requisitos necessários para obtenção do título de Mestre em Engenharia Elétrica, orientada pelo Prof. Dr. Salvador Pinillos Gimenez.

São Bernardo do Campo

2015

Silva, Gabriel Augusto da.

Implementação dos leiautes e estudo comparativo experimental entre MOSFETs planares de potência fabricados com diferentes estilos de leiaute / Gabriel Augusto da Silva. São Bernardo do Campo, 2015. 152 f. : il.

Dissertação - Centro Universitário da FEI.

Orientador: Prof. Dr. Salvador Pinillos Gimenez.

1. MOSFET. 2. Potência. 3. Leiaute. I. Gimenez, Salvador Pinillos, orient. II. Título.

CDU 621.381



# APRESENTAÇÃO DE DISSERTAÇÃO ATA DA BANCA EXAMINADORA

Mestrado

CENTRO UNIVERSITÁRIO DA FEI

Programa de Pós-Graduação Stricto Sensu em Engenharia Elétrica

PGE-10

**Aluno:** Gabriel Augusto da Silva

**Matrícula:** 113114-3

**Título do Trabalho:** Implementação dos leiautes e estudo comparativo experimental entre MOSFETs planares de potência fabricados com diferentes estilos de leiaute.

**Área de Concentração:** Dispositivos Eletrônicos Integrados

**Orientador:** Prof. Dr. Salvador Pinillos Gimenez

**Data da realização da defesa:** 26/02/2015

**ORIGINAL ASSINADA**

A Banca Examinadora abaixo-assinada atribuiu ao aluno o seguinte:

APROVADO

REPROVADO

São Bernardo do Campo, 26 de Fevereiro de 2015.

## MEMBROS DA BANCA EXAMINADORA

Prof. Dr. Salvador Pinillos Gimenez

Ass.: \_\_\_\_\_

Prof. Dr. Renato Camargo Giacomini

Ass.: \_\_\_\_\_

Prof. Dr. Marcelo Bariatto Andrade Fontes

Ass.: \_\_\_\_\_

### **VERSÃO FINAL DA DISSERTAÇÃO**

**ENDOSSO DO ORIENTADOR APÓS A INCLUSÃO DAS  
RECOMENDAÇÕES DA BANCA EXAMINADORA**

Aprovação do Coordenador do Programa de Pós-graduação

\_\_\_\_\_  
Prof. Dr. Carlos Eduardo Thomaz

## **AGRADECIMENTOS**

Agradeço primeiramente a Deus e aos meus familiares pela paciência nas ocasiões em que me dediquei de maneira integral ao curso de mestrado, além da CAPES pelo apoio financeiro.

Agradeço também ao corpo docente do Centro Universitário da FEI pelas experiências e conhecimentos transmitidos ao longo do curso.

Um agradecimento especial para o *Metal-Oxide-Semiconductor Implementation Service* (MOSIS), que fabricou os dispositivos utilizados nesse trabalho.

*"A sorte favorece a mente  
preparada"*

*Louis Pasteur*

## RESUMO

Há muitos anos, muito empenho e recursos financeiros estão sendo investidos para reduzir as dimensões do dispositivo e melhorar o desempenho elétrico dos transistores de efeito de campo Metal-Óxido-Semicondutor (MOSFETs). Uma vertente que surge como uma alternativa sem gerar custos adicionais para o processo de fabricação de circuitos integrados (CIs) planares Complementar Metal-Óxido-Semicondutor (CMOS) é o uso de geometrias alternativas às convencionais (retangulares) em MOSFETs, que possam potencializar o desempenho elétrico desses transistores. Estudos anteriores já evidenciaram que o uso dessas geometrias não convencionais em MOSFETs, tanto na tecnologia planar quanto na tecnologia tridimensional, podem melhorar o desempenho elétrico analógico e digital desses transistores. Dentro desse contexto, esse trabalho tem por objetivo estudar esses diferentes estilos de leiaute (Diamante, OCTO, *Fish* e *Wave*) como célula básica de MOSFETs Planares de Potência (MPPs), desde a etapa inicial de concepção do leiaute, passando pela fabricação, até a caracterização de seus parâmetros analógicos e digitais. Esse trabalho mostra que o desempenho elétrico dos MPPs foi melhorado utilizando os estilos de leiaute Diamante, OCTO, *Fish* e *Wave* em diversas condições de polarização em relação ao implementado com MOSFETs com porta retangular (Multi-dedos), onde o estilo de leiaute Diamante reduziu em até 80% a resistência de estado ligado, por exemplo, e o estilo de leiaute *Wave* reduziu a área de silício utilizada em quase 10%, além de reduzir a tensão de ruptura, demonstrando que as diversas aplicações de MPP podem utilizar os estilos de leiaute não convencionais para melhorarem seus desempenhos e/ou reduzirem suas áreas de silício. Também se pôde constatar que as restrições de regras de projeto impostas pelos fabricantes de semicondutores podem ser superadas, evidenciando a possibilidade de esses estilos serem implementados em escala industrial.

Palavras-chave: MOSFET de Potência, Leiaute, MOSFET não convencional

## **ABSTRACT**

For several years, great efforts and financial support have been spent in order to reduce and improve the electrical performance of the Metal-Oxide-Semiconductor Field Effect Transistors (MOSFET). A field of study rises as an alternative free of extra costs to the manufacture process is the study of alternative gate geometries to the conventional ones (rectangular) in MOSFETs, which are able to boost the electrical performance of these transistors. Previous studies already show that the use of these non-conventional gate geometries in MOSFETs, both planar and tridimensional, can boost the analog and digital performance. In this context, this work aims to study these alternative layout styles (Diamond, OCTO and Fish) as a basic cell of Planar Power MOSFETs (PPM), since the layout idea, passing by the manufacture process until the electric characterization of their analog and digital parameters. The electric performance of the PPMs were improved by using the Diamond, OCTO, Fish and Wave layout styles in several different bias conditions regarding the one implemented with rectangular gate MOSFETs (Multifingers). The Diamond layout style reduced up to 80% the on-resistance, for example, and the Wave layout style reduced the silicon die area in almost 10%, besides also reducing the breakdown voltage, showing that their use may be broader than imagined before. It was also possible to verify that the design rules restrictions imposed by the semiconductor foundries can be overcome, presenting the possibility of industrial scale implementation of these layout styles.

**Keywords:** Power MOSFET, Layout, Non-Conventional.

## LISTA DE SÍMBOLOS

$A_G$	Área de porta [ $\mu\text{m}^2$ ]
$A_T$	Área total [ $\mu\text{m}^2$ ]
$A_V$	Ganho de tensão do transistor [V/V]
$a_{\text{msk}}$	Raio interno da região de porta do MCir e do MW [ $\mu\text{m}$ ]
$\alpha$	Ângulo que define a geometria de porta do MOSFET Diamante, OCTO e <i>Fish</i>
$\beta$	Ângulo referente ao arco do MCir que não funciona como MOSFET
$b$	Menor comprimento de canal em um MD ou MO [ $\mu\text{m}$ ]
$B$	Maior comprimento de canal em um MD [ $\mu\text{m}$ ]
$B'$	Distância entre o vértice do ângulo $\alpha$ e $b$ no MD [ $\mu\text{m}$ ]
$b_{\text{msk}}$	Raio externo da região de porta do MCir e do MW [ $\mu\text{m}$ ]
$\text{CO}_2$	Dióxido de Carbono
$C_{\text{OX}}$	Capacitância do óxido de porta do MOSFET [F]
$\vec{\epsilon}_{//}$	Campo elétrico longitudinal do MOSFET Diamante, MOSFET Octo e MOSFET <i>Fish</i> [kV/cm]
$\vec{\epsilon}_{//\text{DSM}}$	Campo elétrico longitudinal resultante do MOSFET Diamante [kV/cm]
$\vec{\epsilon}_{//\text{OSM}}$	Campo elétrico longitudinal resultante do MOSFET OCTO [kV/cm]
$\vec{\epsilon}_T$	Campo elétrico longitudinal resultante do MOSFET <i>Fish</i> [kV/cm]
$f_T$	Frequência de ganho de tensão unitário [Hz]
$g_m$	Transcondutância de entrada [S]
$g_{m\_m\acute{a}x}$	Transcondutância de entrada máxima [S]
$I_{\text{DS}}$	Corrente entre dreno e fonte no MOSFET [A]
$I_{\text{DS\_SAT}}$	Corrente entre dreno e fonte de saturação [A]
$I_{\text{LEAK}}$	Corrente de fuga de dreno [A]
$I_{\text{OFF}}$	Corrente de dreno de estado desligado [A]
$I_{\text{ON}}$	Corrente de dreno de estado ligado [A]
$I_{\text{ON}} / I_{\text{OFF}}$	Razão entre a corrente de estado ligado e a corrente de estado desligado
$\mu_N$	Mobilidade dos elétrons no silício [ $\text{cm}^2/\text{V.s}$ ]
$L$	Comprimento de canal do MOSFET [ $\mu\text{m}$ ]
$L_{\text{EFF}}$	Comprimento efetivo de canal do MOSFET [ $\mu\text{m}$ ]

$L_{\min}$	Comprimento mínimo de canal do MOSFET [ $\mu\text{m}$ ]
$N$	Número de “dedos” em um leiaute Multi-dedos
$N'$	Número de células unitárias usadas em um MPP
$R_{\text{ON}}$	Resistência de estado ligado entre dreno e fonte [ $\Omega$ ]
$R_1$	Raio interno da região de porta de um MOSFET de geometria de porta em anel circular
$R_2$	Raio externo da região de porta de um MOSFET de geometria de porta em anel circular
$S$	Inclinação de sublimiar
$\text{SiO}_2$	Óxido de Silício
$V_{\text{DS}}$	Tensão entre dreno e fonte no MOSFET [V]
$V_{\text{EA}}$	Tensão Early [V]
$V_{\text{GS}}$	Tensão entre porta e fonte no MOSFET [V]
$V_{\text{GT}}$	Sobre-tensão de porta [V]
$V_{\text{TH}}$	Tensão de limiar do MOSFET [V]
$W$	Largura de canal do MOSFET [ $\mu\text{m}$ ]

## LISTA DE ABREVIATURAS

CAD	<i>Computer-Aided Design</i> (Projeto Assistido por Computador)
CC-CC	Corrente Contínua para Corrente Contínua
CI	Circuito Integrado
CMOS	Complementar Metal-Óxido-Semicondutor
FET	<i>Field-Effect Transistor</i> (Transistor de Efeito de Campo)
FinFET	<i>Fin-Shaped Field Effect Transistor</i>
IBM	<i>International Business Machines</i>
IMEC	<i>Interuniversity Microelectronics Centre</i>
LCE	<i>Longitudinal Corner Effect</i> (Efeito de Campo Longitudinal)
MC	MOSFET com estilo de leiaute Convencional
MCir	MOSFET com estilo de leiaute Circular
MD	MOSFET com estilo de leiaute Diamante (estilo de porta hexagonal)
MEP	<i>MOSIS Educational Program</i> (Programa Educacional da MOSIS)
MF	MOSFET com estilo de leiaute <i>Fish</i>
MO	MOSFET com estilo de leiaute OCTO
MW	MOSFET com estilo de leiaute <i>Wave</i>
MOS	Metal-Óxido-Semicondutor
MOSFET	<i>Metal-Oxide-Semiconductor Field-Effect Transistor</i> (Transistor de Efeito de Campo Metal-Óxido-Semicondutor)
MOSIS	<i>Metal-Oxide-Semiconductor Implementation Service</i>
MPP	MOSFET Planar de Potência
MPPC	MPP feito a partir da célula básica do MCir
MPPD	MPP feito a partir da célula básica do MD
MPPF	MPP feito a partir da célula básica do MF
MPPM	MPP convencional Multi-dedos (em inglês, <i>multifingers</i> )
MPPO	MPP feito a partir da célula básica do MO
MPPW	MPP feito a partir da célula básica do MW
nMOSFET	MOSFET do tipo n
OCG-T	<i>Overlapping-Circular Gate Transistor</i>

PAMDLE	<i>Parallel Association of MOSFETs with Different Channel Lengths Effect</i> (Efeito da Associação Paralela de MOSFETs com Diferentes Comprimer Canal)
pMOSFET	MOSFET do tipo p
SOI	Silício-sobre-Isolante ( <i>Silicon-on-Insulator</i> )
TBJ	Transistor Bipolar de Junção
TSMC	<i>Taiwan Semiconductor Manufacturing Company</i>
UCL	<i>Université Catholique de Louvain</i> (Universidade Católica de Louvain)
UTB	<i>Ultrathin Body</i>
UTBB	<i>Ultrathin Body and BOX</i>
VLSI	<i>Very Large Scale Integration</i> (Circuitos com Escala de Integração Muito Ampla)

## LISTA DE ILUSTRAÇÕES

Figura 1 – O primeiro transistor bipolar de junção. ....	21
Figura 2 – O MOSFET de potência <i>Waffle</i> híbrido.....	23
Figura 3 – O MOSFET de potência OCG-T .....	24
Figura 4 – Leiaute OCG-T com configuração de dreno interno.....	24
Figura 5 – Estilo de leiaute <i>Wave</i> . ....	25
Figura 6 – O MOSFET tipo N.....	27
Figura 7 – O Capacitor MOS.....	28
Figura 8 – O MOSFET do tipo n em corte.....	29
Figura 9 – MOSFET com canal formado na condição de polarização de Triodo. ....	30
Figura 10 – MOSFET com canal formado na condição de operação de Saturação. ....	31
Figura 11 – Circuito elétrico que representa um transistor trabalhando como uma chave em estado ligado. ....	32
Figura 12 – Exemplo de extração de $I_{ON}$ .....	33
Figura 13 – Circuito que representa um transistor trabalhando como uma chave em estado desligado. ....	34
Figura 14 – Exemplo de extração de $I_{OFF}$ .....	34
Figura 15 – Exemplo de extração de $I_{LEAK}$ .....	35
Figura 16 – Exemplo de extração de $R_{ON}$ a partir do gráfico de $I_{DS}$ em função de $V_{DS}$ .....	36
Figura 17 – Exemplo de extração da corrente de saturação entre dreno e fonte. ....	37
Figura 18 – Exemplo de extração de $V_{EA}$ utilizando a extrapolação da região linear da curva $I_{DS}$ em função de $V_{DS}$ . ....	39
Figura 19 – (a) Exemplo de um MPP utilizando o leiaute Multi-dedos convencional (b) O mesmo leiaute com imagem ampliada, destacando as regiões de dreno, fonte e porta. ....	40
Figura 20 – Exemplo de um MPP implementado na tecnologia CMOS de 0,35 $\mu$ m da ON-Semiconductor. ....	41
Figura 21 – Vista superior do MOSFET tipo Diamante.....	43
Figura 22 – MD dividido em N transistores associados em paralelo.....	44
Figura 23 – Vista tridimensional do MOSFET tipo OCTO. ....	45
Figura 24 – Interação entre os campos elétricos longitudinais no MO. ....	46

Figura 25 – O MOSFET <i>Fish</i> . .....	47
Figura 26 – Vista superior de um exemplo de MOSFET anelar circular. ....	48
Figura 27 – Um exemplo de leiaute utilizando estrutura de MOSFETs circulares com sobreposição de portas. ....	49
Figura 28 – OCG-T destacando o ângulo $\beta$ . ....	50
Figura 29 – Exemplo de uma célula básica do MOSFET <i>Wave</i> . ....	50
Figura 30 – Exemplo de um leiaute de um MPP. ....	52
Figura 31 – Leiaute e suas máscaras utilizadas em seu desenho. ....	53
Figura 32 – Os MPPs de canais com geometria não convencional. ....	61
Figura 33 – Os MPPs implementados com MOSFETs de geometria de porta em anelar...	63
Figura 34 – Borda do canal muito perto da borda da região ativa. ....	64
Figura 35 – Evitando o erro da borda do canal próxima à região ativa. ....	65
Figura 36 – Erro de comprimento mínimo de canal no MD. ....	66
Figura 37 – Trilhas de metal do MOSFET de Potência <i>Wave</i> . ....	67
Figura 38 – Erro inexistente apontado pelo <i>kit</i> . ....	68
Figura 39 – Leiaute fabricado na ON-Semiconductor via MOSIS. ....	69
Figura 40 – Leiaute fabricado na IBM via MOSIS. ....	69
Figura 41 – Leiaute fabricado na TSMC via IMEC. ....	70
Figura 42 – O Circuito Integrado fabricado na ON Semiconductor via MEP. ....	71
Figura 43 – O MPPD com $\alpha$ igual a $90^\circ$ estudado nesse capítulo. ....	73
Figura 44 – Curvas de $\log(I_{DS}/(W/L))$ em função de $V_{GT}$ dos MPPDs de diferentes ângulos $\alpha$ e do MPPM. ....	74
Figura 45 – As curvas $\log I_{DS}/(W/L)$ em função de $V_{GS}$ do MPPM e dos MPPD de diferentes ângulos $\alpha$ . ....	75
Figura 46 – As curvas de $I_{DS}/(W/L)$ em função de $V_{DS}$ do MPPM e MPPD de diferentes ângulos $\alpha$ . ....	76
Figura 47 – As curvas de $g_m$ em função de $V_{GT}$ do MPPM e MPPD de diferentes $\alpha$ . ....	78
Figura 48 - O MPPO com $\alpha$ igual a $45^\circ$ e $c$ igual a 25% estudado nesse capítulo. ....	83
Figura 49 – As curvas de $\log(I_{DS}/(W/L))$ em função de $V_{GT}$ do MPPM dos MPPOs. ....	84
Figura 50 – Curvas $\log (I_{DS}/(W/L))$ em função de $V_{GS}$ do MPPM e MPPDs de diferentes ângulos $\alpha$ . ....	85
Figura 51 – As curvas de $I_{DS}/(W/L)$ em função de $V_{DS}$ do MPPM e dos MPPOs. ....	87

Figura 52 – As curvas de $g_m$ em função de $V_{GT}$ do MPPM e MPPOs de diferentes ângulos $\alpha$ .....	88
Figura 53 – O MPPF com $\alpha$ igual a $90^\circ$ estudado nesse capítulo. ....	93
Figura 54 – As curvas de $I_{DS}/(W/L)$ em função de $V_{GT}$ do MPPM e MPPFs de diferentes ângulos $\alpha$ . ....	94
Figura 55 – Curvas $\log I_{DS}/(W/L)$ em função de $V_{GS}$ do MPPM e dos MPPFs de diferentes ângulos $\alpha$ . ....	95
Figura 56 – As curvas de $I_{DS}/(W/L)$ em função de $V_{DS}$ do MPPM e MPPFs de diferentes ângulos $\alpha$ . ....	96
Figura 57 – As curvas de $g_m$ em função de $V_{GT}$ do MPPM e MPPD de diferentes $\alpha$ . ....	98
Figura 58– O MPPW estudado nesse capítulo. ....	101
Figura 59 – As curvas do $\log (I_{DS})$ em função de $V_{GT}$ do MPPM do MPPW. ....	102
Figura 60 – Curvas $\log I_{DS} \times V_{GS}$ do MPPM e MPPW. ....	103
Figura 61 – As curvas de $I_{DS}$ em função de $V_{DS}$ do MPPM e dos MPPWs. ....	104
Figura 62 – As curvas de $g_m/W/L$ em função de $V_{GT}$ do MPPM e MPPW. ....	106

## LISTA DE TABELAS

Tabela 1 – Dados geométricos dos MPPs implementados com MOSFETs de geometria de canal não convencional. ....	54
Tabela 2 – Dados geométricos dos MPPs implementados com MOSFETs com geometria de canal em anel circular.....	61
Tabela 3 – Características dimensionais dos MPPs. ....	72
Tabela 4 – Valores de $V_{TH}$ dos MPPDs e do MPPM. ....	74
Tabela 5 – Valores de $S$ para os MPPDs e MPPM.....	78
Tabela 6 – Valores de $g_{m\_m\acute{a}x}$ dos MPPDs e MPPM.....	79
Tabela 7 – Valores de $V_{EA}$ dos MPPDs e do MPPM. ....	79
Tabela 8 – Valores de $A_V$ dos MPPDs e do MPPM.....	80
Tabela 9 – Valores de $f_T$ dos MPPDs e do MPPM.....	80
Tabela 10 – Quadro geral comparativo entre o MPPM e os MPPDs.....	81
Tabela 11 – Características dimensionais dos MPPOs e do MPPM. ....	82
Tabela 12 – Valores de $V_{TH}$ dos MPPOs e do MPPM. ....	84
Tabela 13 – Valores de $S$ dos MPPOs e do MPPM .....	88
Tabela 14 – Valores de $g_{m\_m\acute{a}x}$ dos MPPOs e do MPPM.....	89
Tabela 15 – Valores de $V_{EA}$ dos MPPOs e do MPPM .....	89
Tabela 16 – Valores de $A_V$ dos MPPOs e do MPPM.....	90
Tabela 17 – Valores de $f_T$ dos MPPOs e do MPPM.....	90
Tabela 18 – Quadro geral comparativo entre o MPPM e os MPPOs.....	91
Tabela 19 – Características dimensionais dos MPPFs e do MPPM.....	92
Tabela 20 – $V_{TH}$ dos MPPFs e do MPPM .....	93
Tabela 21 – Valores de $S$ dos MPPFs e do MPPM .....	97
Tabela 22 – Valores de $g_{m\_m\acute{a}x}$ do MPPM e dos MPPFs .....	98
Tabela 23 – Valores de $V_{EA}$ dos MPPFs e do MPPM.....	98
Tabela 24 – Valores de $A_V$ dos MPPFs e do MPPM.....	99
Tabela 25 – Valores de $f_T$ dos MPPFs e do MPPM .....	99
Tabela 26 – Quadro geral comparativo entre o MPPM e os MPPFs.....	99
Tabela 27 – Características dimensionais dos MPPWs e do MPPM. ....	100
Tabela 28 – Valores de $V_{TH}$ do MPPW e do MPPM. ....	102

Tabela 29 – Valores de $S$ do MPPW e do MPPM.....	105
Tabela 30 – Valores de $g_{m\_m\acute{a}x}$ do MPPW e do MPPM.....	106
Tabela 31 – Valores de $V_{EA}$ do MPPW e do MPPM .....	107
Tabela 32 – Valores de $A_V$ do MPPW e do MPPM.....	107
Tabela 33 – Valores de $f_T$ do MPPW e do MPPM.....	107
Tabela 34 – Quadro geral comparativo entre o MPPM e o MPPW.....	108
Tabela 35 – Quadro geral comparativo entre os MPPs.....	110

## SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO</b> .....	21
1.1	Motivação .....	25
1.2	Objetivo .....	26
<b>2</b>	<b>CONCEITOS FUNDAMENTAIS</b> .....	27
2.1	MOSFET .....	27
2.2	Parâmetros dos MOSFETs Estudados .....	31
2.2.1	A tensão de limiar .....	31
2.2.2	A corrente entre dreno e fonte de estado ligado .....	32
2.2.3	A corrente entre dreno e fonte de estado desligado .....	33
2.2.4	A corrente de fuga de dreno .....	35
2.2.5	A Razão $I_{ON}/I_{OFF}$ .....	35
2.2.6	A resistência de estado ligado entre dreno e fonte .....	36
2.2.7	A corrente de saturação entre dreno e fonte .....	37
2.2.8	A inclinação de sublimiar .....	37
2.2.9	A transcondutância .....	38
2.2.10	A tensão Early .....	38
2.2.11	O ganho de tensão intrínseca .....	39
2.2.12	A frequência de ganho de tensão unitário .....	39
2.3	O MOSFET Planar de Potência ( <i>Planar Power MOSFET</i> ) .....	40
2.4	Os MOSFETs com geometria de porta não convencionais .....	42
2.4.1	O estilo de leiaute do tipo Diamante para MOSFETs (geometria hexagonal) .....	42
2.4.2	Estilo de leiaute do tipo OCTO para MOSFETs .....	45
2.4.3	O estilo de leiaute do tipo <i>Fish</i> para MOSFETs .....	46
2.4.4	MOSFET circular com sobreposição de portas .....	48
2.4.5	MOSFET do tipo <i>Wave</i> .....	50

<b>3</b>	<b>LEIAUTES DOS MPPs ESTUDADOS</b> .....	52
3.1	Principais violações de regra de projeto para leiautes não convencionais .....	64
3.1.1	Violações por desalinhamento de máscaras .....	64
3.1.2	Violação do comprimento mínimo de canal.....	65
3.1.3	Violação de ângulos não múltiplos de 45° em relação ao eixo ortogonal.....	66
3.1.4	Violações inexistentes apontadas pelo programa de desenvolvimento de leiautes....	67
3.2	CIs implementados .....	68
<b>4</b>	<b>RESULTADOS EXPERIMENTAIS</b> .....	71
4.1	O MOSFET Planar de Potência do tipo Diamante.....	72
4.1.1	Caracterização elétrica dos parâmetros digitais .....	73
4.1.1.1	A tensão de limiar ( $V_{TH}$ ) .....	73
4.1.1.2	A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ ).....	74
4.1.1.3	A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ ).....	75
4.1.1.4	A corrente de fuga entre dreno e fonte ( $I_{LEAK}$ ).....	76
4.1.1.5	Resistência de estado ligado entre dreno e fonte ( $R_{ON}$ ) .....	76
4.1.2	A caracterização elétrica dos parâmetros analógicos .....	77
4.1.2.1	A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ ) .....	77
4.1.2.2	A inclinação de sublimiar ( $S$ ).....	77
4.1.2.3	A transcondutância máxima ( $g_{m\_m\acute{a}x}$ ) .....	78
4.1.2.4	A tensão Early ( $V_{EA}$ ) .....	79
4.1.2.5	O ganho de tensão de malha aberta ( $A_V$ ).....	80
4.1.2.6	A frequência de ganho unitário ( $f_T$ ).....	80
4.1.3	Quadro geral comparativo entre o MPPM e os MPPDs.....	81
4.2	O MOSFET Planar de Potência do tipo OCTO .....	82
4.2.1	A caracterização elétrica dos parâmetros digitais .....	83
4.2.1.1	A tensão de limiar ( $V_{TH}$ ) .....	83

4.2.1.2	A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ ).....	84
4.2.1.3	A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ ).....	85
4.2.1.4	A corrente de fuga entre dreno e fonte ( $I_{LEAK}$ ).....	86
4.2.1.5	A resistência de estado ligado entre dreno e fonte ( $R_{ON}$ ).....	86
4.2.2	A caracterização elétrica dos parâmetros analógicos.....	87
4.2.2.1	A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ ).....	87
4.2.2.2	A inclinação de sublimiar ( $S$ ).....	88
4.2.2.3	A transcondutância máxima ( $g_{m\_máx}$ ).....	88
4.2.2.4	A tensão Early ( $V_{EA}$ ).....	89
4.2.2.5	O ganho de tensão de malha aberta ( $A_V$ ).....	89
4.2.2.6	A frequência de ganho unitário ( $f_T$ ).....	90
4.3	O MOSFET Planar de Potência do tipo <i>Fish</i> .....	91
4.3.1	A caracterização elétrica dos parâmetros digitais.....	93
4.3.1.1	A tensão de limiar ( $V_{TH}$ ).....	93
4.3.1.2	A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ ).....	93
4.3.1.3	A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ ).....	94
4.3.1.4	Corrente de fuga entre dreno e fonte ( $I_{LEAK}$ ).....	95
4.3.1.5	A resistência de estado ligado entre dreno e fonte ( $R_{ON}$ ).....	95
4.3.2	A caracterização Elétrica dos Parâmetros Analógicos.....	97
4.3.2.1	A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ ).....	97
4.3.2.2	A inclinação de sublimiar ( $S$ ).....	97
4.3.2.3	A transcondutância máxima ( $g_{m\_máx}$ ).....	97
4.3.2.4	A tensão Early ( $V_{EA}$ ).....	98
4.3.2.5	O ganho de tensão de malha aberta ( $A_V$ ).....	99
4.3.2.6	A frequência de ganho unitário ( $f_T$ ).....	99
4.3.3	Quadro geral comparativo entre o MPPM e os MPPFs.....	99

4.4	O MOSFET Planar de Potência <i>Wave</i> .....	100
4.4.1	A caracterização elétrica dos parâmetros digitais .....	101
4.4.1.1	A tensão de limiar.....	102
4.4.1.2	A corrente entre dreno e fonte de estado ligado .....	102
4.4.1.3	A corrente entre dreno e fonte de estado desligado.....	103
4.4.1.4	A corrente de fuga entre dreno e fonte .....	103
4.4.1.5	A resistência de estado ligado entre dreno e fonte .....	104
4.4.1.6	A inclinação de sublimiar.....	105
4.4.2	A caracterização elétrica dos parâmetros analógicos .....	105
4.4.2.1	A corrente de saturação entre dreno e fonte .....	105
4.4.2.2	A transcondutância máxima .....	105
4.4.2.3	A tensão Early .....	106
4.4.2.4	O ganho de tensão de malha aberta .....	107
4.4.2.5	A frequência de ganho unitário .....	107
4.4.3	Quadro geral comparativo entre o MPPM e o MPPW .....	108
4.5	Comparativo geral e análise dos dispositivos.....	109
<b>5</b>	<b>TRABALHOS FUTUROS</b> .....	<b>111</b>
<b>6</b>	<b>CONCLUSÕES</b> .....	<b>112</b>
	<b>REFERÊNCIAS</b> .....	<b>113</b>
	<b>APÊNDICE A: Publicações</b> .....	<b>119</b>
	<b>APÊNDICE B: Características Dimensionais dos Dispositivos Implementados</b> .....	<b>121</b>

## 1 INTRODUÇÃO

É um fato que o transistor é um componente que revolucionou a eletrônica e é o dispositivo mais importante de todo o estudo sobre semicondutores [1]. Todos os dias se estudam maneiras, com as mais diversas abordagens, de fazer esse transistor menor, mais eficiente e mais robusto às mais diversas tarefas em que ele é empregado.

O primeiro FET foi idealizado por Lilienfeld em 1926 [2], mas naquele momento ninguém foi adiante com a ideia [3]. Somente em meados da década de trinta, que nos Laboratórios Bell foi criado um grupo de dispositivos semicondutores que, já no ano de 1947, conseguiu criar o primeiro Transistor Bipolar de Junção (TBJ) funcional [3] (Figura 1). A partir de então, diversos TBJs foram produzidos para as mais diversas aplicações onde substituíram as válvulas termiônicas e iniciaram essa revolução nos sistemas eletrônicos [4].

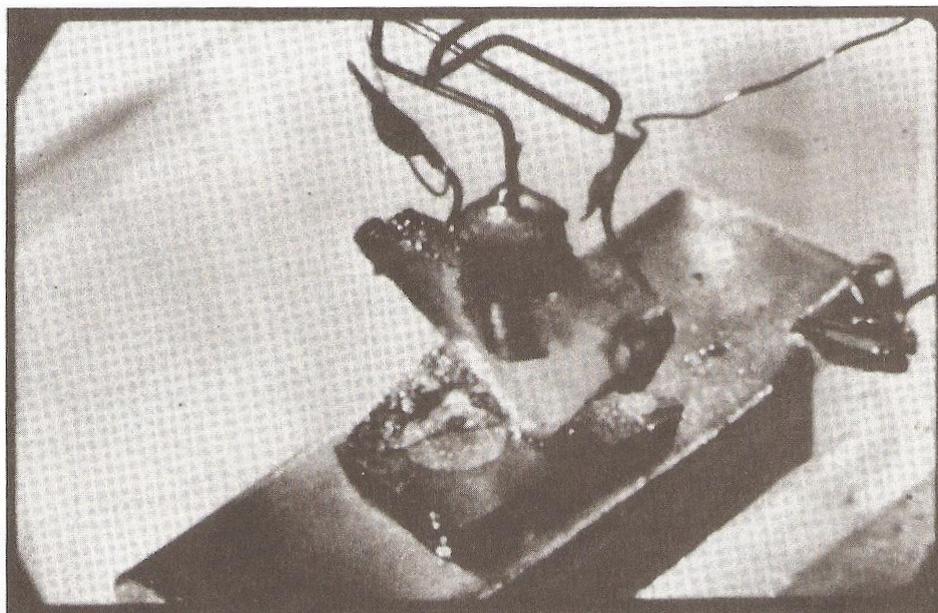


Figura 1 – O primeiro transistor bipolar de junção.

Fonte: Autor [5]

Apesar do TBJ ter suas aplicações específicas, o MOSFET tem dominado as aplicações em geral desde os anos oitenta [5], especialmente na implementação de circuitos integrados (CIs). As vantagens do MOSFET são substanciais, como por exemplo, eles são menores quando integrados em relação ao TBJ e eles necessitam de pouca potência elétrica para operar. Essas vantagens o tornam ideal para serem usados em

circuitos integrados com escala de integração muito ampla (*Very Large Scale Integration – VLSI*) [6].

O desenvolvimento da eletrônica atual exige dispositivos cada vez menores, mais baratos e com melhor desempenho [7]. A busca pela redução do consumo de energia, além de ser interessante para aumentar a autonomia de aparelhos que dependem de bateria, também é um assunto de impacto mundial, pois tem influência direta na emissão de CO<sub>2</sub> para a atmosfera [8]. A redução do consumo de energia elétrica de um circuito integrado passa por uma alta eficiência na transferência de potência elétrica da fonte para a carga [8], sendo que os MOSFETs Planares de Potência (MPPs) têm uma importância enorme no gerenciamento de energia em conversores de média e baixa capacidade [9].

Existem três principais áreas de estudo de dispositivos eletrônicos integrados: Aquela que estuda do processo de fabricação, onde são pesquisadas formas de implementar melhorias no processo de produção desses transistores e, conseqüentemente, melhorar sua a qualidade e/ou diminuir o seu tamanho (processo de implantação iônica, corrosão, técnicas de tensionamento mecânico para melhorar a mobilidade, etc); o estudo do dispositivo, onde procura-se maneiras de melhorar seu desempenho e/ou diminuir seu tamanho fazendo modificações em sua estrutura básica (transistores de portas múltiplas, FinFETs, UTB, UTBB, etc); e o estudo do leiaute, onde se procura implementar melhorias de desempenho elétrico e/ou reduzir o tamanho dos dispositivos alterando a geometria e o posicionamento dos dispositivos nos circuitos integrados [10].

É inegável que as melhoras no processo de fabricação resultaram num enorme aumento no número de transistores numa dada área, o que torna os MPPs menores e os faz consumir menos potência elétrica. No entanto, em tecnologias com alta densidade de dispositivos, mínimas variações no processo de fabricação podem gerar alterações indesejadas no desempenho elétrico do CI resultante [11] e a potência elétrica se torna mais difícil de ser dissipada [12], além de uma tecnologia de ponta ter alto custo [4]. Devido a esses fatores, grandes contribuições são baseadas em inovações relativamente simples, implementadas pelo próprio projetista, que pode alterar o projeto do CI, suas máscaras e seu leiaute [4]. As contribuições do projetista vão além do próprio projeto, pois as dificuldades por eles enfrentadas podem ser reportadas, melhorando a própria ferramenta de Projeto Assistido por Computador (*Computer-Aided Design, CAD*) [4] e, por conseqüência, melhorando outros projetos de CIs.

Em um projeto sempre se procura utilizar o mínimo de área de silício para cada bloco construído, no entanto, os MPPs ainda ocupam parte considerável do CI [13], o que torna o estudo desses dispositivos muito importante. Em uma aplicação muito comum de MPPs, o conversor CC-CC, que tem papel fundamental no gerenciamento de energia. Um MPP desse tipo de aplicação chega a ocupar 70% da área total do CI, lançando um enorme desafio para os projetistas desse tipo de transistor. Uma vez que o transistor tem dimensões tão grandes (comumente tendo uma razão de aspecto W/L de até  $10^7$ ) a dissipação de potência é um enorme fator, fazendo da resistência de estado ligado e da corrente de estado ligado dois dos parâmetros de maior importância nos MPPs [14].

Com o objetivo de se melhorar a performance de CIs sem alterações no processo de fabricação, leiautes alternativos ao convencional multi-dedos (Multifingers) estão sendo desenvolvidos.

Uma alternativa interessante é o leiaute chamado *Waffle* híbrido. Ele tem a capacidade de aumentar o fator de integração de um CI, compartilhando os contatos de dreno e fonte com quatro transistores [15]. A Figura 2 mostra esse estilo de leiaute.

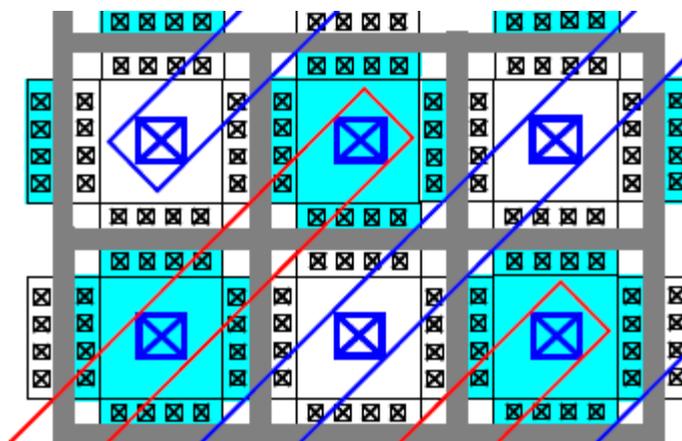


Figura 2 – O MOSFET de potência *Waffle* híbrido.  
Fonte: Adaptado de [15]

Outro estilo de leiaute alternativo ao convencional criado para a utilização em MPP é o Circular com portas sobrepostas (*Overlapping Circular-Gate Transistor*, OCG-T) [16]. Ele consiste da associação de diversos MOSFETs Circulares (MCir) em paralelo, formando uma grande matriz de transistores, conforme visto na Figura 3.

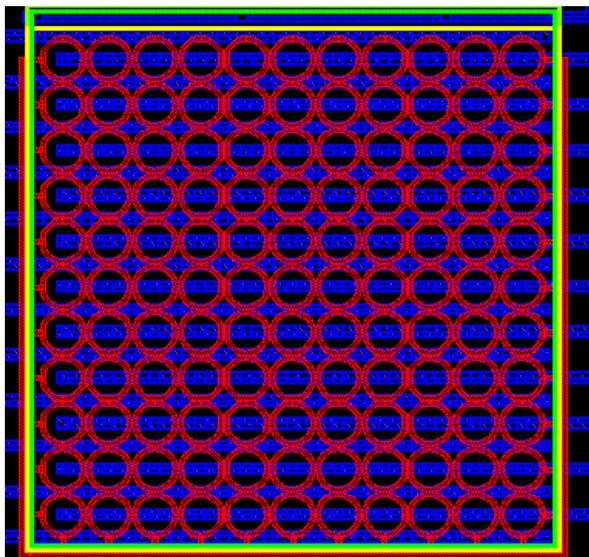


Figura 3 – O MOSFET de potência OCG-T  
Fonte: Autor

Uma grande vantagem proporcionada pelo MCir, assim como pelo *Waffle* híbrido, é o seu maior fator de integração, que faz com que cada MOSFET com esse estilo de leiaute ocupe uma menor área de silício para uma mesma razão W/L que teria um MOSFET Convencional Retângular (MC) [10]. No entanto, essa capacidade de aumentar o fator de integração fica limitada em MPPs, pois, ao contrário do MC, que pode ser interligado em paralelo facilmente sem perda de área, o OCG-T exige que parte de cada MCir seja perdida na interligação, como verificado na Figura 4, onde, em vermelho, destaca-se as regiões onde a porta não funciona como MOSFET por ter polarização de dreno em ambos os lados.

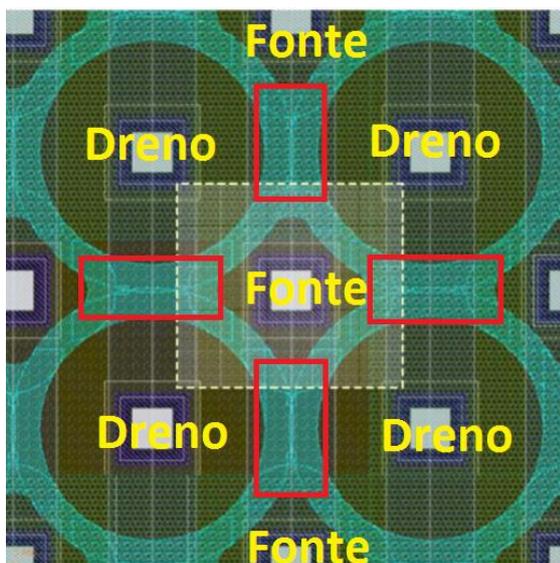


Figura 4 – Leiaute OCG-T com configuração de dreno interno.  
Fonte: Adaptado de [13].

É possível verificar que há regiões onde há a mesma tensão de polarização nos dois lados da porta, que no caso da Figura 4, a porta fica entre duas regiões de dreno.

Tendo em vista a possibilidade de utilizar esse melhor fator de integração do MCir, porém eliminando esse problema de interconexões que existe tanto no *Waffle* híbrido quanto no OCG-T, foi criado o estilo de leiaute *Wave* [16]. Esse estilo de leiaute mantém o formato circular do MCir, porém sem problemas nas interconexões, uma vez que ele consiste de um MCir dividido em duas partes iguais interconectadas. A Figura 5 mostra como esse estilo inovador de leiaute.

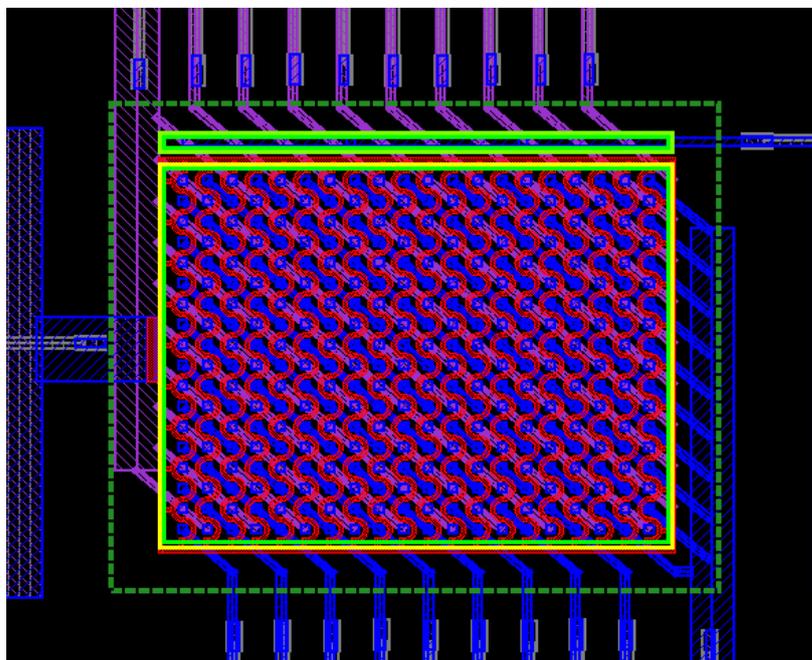


Figura 5 – Estilo de leiaute *Wave*.  
Fonte: Autor

## 1.1 Motivação

O estudo de MPPs que utilizam células básicas de leiautes não convencionais é motivado pela possibilidade de melhorar o desempenho elétrico de CIs resultando na redução de área de silício nas mais diversas aplicações que necessitam de alta capacidade de condução de corrente elétrica, como em *drivers* de corrente, conversores CC-CC e em amplificadores, sem que haja aumento de custos extras na fabricação dos mesmos.

## 1.2 Objetivo

Nesse contexto, o trabalho é focado no estudo de MPPs de baixa tensão (menor que 10 V) utilizando leiautes não convencionais como célula básica, verificando suas vantagens e desvantagens em relação aos MPPs implementados com geometria convencional equivalente (multi-dedos).

O principal motivo para se estressar os estudos em MPPs implementados com estilos de leiaute alternativos é o fato de que esse tipo de inovação pode gerar vantagens significantes de desempenho elétrico e dimensionais e sua implementação não exige nenhuma alteração junto aos processos de fabricação existentes. Além disso, o uso de estilos de leiautes alternativos pode, em muitos casos, coexistir com inovações nas outras vertentes de estudo. [17] [18] [19].

## 2 CONCEITOS FUNDAMENTAIS

Neste capítulo serão apresentados os conceitos fundamentais necessários para a compreensão deste trabalho.

### 2.1 MOSFET

A forma mais simples de um MOSFET é um dispositivo de quatro terminais, construído em um substrato de silício que pode ter dopagem intrínseca tipo n (predominância de portadores doadores) ou tipo p (predominância de portadores aceitadores), onde o dreno e a fonte são os terminais por onde flui a corrente ( $I_{DS}$ ) do dispositivo, a porta é o terminal de controle dessa corrente elétrica, e o contato de corpo serve para polarizar o substrato de forma a evitar correntes elétricas parasitárias [6]. A Figura 6 ilustra um MOSFET com canal N.

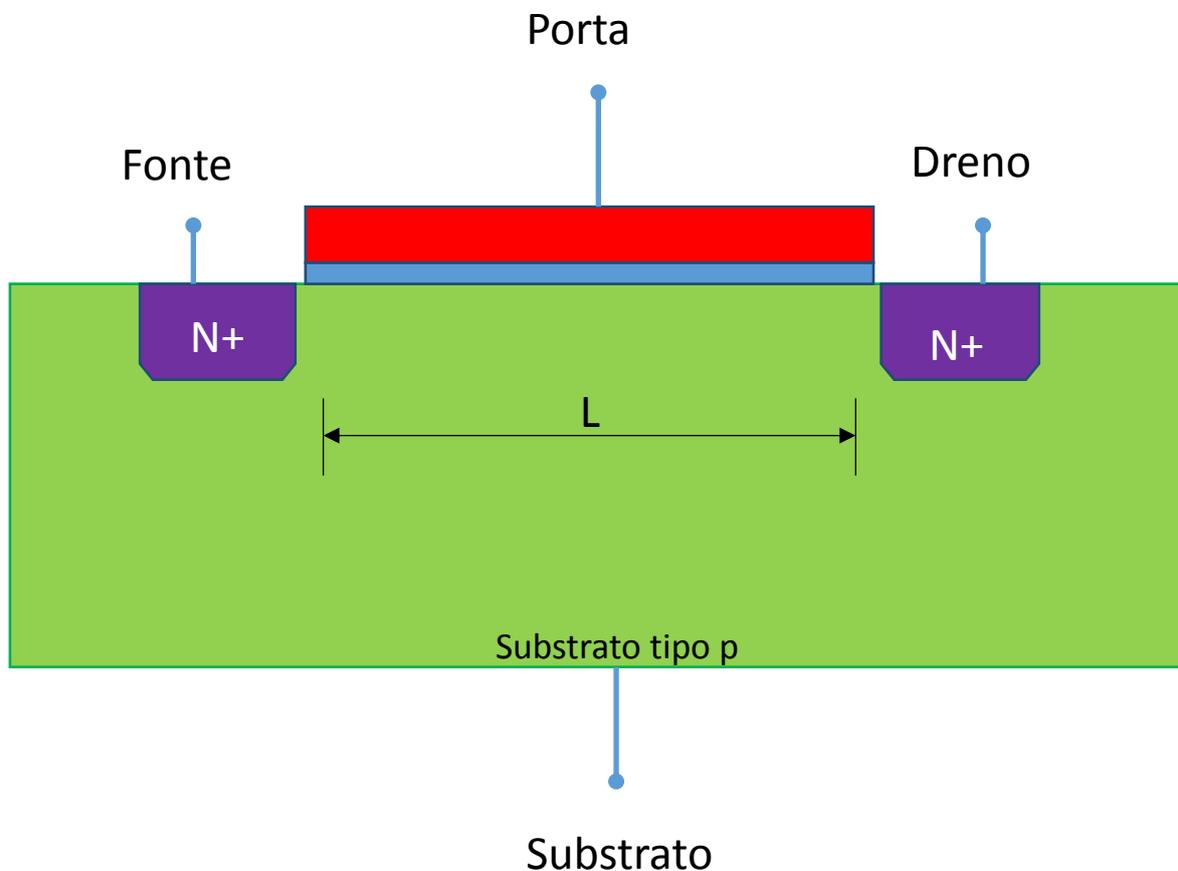


Figura 6 – O MOSFET tipo N.  
Fonte: Autor

Onde  $L$  é o comprimento de canal do MOSFET e  $N^+$  é a dopagem das regiões de dreno e fonte. Um MOSFET feito a partir de um substrato do tipo  $p$ , suas regiões de dreno e fonte são fortemente dopadas com impurezas tipo  $n$  ( $N^+$ ) e é chamado de nMOSFET. Quando polarizado devidamente, é formado um canal também de tipo  $n$ , por onde flui uma corrente elétrica entre dreno e fonte. Na região do canal é crescido um óxido fino (da ordem de poucos nanômetros) e, sobre ele, é depositado um material condutor, formando as três camadas de material que é denominada capacitor MOS (Figura 7) [20].

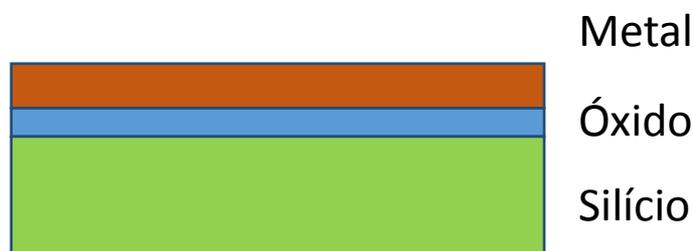


Figura 7 – O Capacitor MOS.  
Fonte: Autor

No MOSFET do tipo enriquecimento canal  $n$ , um canal de condução se forma quando uma tensão entre porta e fonte ( $V_{GS}$ ) é maior que a tensão de limiar ( $V_{TH}$ ) do dispositivo.

O MOSFET opera em três diferentes regiões de condução: corte, trípodo e saturação [6].

O dispositivo nMOSFET opera na região de corte quando  $V_{GS}$  não atinge a tensão de limiar e, portanto, não existe camada de inversão de portadores móveis próxima à porta. Como não há camada de inversão, a corrente elétrica entre dreno e fonte é muito pequena ou nula (em situação ideal), mesmo com tensão entre dreno e fonte ( $V_{DS}$ ) positiva [20] (Figura 8).

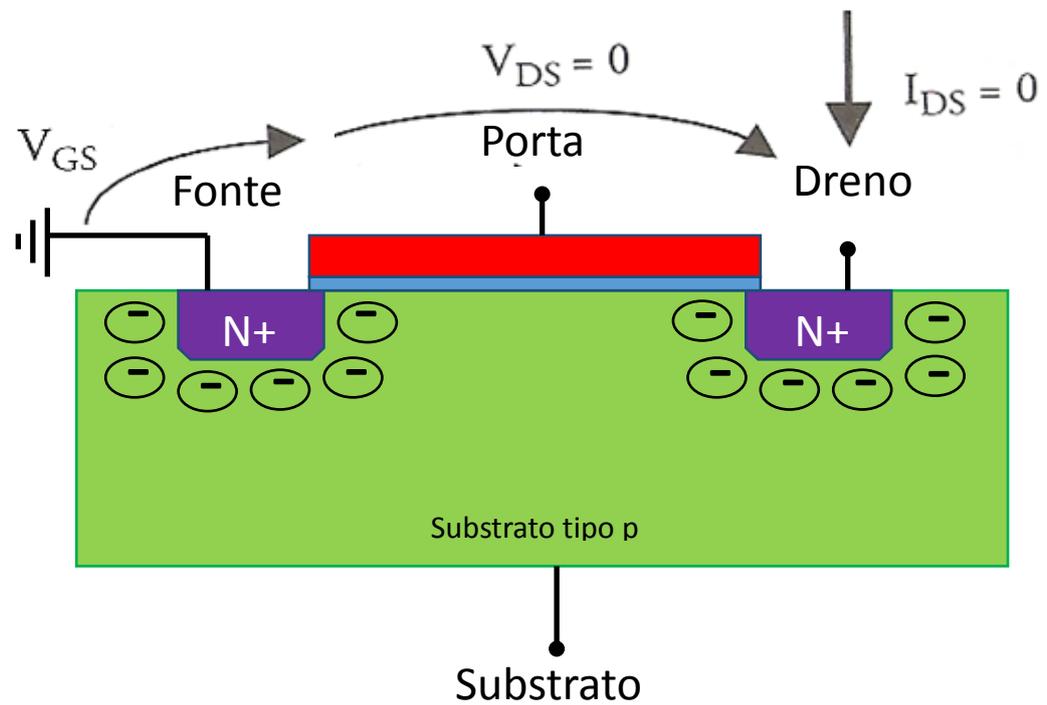


Figura 8 – O MOSFET do tipo n em corte.  
Fonte: Autor

Quando se aplica  $V_{GS}$  maior ou igual a  $V_{TH}$ , se forma uma camada de inversão na interface entre o óxido de silício (SiO<sub>2</sub>) e o substrato tipo p, que possibilita a condução de  $I_{DS}$  ao se aplicar um  $V_{DS}$  [20] (Figura 9).

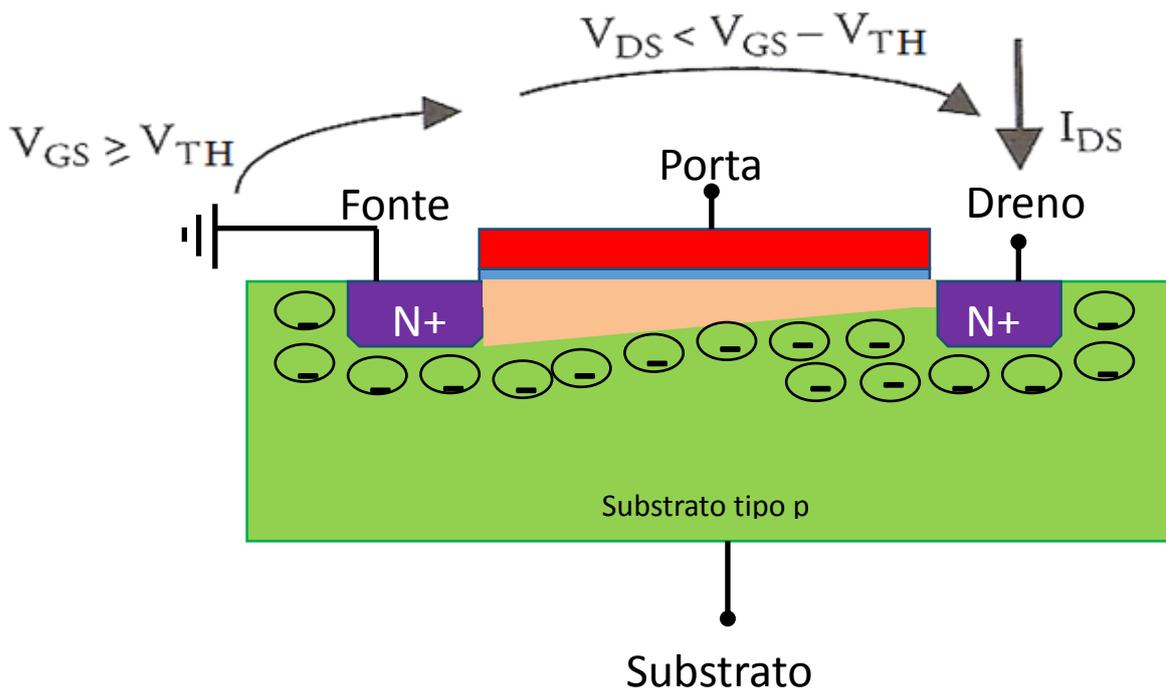


Figura 9 – MOSFET com canal formado na condição de polarização de Triodo.  
Fonte: Autor

Com  $V_{GS}$  maior que  $V_{TH}$ , quando  $V_{DS}$  é menor ou igual a  $V_{GS} - V_{TH}$ , se diz que o transistor está operando na região de Triodo [6].

A equação que calcula a corrente entre dreno e fonte ( $I_{DS}$ ) do MOSFET canal n para essa condição de polarização é determinada pela equação (1) [6].

$$I_{DS} = \mu_N \cdot C_{OX} \cdot \frac{W}{L} \cdot [(V_{GS} - V_{TH}) \cdot V_{DS} - \frac{1}{2} V_{DS}^2] \quad (1)$$

Onde  $\mu_N$  é a mobilidade dos elétrons,  $C_{OX}$  é a capacitância do capacitor MOS por unidade de área,  $W$  é a largura e  $L$  é o comprimento do canal do transistor.

Com  $V_{GS}$  maior ou igual a  $V_{TH}$ , quando  $V_{DS}$  é maior ou igual a  $V_{GS} - V_{TH}$ , há o estrangulamento do canal na região sob a porta, e se diz que o transistor está operando na região de saturação [6], como visto na Figura 10.

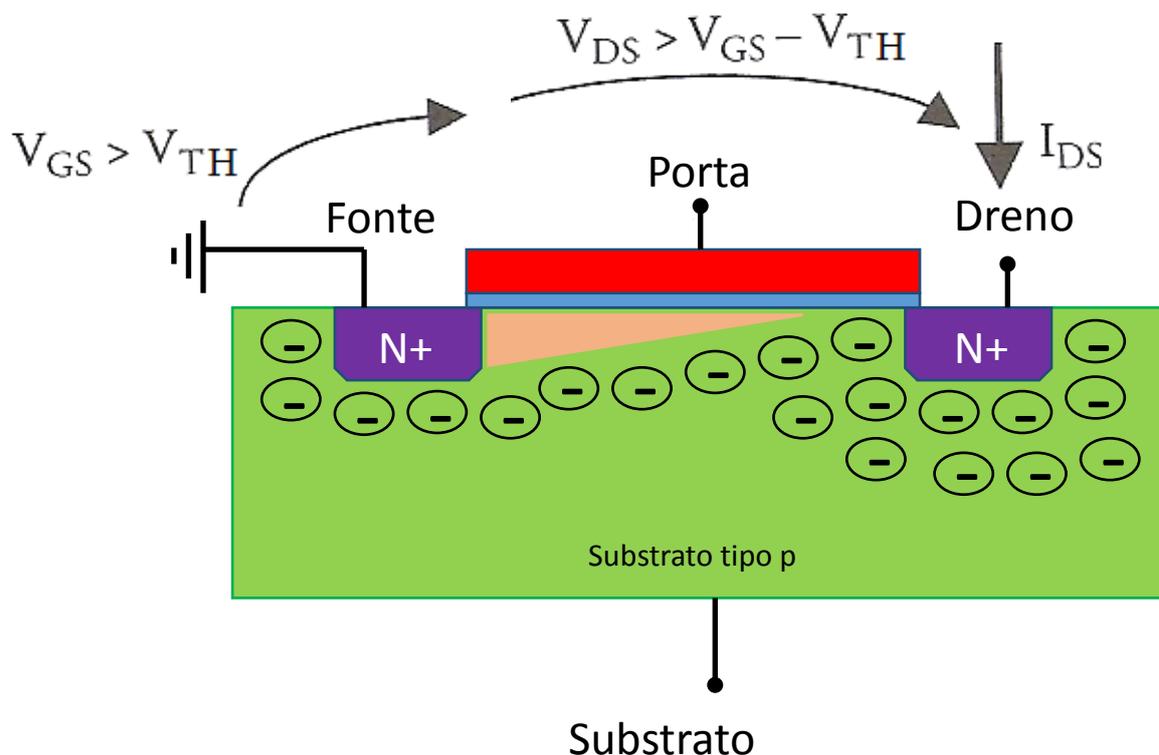


Figura 10 – MOSFET com canal formado na condição de operação de Saturação.  
Fonte: Autor

A equação (2) é usada para determinar  $I_{DS}$  nessa condição de polarização [6].

$$I_{DS} = \frac{1}{2} \mu_N \cdot C_{OX} \cdot \frac{W}{L} \cdot (V_{GS} - V_{TH})^2 \quad (2)$$

## 2.2 Parâmetros dos MOSFETs Estudados

A seguir veremos os principais parâmetros estudados ao longo desse trabalho, indicando a forma como eles são extraídos.

### 2.2.1 A tensão de limiar

A tensão de limiar ( $V_{TH}$ ) é definida como a tensão que, aplicada à porta, irá gerar uma camada de inversão de portadores móveis significativa abaixo da região de porta [21].

Inúmeros métodos foram desenvolvidos para a extração de  $V_{TH}$  dos MOSFETs [22], mas nesse trabalho será utilizado o método da segunda derivada da curva de  $I_{DS}$  em

função de  $V_{GS}$  com baixo valor de  $V_{DS}$ , pois o ruído das medições, em geral, é baixo, e esse método não depende da resistência série para uma polarização de dreno próxima a zero [22].

Nesse método, deriva-se a curva de  $I_{DS}$  em função de  $V_{GS}$ , se obtendo o gráfico da transcondutância  $g_m$  em função de  $V_{GS}$ . Na sequência, deriva-se a curva de  $g_m$  em função de  $V_{GS}$  e se obtém o gráfico da derivada segunda de  $I_{DS}$  em relação a  $V_{GS}$   $\left( \frac{\delta^2 I_{DS}}{\delta^2 V_{GS}} \right)$ .

O valor de  $V_{GS}$  para  $g_{m\_m\acute{a}x}$  corresponde a  $V_{TH}$  [22].

### 2.2.2 A corrente entre dreno e fonte de estado ligado

A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ ) corresponde ao valor de  $I_{DS}$  em que o MOSFET se encontra ligado, ou seja, atua como uma chave fechada operando na região de Triodo [23]. Caso a tecnologia empregada seja de 5 V, o valor de  $I_{ON}$  é a obtido quando  $V_{GS}$  é igual a tensão da fonte de alimentação ( $V_{DD}$ ) (5 V) e  $V_{DS}$  é próximo de 0, pois, numa chave fechada, a queda de tensão entre dreno e fonte deve ser idealmente próxima de zero ( $\cong 0$  V) [21] (Figura 11).

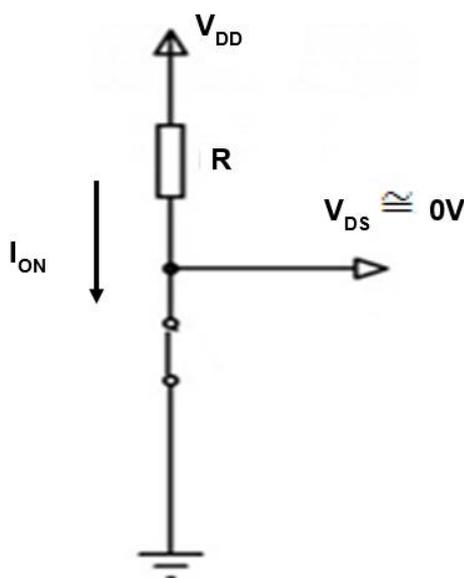


Figura 11 – Circuito elétrico que representa um transistor trabalhando como uma chave em estado ligado.

Fonte: Autor

Onde  $R$  é a resistência de carga do MOSFET.

A Figura 12 ilustra a extração de  $I_{ON}$  a partir da curva do logaritmo de  $I_{DS}$  em função de  $V_{GS}$ .

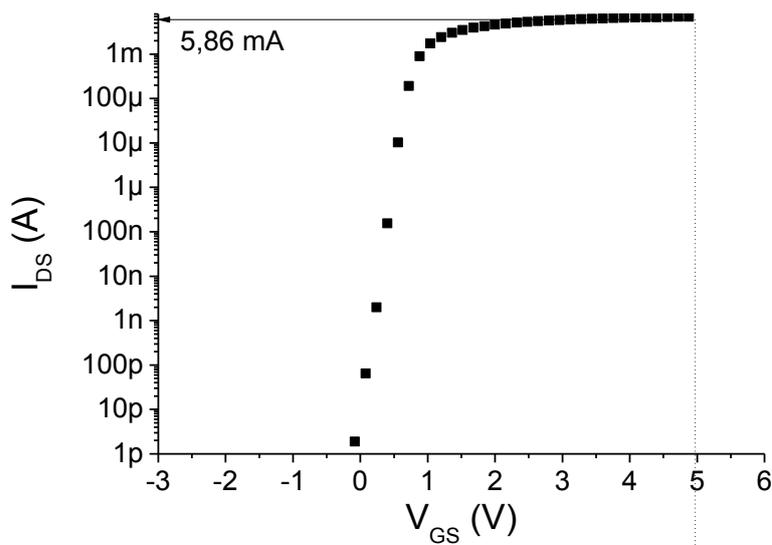


Figura 12 – Exemplo de extração de  $I_{ON}$ .  
Fonte: Autor

### 2.2.3 A corrente entre dreno e fonte de estado desligado

A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ ) corresponde ao valor em que o MOSFET se encontra desligado, ou seja, atua como uma chave aberta. Normalmente,  $I_{OFF}$  é extraído quando  $V_{GS}$  é igual a 0 V e  $V_{DS}$  o mais próximo da tensão de alimentação, pois, em uma chave aberta, sua queda de tensão é igual à tensão da fonte de alimentação. Quanto menor esse valor de corrente, mais próximo do ideal o dispositivo é considerado [21].

Esse valor é facilmente obtido no gráfico de  $\log(I_{DS})$  em função de  $V_{GS}$  onde  $V_{GS}$  é igual a 0 V. Na Figura 13 ilustra o circuito elétrico equivalente ao MOSFET operando como chave aberta.

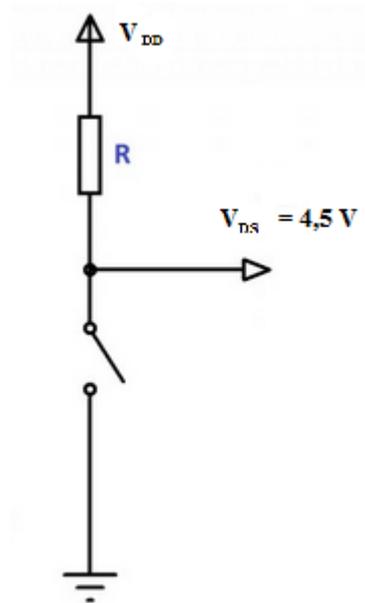


Figura 13 – Circuito que representa um transistor trabalhando como uma chave em estado desligado.  
Fonte: Autor

Quando o transistor está polarizado com 0 V na porta e  $V_{DS}$  igual a tensão da fonte de alimentação, teoricamente ele está desligado, logo,  $I_{DS}$  encontrado nesse ponto é a corrente de estado desligado. Devido ao ruído do próprio sistema de medidas, essa curva pode conter pequenas variações, como mostra a Figura 14, que ilustra um exemplo de extração de  $I_{OFF}$ .

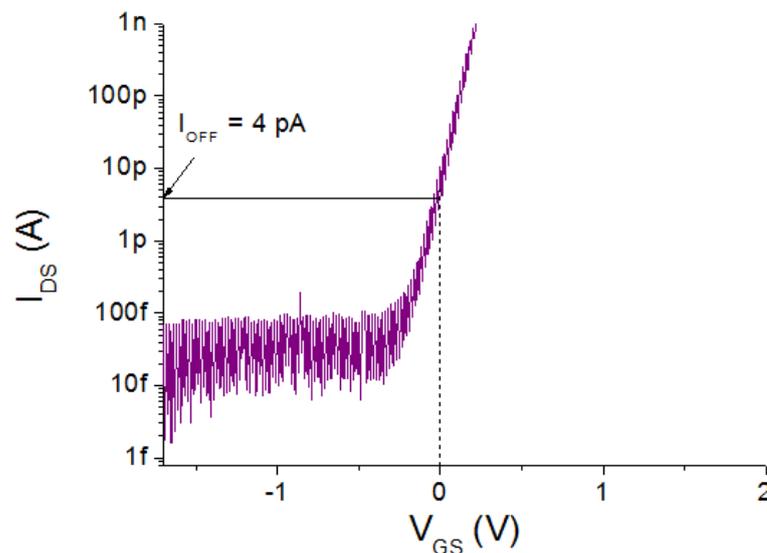


Figura 14 – Exemplo de extração de  $I_{OFF}$ .  
Fonte: Autor

#### 2.2.4 A corrente de fuga de dreno

No modelo ideal do MOSFET, não existe  $I_{DS}$  quando  $V_{GS}$  é menor que  $V_{TH}$ , mas, na prática,  $I_{DS}$  existe e pode ser medido [23].

A corrente de fuga ( $I_{LEAK}$ ) é o valor de  $I_{DS}$  que o MOSFET possui quando a porta está polarizada com tensões menores que zero. Idealmente,  $I_{LEAK}$  também deveria ser nulo, portanto, quanto mais próximo esse valor estiver de 0 A, mais eficiente é o transistor, pois assim haverá menor consumo de energia nessa condição de polarização [20]. Nesse trabalho,  $I_{LEAK}$  foi extraído para uma tensão de -1,5V. A Figura 15 ilustra um exemplo de extração de  $I_{LEAK}$ .

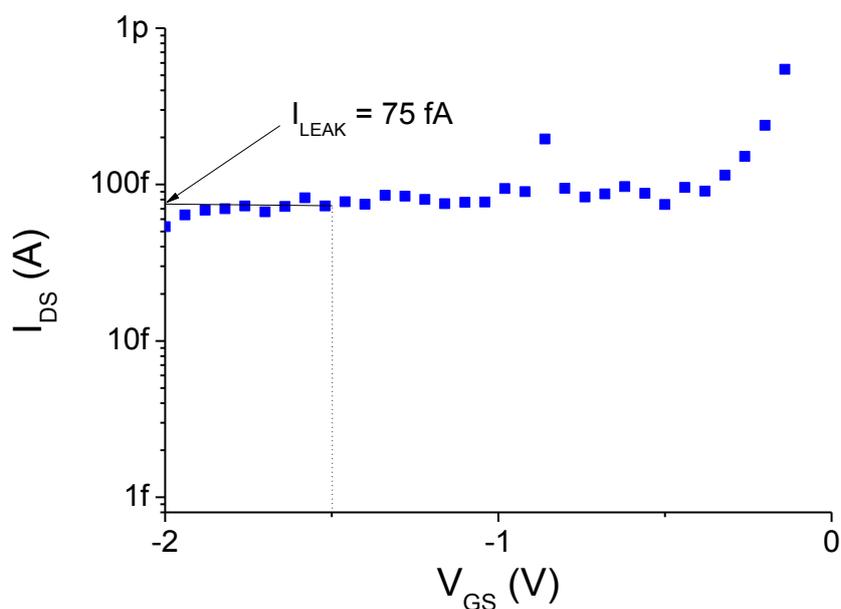


Figura 15 – Exemplo de extração de  $I_{LEAK}$ .  
Fonte: Autor

#### 2.2.5 A Razão $I_{ON}/I_{OFF}$

A razão  $I_{ON}/I_{OFF}$  está relacionada à eficiência energética do dispositivo. Em um transistor operando como chave, quanto menor o  $I_{OFF}$ , melhor ele é considerado, pois uma menor potência é dissipada com o transistor quando opera como chave aberta. Quando ele

opera como chave fechada, deseja-se que ele seja capaz de fornecer grandes valores de  $I_{DS}$ . A razão  $I_{ON}/I_{OFF}$  quantifica essa eficiência energética [24].

### 2.2.6 A resistência de estado ligado entre dreno e fonte

A resistência de estado ligado ( $R_{ON}$ ) é a resistência encontrada entre os terminais de dreno e fonte quando o MOSFET se comporta como uma chave fechada, ou seja, está conduzindo  $I_{DS}$  na região de Triodo. Ela é obtida a partir da região linear da curva  $I_{DS}$  em função de  $V_{DS}$  na região de Triodo, levando-se em conta determinado valor de  $V_{GT}$  [25].

Dentre as mais diversas características que o MPP precisa ter, o fator dominante é sua perda por dissipação de potência [26], o que torna  $R_{ON}$  um dos parâmetros mais importantes para esse tipo de transistor [14]. Quando o MOSFET conduz  $I_{DS}$ , sua dissipação de potência é igual a  $R_{ON} \cdot I_{DS}^2$ , logo, para uma chave elétrica apresentar um bom desempenho elétrico, é interessante que ela apresente um  $R_{ON}$  o menor possível. A Figura 16 ilustra a extração de  $R_{ON}$  extraído a partir da relação  $R_{ON} = \left(\frac{\Delta V_{DS}}{\Delta I_{DS}}\right)$ , onde  $\Delta V_{DS}$  a variação de tensão entre porta e fonte com o MOSFET polarizado na região de Triodo e  $\Delta I_{DS}$  é a variação de corrente entre porta e fonte com o MOSFET polarizado na região de Triodo

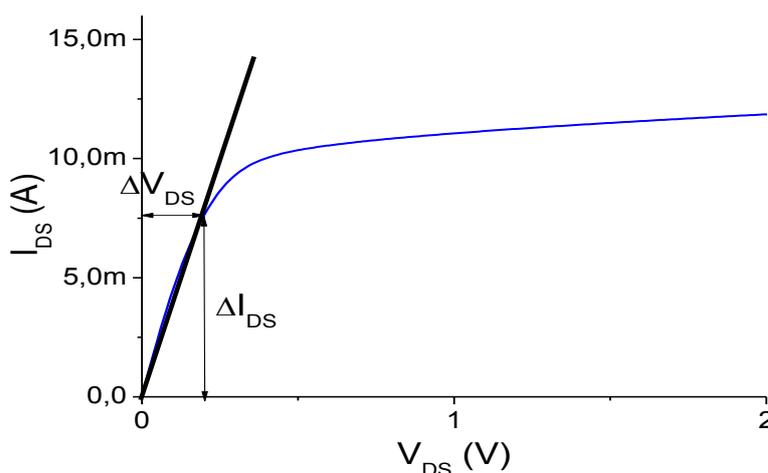


Figura 16 – Exemplo de extração de  $R_{ON}$  a partir do gráfico de  $I_{DS}$  em função de  $V_{DS}$ .  
Fonte: Autor.

### 2.2.7 A corrente de saturação entre dreno e fonte

A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ ) corresponde ao valor de corrente quando o MOSFET está polarizado na região de saturação. Para um MPP operando como um amplificador, esse parâmetro é muito importante, pois quanto maior for seu  $I_{DS\_SAT}$  para um determinado dispositivo, menor será a área necessária para implementá-lo. Nesse trabalho, a corrente de saturação foi obtida com  $V_{DS}$  entre 2 e 3 V

Esse parâmetro pode ser obtido diretamente da curva de  $I_{DS}$  em função de  $V_{DS}$ , na região de saturação [6], como visto na Figura 17.

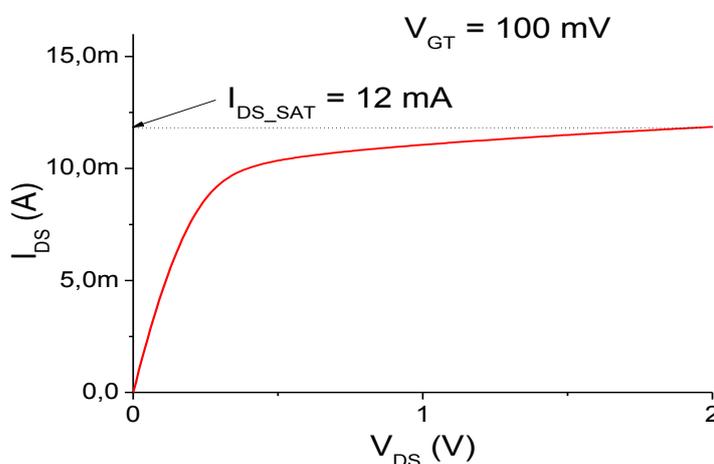


Figura 17 – Exemplo de extração da corrente de saturação entre dreno e fonte.  
Fonte: Autor.

### 2.2.8 A inclinação de sublimiar

Conforme já discutido, existe  $I_{DS}$  mesmo para  $V_{GS}$  menor que  $V_{TH}$  [21]. A inclinação de sublimiar ( $S$ ) corresponde ao inverso da taxa de variação de  $I_{DS}$  em relação a  $V_{GS}$  para um determinado valor de  $V_{DS}$  [21]. Como  $I_{DS}$  nessa região é predominantemente uma corrente de difusão, o seu comportamento é exponencial, logo, pode-se extrair esse parâmetro a partir da curva  $I_{DS}$  em função de  $V_{GS}$  na escala monologaritma [23]. Nesse trabalho, o parâmetro  $S$  foi extraído com um  $V_{DS}$  de 100 mV.

### 2.2.9 A transcondutância

A transcondutância ( $g_m$ ) é a medida da taxa de variação de  $I_{DS}$  em função de  $V_{GS}$  [20]. Ela mede o controle que a porta exerce sobre o  $I_{DS}$  do MOSFET. Na saturação,  $g_m$  pode ser encontrado a partir da equação 3 [21].

$$g_m = \left( \frac{\delta I_{DS}}{\delta V_{GS}} \right)_{V_{DS}=V_{DS\_SAT}} \quad (3)$$

### 2.2.10 A tensão Early

É um parâmetro muito importante nos projetos de CIs analógicos, a tensão Early ( $V_{EA}$ ) é consequência da modulação do comprimento de canal em função da tensão de polarização de dreno ( $V_{DS}$ ) [21]. A medida que  $V_{DS}$  fica maior que  $V_{GS}-V_{TH}$ , começa a existir uma dependência linear entre  $I_{DS}$  e  $V_{DS}$ . Ela pode ser determinada a partir do gráfico  $I_{DS}$  em função de  $V_{DS}$  extrapolando a região linear do gráfico considerando a região de saturação. O ponto onde a reta referente à extrapolação da região linear encontra com o eixo das abscissas corresponde ao valor de  $V_{EA}$  [6]. A Figura 18 ilustra um exemplo de extração de  $V_{EA}$ .

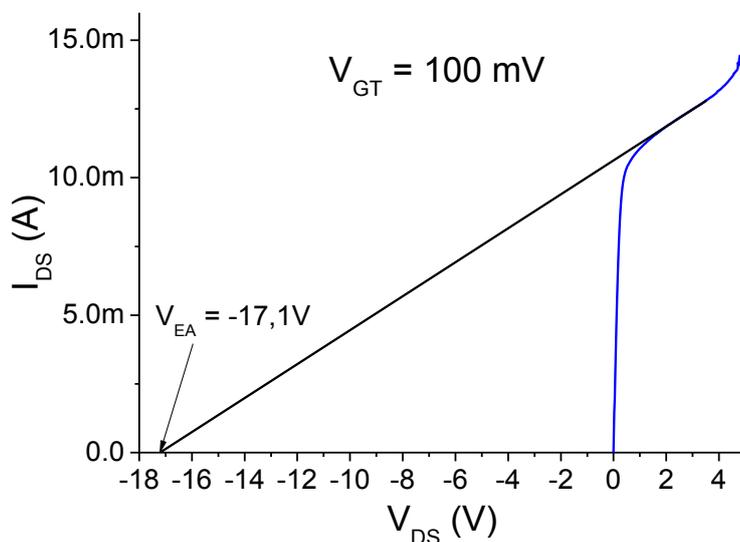


Figura 18 – Exemplo de extração de  $V_{EA}$  utilizando a extrapolação da região linear da curva  $I_{DS}$  em função de  $V_{DS}$ .  
Fonte: Autor

### 2.2.11 O ganho de tensão intrínseca

O ganho de tensão intrínseca ( $A_V$ ) é outro parâmetro muito importante para aplicações de CIs analógicos. O ganho de tensão do dispositivo pode ser calculado pela equação (4) [21].

$$A_V = \frac{g_m}{I_{DS}} V_{EA} \quad (4)$$

### 2.2.12 A frequência de ganho de tensão unitário

A frequência de ganho de tensão unitário ( $f_T$ ) é um parâmetro crítico no projeto de circuitos analógicos, pois define a velocidade de operação do mesmo. Ela é calculada a partir da equação (5) [20].

$$f_T = \frac{g_m}{2\pi C_L} \quad (5)$$

Onde  $C_L$  é a capacitância de carga.

### 2.3 O MOSFET Planar de Potência (*Planar Power MOSFET*)

Um MOSFET Planar de Potência (MPP) nada mais é do que um transistor planar de grande capacidade de condução de corrente elétrica, sendo essa corrente de algumas dezenas de microampères podendo chegar até algumas unidades de ampères [5]. Para atingir essa corrente, pode-se observar que nas equações 1 e 2, o valor de  $I_{DS}$  em trípodo e na saturação é diretamente proporcional à razão  $W/L$ , o que leva o dispositivo a ter uma grande largura de canal para um determinado comprimento de canal ( $L$ ). O comprimento de canal, por sua vez, é limitado pela tensão de ruptura desejada, que é um parâmetro importante em dispositivos de potência e que muitas vezes impede a utilização da dimensão mínima da tecnologia. Por esses motivos, ele ocupa grandes áreas de silício, podendo chegar a 70% da área total de um CI como em um microcontrolador, por exemplo [14].

O MPP de baixa tensão é utilizado em inúmeros CIs, se tornando o padrão como um elemento chaveador [27]. Suas aplicações cobrem uma enorme gama de funções, que vão desde a utilização em amplificadores em radiofrequência [28] e vão até *drivers* de corrente em microcontroladores [14]. Por serem dispositivos de tamanha relevância no que se diz respeito à área de silício utilizada, esses transistores exigem ser projetados cuidadosamente. Tipicamente os MPPs são divididos em um número  $N$  de transistores menores, com dreno e fonte intercalando-os, formando uma matriz de transistores chamada de *Multifingers* (Multi-dedos) [16] (Figura 19).

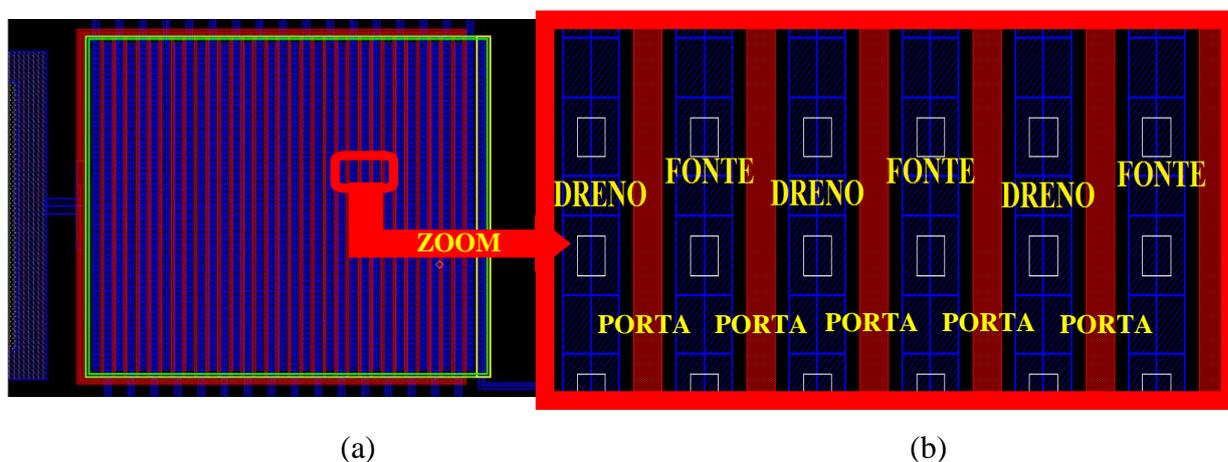


Figura 19 – (a) Exemplo de um MPP utilizando o leiaute Multi-dedos convencional (b) O mesmo leiaute com imagem ampliada, destacando as regiões de dreno, fonte e porta.

Fonte: Autor

Um exemplo de MPP Multi-Dedos (MPPM) fabricado com tecnologia CMOS de 0,35  $\mu\text{m}$  da ON-Semiconductor pode ser visto na Figura 20.

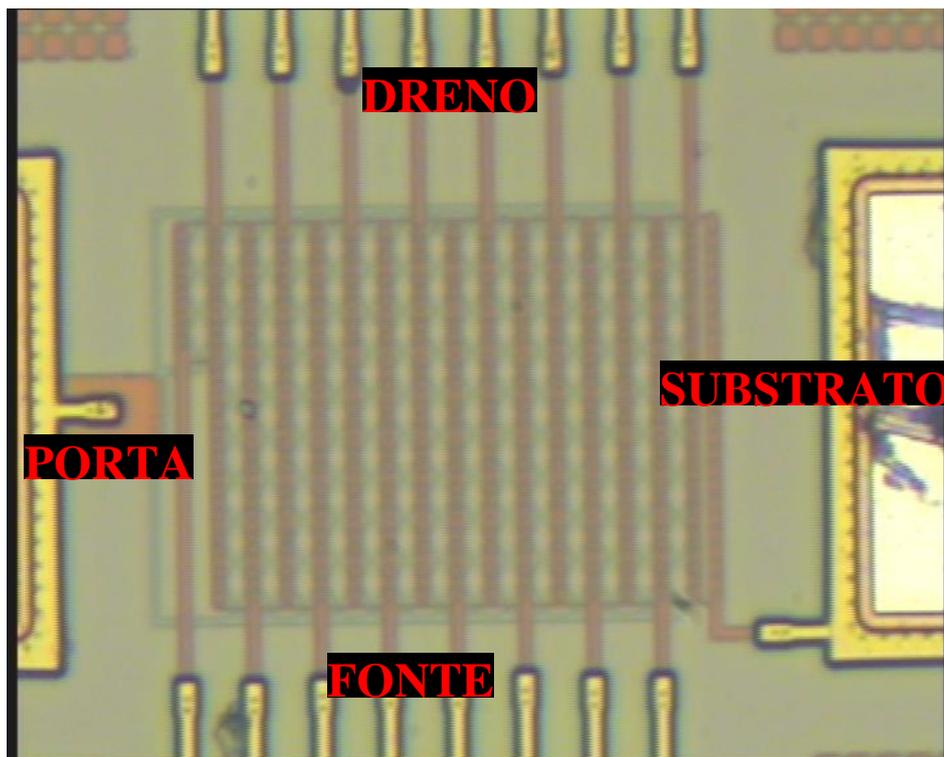


Figura 20 – Exemplo de um MPP implementado na tecnologia CMOS de 0,35  $\mu\text{m}$  da ON-Semiconductor.  
Fonte: Autor

A forma como o MPP é disposto dentro de um CI pode influenciar o seu desempenho elétrico devido aos erros aleatórios decorrentes do processo de fabricação [29].

O leiautista de CIs tem um trabalho muito importante ao implementar o leiaute desse tipo de transistor, visando a redução das perdas de área que são causadas desde o mau posicionamento dos contatos e das conexões dos metais [30] até o posicionamento do transistor dentro dos limites do CI [29].

Há estudos que mostram que é possível obter a mesma razão W/L de MOSFETs com geometria convencional (porta retangular) utilizando uma área total menor apenas mudando seu estilo de leiaute das células básicas que o compõem [10] [31] [32].

## 2.4 Os MOSFETs com geometria de porta não convencionais

A etapa de leiaute é determinante no desempenho do MPP, portando, estudar outros estilos de leiaute pode resultar em melhoras no desempenho elétrico do CI sem a necessidade de mudanças na tecnologia CMOS de fabricação. Dessa forma, serão apresentados alguns estilos de leiaute não convencionais que podem ser utilizados como células básicas em MPPs.

### 2.4.1 O estilo de leiaute do tipo Diamante para MOSFETs (geometria de porta hexagonal)

O MOSFET do tipo Diamante (MD) patenteado no Brasil pelo Centro Universitário da FEI [33] é um tipo não convencional de transistor, onde sua porta tem formato hexagonal. O motivo de se estudar essa geometria de porta alternativa é que nele pode-se aproveitar efeitos não encontrados no MOSFET Convencional (MC) e, a partir disso, obter diversos ganhos relacionados a esse formato de porta.

Nesse dispositivo inovador, é possível verificar a existência de dois novos efeitos: o Efeito de Campo Longitudinal (*Longitudinal Corner Effect*, LCE) e o Efeito da Associação Paralela de MOSFETs com Diferentes Comprimentos de Canal (*Parallel Association of MOSFETs with Different Channel Lengths Effect*, PAMDLE) [34]. Esses efeitos têm a capacidade de aumentar consideravelmente  $I_{DS}$  nas mais diversas condições de polarização, o ganho de tensão de malha aberta ( $A_V$ ), a frequência de ganho de tensão unitária ( $f_T$ ), a transcondutância máxima ( $g_{m\_máx}$ ) [35] e reduzir  $R_{ON}$  [36] em relação a um MOSFET convencional equivalente, considerando-se a mesma área de porta e as mesmas condições de polarização.

Na Figura 21 podemos observar no ponto x as componentes do campo elétrico longitudinal e sua resultante, que é maior que a do convencional equivalente, considerando-se as mesmas condições de polarização e mesma área de porta [37].

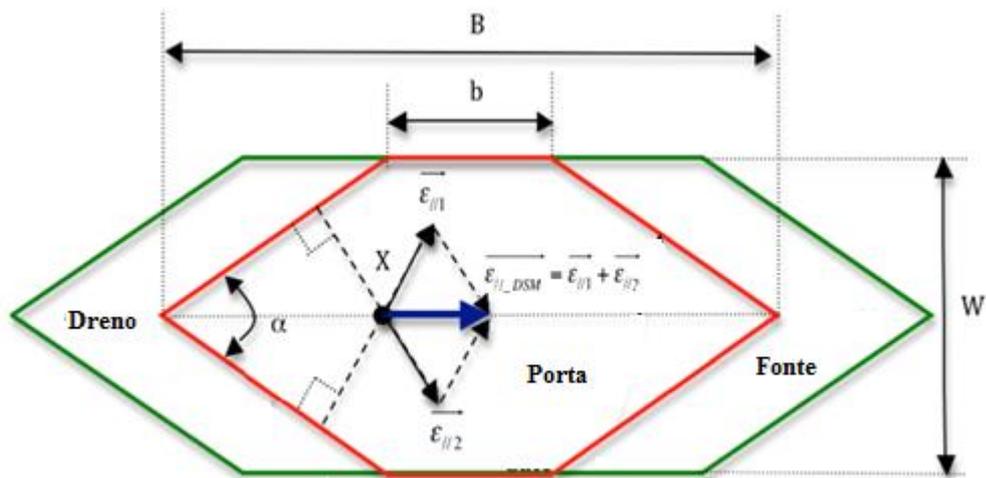


Figura 21 – Vista superior do MOSFET tipo Diamante.  
Fonte: Adaptado de [37]

Na Figura 21,  $\vec{E}_{//1}$  e  $\vec{E}_{//2}$  são os vetores das componentes de campo elétrico longitudinal decorrentes da aplicação da polarização de dreno e  $\vec{E}_{//DSM}$  é o vetor resultante do campo elétrico longitudinal, que é maior que aquele encontrado no MC equivalente, considerando-se a mesma área de porta e condições de polarização. O  $b$  é a menor dimensão do comprimento do canal, enquanto  $B$  é a maior dimensão do comprimento de canal,  $\alpha$  é o ângulo formado entre as interfaces de dreno/fonte com a região de canal. Quanto menor o ângulo  $\alpha$ , maior a incidência do LCE no transistor. O ângulo  $\alpha$  pode ser calculado a partir da equação (6) [37].

$$\alpha = 2 \cdot \tan^{-1} \frac{W}{B-b} \quad (6)$$

A relação entre os  $I_{DS}$  do MD ( $I_{DSMD}$ ) e do MC ( $I_{DSMC}$ ) são determinadas pelas equações (7) e (8), respectivamente, que leva em consideração somente o LCE [37].

$$I_{DSMD} = I_{DSMC} \cdot \sqrt{2 \cdot (1 + \cos \alpha)}, \text{ para } 0 \leq \alpha \leq 90^\circ \quad (7)$$

$$I_{DSMD} = I_{DSMC} \cdot \sqrt{2 + \cos \alpha}, \text{ para } 90^\circ \leq \alpha \leq 180^\circ \quad (8)$$

Naturalmente, o MC tem determinado comprimento de canal  $L$ . Para o MD ter o mesmo  $W$  com a mesma área de porta, seu comprimento geométrico de canal  $L$  será dado pela equação (9) [37].

$$L = \frac{B-b}{2} \quad (9)$$

Também podemos dizer que o MOSFET com formato de porta hexagonal pode ser definido como a associação paralela de infinitos MOSFETs, com larguras infinitesimais e comprimentos de canal variável ( $b \leq L \leq B$ ) [38]. A Figura 22 apresenta o MD seccionado em  $N$  transistores com formato de porta trapezoidal, com diferentes comprimentos de canal ( $L_1, L_2, \dots, L_N$ ) e com a mesma largura de canal ( $W/N$ ).

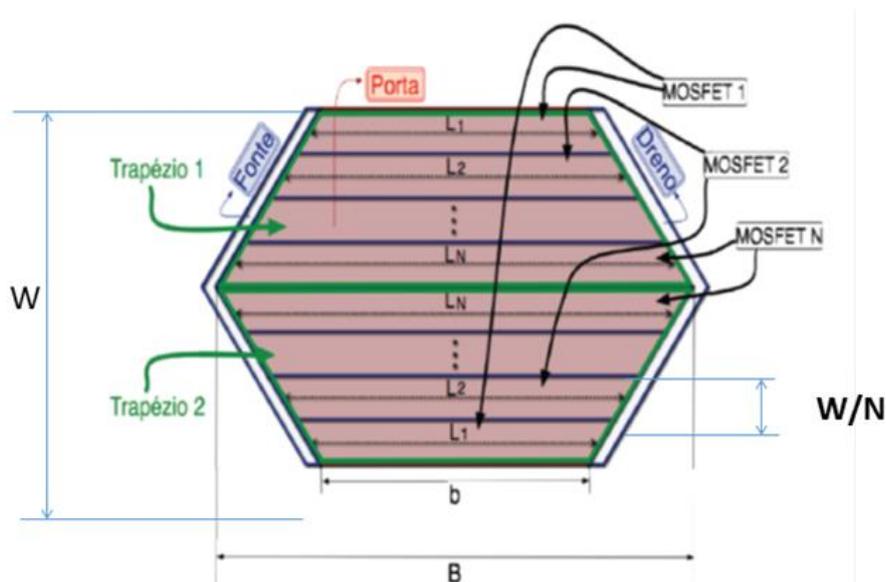


Figura 22 – MD dividido em  $N$  transistores associados em paralelo.  
Fonte: Adaptado de [39]

Utilizando-se o circuito elétrico equivalente dos infinitesimais DMs em paralelo, é possível determinar o comprimento efetivo de canal ( $L_{eff}$ ).  $I_{DS}$  tende a fluir pelos cantos da região de porta, onde o comprimento de canal é menor [38]. O efeito PAMDLE gera uma redução do comprimento de canal do MOSFET em relação ao seu comprimento de canal geométrico ( $L$ ). O comprimento de canal geométrico é o comprimento do MD que

corresponde a o comprimento equivalente de um MC com mesma área de porta. A equação (10) calcula o  $L_{eff}$  do diamante [34].

$$L_{eff} = \frac{B-b}{\ln \frac{B}{b}} \quad (10)$$

Pelo fato de  $B$  necessariamente ser maior que  $L_{min}$ , o MOSFET tipo Diamante sempre terá  $L_{eff}$  maior que o  $L_{min}$ .

#### 2.4.2 Estilo de leiaute do tipo OCTO para MOSFETs

Também oriundo do estilo de leiaute Diamante, o MOSFET OCTO (MO) como sugere seu nome, é um transistor com formato de porta octogonal, também patenteado no Brasil pelo Centro Universitário da FEI [40]. Ele foi criado com o intuito de proporcionar uma maior escalabilidade em relação ao MD, retirando os seus vértices agudos da região de porta. A Figura 23 mostra detalhadamente sua geometria.

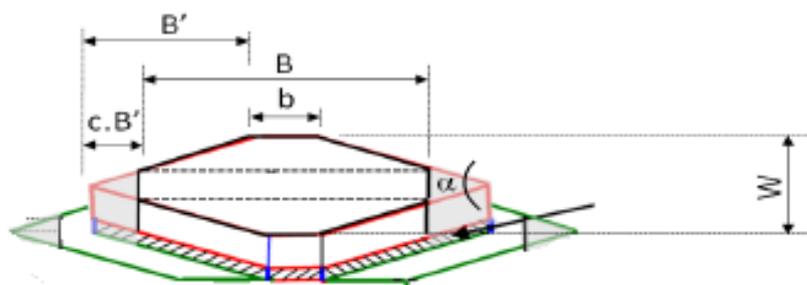


Figura 23 – Vista tridimensional do MOSFET tipo OCTO.  
Fonte: Adaptado de [41]

Assim como no MD,  $b$  é a menor dimensão do comprimento de canal do transistor, enquanto  $B$  é a maior dimensão do comprimento de canal.  $B'$  é a parte em ângulo de um MD, e equivale a  $(B-b)/2$ , e  $c$  é o fator de corte, ou seja, o quanto  $B'$  é reduzido para constituir o MO. Diferentemente do MD, que tem duas componentes vetoriais de campo elétrico longitudinal, o MO tem três componentes vetoriais de campo elétrico longitudinal [42].

Também no MO estão presentes os efeitos LCE e PAMDLE, que aumentam o  $I_{DS}$  do dispositivo através da interação dos campos elétricos e da redução do comprimento efetivo do canal [43].

Na Figura 24 é possível observar a existência de três componentes de campo elétrico longitudinal ( $\vec{E}_{//1}$ ,  $\vec{E}_{//2}$  e  $\vec{E}_{//3}$ ),  $\vec{E}_{//OSM}$  é o campo elétrico longitudinal resultante, que é maior que o equivalente convencional, considerando a mesma área de porta e mesmas condições de polarização [43].

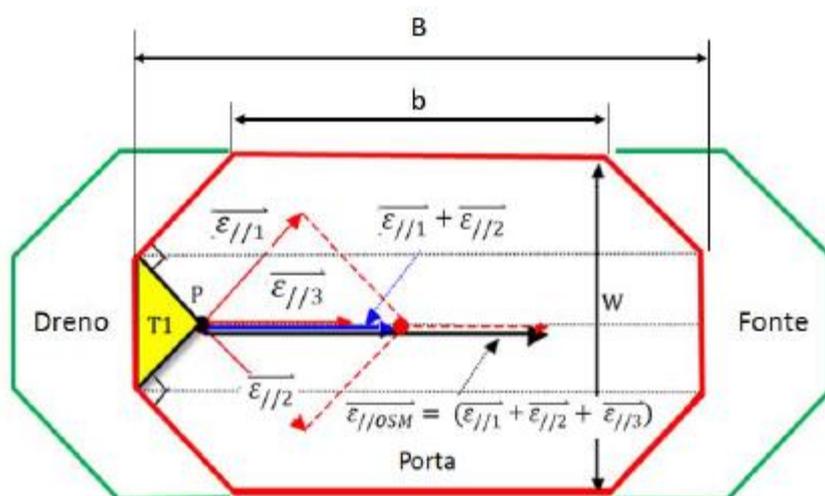


Figura 24 – Interação entre os campos elétricos longitudinais no MO.  
Fonte: Adaptado de [41]

É interessante apontar que na região T1 não existe interação entre campos elétricos longitudinais. Nessa região há somente a atuação de um campo elétrico longitudinal perpendicular à porta, similar ao que aconteceria em um MC. Esse efeito é interessante pois, ao contrário do que acontece no MD, a região próxima ao vértice tem um campo elétrico resultante pequeno, o que faz com que haja menores consequências geradas pelos altos campos elétricos gerados nesses dispositivos.

#### 2.4.3 O estilo de leiaute do tipo *Fish* para MOSFETs

O MOSFET do tipo *Fish* (MF) também patentado no Brasil pelo Centro Universitário da FEI [44], consiste de um transistor com um canal constituído por dois

trapézios que formam um ângulo que se assemelha ao símbolo matemático de “menor que” (<).

Essa característica geométrica é capaz de aumentar o campo elétrico longitudinal na região de canal, podendo assim aumentar a corrente entre dreno e fonte para uma mesma razão de aspecto ( $W/L$ ). Esse estilo de leiaute inovador foi projetado como uma alternativa ao MD, também tendo a vantagem do efeito do LCE, mas mantendo a porta com comprimento de canal mínimo [45] (Figura 25).

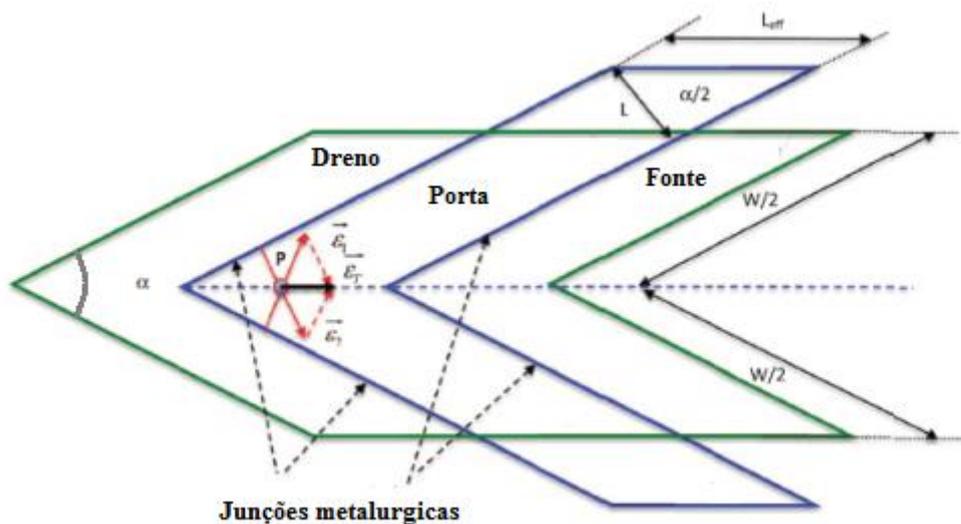


Figura 25 – O MOSFET *Fish*.  
Fonte: Adaptado de [46].

Pela Figura 25 pode-se verificar a interação entre as componentes de campo elétrico longitudinal  $\vec{E}_1$  e  $\vec{E}_2$ , que se somam gerando um campo elétrico longitudinal resultante  $\vec{E}_T$ , que é superior ao observado no equivalente convencional, considerando a mesma área de porta e as mesmas condições de polarização. Assim como no MD e no MO,  $\alpha$  é o ângulo característico do MF. A grande vantagem desse transistor é possibilidade de aproveitar o LCE mesmo utilizando o comprimento mínimo de canal, o que o torna uma boa alternativa para a utilização em circuitos integrados digitais [45]. Apesar dessa característica, ele também pode ser útil em aplicações em CIs analógicos [47].

Devido a esse novo formato, o comprimento efetivo de canal ( $L_{\text{eff}}$ ), que é maior que o comprimento mínimo de canal da tecnologia utilizado no leiaute ( $L_{\text{min}}$ ), é calculado através da equação (11) [45].

$$L_{eff} = \frac{L_{min}}{\sin \frac{\alpha}{2}} \quad (11)$$

A corrente entre dreno e fonte normalizada em função da razão de aspecto do MF é maior que a corrente num MC para uma mesma área de porta e mesma condição de polarização. As equações (7) e (8), que são iguais às do MD, também podem ser aplicadas a esse MOSFET.

#### 2.4.4 MOSFET circular com sobreposição de portas

Com o intuito de se reduzir cantos nas regiões de porta e eliminar os efeitos das laterais dos canais, foram criados os MOSFETs com porta anelar circular [13]. O MOSFET de geometria de porta em anel circular (Figura 3.1.1) tem menores capacitâncias parasitárias entre as junções dreno-substrato que o transistor convencional quando se utiliza a configuração de polarização de dreno interno [10]. A ausência de cantos faz com que ocorra um aumento significativo na tensão de ruptura reversa [10]. A Figura 26 mostra uma célula básica do MOSFET com porta em anel circular (MCir) na configuração de dreno interno.

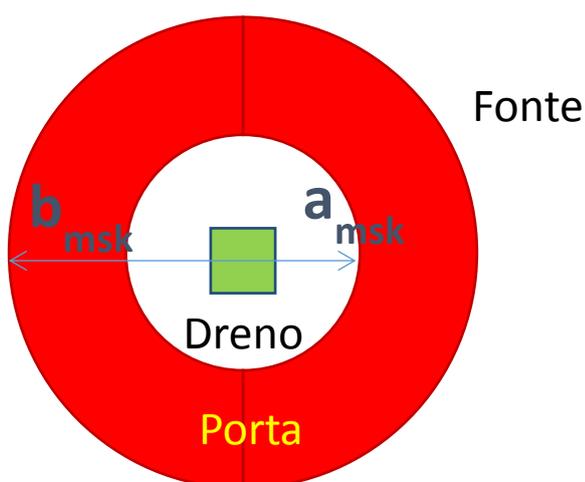


Figura 26 – Vista superior de um exemplo de MOSFET anelar circular.  
Fonte: Autor

Na Figura 26,  $a_{msk}$  é o raio interno da região de porta e  $b_{msk}$  é o raio externo da região de porta.

O tamanho mínimo para a região de dreno é definido pela regra de projeto que define a distância mínima entre a máscara de abertura de contato e a máscara de material de porta permitida pela tecnologia. A partir da célula básica do MCir, pode se construir um MPP combinando essas células, gerando o chamado MOSFET planar de potência em anel circular (MPPC). Essa configuração aumenta a densidade de MOSFETs se comparado com uma matriz de MOSFETs de geometria convencional [13].



Figura 27 – Um exemplo de leiaute utilizando estrutura de MOSFETs circulares com sobreposição de portas.  
Fonte: Autor

Um problema inerente a esse estilo de leiaute são as regiões de conexão entre as regiões de porta. Por esses trechos de porta estarem entre duas regiões de dreno, não há diferença de potencial, fazendo com que não haja corrente alguma sob essas regiões de porta [13].

A dimensão da porta do MPPC é obtida a partir da equação (12) [10].

$$\left(\frac{W}{L}\right)_{MPPC} = \frac{360^\circ - 4\beta}{360^\circ} \frac{2\pi}{\ln\left(\frac{b_{msk}}{a_{msk}}\right)} \quad (12)$$

Onde  $\beta$  é o ângulo equivalente à região de porta não aproveitável e tipicamente vale entre  $15^\circ$  e  $25^\circ$ . A Figura 28 ilustra esse ângulo.

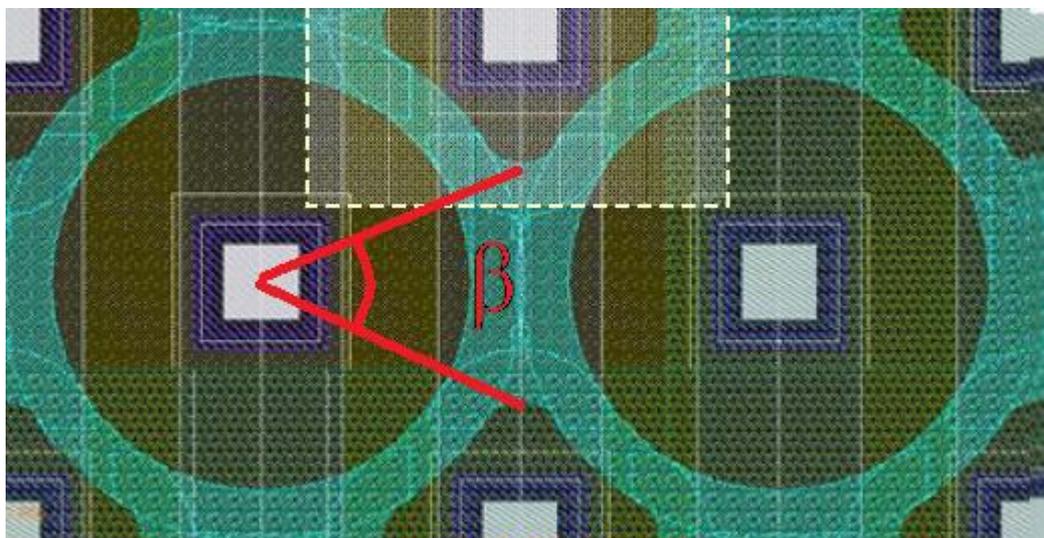


Figura 28 – OCG-T destacando o ângulo  $\beta$ .  
Fonte: Adaptado de [10].

#### 2.4.5 MOSFET do tipo *Wave*

Um leiaute, que pode ser considerado uma evolução do MCir, é o MOSFET *Wave* (MW). Ele foi criado e patenteado no Brasil pelo Centro Universitário da FEI para se evitar as regiões de sobreposição das portas evitando essas interligações de canais que não funcionam como transistor. A Figura 29 ilustra a célula básica do MW.



Figura 29 – Exemplo de uma célula básica do MOSFET *Wave*.  
Fonte: Autor

O leiaute *Wave* foi criado a partir do MC, cortando-se a região de porta ao meio e deslocando uma das semicircunferências de modo a criar uma forma de “S”. Assim como no leiaute convencional e ao contrário do circular, o leiaute é simétrico em relação às regiões de porta, dreno e fonte [4]. As dimensões do MOSFET do tipo *Wave* podem ser calculadas da mesma forma que as dimensões da célula básica do transistor do transistor circular, cuja a fórmula do fator geométrico é dado pela equação (13) [16].

$$\left(\frac{W}{L}\right)_{MPPW} = \frac{2\pi}{\ln\left(\frac{b_{msk}}{a_{msk}}\right)} \quad (13)$$

### 3 LEIAUTES DOS MPPs ESTUDADOS

A implementação de leiautes com geometria não convencionais exige certos cuidados extras se comparado ao convencional (retangular). Isso se deve, principalmente, porque as ferramentas computacionais de implementação de leiaute de CIs e os processos de fabricação na indústria não preveem o uso desses estilos de leiaute, muitas vezes tornando essa etapa de projeto um procedimento de tentativa e erro, executando-se alterações nas geometrias utilizadas até que se estejam suficientemente adequadas às condições impostas pelas regras de projeto definidas pelos fabricantes de CIs. Por esse motivo, nos processos de fabricação atuais, muitas vezes o leiaute terá que se adaptar às regras de projeto fornecidas pelo fabricante, limitando as possíveis variações.

Um leiaute de estrutura convencional, o MOSFET Planar de Potência Multi-dedos (MPPM), que é o mais utilizado na fabricação de MPPs, foi projetado e tomado como base para o projeto dos outros leiautes com geometrias alternativas, colocando-se em paralelo várias células unitárias dos leiautes não convencionais para se formar um “dedo”. Todos esses “dedos” foram interconectados em paralelo, de forma semelhante à estrutura convencional, como pode ser visto na Figura 30, onde é possível observar um MPP utilizando o MD com  $\alpha$  de  $45^\circ$  como célula básica, utilizando-se o processo de fabricação CMOS de CI da ON-Semiconductor, com uma ampliação no canto superior direito. As portas hexagonais dos MDs são interligadas para a formação dos “dedos”.

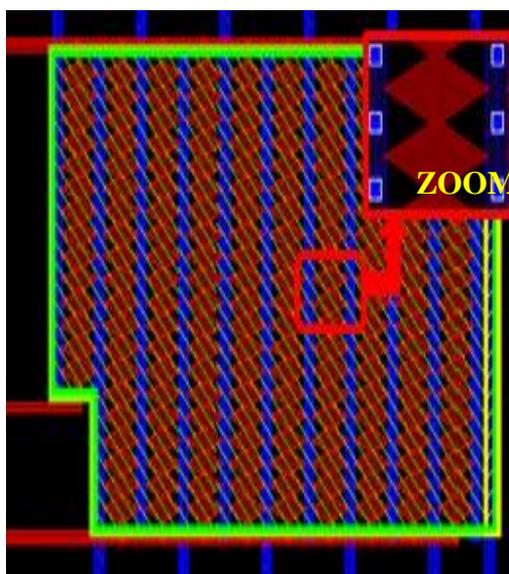


Figura 30 – Exemplo de um leiaute de um MPP  
Fonte: Autor

Com o intuito de que todos os leiautes dos MPPs fossem próximos ao equivalente multi-dedos (*Multifingers*), eles foram criados de forma similar, tentando implementá-los inscritos numa mesma geometria quadrada, e não retangular, como visto no leiaute da Figura 30, de forma a deixar as dimensões (altura de largura do MPP como um todo) semelhantes. Esse procedimento ajuda a reduzir os efeitos de erros [4] originários do processo de fabricação, pois nenhum MPP está disposto de forma diferente ao longo do CI.

Os leiautes dos tipos Diamante, OCTO e *Fish* foram fabricados com suas respectivas áreas totais de porta com valores próximos entre si, devido às regras de projeto e as diferenças particulares de cada leiaute de MOSFET utilizado como célula básica conforme pode ser visto na Tabela 1. Suas razões de aspecto foram grandes o suficiente para se caracterizarem como um MPP (W/L maior que  $10^3$ ) [4], ao mesmo tempo com dimensões pequenas o suficiente para que as correntes fossem inferiores a 100 mA, que é o limite do sistema de caracterização elétrica de dispositivos semicondutores Keithley 4200 disponibilizado no Laboratório de Caracterização Elétrica de Dispositivos Semicondutores no Centro Universitário da FEI.

Todos os leiautes foram desenhados na ferramenta computacional de leiaute Pyxis, da Mentor. Na Figura 31 são mostradas as máscaras utilizadas na etapa de leiaute dos dispositivos.

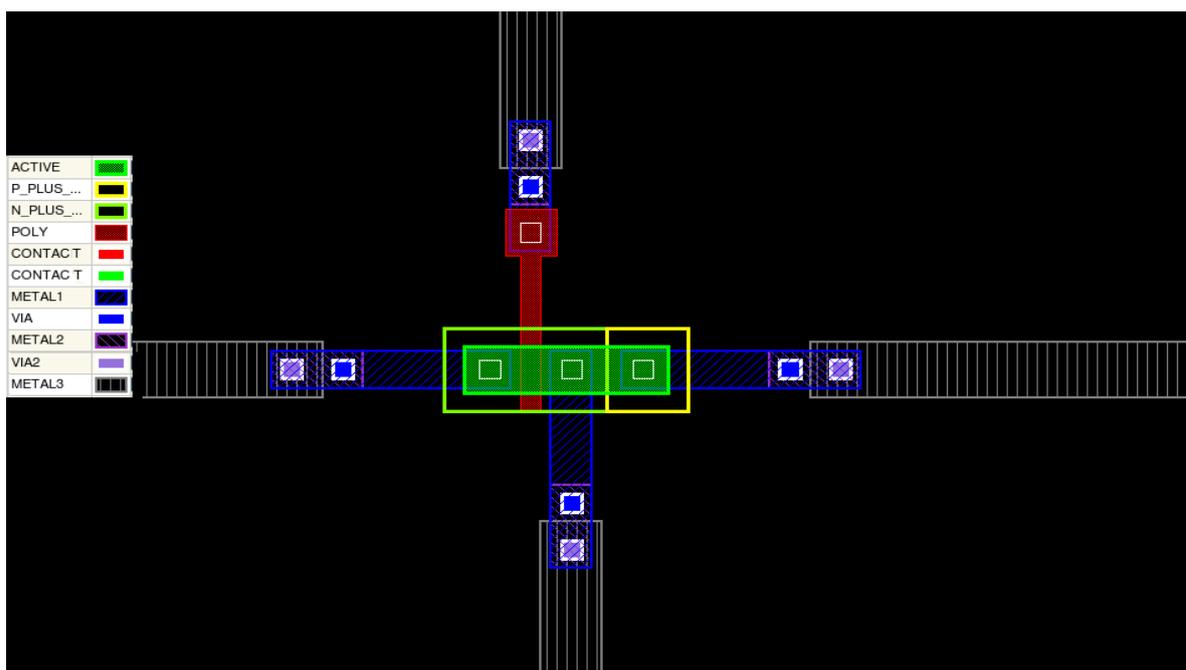


Figura 31 – Leiaute e suas máscaras utilizadas em seu desenho.

Fonte: Autor

Sendo N\_PLUS é a máscara que define a dopagem para as regiões de dreno e fonte no nMOSFET, POLY é a máscara que define o silício policristalino utilizado nas regiões de porta, ACTIVE é a máscara que define a região ativa do dispositivo, P\_PLUS é a máscara que define a dopagem para as regiões de fonte e dreno para o pMOSFET, METAL1 é a máscara que define o primeiro nível de metal, CONTACT é a máscara que define o contato que liga a região ativa e o silício policristalino ao primeiro nível de metal, METAL2 é a máscara que define o segundo nível de metal, VIA é a máscara que define a interligação entre o primeiro nível de metal e o segundo nível de metal, METAL3 é a máscara que define o terceiro nível de metal e VIA2 é a máscara que define a interligação entre o segundo nível de metal e o terceiro nível de metal.

Diversos MPPs foram desenvolvidos, com os mais diversos tipos de geometrias de porta de suas células básicas (retangular, hexagonal, octogonal, *Fish* e *Wave*), com o objetivo de identificar quais suas diferenças em relação ao equivalente convencional (MPPM) e também com o intuito de verificar as dificuldades de se implementar geometrias alternativas em diferentes processos de fabricação CMOS de CIs.

A Tabela 1 mostra os dados geométricos de todos os MPPs implementados com MOSFETs de geometria de canal não convencionais.

Tabela 1 – Dados geométricos dos MPPs implementados com MOSFETs de geometria de canal não convencional.

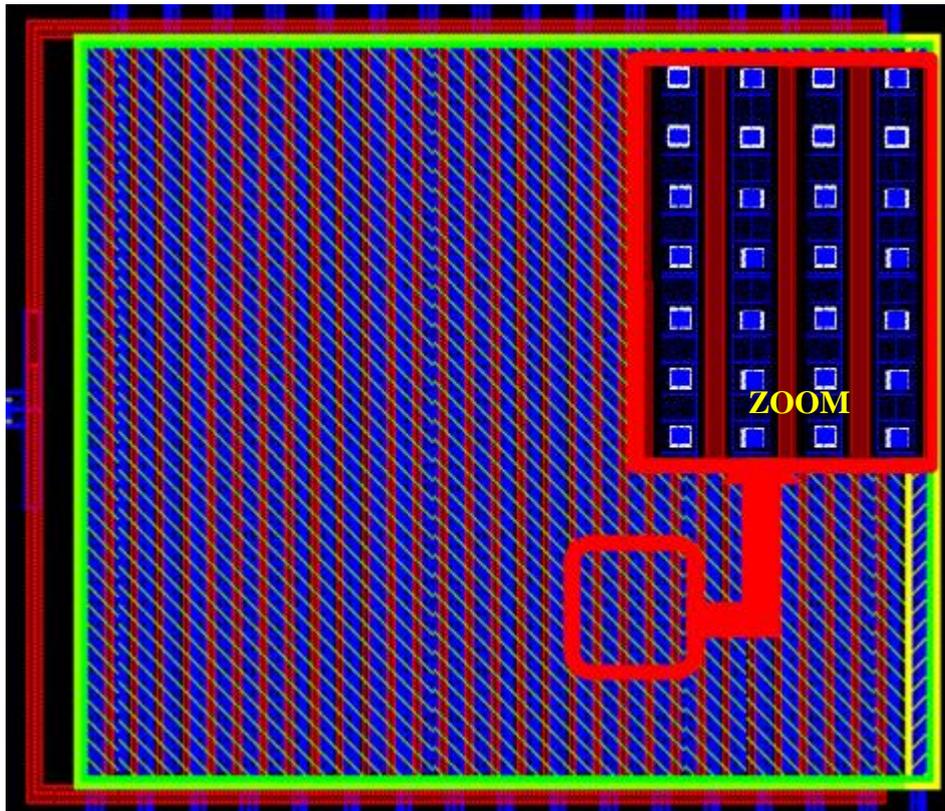
<b>Estilo de leiaute (canal n)</b>	<b>W (<math>\mu\text{m}</math>)</b>	<b>L (<math>\mu\text{m}</math>)</b>	<b>W/L</b>	<b>Área de porta (<math>\mu\text{m}^2</math>)</b>	<b>Área total (<math>\mu\text{m}^2</math>)</b>
<b>MPPM</b>	2484	0,7	3548	1739	7257
<b>MPPF (<math>\alpha = 135^\circ</math>)</b>	802	0,7	1146	1735	7489
<b>MPPF (<math>\alpha = 90^\circ</math>)</b>	617	0,7	881	1745	6348
<b>MPPF (<math>\alpha = 45^\circ</math>)</b>	333	0,7	476	1736	5703
<b>MPPO (<math>\alpha = 135^\circ</math> e <math>c = 25\%</math>)</b>	876	1,7	515	1739	4075
<b>MPPO (<math>\alpha = 90^\circ</math> e <math>c = 25\%</math>)</b>	749	1,8	388	1727	4169

<b>Estilo de leiaute (canal n)</b>	<b>W (<math>\mu\text{m}</math>)</b>	<b>L (<math>\mu\text{m}</math>)</b>	<b>W/L</b>	<b>Área de porta (<math>\mu\text{m}^2</math>)</b>	<b>Área total (<math>\mu\text{m}^2</math>)</b>
<b>MPPO (<math>\alpha = 90^\circ</math> e = 50%)</b>	877	1,9	493	1731	4004
<b>MPPO (<math>\alpha = 45^\circ</math> e c = 25%)</b>	510	2,4	510	1742	3678
<b>MPPO (<math>\alpha = 45^\circ</math> e c = 50%)</b>	593	2,6	593	1735	3501
<b>MPPD (<math>\alpha = 90^\circ</math>)</b>	756	2,3	329	1738	4035
<b>MPPD (<math>\alpha = 45^\circ</math>)</b>	470	3,7	127	1738	6443

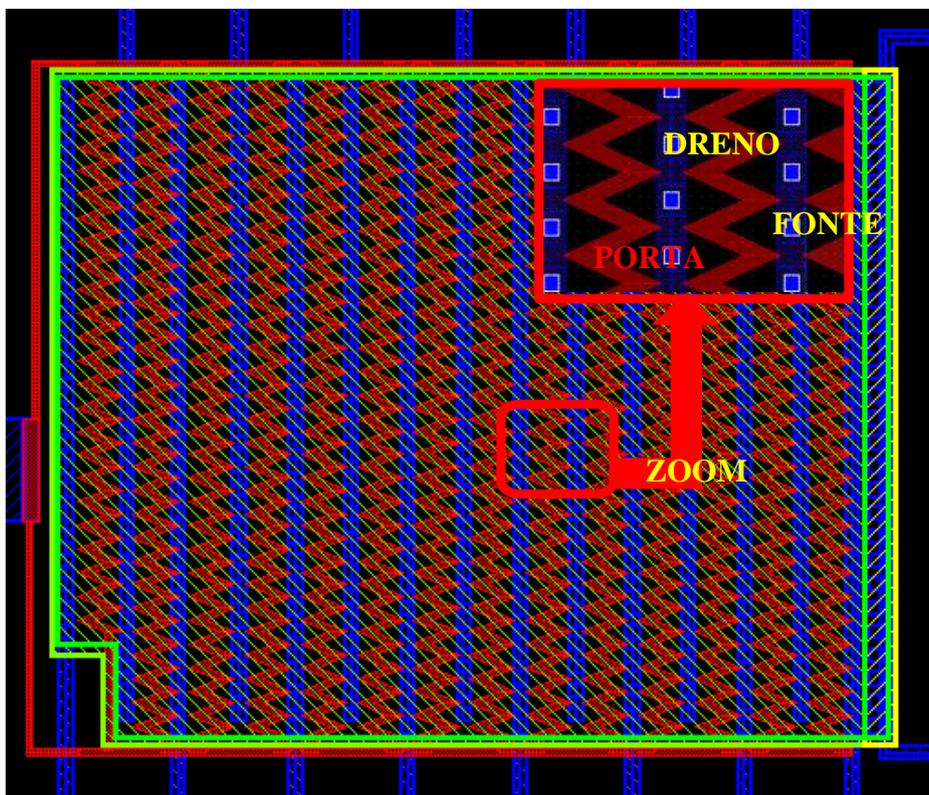
Fonte: Autor

A área de porta, destacada na Tabela 1, corresponde ao total de silício policristalino sobre a região ativa. A área total corresponde a toda a área de região ativa do MPP.

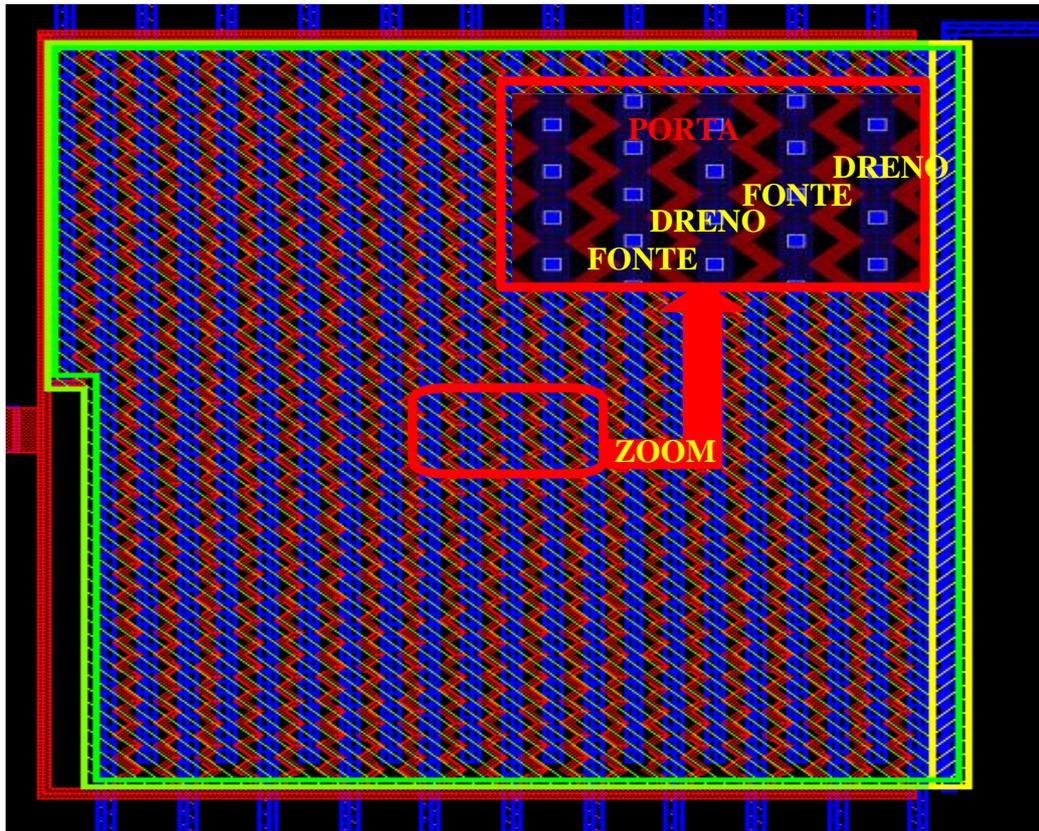
As imagens da Figura 32 ilustram os leiautes de cada um dos MPPs, destacando-se a célula unitária utilizada para implementá-los, para que o leiaute possa ser observado com maiores detalhes.



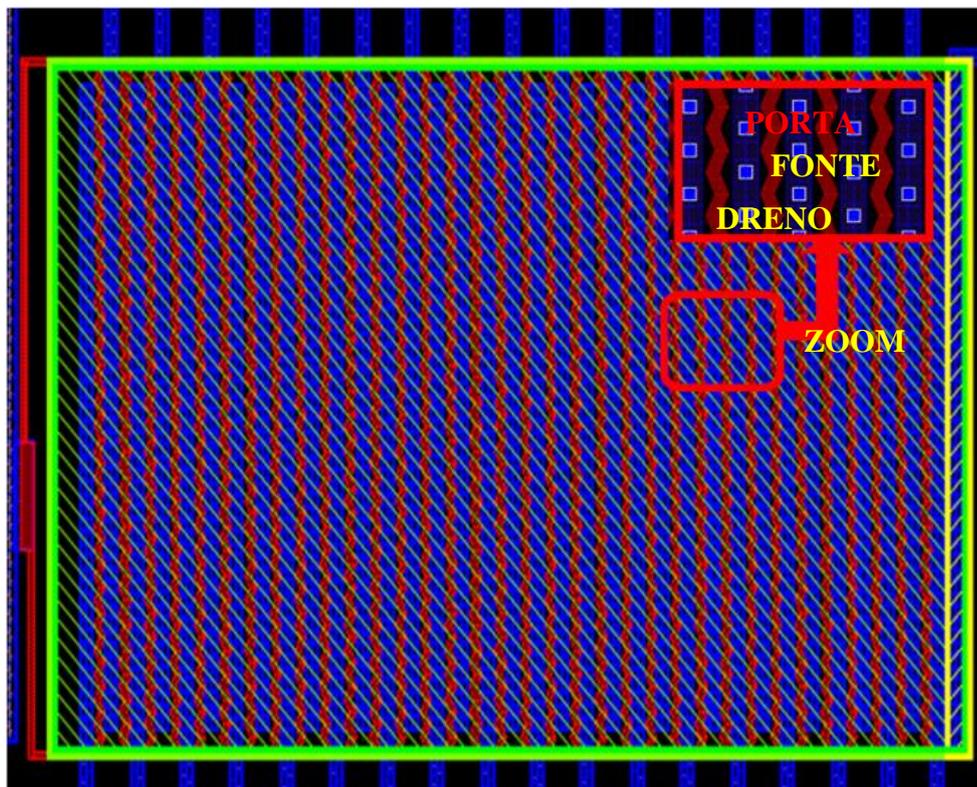
(a) MOSFET Planar de Potência Multi-Dedos.



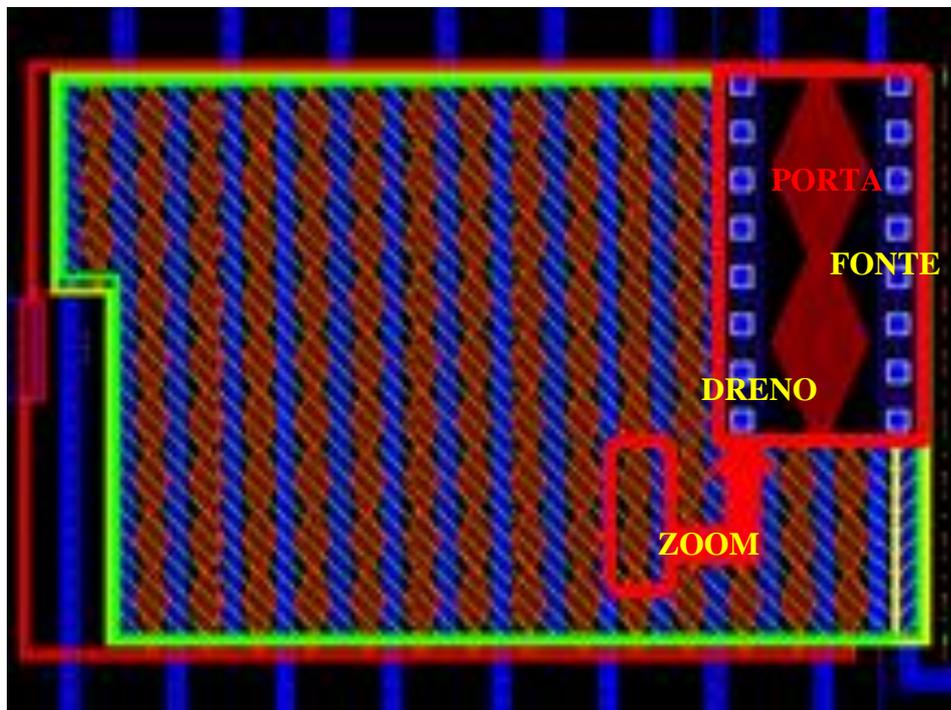
(b) MOSFET Planar de Potência Fish ( $\alpha = 45^\circ$ )



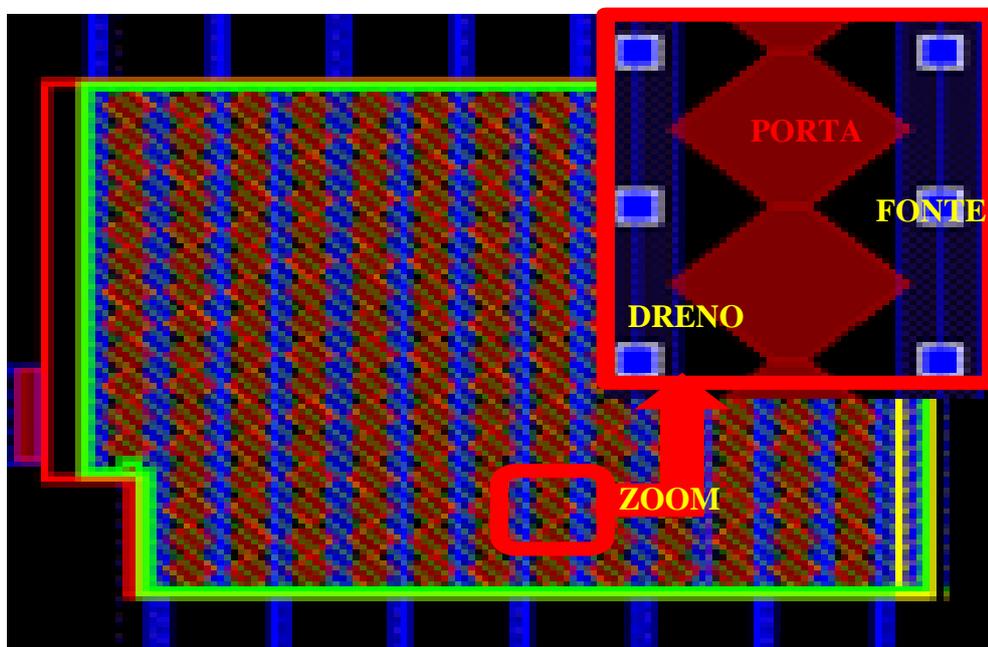
(b) MOSFET Planar de Potência Fish ( $\alpha = 90^\circ$ )



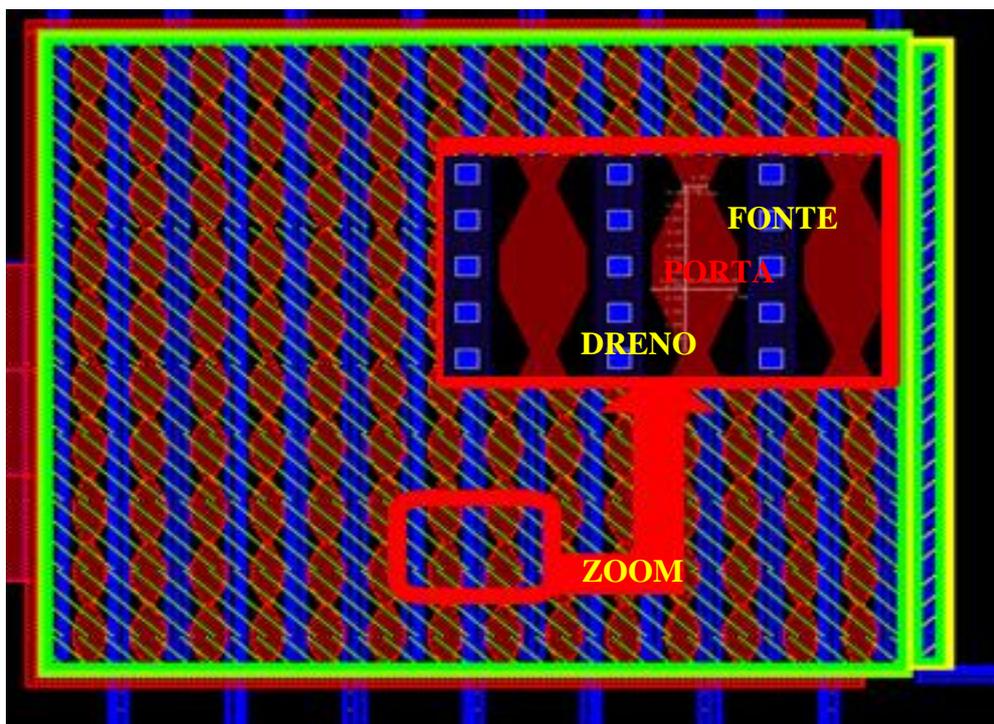
(d) MOSFET Planar de Potência Fish ( $\alpha = 135^\circ$ )



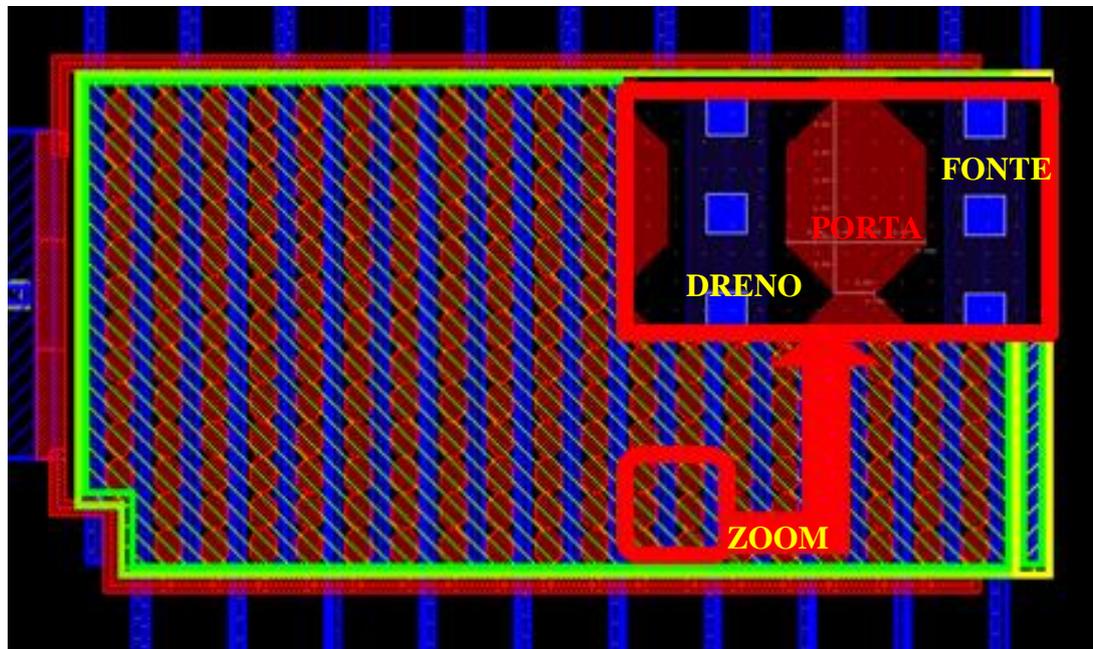
(e) MOSFET Planar de Potência Diamante ( $\alpha = 135^\circ$ )



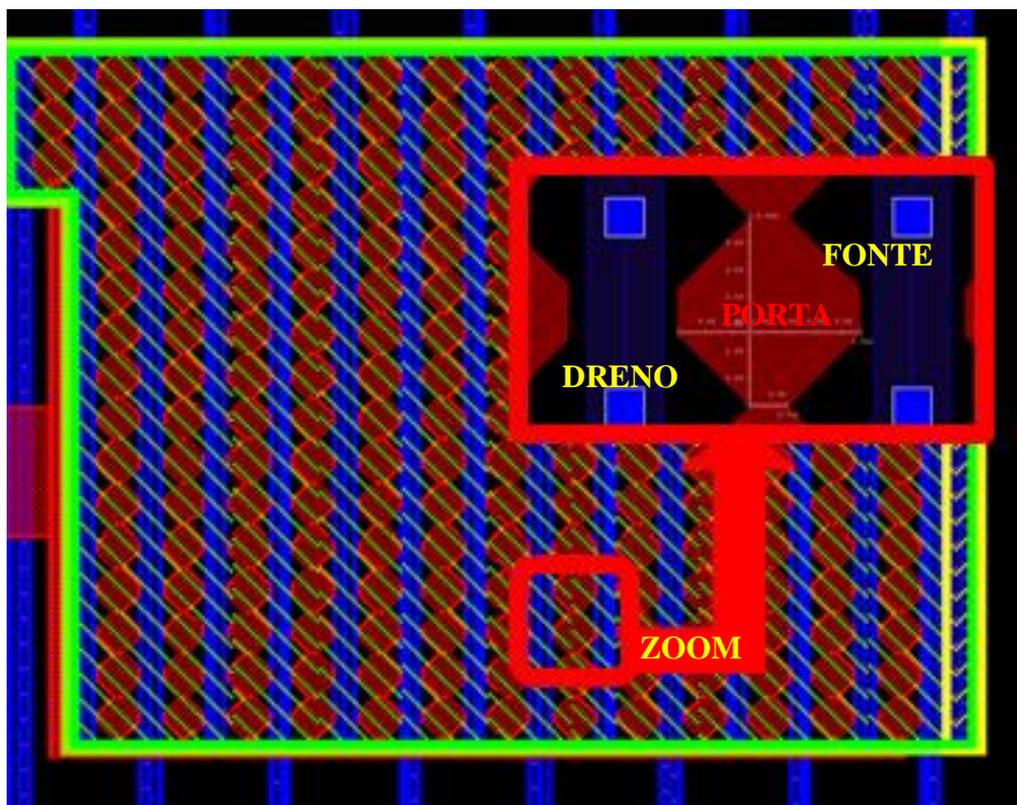
(f) MOSFET Planar de Potência Diamante ( $\alpha = 90^\circ$ )



(g) MOSFET Planar de Potência OCTO ( $\alpha = 135^\circ$  e  $c = 25\%$ )

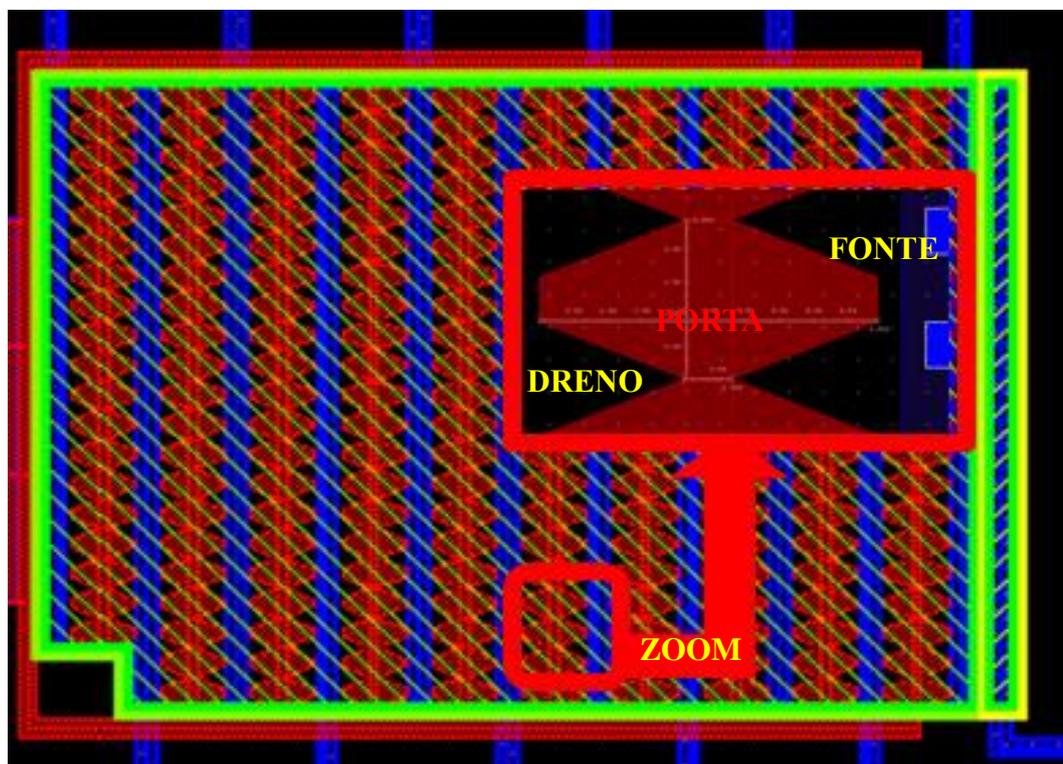


(h) MOSFET Planar de Potência OCTO ( $\alpha = 90^\circ$  e  $c = 50\%$ )



(i) MOSFET Planar de Potência OCTO ( $\alpha = 90^\circ$  e  $c = 25\%$ )

(ii)



(j) MOSFET Planar de Potência OCTO ( $\alpha = 45^\circ$  e  $c = 25\%$ )

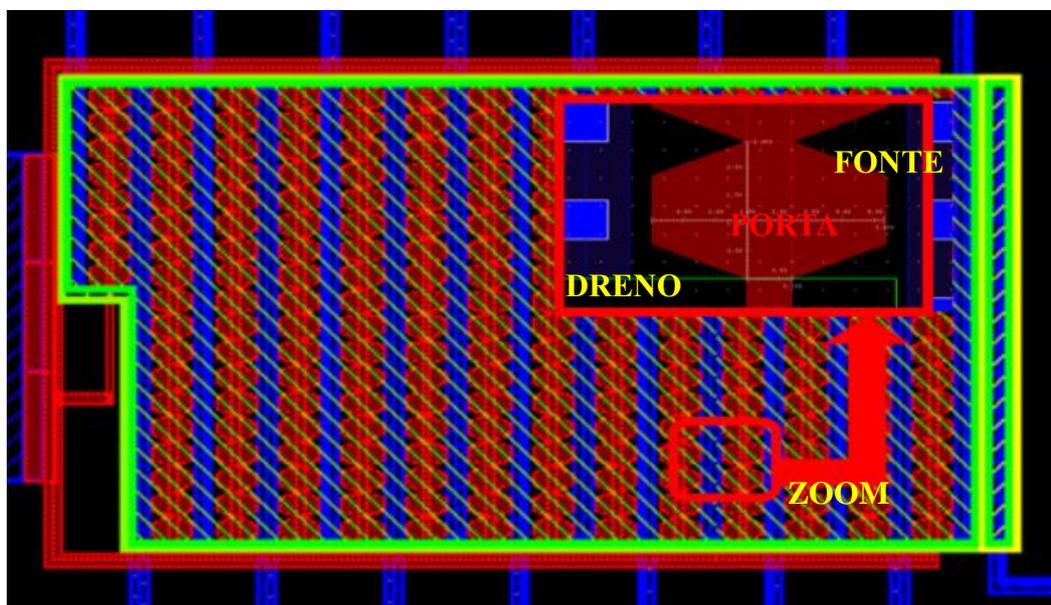
(k) MOSFET Planar de Potência OCTO ( $\alpha = 45^\circ$  e  $c = 50\%$ )

Figura 32 – Os MPPs de canais com geometria não convencional.

Fonte: Autor

Também foram fabricados dispositivos com geometrias circulares seguindo os mesmos procedimentos.

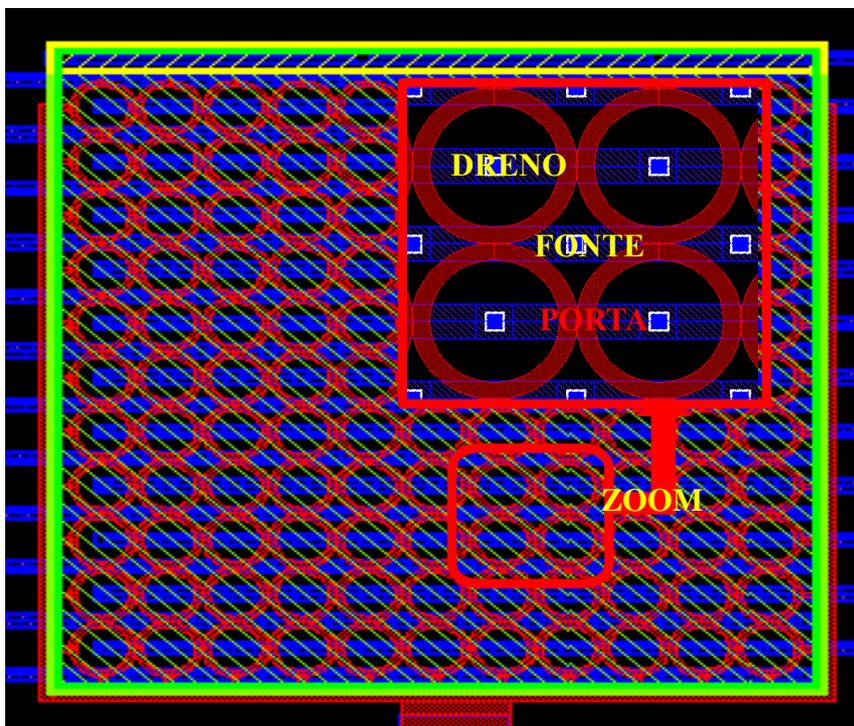
A Tabela 2 mostra os dados geométricos dos MPPs implementados com MOSFETs com geometria de canal em anel circular.

Tabela 2 – Dados geométricos dos MPPs implementados com MOSFETs com geometria de canal em anel circular

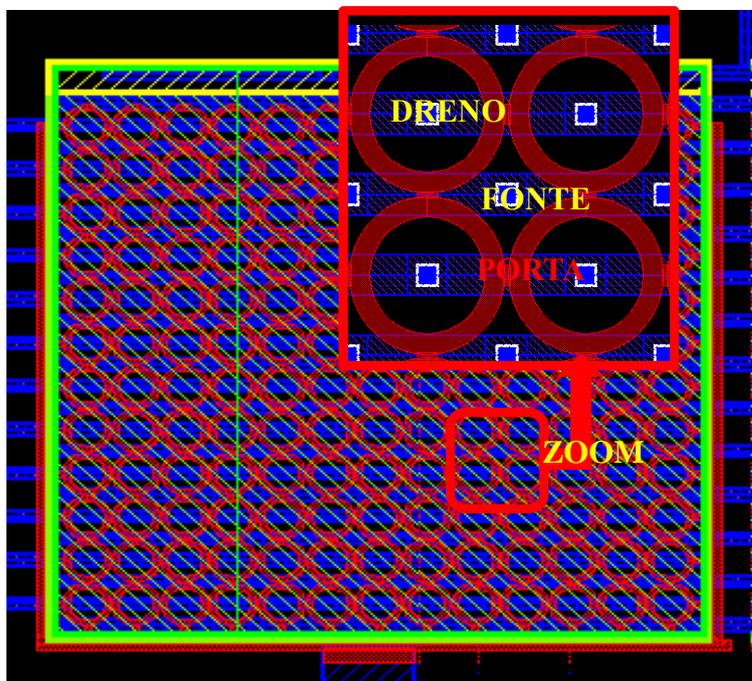
Estilo de leiaute (canal n)	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )	W/L	$a_{\text{msk}}$ ( $\mu\text{m}$ )	$b_{\text{msk}}$ ( $\mu\text{m}$ )	Área de porta ( $\mu\text{m}^2$ )	Área total ( $\mu\text{m}^2$ )
MPPM	5400	2	2700	-	-	1546	5553
Overlappin-Circular Gate	5454	2	2727	2,49	3,19	1601	5120
<b>Transistor 1 (MPPC1)</b>							
Overlappin-Circular Gate	5438	2	2719	2,00	2,70	1523	5001
<b>Transistor 2 (MPPC2)</b>							
Wave (MPPW)	5420	2	2710	1,33	2,03	1574	5014

Fonte: Autor

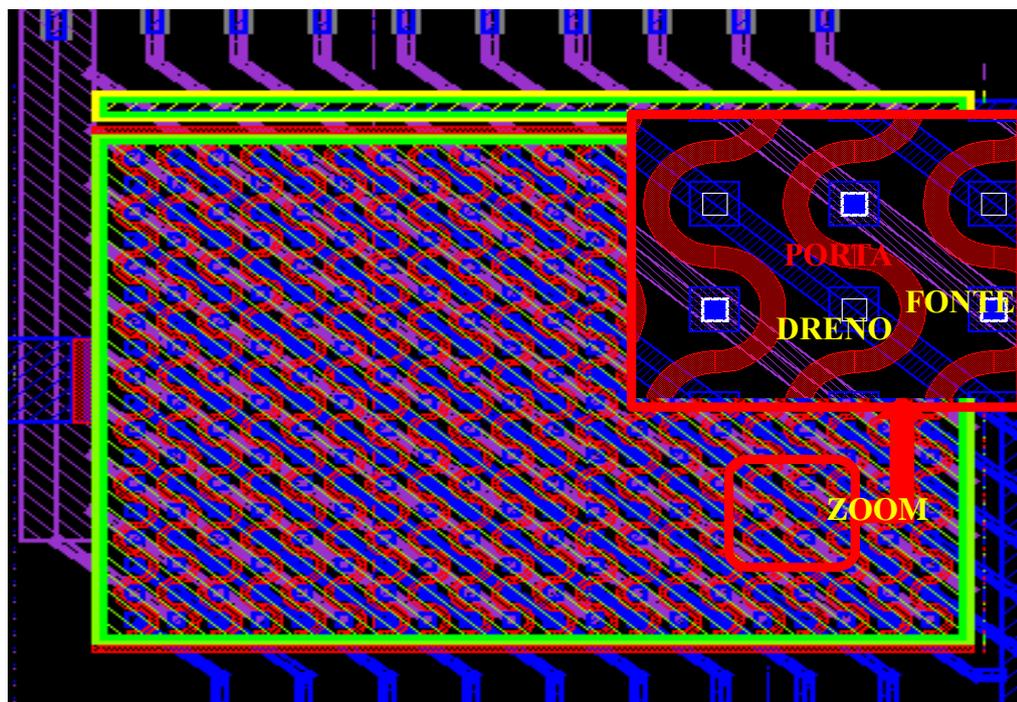
As imagens da Figura 33 ilustram os leiautes de cada um dos MPPs.



(a) MOSFET Planar de Potência Circular 1



(b) MOSFET Planar de Potência Circular 2



(c) MOSFET Planar de Potência Wave

Figura 33 – Os MPPs implementados com MOSFETs de geometria de porta em anelar.

Fonte: Autor

Durante esse trabalho, foram projetados e enviados para a fabricação CIs em quatro processos de fabricação diferentes, sendo eles: ON Semiconductor de  $0,35 \mu\text{m}$  pelo Programa Educacional da MOSIS (*MOSIS Educational Program*, MEP [48]); UCL SOI de  $0,5 \mu\text{m}$ ; IBM SiGe  $0,13 \mu\text{m}$  via MEP; e TSMC de  $0,18 \mu\text{m}$  via IMEC onde se puderam observar as principais dificuldades para atender as regras de projeto geradas por esses leiautes, principalmente nas tecnologias mais avançadas. É possível afirmar que, quanto menor o comprimento mínimo de canal da tecnologia, maiores são as restrições impostas às geometrias não convencionais pelas regras de projeto de fabricação.

Dependendo do processo de fabricação e da natureza da violação de regra encontrada em um leiaute, é permitido que se mantenha a violação, justificando-a. Em geral, as geometrias alternativas utilizadas nesse trabalho causam violações de regras relacionadas ao desalinhamento de máscaras, desrespeito à grade e desrespeito aos ângulos permitidos pela tecnologia, entre outros. Também há ocasiões em que o programa computacional de implementação de leiautes acusa violações que não existem. Essas ocorrências são devido ao fato de ele não estar preparado para verificara ocorrência dessas violações nesses leiautes com estilo não convencional.

As regras de projeto desses diferentes processos de fabricação CMOS de CI não foram divulgadas por esse trabalho devido à confidencialidade exigida pelas fabricas por se tratarem de processos de fabricação comerciais.

### 3.1 Principais violações de regra de projeto para leiautes não convencionais

A seguir serão listadas as principais violações e o que pode ser feito para evitá-las quando se executa um projeto de leiaute não convencional. De forma geral, para se evitar violações dessa natureza, o projetista terá que perder em área ou fazer um dispositivo híbrido, combinando geometrias não convencionais e convencionais, aplicando o estilo convencional em pontos estratégicos.

#### 3.1.1 Violações por desalinhamento de máscaras

Essas violações ocorrem devido à natureza das bordas dos transistores não convencionais. O processo de fabricação exige uma distância mínima entre qualquer parte da porta e a borda da região ativa conforme está ilustrado na Figura 34. Duas soluções foram propostas: Resolver a violação fazendo um circuito parcialmente convencional ou ignorando-a.

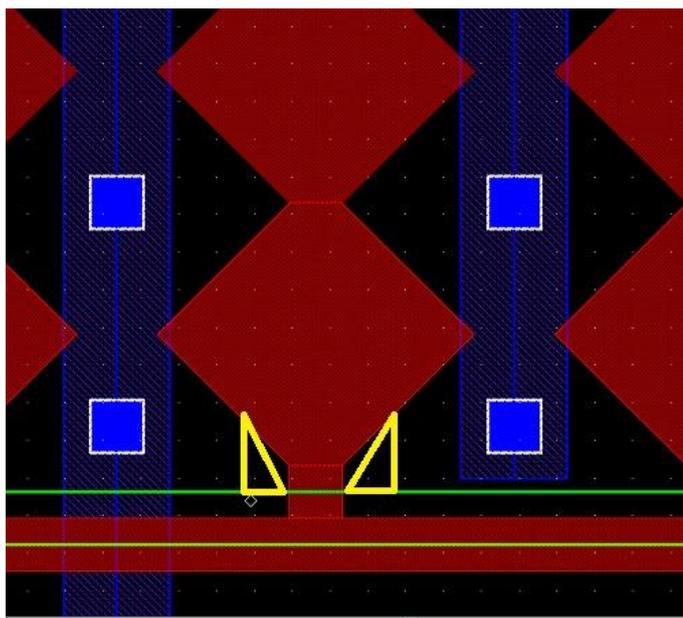


Figura 34 – Borda do canal muito perto da borda da região ativa.

Fonte: Autor

A violação é resolvida adicionando-se parcelas de portas retangulares às regiões de encontro entre borda de região ativa e porta dos MPP (Figura 35).

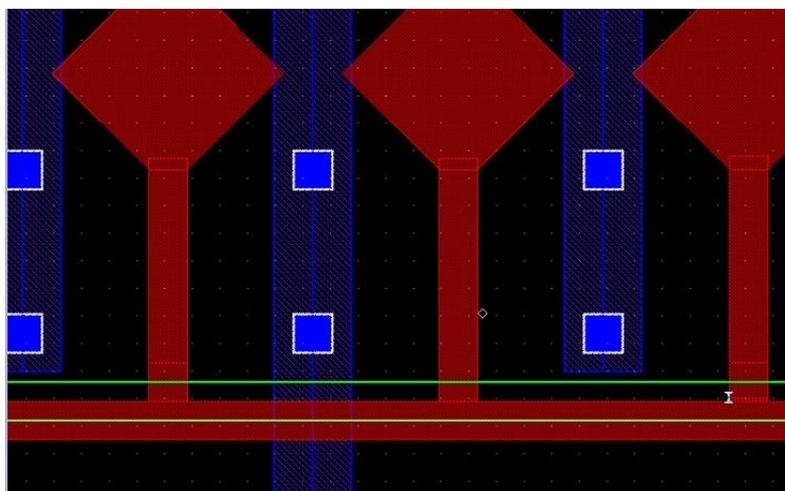


Figura 35 – Evitando o erro da borda do canal próxima à região ativa.

Fonte: Autor

Embora esse seja um artifício válido para se evitar que o projeto tenha sua fabricação negada, esses transistores convencionais devem ser considerados na etapa de projeto do MPP, uma vez que eles terão influência significativa no resultado final (os dispositivos utilizados para a caracterização elétrica dos resultados experimentais desse trabalho não utilizaram esse artifício).

### 3.1.2 Violação do comprimento mínimo de canal

Ela acontece devido ao formato do canal dos MOSFETs não convencionais. O programa que verifica as regras de projeto detecta os vértices, que podem formar diversos valores de ângulos, como uma região menor que o comprimento mínimo de canal permitido pela tecnologia. Em alguns dos processos de fabricação modernos, isso é considerado uma violação grave, mas, ao mesmo tempo, ela é inerente aos leiautes não convencionais (Figura 36).

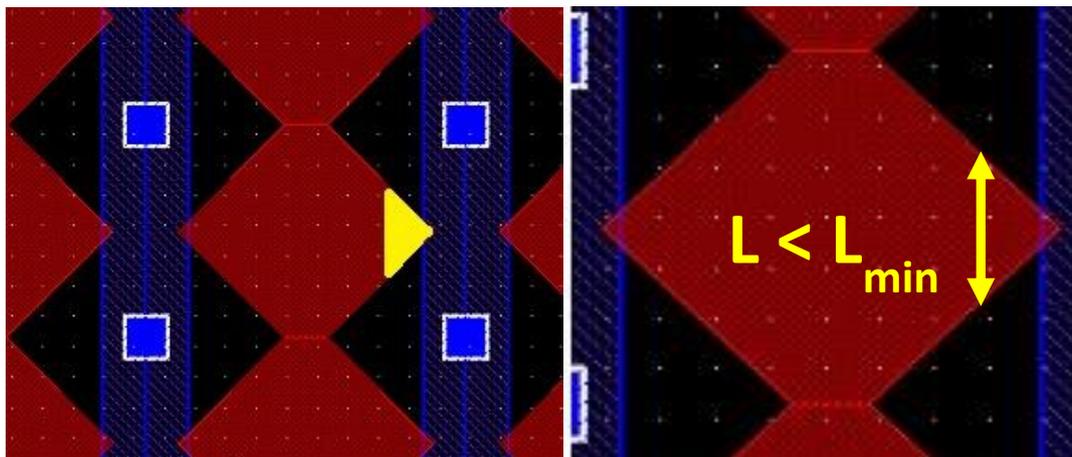


Figura 36 – Erro de comprimento mínimo de canal no MD.  
Fonte: Autor

### 3.1.3 Violação de ângulos não múltiplos de $45^\circ$ em relação ao eixo ortogonal

Processos altamente tecnológicos impõem regras muito rígidas que, em muitos casos, reduz a possibilidade de se otimizar o leiaute do MOSFET. É isso o que ocorre com esse tipo de violação. Alguns processos impõem que todos os ângulos do leiaute sejam ortogonais ou múltiplos de  $45^\circ$  em relação ao eixo ortogonal. Além de ser uma limitação no formato das portas nos casos dos dispositivos com estilos de leiaute Diamante, OCTO e *Fish*, isso também é uma limitação para a forma como as trilhas de metal podem ser distribuídas como visto na Figura 37, onde elas ficam a  $35^\circ$  com a horizontal.

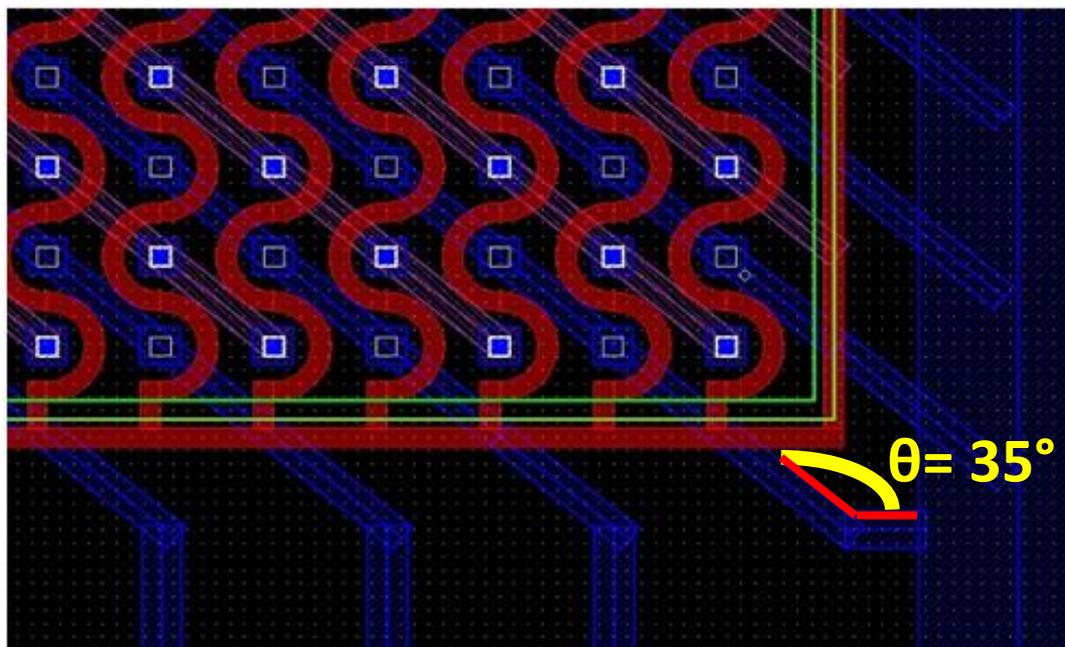


Figura 37 – Trilhas de metal do MOSFET de Potência *Wave*.

Fonte: Autor

A forma mais compacta do MOSFET Planar de Potência *Wave* (MPPW) é a utilização de trilhas na diagonal, não necessariamente a  $45^\circ$  do eixo ortogonal. Mudar a direção das trilhas acarreta na perda de área de silício, porém pode ser a única alternativa quando um processo de fabricação impede que outros ângulos sejam fabricados.

#### 3.1.4 Violações inexistentes apontadas pelo programa de desenvolvimento de leiautes

Quando se implementa um MOSFET não convencional, muitas vezes os *kits* de desenvolvimento fornecidos pelo fabricante não estão preparados para verificar erros nesses estilos de leiaute. A Figura 38 ilustra uma violação inexistente que é apontada pelo *kit* de verificação de regras fornecido pelo fabricante, onde a distância mínima entre o contato interno e a região de porta está respeitada, no entanto, essa violação é apontada devido ao *software* não estar preparado para esse tipo de geometria.

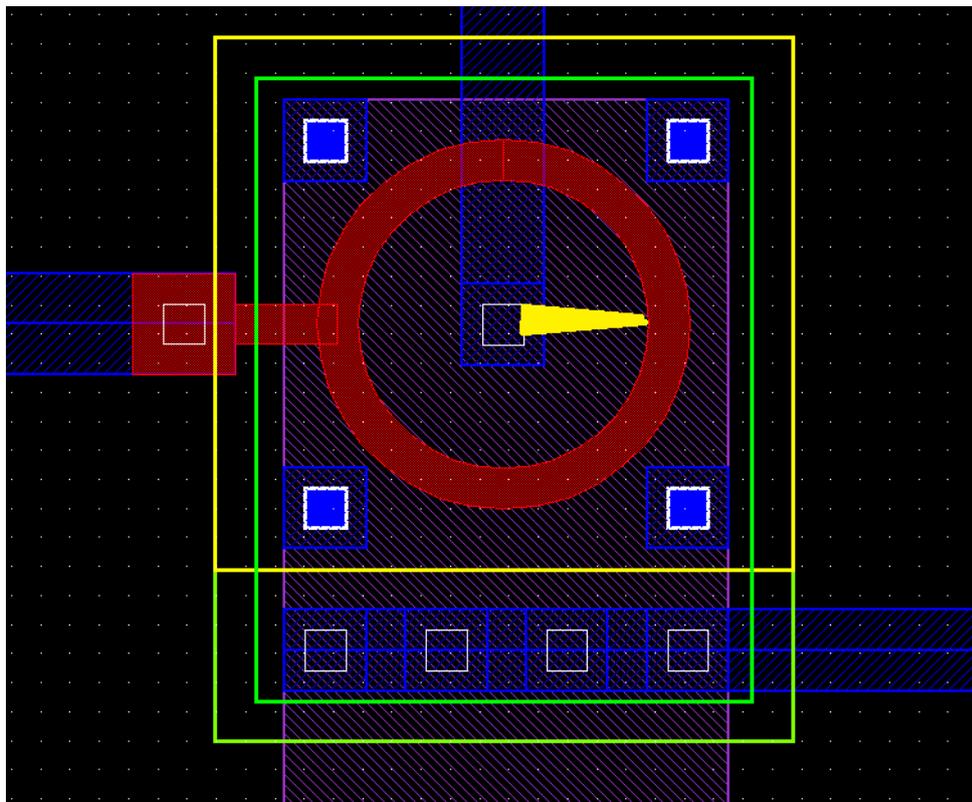


Figura 38 – Erro inexistente apontado pelo *kit*.  
Fonte: Autor

### 3.2 CIs implementados

A seguir estão ilustrados três dos leiautes desenvolvidos ao longo desse trabalho.



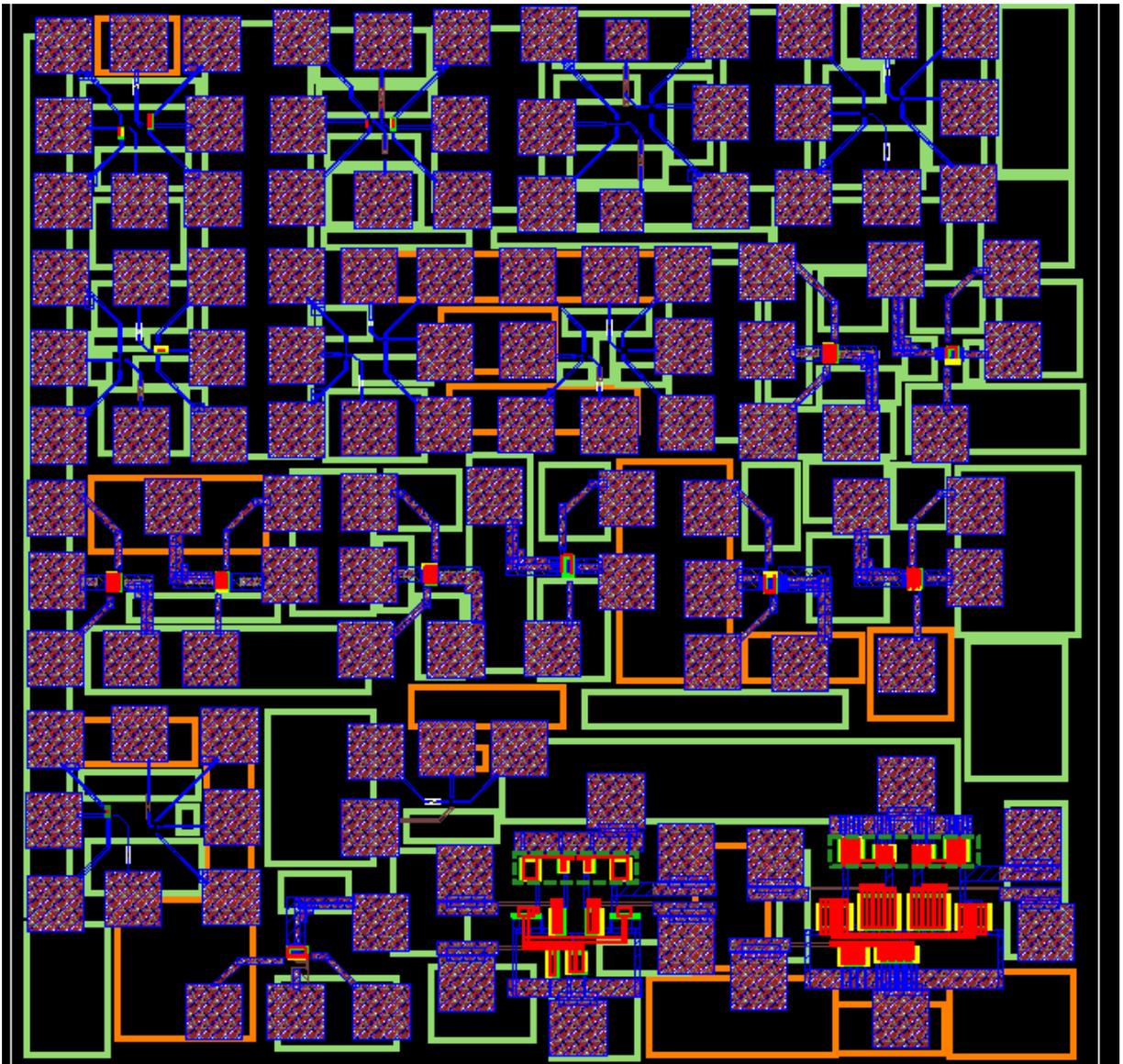


Figura 41 – Leiaute fabricado na TSMC via IMEC.  
Fonte: Autor

#### 4 RESULTADOS EXPERIMENTAIS

Este capítulo apresenta os resultados experimentais dos dispositivos não convencionais estudados. Todas as medidas foram realizadas dentro do Laboratório de Dispositivos Eletrônicos integrados do Centro Universitário da FEI.

Os leiautes que foram utilizados na parte experimental desse trabalho seguiram as regras de projeto do processo de fabricação da ON Semiconductor de 0,35  $\mu\text{m}$  e foram fabricados via o programa educacional do MOSIS [48]. O CI resultante desse pedido de fabricação é o visto na Figura 42. Os detalhes deste circuito integrado e de cada dispositivo fabricado, dentre eles os que foram utilizados nesse trabalho, podem ser vistos no Apêndice B.

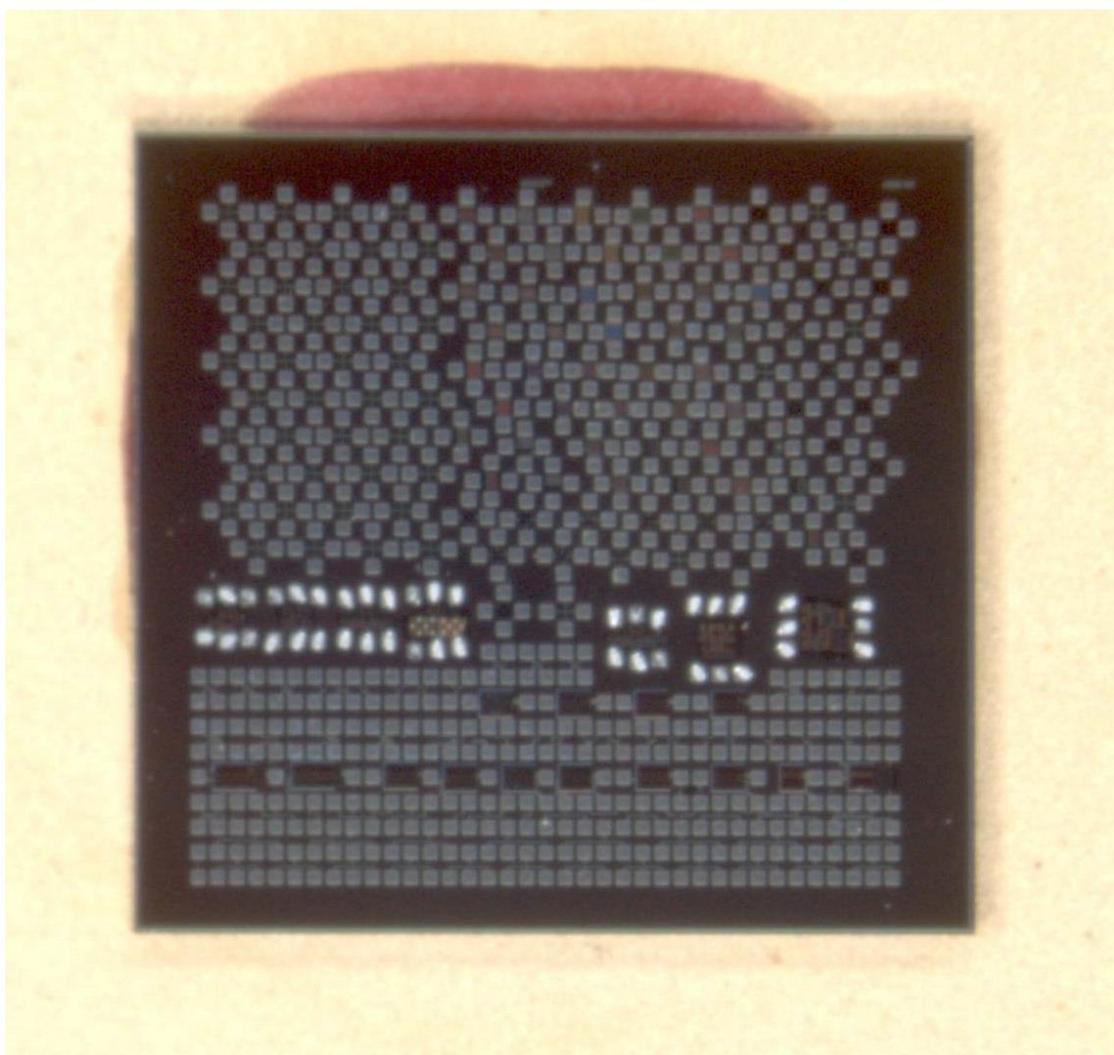


Figura 42 – O Circuito Integrado fabricado na ON Semiconductor via MEP.  
Fonte: Autor

#### 4.1 O MOSFET Planar de Potência do tipo Diamante

A Tabela 3 mostra as características dimensionais dos MPP implementados com geometrias de porta Diamante (MPPD), com três diferentes ângulos  $\alpha$ , sendo um igual a  $90^\circ$ , um igual a  $45^\circ$  e igual a  $135^\circ$  e seus respectivos equivalentes convencionais (geometrias de porta retangulares), considerando-se a mesma área de porta. Na tabela abaixo,  $N'$  é o número de MOSFETs unitários de cada geometria foi necessário para gerar o MPP,  $A_G$  é a área de porta dos MPPs,  $A_T$  é a área total utilizada e  $P$  é o perímetro total da região de porta.

Tabela 3 – Características dimensionais dos MPPs.

$\alpha$	MPPM -	MPPD $135^\circ$	MPPD $90^\circ$	MPPD $45^\circ$
B ( $\mu\text{m}$ )	-	3,45	4,17	6,62
b ( $\mu\text{m}$ )	-	0,86	0,7	0,7
W ( $\mu\text{m}$ )	2484	828	756	470
L ( $\mu\text{m}$ )	0,7	2,1	2,3	3,7
W/L	3548	394	329	127
$A_G$ ( $\mu\text{m}^2$ )	1739	1739	1738	1739
$A_T$ ( $\mu\text{m}^2$ )	7257	4893	4036	6443
$N'$	710	129	188	194
P ( $\mu\text{m}$ )	4968	1954	2187	2170
$L_{\text{eff}}$ ( $\mu\text{m}$ )	0,7	1,9	1,9	2,4

Fonte: Autor

Um dos MPPD estudados nesse capítulo pode ser visto na Figura 43.

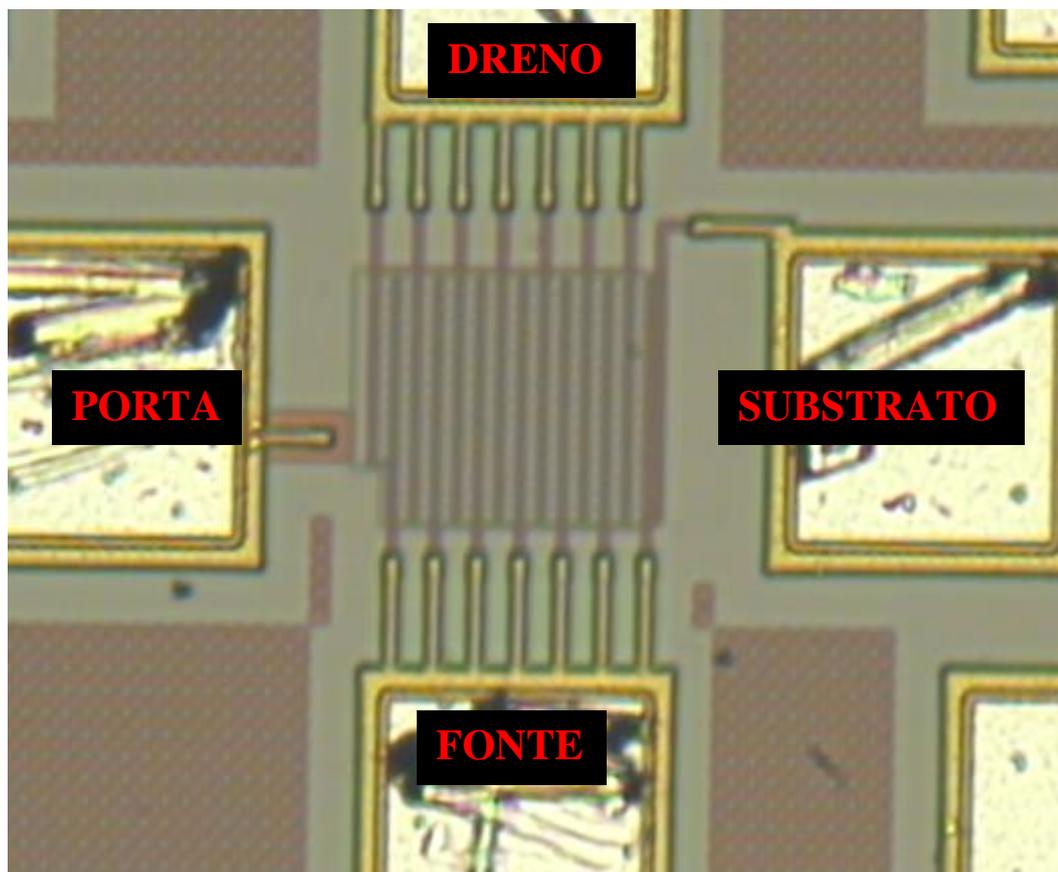


Figura 43 – O MPPD com  $\alpha$  igual a  $90^\circ$  estudado nesse capítulo.  
Fonte: Autor

#### 4.1.1 Caracterização elétrica dos parâmetros digitais

Primeiramente será dado enfoque nos parâmetros digitais dos MPPs. Os parâmetros abrangidos por esse estudo são a tensão de limiar ( $V_{TH}$ ), a corrente entre dreno e fonte no estado ligado ( $I_{ON}$ ), a corrente entre dreno e fonte no estado desligado ( $I_{OFF}$ ), a corrente de fuga entre dreno e fonte ( $I_{LEAK}$ ) e a resistência de estado ligado entre dreno e fonte ( $R_{ON}$ ).

##### 4.1.1.1 A tensão de limiar ( $V_{TH}$ )

O método da segunda derivada de  $I_{DS}$  em função de  $V_{GS}$ , com  $V_{DS}$  igual a 100 mV, foi usado para a extração das  $V_{TH}$  desses transistores [22].

Na Tabela 4 são listados os valores de  $V_{TH}$  obtidos.

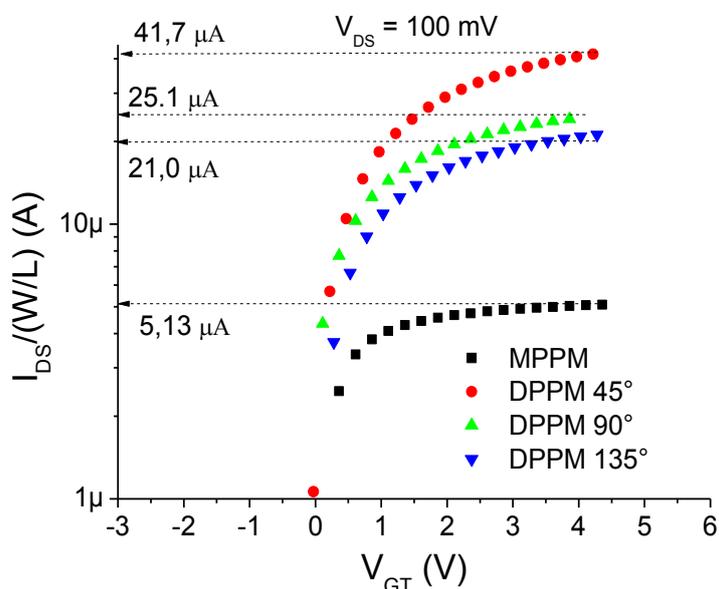
Tabela 4 – Valores de  $V_{TH}$  dos MPPDs e do MPPM.

Estilo de leiaute	MPPM	MPPD ( $\alpha = 135^\circ$ )	MPPD ( $\alpha = 90^\circ$ )	MPPD ( $\alpha = 45^\circ$ )
$V_{TH}$	640 mV	720 mV	850 mV	780 mV

Fonte: Autor

4.1.1.2 A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ )

Como o estudo está baseado em manter a  $A_G$  fixa, que gera diferentes razões de aspecto ( $W/L$ ) (Tabela 3), as comparações entre os parâmetros dos diferentes MPPs (Diamantes e os convencionais) considera a  $I_{DS}$  normalizada em função da razão de aspecto ( $W/L$ ). Cabe aqui ressaltar que a normalização de  $I_{DS}$  em função da razão de aspecto considera o comprimento geométrico ( $L$ ) desses dispositivos. Além disso, como esses transistores apresentam diferentes  $V_{TH}$ , as comparações entre esses dispositivos serão também realizadas considerando a sobre-tensão de porta ( $V_{GT}=V_{GS}-V_{TH}$ ). Mediante essas considerações iniciais, a Figura 44 apresenta o gráfico das  $I_{DS}$  normalizadas pelas razões de aspecto [ $I_{DS}/(W/L)$ ] dos MPPs em função das  $V_{GT}$ , para  $V_{DS}$  igual a 100 mV.

Figura 44 – Curvas de  $\log(I_{DS}/(W/L))$  em função de  $V_{GT}$  dos MPPDs de diferentes ângulos  $\alpha$  e do MPPM. Fonte: Autor

Analisando a Figura 44, verifica-se que os valores de  $I_{ON}/(W/L)$  dos MPPDs são 310%, 389% e 713% maiores do que o equivalente convencional para os ângulos  $\alpha$  de  $135^\circ$ ,  $90^\circ$  e  $45^\circ$ , respectivamente. Estes aumentos significativos de  $I_{ON}/(W/L)$  pode ser

justificado pela existência dos efeitos LCE e PAMDLE quando se usa o estilo de leiaute do tipo Diamante para se implementar MOSFETs. É possível também observar que os efeitos LCE e PAMDLE aumentam, quanto menor for o ângulo  $\alpha$  (geometria de porta hexagonal mais pontiaguda), pois as interações entre os campos elétricos longitudinais são maiores (equações 7 e 8).

#### 4.1.1.3 A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ )

Na Figura 45 verificamos o gráfico  $I_{DS}/(W/L)$  em função de  $V_{GS}$  para um  $V_{DS}$  de 900 mV. A tensão de 900 mV foi escolhida para este estudo pois foi a maior tensão aplicada capaz de manter a corrente abaixo dos 100 mA, que é o limite do aparelho de medição. Cabe aqui ressaltar que os valores nos gráficos são normalizados pela razão de aspecto, motivo pelo qual os valores mostrados são menores do que os valores medidos.

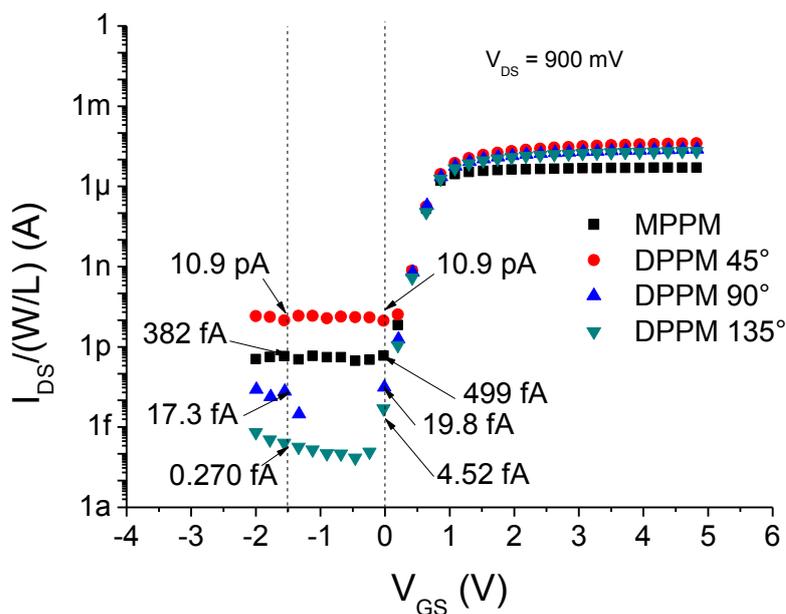


Figura 45 – As curvas  $\log I_{DS}/(W/L)$  em função de  $V_{GS}$  do MPPM e dos MPPD de diferentes ângulos  $\alpha$ .  
Fonte: Autor

A partir desse gráfico é possível observar que o MPPD com  $\alpha$  igual a 135° (-100 vezes) e com  $\alpha$  igual a 90° (-25 vezes) apresentam um  $I_{OFF}$  menor que o convencional. Isso se deve ao fato de os MOSFETs tipo diamante conduzirem a mesma corrente entre dreno e fonte normalizada pela razão de aspecto que um convencional precisando de menos área de

interface entre a região de porta e as regiões de dreno e fonte. O MPPD de 45°, por outro lado, apresenta um valor maior para essa corrente (+22 vezes). Isso ocorre devido ao altíssimo campo elétrico em que os MOSFETs tipo diamante com ângulos agudos ficam submetidos, tornando essa corrente demasiadamente grande.

#### 4.1.1.4 A corrente de fuga entre dreno e fonte ( $I_{LEAK}$ )

A corrente de fuga  $I_{LEAK}$  segue a mesma tendência da corrente  $I_{OFF}$ , sendo 14715 vezes menor para o MPPD com ângulo  $\alpha$  de 135°, 22 vezes menor para o MPPD com ângulo  $\alpha$  de 90° e 22 vezes maior para o MPPD com ângulo  $\alpha$  de 45°.

#### 4.1.1.5 Resistência de estado ligado entre dreno e fonte ( $R_{ON}$ )

A seguir são apresentadas as curvas  $I_{DS}/(W/L) \times V_{DS}$  com uma sobre-tensão de porta igual a 400 mV.

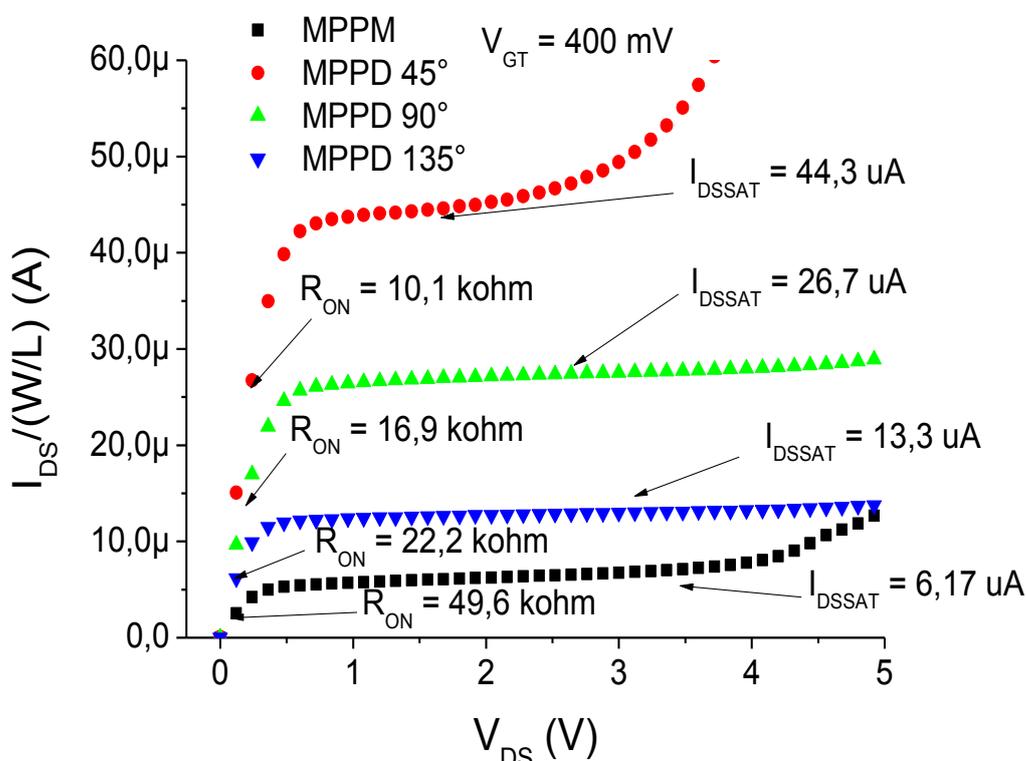


Figura 46 – As curvas de  $I_{DS}/(W/L)$  em função de  $V_{DS}$  do MPPM e MPPD de diferentes ângulos  $\alpha$ .  
Fonte: Autor

Na Figura 46, foram extraídos os valores das resistências entre dreno e fonte a partir da parte linear na região de triodo. Foi possível verificar pelos resultados que, para

todos os valores de ângulos  $\alpha$  dos MPPDs, há um menor  $R_{on}$  que o observado no MPPM, sendo -55%, -66% e -80% para os MPPDs com ângulos de 135°, 90° e 45°, respectivamente, devido ao aumento de  $I_{DS}$  gerado por LCE e PAMDLE [36].

Esses resultados mostram que os MPPDs podem ser muito úteis em aplicações digitais [36], onde um baixo valor de  $R_{ON}$  é um fator importantíssimo. O aumento da corrente entre dreno e fonte de estado ligado também representa uma possível redução de área de silício utilizada. Apesar de o MPPD ter parâmetros notavelmente melhores, é possível verificar, a partir curva da Figura 46, uma diminuição considerável na tensão de ruptura do MPPD devido ao campo elétrico altíssimo causado pelo efeito LCE a que ele fica submetido, potencializando consideravelmente a ionização por impacto na região de dreno [37].

#### 4.1.2 A caracterização elétrica dos parâmetros analógicos

A seguir serão estudados os parâmetros analógicos dos MPPs. Os parâmetros abrangidos por esse estudo serão a corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ ), inclinação se sublimiar ( $S$ ), transcondutância máxima ( $g_{m\_m\acute{a}x}$ ).

##### 4.1.2.1 A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ )

Ainda na Figura 45, pôde-se verificar um aumento considerável em  $I_{DS\_SAT}$ , que é um parâmetro de suma importância, em especial em circuitos analógicos. Mais uma vez o efeito do LCE causa esse aumento de corrente, que é cada vez mais intenso com ângulos  $\alpha$  mais agudos. O MPPD de 45° tem um  $I_{DS\_SAT}$  mais de 7 vezes maior do que o convencional equivalente, enquanto o MPPD de 90° tem essa corrente 4 vezes maior e o MPPD de 135° tem 2 vezes mais corrente MPPM, considerando a mesma polarização.

##### 4.1.2.2 A inclinação de sublimiar ( $S$ )

A partir da Figura 45 extraiu-se os parâmetros  $S$  a partir da curva de sublimiar de cada dispositivo. A Tabela 5 mostra estes parâmetros para cada dispositivo.

Tabela 5 – Valores de S para os MPPDs e MPPM

Estilo de leiaute	MPPM	MPPD 45°	MPPD 90°	MPPD 135°
S (mV/déc)	82	79	87	87

Fonte: Autor

Esses dados mostram que os MPPDs podem ter utilidade em amplificadores que utilizam a região de sublimiar, devendo-se ficar atento ao ângulo ideal para aperfeiçoar a solução.

#### 4.1.2.3 A transcondutância máxima ( $g_{m\_m\acute{a}x}$ )

Outro parâmetro extraído, que é muito importante para projetos analógicos, foi o  $g_{m\_m\acute{a}x}$ , obtido a partir da curva da Figura 47 com polarização de  $V_{DS} = 500$  mV.

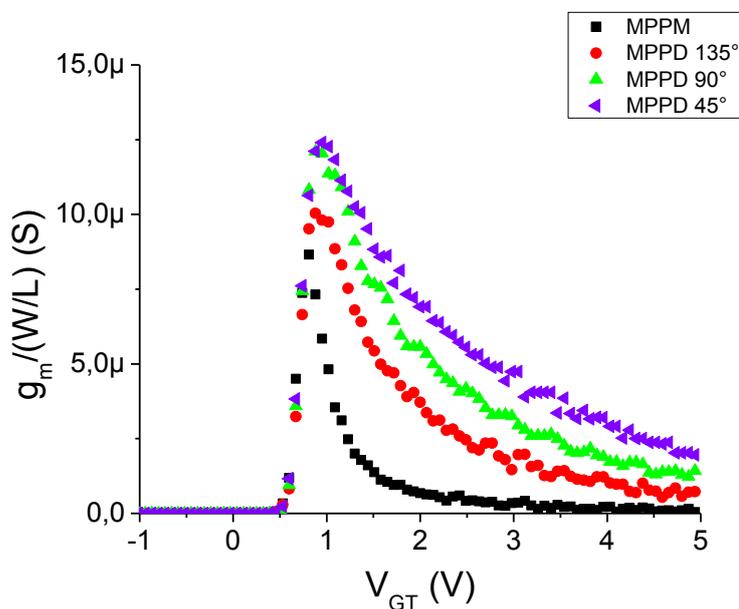


Figura 47 – As curvas de  $g_m$  em função de  $V_{GT}$  do MPPM e MPPD de diferentes ângulos  $\alpha$ .  
Fonte: Autor

A Tabela 6 mostra os valores obtidos.

Tabela 6 – Valores de  $g_{m\_m\acute{a}x}$  dos MPPDs e MPPM

Estilo de leiaute	MPPM	MPPD 45°	MPPD 90°	MPPD 135°
$g_{m\_m\acute{a}x}$ (S)	$8,3 \cdot 10^{-6}$	$12,5 \cdot 10^{-6}$	$12,4 \cdot 10^{-6}$	$10,3 \cdot 10^{-6}$

Fonte: Autor

A partir desses números pôde-se verificar um ganho considerável em  $g_{m\_m\acute{a}x}$ , em especial no MPPD de 45°, considerando a mesma condição de polarização. Isso mostra que os MPPDs podem ser uma alternativa para aumentar o ganho de tensão em circuitos analógicos, devido à sua transcondutância superior [49].

#### 4.1.2.4 A tensão Early ( $V_{EA}$ )

Os valores de tensão Early foram levantados e podem ser verificados na

Tabela 7.

Tabela 7 – Valores de  $V_{EA}$  dos MPPDs e do MPPM.

Estilo de leiaute	MPPM	MPPD $\alpha = 45^\circ$	MPPD $\alpha = 90^\circ$	MPPD $\alpha = 135^\circ$
$ V_{EA} $ (V)	26,47	157,68	189,50	137,44

Fonte: Autor

O  $|V_{EA}|$  é tão maior para os MPPDs por causa de seus comprimentos de canal L muito maiores do que o seu equivalente convencional, como pode ser observado na Tabela 3. O fato dos MDs serem capazes de conduzirem correntes superiores ao seu convencional equivalente tendo a mesma área de porta e mesmo L é um dos principais motivos para o MD ser muito bom em aplicações analógicas [17].

#### 4.1.2.5 O ganho de tensão de malha aberta ( $A_V$ )

A partir de  $g_m$ , de  $V_{EA}$  e de  $I_{DS}$ , podemos extrair o ganho de malha aberta dos MPPDs com a polarização de  $V_{DS}$  de 500 mV e  $V_{GT}$  de 400 mV, a partir da Equação (4).

Os ganhos encontrados podem ser vistos na Tabela 8.

Tabela 8 – Valores de  $A_V$  dos MPPDs e do MPPM.

Estilo de leiaute	MPPM	MPPD $\alpha = 45^\circ$	MPPD $\alpha = 90^\circ$	MPPD $\alpha = 135^\circ$
$A_V$ (V/V)	36,56	44,5	88,0	105,2

Fonte: Autor

O  $A_V$  também teve melhoras substanciais para os três MPPDs estudados. Um aumento de 545% para  $135^\circ$ , de 743% para  $90^\circ$  e de 259% para  $45^\circ$ . Esses aumentos estão muito ligados aos valores de  $|V_{EA}|$  maiores dos MPPDs, uma vez que  $A_V$  é uma função desse parâmetro.

#### 4.1.2.6 A frequência de ganho unitário ( $f_T$ )

Mais um parâmetro interessante a projetos de circuitos analógicos é a frequência de corte unitário  $f_T$ , que foi extraída a partir da Equação (5), considerando uma capacitância de carga de 10 pF.

Na Tabela 9 a seguir é possível verificar tais parâmetros.

Tabela 9 – Valores de  $f_T$  dos MPPDs e do MPPM.

Estilo de leiaute	MPPM	MPPD $\alpha = 45^\circ$	MPPD $\alpha = 90^\circ$	MPPD $\alpha = 135^\circ$
$f_T$ (kHz)	133	199	197	163

Fonte: Autor

É interessante notar que todos os MPPDs tiveram ganhos em  $f_T$ , sendo de +272% para  $135^\circ$ , 307% para  $90^\circ$  e 975% para  $45^\circ$ .

Foi claramente observado que tanto o  $A_V$ , quanto  $f_T$ , mais uma vez aumentam com a redução do ângulo  $\alpha$ . Os ganhos em  $A_V$  chegaram a 743% para  $90^\circ$  e em  $f_T$  a 975% para  $45^\circ$ , o que evidencia, mais uma vez, o quanto esse tipo de leiaute pode ser útil em circuitos analógicos de amplificação de sinal, como em telecomunicações. O fato de que todos os MPPDs ganharam tanto em  $A_V$  quanto em  $f_T$  evidencia essa característica já conhecida do diamante [49].

#### 4.1.3 Quadro geral comparativo entre o MPPM e os MPPDs

A Tabela 10 mostra um comparativo geral dos parâmetros estudados.

Tabela 10 – Quadro geral comparativo entre o MPPM e os MPPDs

Estilo de leiaute	MPPM	MPPD $\alpha = 135^\circ$	%	MPPD $\alpha = 90^\circ$	%	MPPD $\alpha = 45^\circ$	%
$I_{ON}$	5,13 $\mu$ A	21,0 $\mu$ A	+309	25,1 $\mu$ A	+389	41,7 $\mu$ A	+713
$I_{OFF}$	499 fA	4,52 fA	-99	19,8 fA	-96	10,9 pA	+98
$I_{ON}/I_{OF}$	$1,03 \times 10^7$	$4,65 \times 10^9$	+45046	$1,27 \times 10^9$	+12230	$3,83 \times 10^6$	-63
$R_{ON}$	49,6 k $\Omega$	22,2 k $\Omega$	-55	16,9 k $\Omega$	-66	10,1 k $\Omega$	-80
$I_{LEAK}$	382 fA	0,270 fA	-100	17,3 fA	-95	10,9 pA	+2753
$I_{DSSat}$	6,17 $\mu$ A	13,3 $\mu$ A	+116	26,7 $\mu$ A	+333	44,3 $\mu$ A	+618
S	82 mV/déc	79 mV/déc	-4	87 mV/déc	+6	87 mV/déc	+6
$g_{mm\acute{a}x}$	$2,78 \cdot 10^{-5}$	$4,27 \cdot 10^{-5}$	+54	$12,4 \cdot 10^{-6}$	+55	$12,5 \cdot 10^{-6}$	+55
$ V_{EA} $	26,47 V	187,44 V	+608	189,5 V	+616	157,68 V	+496
$A_V$	36,56	105,2	+188	88,0	+141	44,5	+22
$f_T$	133 kHz	163 kHz	+23	197 kHz	+48	199 kHz	+50

Fonte: Autor

Por essa tabela é possível verificar um ganho dos MPPDs em quase todos os parâmetros estudados, em especial na resistência de estado ligado, onde a redução chegou a 80%. Em vista disso, a utilização de MPPDs é recomendada, apesar das dificuldades impostas pelos fabricantes de CIs. Seu uso é interessante especialmente em circuitos analógicos, como nos mais diversos tipos de amplificadores [49], uma vez que nessas aplicações o  $L_{min}$  não é desejável. No entanto, é importante ressaltar que devido ao altíssimo campo elétrico no qual a região próxima ao vértice da região de porta do MD fica

submetida, a tensão de ruptura pode ser afetada, como visto no MPPD de 45°. Esse tipo de efeito deve ser levado em conta em projetos que utilizem esse estilo de leiaute.

## 4.2 O MOSFET Planar de Potência do tipo OCTO

Os estudos com os MPPO seguem o mesmo sistema de padronização utilizada no MPPD, sendo que todas as correntes foram divididas pela razão W/L e, sempre que necessário,  $V_{GT}$  será utilizado ao invés de  $V_{GS}$  para fins de normalização. A Tabela 11 mostra as características dimensionais do MPPM e dos MPPOs.

Tabela 11 – Características dimensionais dos MPPOs e do MPPM.

$\alpha / c$	MPPM -	MPPO 135° / 25%	MPPO 90° / 50%	MPPO 90° / 25%	MPPO 45° / 50%	MPPO 45° / 25%
B ( $\mu\text{m}$ )	-	2,7	2,45	3,35	4,95	3,65
b ( $\mu\text{m}$ )	-	0,7	0,7	0,7	0,7	0,7
W ( $\mu\text{m}$ )	2484	876	877	749	593	510
L ( $\mu\text{m}$ )	0,7	1,7	1,8	1,9	2,4	2,6
W/L	3548	515	493	388	247	201
$A_G$ ( $\mu\text{m}^2$ )	1739	1739	1731	1739	1735	1742
$A_T$ ( $\mu\text{m}^2$ )	7257	4075	4075	4169	3501	3678
N <sup>o</sup>	710	171	222	198	265	240
P ( $\mu\text{m}$ )	4968	2005	2340	2512	2780	2926
$L_{\text{eff}}$ ( $\mu\text{m}$ )	0,7	2,03	1,87	2,47	3,53	2,67

Fonte: Autor

Obs.: O MPPO com  $\alpha$  de 135° e c de 25% não foi estudado por falha no design, o que acarretou no seu não funcionamento, porém, a partir das tendências aqui observadas e pelas conclusões de outros estudos, ainda é possível avaliar os resultados com segurança.

Na Figura 48 é ilustrado um dos MPPOs fabricados e estudados nesse capítulo.

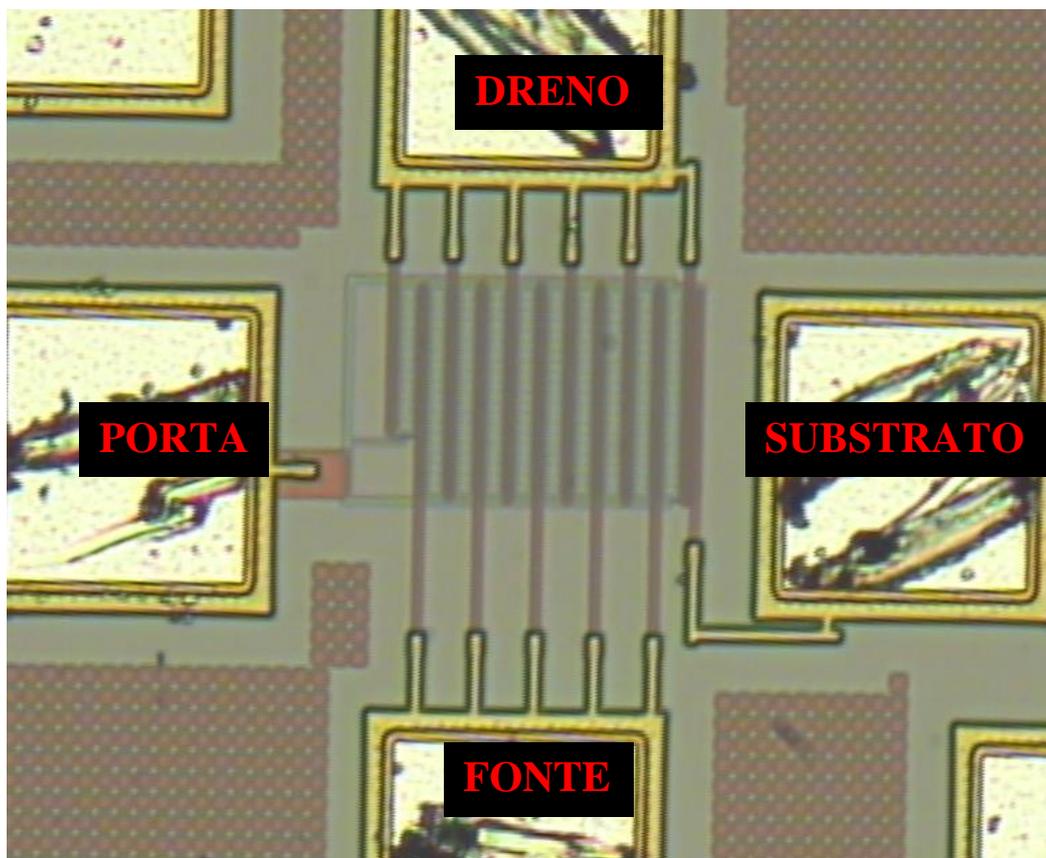


Figura 48 - O MPPO com  $\alpha$  igual a  $45^\circ$  e  $c$  igual a 25% estudado nesse capítulo.  
Fonte: Autor

#### 4.2.1 A caracterização elétrica dos parâmetros digitais

Conforme o feito com os estilos de leiaute anteriores, primeiramente serão feitas as caracterizações dos parâmetros digitais  $I_{ON}$ ,  $I_{OFF}$ ,  $I_{LEAK}$  e  $R_{ON}$  para depois avançarmos aos parâmetros analógicos. Antes de tudo, extraímos o  $V_{TH}$ .

##### 4.2.1.1 A tensão de limiar ( $V_{TH}$ )

Foi extraído os  $V_{TH}$  do MPPOs para comparar com o já obtido  $V_{TH}$  do MPPM e para utilizá-lo nas comparações dos parâmetros. O método da segunda derivada de  $I_{DS}$  em função de  $V_{GS}$ , com  $V_{DS}$  igual a 100 mV, mais uma vez foi usado para a extração das  $V_{TH}$  dos transistores [22].

A partir da segunda derivada dessa curva, foram extraídos os  $V_{TH}$  dos MPPOs, vistos na Tabela 12.

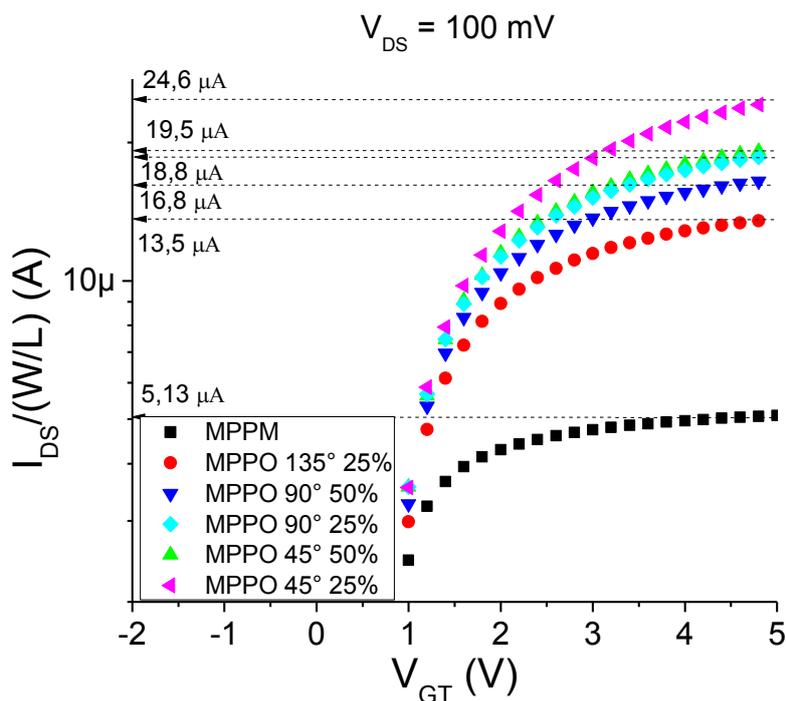
Tabela 12 – Valores de  $V_{TH}$  dos MPPOs e do MPPM.

Estilo de leiaute	MPPM	MPPO $\alpha = 135^\circ$ $c = 25\%$	MPPO $\alpha = 90^\circ$ $c = 50\%$	MPPO $\alpha = 90^\circ$ $c = 25\%$	MPPO $\alpha = 45^\circ$ $c = 50\%$	MPPO $\alpha = 45^\circ$ $c = 25\%$
$V_{TH}$	640 mV	700 mV	730 mV	760 mV	710 mV	700 mV

Fonte: Autor

4.2.1.2 A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ )

Para a realização dessa comparação, mais uma vez as curvas são normalizadas utilizando a mesma sobre-tensão de porta considerando um  $V_{DS} = 100$  mV. A Figura 49 mostram as curvas de todos os dispositivos.

Figura 49 – As curvas de  $\log(I_{DS}/(W/L))$  em função de  $V_{GT}$  do MPPM dos MPPOs.

Fonte: Autor

Pela Figura 49, é possível observar que o valor de  $I_{ON}/(W/L)$  do MPPOs é: 163% maior para o ângulo  $\alpha$  de  $135^\circ$  com corte de 25%, 227% maior para  $\alpha$  de  $90^\circ$  com corte de 50%, 266% maior para  $\alpha$  de  $90^\circ$  e corte de 25%, 280% maior para  $\alpha$  de  $45^\circ$  e corte de 50%

e 387% maior para  $\alpha$  de  $45^\circ$  e corte de 25%. O aumento significativo de  $I_{ON}/(W/L)$  nos MPPOs ocorre devido aos ganhos originados pelos efeitos LCE e PAMDLE naturais desse leiaute. É interessante observar que a intensidade desses efeitos aumenta conforme o ângulo  $\alpha$  e o fator de corte diminuem, ou seja, quanto mais distante do formato convencional o MPPO é, maiores os ganhos em seus parâmetros. Isso ocorre devido à maior interação entre os campos longitudinais para ângulos mais agudos, conforme vimos na discussão sobre o MPPD, e também devido à redução do comprimento de canal em relação a B, devido ao efeito PAMDLE existente nesse estilo de leiaute.

#### 4.2.1.3 A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ )

Na Figura 50 verificamos o gráfico  $I_{DS}/(W/L)$  em função de  $V_{GS}$  para um  $V_{DS}$  de 900 mV, que, assim como para os MPPDs, foi o valor máximo de tensão possível para que não houvesse uma corrente maior que 100 mA.

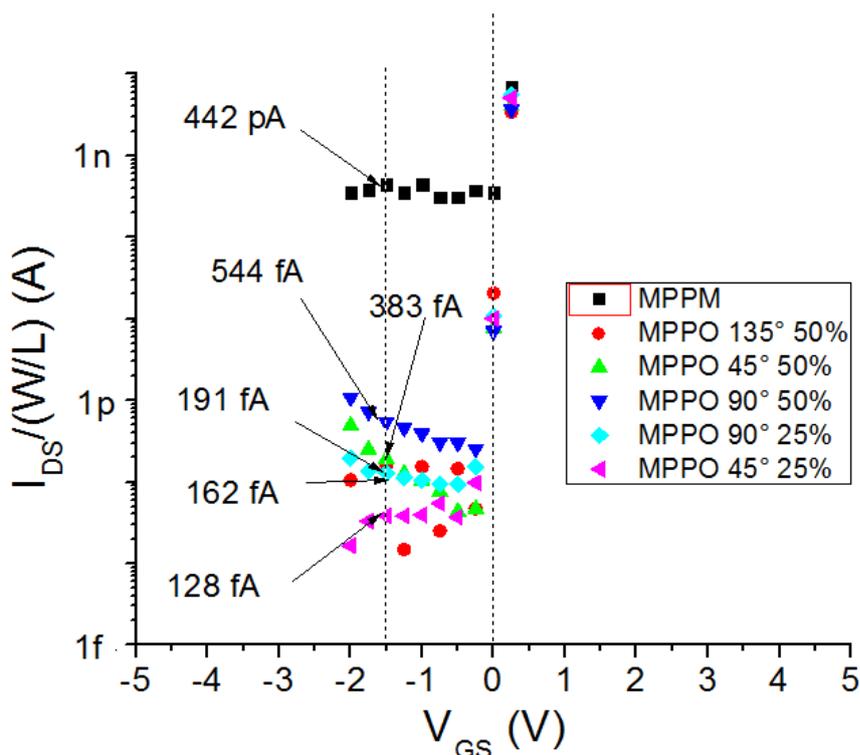


Figura 50 – Curvas log ( $I_{DS}/(W/L)$ ) em função de  $V_{GS}$  do MPPM e MPPOs de diferentes ângulos  $\alpha$ .  
Fonte: Autor

Foi possível observar que  $I_{OFF}$  foi muito próximo para todos os MPPOs, sendo 10,0 pA para  $45^\circ$  50%, 10,7 pA para o MPPO com ângulo  $\alpha$  de  $45^\circ$  e corte de 25%, 7,03 pA

para o MPPO com ângulo  $\alpha$  de  $90^\circ$  e corte de 50%, 7,64 pA para o MPPO com ângulo  $\alpha$  de  $90^\circ$  e corte de 25% e 2,07 pA para o MPPO com ângulo  $\alpha$  de  $135^\circ$  e corte de 25% e 352 pA para o MPPM. O  $I_{OFF}$  foi duas ordens de grandeza maior para o MPPM, que é influência da maior interface entre dreno/fonte com a região de canal.

#### 4.2.1.4 A corrente de fuga entre dreno e fonte ( $I_{LEAK}$ )

Os MPPOs também são melhores em  $I_{LEAK}$ , sendo que todos são três ordens de grandeza menores, sendo aproximadamente 3500 vezes menor para o MPPO com ângulo  $\alpha$  de  $45^\circ$  e corte de 25%, 2700 vezes menor para o MPPO com ângulo  $\alpha$  de  $135^\circ$  e corte de 25%, 2300 vezes menor para o MPPO com ângulo  $\alpha$  de  $90^\circ$  e corte de 25%, 812 vezes menor para o MPPO com ângulo  $\alpha$  de  $90^\circ$  e corte de 50% e 1100 vezes para o MPPO com ângulo  $\alpha$  de  $45^\circ$  e corte de 50%.

#### 4.2.1.5 A resistência de estado ligado entre dreno e fonte ( $R_{ON}$ )

A seguir são apresentadas as curvas  $I_{DS}/(W/L)$  em função de  $V_{DS}$  com uma sobre-tensão de porta igual a 400 mV.

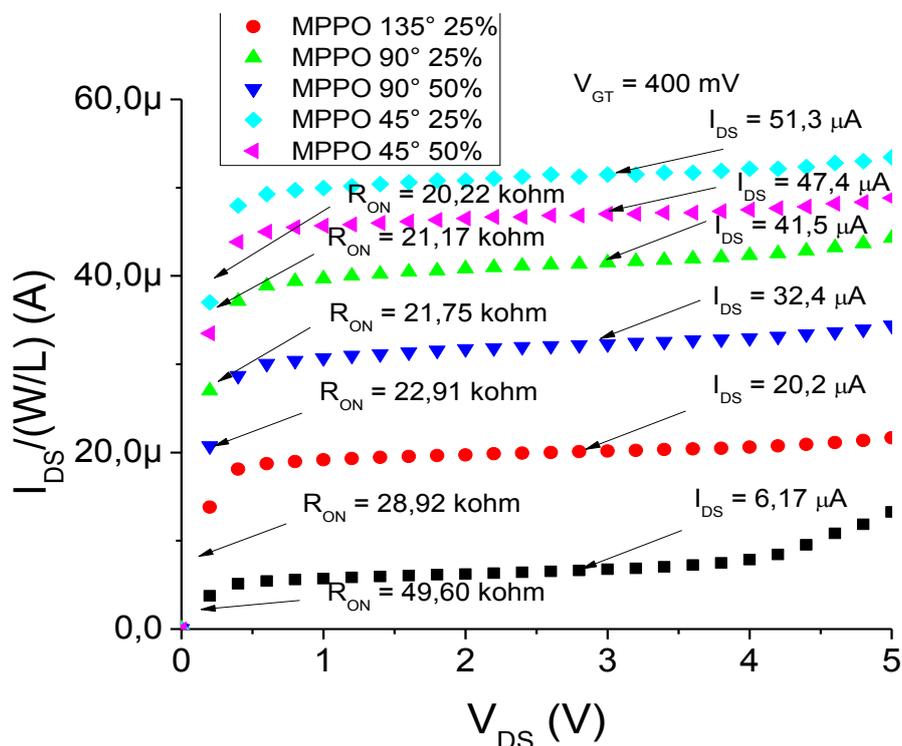


Figura 51 – As curvas de  $I_{DS}/(W/L)$  em função de  $V_{DS}$  do MPPM e dos MPPOs.

Fonte: Autor

Pelas curvas da Figura 51 foram extraídos os valores de  $R_{ON}$ . Assim como para os MPPDs, para todos os tipos de MPPOs há um menor  $R_{on}$  que o observado no MPPM, sendo -41% para o MPPO com ângulo  $\alpha$  de 135° e corte de 25%, -54% para o MPPO com ângulo  $\alpha$  de 90° e corte de 50%, -56% para o MPPO com ângulo  $\alpha$  de 90° e corte de 25%, -57% para o MPPO com ângulo  $\alpha$  de 45° e corte de 50% e -59% para o MPPO com ângulo  $\alpha$  de 45° e corte de 25%. Mais uma vez, devido ao LCE e ao PAMDLE existe a redução de  $R_{ON}$ .

Assim como os MPPDs, os MPPOs também podem ter sua utilidade em circuitos digitais, observando o aumento significativo em  $I_{ON}$  e grande redução principalmente em  $R_{ON}$ . Esses são dois dos principais parâmetros para um MPP.

#### 4.2.2 A caracterização elétrica dos parâmetros analógicos

##### 4.2.2.1 A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ )

Pelo gráfico da Figura 51 é possível verificar um considerável aumento em  $I_{DS\_SAT}$  nos MPPOs. É possível verificar, mais uma vez, que o LCE fica cada vez mais intenso na

medida em que tanto  $\alpha$  quanto  $c$  reduzem. O MPPO com ângulo  $\alpha$  de  $45^\circ$  e corte de 25% chega a ter um  $I_{DS\_SAT}$  mais de 8 vezes maior do que o convencional equivalente. Todos os MPPO têm ganhos muito grandes em relação ao MPPM.

#### 4.2.2.2 A inclinação de sublimiar (S)

A partir da Figura 45 extraiu-se os parâmetros S a partir da curva de sublimiar de cada dispositivo. A Tabela 13 mostram estes parâmetros para cada dispositivo.

Tabela 13 – Valores de S dos MPPOs e do MPPM

Estilo de leiaute	MPPM	MPPO $\alpha = 135^\circ$ $c = 25\%$	MPPO $\alpha = 90^\circ$ $c = 50\%$	MPPO $\alpha = 90^\circ$ $c = 25\%$	MPPO $\alpha = 45^\circ$ $c = 50\%$	MPPO $\alpha = 45^\circ$ $c = 25\%$
S (mV/déc)	82	78	78	75	74	72

Fonte: Autor

Os MPPOs mostraram bom desempenho na região de sublimiar também, os deixando aptos a atuarem também em aplicações que necessitem essa característica.

#### 4.2.2.3 A transcondutância máxima ( $g_{m\_m\acute{a}x}$ )

A seguir, na Figura 52, é mostrado o gráfico de  $g_{m\_m\acute{a}x}$  em função de  $V_{GT}$  com polarização de  $V_{DS}$  igual 500 mV.

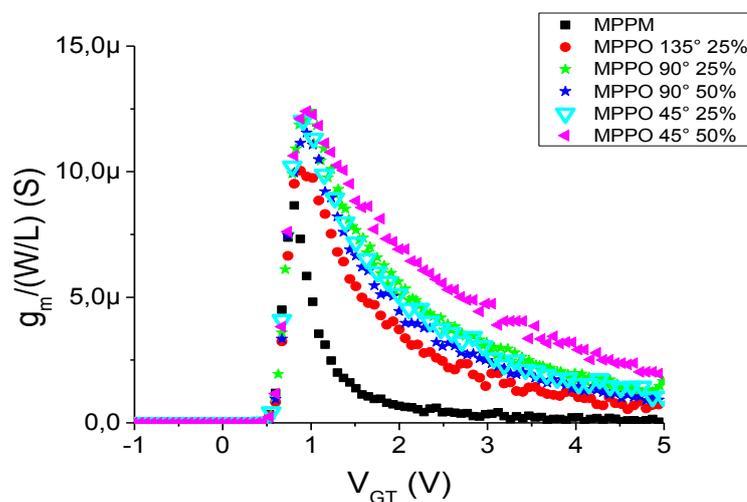


Figura 52 – As curvas de  $g_m$  em função de  $V_{GT}$  do MPPM e MPPOs de diferentes ângulos  $\alpha$ .

Fonte: Autor

A Tabela 14 mostra os valores obtidos.

Tabela 14 – Valores de  $g_{m\_m\acute{a}x}$  dos MPPOs e do MPPM..

Estilo de leiaute	MPPM	MPPO $\alpha = 135^\circ$ $c = 25\%$	MPPO $\alpha = 90^\circ$ $c = 50\%$	MPPO $\alpha = 90^\circ$ $c = 25\%$	MPPO $\alpha = 45^\circ$ $c = 50\%$	MPPO $\alpha = 45^\circ$ $c = 25\%$
$g_{m\_m\acute{a}x}$ (S)	$8,3 \cdot 10^{-6}$	$10,6 \cdot 10^{-6}$	$12,3 \cdot 10^{-6}$	$12,4 \cdot 10^{-5}$	$12,5 \cdot 10^{-5}$	$12,4 \cdot 10^{-5}$

Fonte: Autor

Pode-se observar que o  $g_{m\_m\acute{a}x}$  também melhora nos MPPO, considerando a mesma condição de polarização, mostrando que esse estilo de leiaute tem potencial para grandes ganhos de tensão, que é um parâmetro crucial na implementação de circuitos analógicos.

#### 4.2.2.4 A tensão Early ( $V_{EA}$ )

Agora os  $V_{EA}$  serão mostrados na Tabela 15 a fim de ser usados nos cálculos dos outros parâmetros.

Tabela 15 – Valores de  $V_{EA}$  dos MPPOs e do MPPM

Estilo de leiaute	MPPM	MPPO $\alpha = 135^\circ$ $c = 25\%$	MPPO $\alpha = 90^\circ$ $c = 50\%$	MPPO $\alpha = 90^\circ$ $c = 25\%$	MPPO $\alpha = 45^\circ$ $c = 50\%$	MPPO $\alpha = 45^\circ$ $c = 25\%$
$ V_{EA} $ (V)	26,47	41,34	64,58	55,73	57,10	66,31

Fonte: Autor

Assim como os MPPDs, os MPPOs também têm comprimentos de canal substancialmente maiores que o convencional equivalente, o que influi diretamente no valor de  $V_{EA}$  do dispositivo.

#### 4.2.2.5 O ganho de tensão de malha aberta ( $A_V$ )

Agora, com  $g_m$ ,  $V_{EA}$  e  $I_{DS}$ , podemos extrair o ganho de malha aberta dos MPPs com a polarização de  $V_{DS} = 500$  mV e  $V_{GT} = 400$  mV, a partir da Equação 4.

Os ganhos encontrados podem ser vistos na Tabela 16.

Tabela 16 – Valores de  $A_V$  dos MPPOs e do MPPM.

Estilo de leiaute	MPPM	MPPO $\alpha = 135^\circ$ $c = 25\%$	MPPO $\alpha = 90^\circ$ $c = 50\%$	MPPO $\alpha = 90^\circ$ $c = 25\%$	MPPO $\alpha = 45^\circ$ $c = 50\%$	MPPO $\alpha = 45^\circ$ $c = 25\%$
$A_V$ (V/V)	36,56	213,9	279,5	255,3	381,1	324,0

Fonte: Autor

O  $A_V$  teve um aumento muito significativo, chegando a ser até 10 vezes maior que o do equivalente convencional para o MPPO com ângulo  $\alpha$  de  $45^\circ$  e corte de 50%. É importante esclarecer que esses ganhos são obtidos a partir de dispositivos com  $V_{EA}$  muito diferentes, o que afeta diretamente o valor de  $A_V$ . Existe uma tendência de  $A_V$  aumentar com a diminuição de  $\alpha$ , o que é esperado, pois os menores ângulos possuem maior interação entre os campos elétricos longitudinais.

#### 4.2.2.6 A frequência de ganho unitário ( $f_T$ )

Outra vez, capacitância de carga de 10 pF, o  $f_T$  foi levantado

O parâmetro  $f_T$ , importantíssimo em projetos analógicos, foram levantados e são exibidos na

Tabela 17.

Tabela 17 – Valores de  $f_T$  dos MPPOs e do MPPM.

Estilo de leiaute	MPPM	MPPO $\alpha = 135^\circ$ $c = 25\%$	MPPO $\alpha = 90^\circ$ $c = 50\%$	MPPO $\alpha = 90^\circ$ $c = 25\%$	MPPO $\alpha = 45^\circ$ $c = 50\%$	MPPO $\alpha = 45^\circ$ $c = 25\%$
$f_T$ (kHz)	133	923	768	671	442	490

Fonte: Autor

Assim como com os MPPDs, os MPPOs também foram superiores tanto em  $A_V$  quanto em  $f_T$ . Isso demonstra mais uma vez que esse estilo de leiaute é altamente

recomendado para aplicações analógicas, com a ressalva dos diferentes  $L_s$  utilizados. Quadro geral comparativo entre o MPPM e os MPPOs

A Tabela 18 mostra um comparativo geral dos parâmetros estudados.

Tabela 18 – Quadro geral comparativo entre o MPPM e os MPPOs

	MPPM	MPPO 135° 25%	%	MPPO 90° 50%	%	MPPO 90° 25%	%	MPPO 45° 50%	%	MPPO 45° 25%	%
$I_{ON}$	5,13 $\mu A$	13,5 $\mu A$	163	16,8 $\mu A$	227	18,8 $\mu A$	266	19,5 $\mu A$	280	24,6 $\mu A$	380
$I_{OFF}$	499 pA	2,07 pA	-100	7,03 pA	-99	7,64 pA	-98	10,0 pA	-98	10,7 pA	-98
$I_{ON}/I_{OFF}$ ( $\times 10^6$ )	1,03	6,52	533	2,39	132	2,46	139	1,95	89	2,30	123
$R_{ON}$	49,6 k $\Omega$	28,92 k $\Omega$	-42	22,91 k $\Omega$	-54	21,75 k $\Omega$	-56	21,17 k $\Omega$	-57	20,22 k $\Omega$	-59
$I_{LEAK}$	382 pA	162 fA	-100	544 fA	-100	191 fA	-100	383 fA	-100	128 fA	-100
$I_{DSsat}$ ( $\mu A$ )	6,17	20,2	227	32,4	425	41,5	573	47,4	668	51,3	731
$S$ (mV/déc)	82	78	-5	78	-5	75	-9	74	-10	72	-12
$g_{mmax}$ (S)	$2,78 \times 10^{-5}$	$3,55 \times 10^{-5}$	28	$3,76 \times 10^{-5}$	35	$4,11 \times 10^{-5}$	48	$4,53 \times 10^{-5}$	63	$5,88 \times 10^{-5}$	112
$V_{EA}$ (V)	26,47	41,34	56	64,58	144	55,73	111	57,10	116	66,31	151
$A_v$ (V/V)	36,56	213,9	485	279,5	664	255,3	598	381,1	942	324,0	786
$f_T$ (kHz)	133	923	594	768	477	671	405	442	232	490	268

Fonte: Autor

Foi possível verificar que os MPPOs tiveram resultados superiores ao equivalente convencional MPPM em todos os parâmetros estudados. Isso mostra que esse tipo de leiaute pode ser utilizado em inúmeras aplicações de forma benéfica. Pode-se reduzir muito a quantidade de MOSFETs em um circuito se levar em conta esses ganhos.

No entanto, assim como os MPPDs, os MPPOs têm a limitação de não poderem ser fabricados utilizando o  $L_{min}$ . Por não ter o vértice onde o campo elétrico longitudinal é altíssimo nos MPPDs, os MPPOs sofrem uma degradação muito menor na tensão de ruptura, o que pode ser desejável no projeto de um CI.

### 4.3 O MOSFET Planar de Potência do tipo *Fish*

A Tabela 19 mostra as características dimensionais dos MPP com geometrias de porta *Fish* (MPPF), com três diferentes ângulos  $\alpha$ , sendo um igual a  $90^\circ$ , um maior que  $90^\circ$  e um menor que  $90^\circ$  e seus respectivos equivalentes convencionais (geometrias de porta retangulares), considerando-se a mesma área de porta.

Tabela 19 – Características dimensionais dos MPPFs e do MPPM

$\alpha$	MPPM	MPPF	MPPF	MPPF
	-	135°	90°	45°
W ( $\mu\text{m}$ )	2484	2291	1749	950
L ( $\mu\text{m}$ )	0,7	0,7	0,7	0,7
W/L	3548	3273	2499	1356
N°	710	935	654	347
P	4968	4962	4905	4930
A <sub>G</sub> ( $\mu\text{m}^2$ )	1739	1735	1746	1736
A <sub>T</sub> ( $\mu\text{m}^2$ )	7257	7489	6349	5703
L <sub>eff</sub> ( $\mu\text{m}$ )	0,70	0,76	0,99	1,8

Fonte: Autor

Na Figura 53 pode-se visualizar um leiaute do tipo *Fish*.

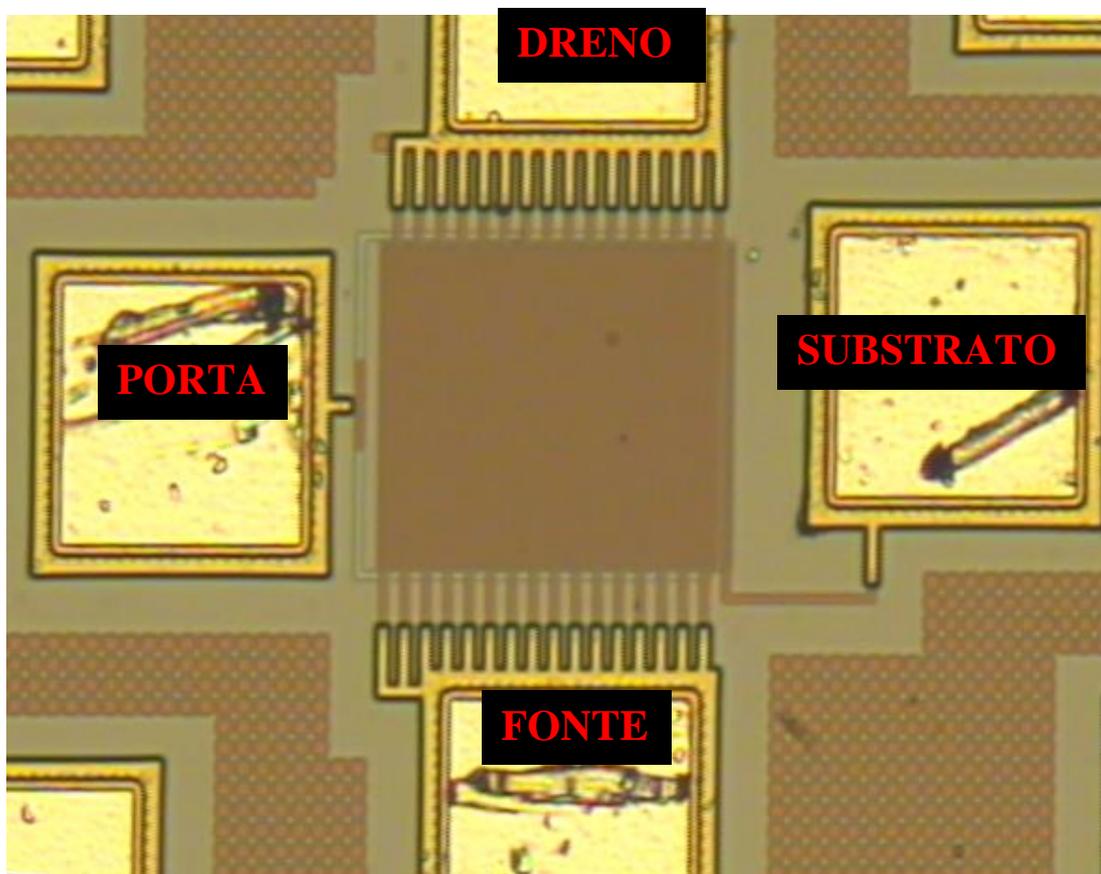


Figura 53 – O MPPF com  $\alpha$  igual a  $90^\circ$  estudado nesse capítulo.  
Fonte: Autor

#### 4.3.1 A caracterização elétrica dos parâmetros digitais

Os primeiros parâmetros levantados serão  $V_{TH}$ ,  $I_{ON}$ ,  $I_{OFF}$ ,  $I_{LEAK}$  e  $R_{ON}$ .

##### 4.3.1.1 A tensão de limiar ( $V_{TH}$ )

A seguir serão apresentados os  $V_{TH}$  obtidos pelo método da segunda derivada de  $I_{DS}$  em função de  $V_{GS}$ , com  $V_{DS}$  igual a 100 mV.

Na Tabela 20 são listados os valores de  $V_{TH}$  obtidos.

Tabela 20 –  $V_{TH}$  dos MPPFs e do MPPM

Estilo de leiaute	MPPM	MPPF $135^\circ$	MPPF $90^\circ$	MPPF $45^\circ$
$V_{TH}$	640 mV	530 mV	500 mV	440 mV

Fonte: Autor

##### 4.3.1.2 A corrente entre dreno e fonte de estado ligado ( $I_{ON}$ )

As curvas são normalizadas utilizando a mesma sobre-tensão de porta considerando um  $V_{DS} = 100$  mV. A Figura 54 mostram as curvas dos quatro dispositivos.

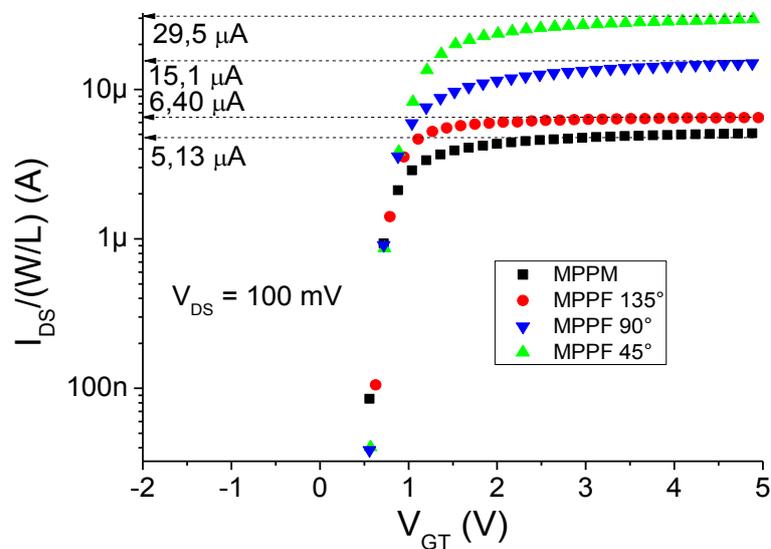


Figura 54 – As curvas de  $I_{DS}/(W/L)$  em função de  $V_{GT}$  do MPPM e MPPFs de diferentes ângulos  $\alpha$ .  
Fonte: Autor

Pela Figura 54, pode-se verificar que os valores de  $I_{ON}$  para os MPPFs são: 25% maior para o MPPF com ângulo  $\alpha$  de  $135^\circ$ , 192% maior para o MPPF com ângulo  $\alpha$  de  $90^\circ$  e 465 % maior para o MPPF com ângulo  $\alpha$  de  $45^\circ$ . Mais uma vez fica evidente o aumento do LCE para ângulos  $\alpha$  mais agudos. São enormes os ganhos de  $I_{ON}$  com a utilização do leiaute *Fish*. Considerando que estamos utilizando comprimento mínimo de canal para todos os dispositivos, esse resultado mostra que esse estilo pode ser o ideal para aplicações digitais, como os conversores CC-CC.

#### 4.3.1.3 A corrente entre dreno e fonte de estado desligado ( $I_{OFF}$ )

Na Figura 55 verificamos o gráfico  $I_{DS}/(W/L)$  em função de  $V_{GS}$  para um  $V_{DS}$  de 900 mV

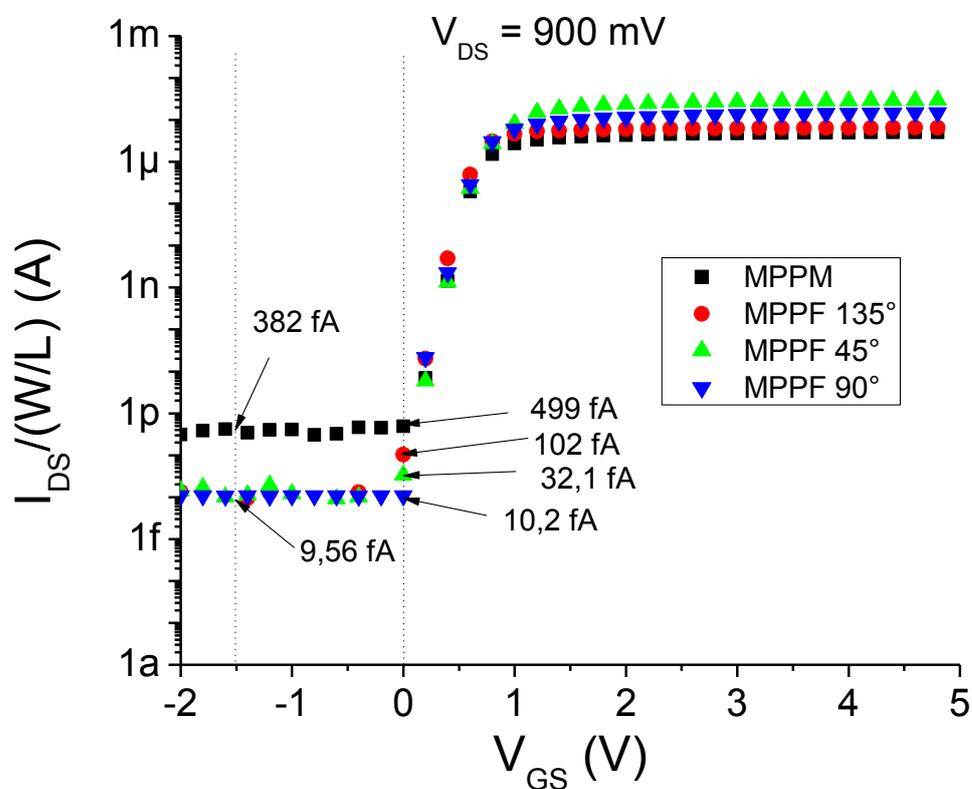


Figura 55 – Curvas  $\log I_{DS}/(W/L)$  em função de  $V_{GS}$  do MPPM e dos MPPFs de diferentes ângulos  $\alpha$ .  
Fonte: Autor

Podemos verificar que os MPPF com ângulos  $\alpha$  de  $45^\circ$  e  $90^\circ$  tiveram  $I_{OFF}$  uma ordem de grandeza menor que o MPPM (-50 vezes e menos 16 vezes, respectivamente), enquanto o MPPF com ângulo  $\alpha$  de  $135^\circ$  teve  $I_{OFF}$  5 vezes menor. Devido ao fato dos MPPFs também necessitarem de menos área de interface entre as regiões de dreno e fonte e a região de porta os MPPFs também proporcionam menor  $I_{OFF}$ .

#### 4.3.1.4 Corrente de fuga entre dreno e fonte ( $I_{LEAK}$ )

A corrente de fuga  $I_{LEAK}$  também foi menor para os MPPFs, sendo que todos eles tiveram praticamente a mesma corrente, próxima aos 10 fA, enquanto o MPPM teve 382 fA (quase 40 vezes maior).

#### 4.3.1.5 A resistência de estado ligado entre dreno e fonte ( $R_{ON}$ )

A seguir, na Figura 56, são apresentadas as curvas  $I_{DS}/(W/L)$  em função de  $V_{DS}$  com uma sobre-tensão de porta igual a 400 mV.

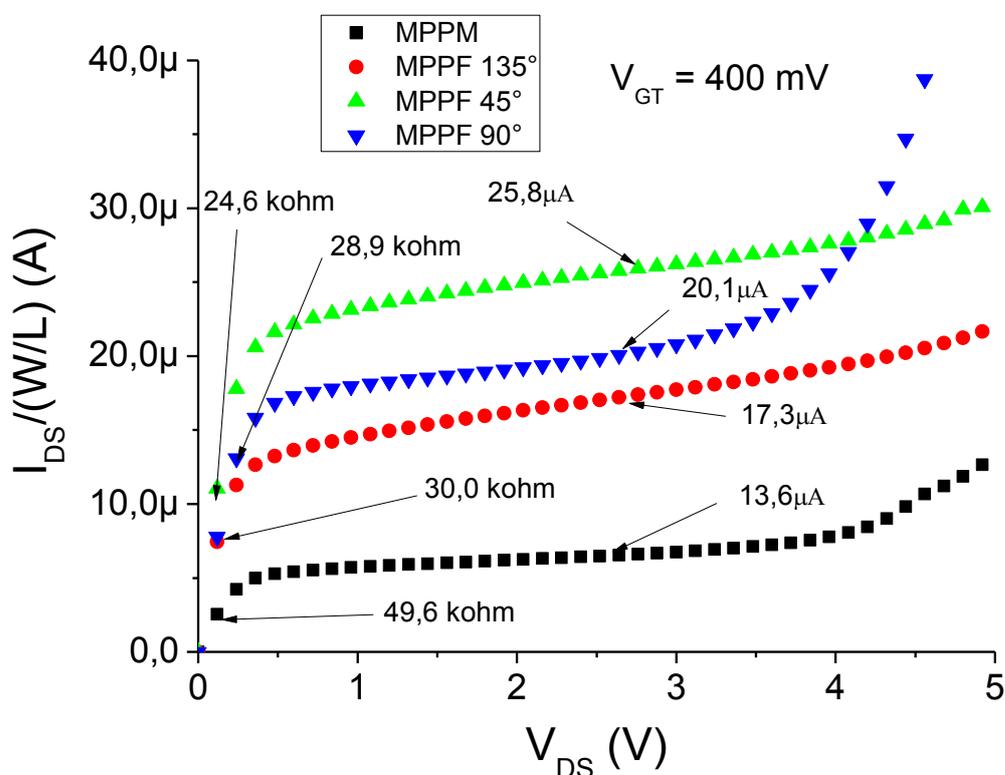


Figura 56 – As curvas de  $I_{DS}/(W/L)$  em função de  $V_{DS}$  do MPPM e MPPFs de diferentes ângulos  $\alpha$ .  
Fonte: Autor

A partir da Figura 56 foram extraídos os valores  $R_{ON}$ . Pelos resultados, verificamos que, para todos os valores de ângulos  $\alpha$  de MPPF, há um menor  $R_{on}$  que o observado no MPPM, sendo -39%, -41% e -50% para os MPPFs com ângulos  $\alpha$  de 135°, 90° e 45°, respectivamente. Isso ocorre porque mais uma vez o aumento de  $I_{DS}$  gerada pelo LCE implica em menos MOSFETs em paralelo para gerar uma mesma corrente, o que gera essa grande redução de  $R_{ON}$ .

Esses resultados muito interessantes mostram que os MPPFs devem ser usados em aplicações digitais, pois desempenham grandes melhorias de desempenho em todos os parâmetros estudados. A grande vantagem dos MPPFs em relação aos demais é o uso da dimensão mínima do comprimento de canal. O ótimo desempenho do estilo de leiaute *Fish* não é surpresa, uma vez que ele foi projetado exatamente para isso [45].

### 4.3.2 A caracterização Elétrica dos Parâmetros Analógicos

#### 4.3.2.1 A corrente de saturação entre dreno e fonte ( $I_{DS\_SAT}$ )

Também pela Figura 56 podemos extrair o valor de  $I_{DS\_SAT}$ . Verificou-se um  $I_{DS\_SAT}$  27% maior para o MPPF de 135°, 48% maior para o MPPF de 90° e 89% maior para para o MPPF de 90°.

#### 4.3.2.2 A inclinação de sublimiar (S)

A partir da Figura 55 extraíram-se os parâmetros S a partir da curva de sublimiar de cada dispositivo. A Tabela 21 mostra estes parâmetros para cada dispositivo.

Tabela 21 – Valores de S dos MPPFs e do MPPM

Estilo de leiaute	MPPM	MPPF 45°	MPPF 90°	MPPF 135°
S (mV/déc)	82	82	84	81

Fonte: Autor

#### 4.3.2.3 A transcondutância máxima ( $g_{m\_m\acute{a}x}$ )

Outro parâmetro extraído, que é muito importante para projetos analógicos, foi o  $g_{m\_m\acute{a}x}$ , obtido a partir da curva da Figura 57 com polarização de  $V_{DS} = 500$  mV.

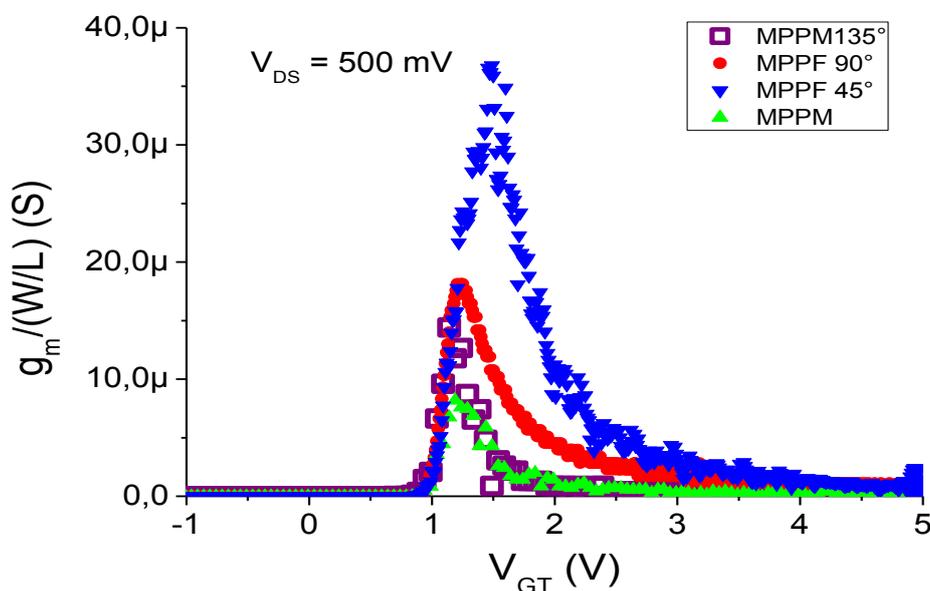


Figura 57 – As curvas de  $g_m$  em função de  $V_{GT}$  do MPPM e MPPD de diferentes ângulos  $\alpha$ .  
Fonte: Autor

A Tabela 22 mostra os valores obtidos.

Tabela 22 – Valores de  $g_{m\_m\acute{a}x}$  do MPPM e dos MPPFs

Estilo de leiaute	MPPM	MPPF 45°	MPPF 90°	MPPF 135°
$g_{m\_m\acute{a}x}$ (S)	$8,68 \cdot 10^{-6}$	$35,2 \cdot 10^{-6}$	$17,9 \cdot 10^{-6}$	$13,5 \cdot 10^{-6}$

Fonte: Autor

Os MPPFs também melhoraram a transcondutância, que é o parâmetro que mede a qualidade de controle do MOSFET. Esses resultados indicam que o estilo de leiaute *Fish* pode ter suas utilidades nas aplicações de CIs analógicos também.

#### 4.3.2.4 A tensão Early ( $V_{EA}$ )

Esse parâmetro foi levantado e pode ser visto na Tabela 23.

Tabela 23 – Valores de  $V_{EA}$  dos MPPFs e do MPPM.

Estilo de leiaute	MPPM	MPPF 45°	MPPF 90°	MPPF 135°
$ V_{EA} $ (V)	26,47	17,11	13,92	8,89

Fonte: Autor

Uma vez que os MPPFs utilizam o  $L_{min}$ , associado ao alto campo elétrico longitudinal no qual eles ficam submetidos, seus valores de  $V_{EA}$  ficam degradados em relação ao MPPM.

#### 4.3.2.5 O ganho de tensão de malha aberta ( $A_V$ )

A partir de  $g_m$ , de  $V_{EA}$  e de  $I_{DS}$ , podemos extrair o ganho de tensão de malha aberta dos MPPs com a polarização de  $V_{DS} = 500$  mV e  $V_{GT} = 400$  mV, a partir da Equação 4.

Os ganhos encontrados podem ser vistos na Tabela 24.

Tabela 24 – Valores de  $A_V$  dos MPPFs e do MPPM

Estilo de leiaute	MPPM	MPPF 45°	MPPF 90°	MPPF 135°
$A_V$ (V/V)	36,56	4,18	3,52	2,86

Fonte: Autor

Devido à tensão Early degradada, há uma grande queda no  $A_V$  para os MPPFs em relação ao MPPM, mesmo com os MPPFs tendo  $g_m$ s superiores.

#### 4.3.2.6 A frequência de ganho unitário ( $f_T$ )

A frequência de ganho unitário, foi extraída a partir da Equação 5, considerando uma capacitância de carga de 10 pF. Na Tabela 25 é possível verificar tais parâmetros.

Tabela 25 – Valores de  $f_T$  dos MPPFs e do MPPM

Estilo de leiaute	MPPM	MPPF 45°	MPPF 90°	MPPF 135°
$f_T$ (kHz)	133	135	146	159

Fonte: Autor

Os parâmetros analógicos  $A_V$  e  $f_T$  dos MPPFs, em geral, foram inferiores aos do MPPM. Isso se deve principalmente ao alto campo elétrico em que esses MPPs ficam submetidos, aumentando a tensão Early.

#### 4.3.3 Quadro geral comparativo entre o MPPM e os MPPFs

A Tabela 26 mostra um comparativo geral dos parâmetros estudados.

Tabela 26 – Quadro geral comparativo entre o MPPM e os MPPFs

Estilo de leiaute	MPPM	MPPF 135°	%	MPPF 90°	%	MPPF 45°	%
-------------------	------	-----------	---	----------	---	----------	---

$I_{ON}$	5,13 $\mu$ A	6,40 $\mu$ A	+25	15,1 $\mu$ A	+194	29,5 $\mu$ A	+475
$I_{OFF}$	499 fA	102 fA	-80	10,2 fA	-98	32,1 fA	-94
$I_{ON}/I_{OFF}$	$1,03 \times 10^7$	$3,27 \times 10^7$	+217	$148 \times 10^7$	+14269	$91,9 \times 10^7$	+8822
$R_{ON}$	49,6 k $\Omega$	30,0 k $\Omega$	-40	28,9 k $\Omega$	-42	24,6 k $\Omega$	-50
$I_{LEAK}$	382 fA	$\approx 10$ fA	-97	$\approx 10$ fA	-97	$\approx 10$ fA	-97
$I_{DS\_SAT}$	6,17 $\mu$ A	17,3 $\mu$ A	+180	20,1 $\mu$ A	+226	25,8 $\mu$ A	+318
S	82 mV/déc	82 mV/déc	0	84 mV/déc	+2	81 mV/déc	-1
$g_{m\_m\acute{a}x}$	$8,68 \cdot 10^{-6}$	$35,2 \cdot 10^{-6}$	+305	$17,9 \cdot 10^{-6}$	+106	$13,5 \cdot 10^{-6}$	+55
$V_{EA}$	26,47 V	17,11	-35	13,92	-47	8,89	-66
$A_V$	36,56	4,18	-89	3,52	-90	2,86	-92
$f_T$	133 kHz	135 kHz	+2	146 kHz	+10	159 kHz	+475

Fonte: Autor

Pelos dados apresentados pelos dispositivos MPPF, ficou claro que seus parâmetros digitais são excelentes, principalmente considerando que eles possibilitam a utilização do comprimento efetivo de canal muito próximo ao comprimento mínimo da tecnologia, utilizado no MPPM, fazendo com que ele seja uma ótima opção para circuitos *buffer* de corrente e conversores CC-CC. Por outro lado, o curto comprimento de canal combinado com o enorme campo elétrico longitudinal gerado pelo LCE faz com que sua tensão Early fique degradada, limitando seu uso em aplicações analógicas.

#### 4.4 O MOSFET Planar de Potência Wave

Os estudos com os MPPW, ao contrário do ocorrido nos estudos dos MPPDs, MPPFs e MPPOs, não necessitam de normalização pela razão geométrica, pois eles já foram construídos com razões idênticas, facilitando a sua análise. O MPPW, por ser um MPP do tipo circular, é caracterizado pelo seu raio interno  $a_{msk}$  e seu raio externo  $b_{msk}$ , como pode ser visto na Tabela 27.

Tabela 27 – Características dimensionais dos MPPWs e do MPPM.

Estilo de Layout	MPPM	MPPW
W ( $\mu$ m)	1890	1897

$L$ ( $\mu\text{m}$ )	0,7	0,7
$W/L$	2700	2710
$a_{\text{msk}}$ ( $\mu\text{m}$ )	-	1,33
$b_{\text{msk}}$ ( $\mu\text{m}$ )	-	2,03
$A_T$ ( $\mu\text{m}^2$ )	5553	5014
$P$ ( $\mu\text{m}$ )	4968	5221
$N'$	710	382

Fonte: Autor

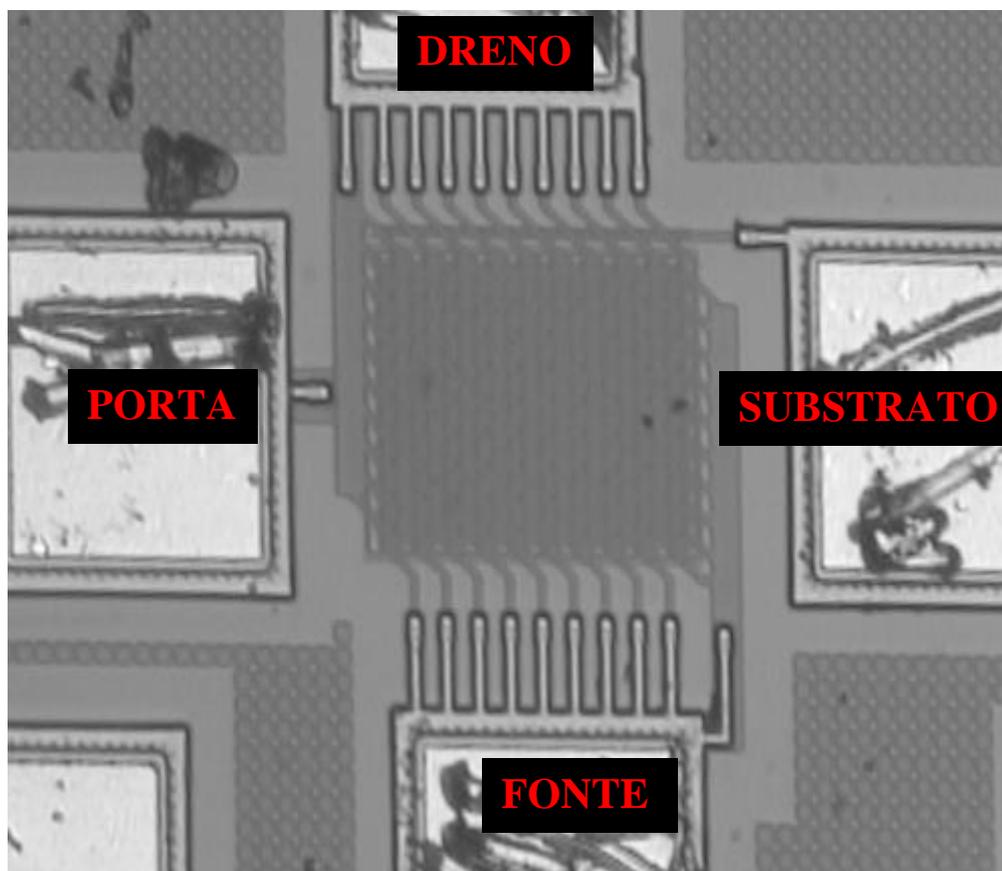


Figura 58– O MPPW estudado nesse capítulo.

Fonte: Autor

#### 4.4.1 A caracterização elétrica dos parâmetros digitais

Mais uma vez, iniciaremos os estudos extraindo a tensão de limiar.

#### 4.4.1.1 A tensão de limiar

Foi utilizado o método da segunda derivada de  $I_{DS}$  em função de  $V_{GS}$ , com  $V_{DS}$  igual a 100 mV mais uma vez para a extração das  $V_{TH}$  dos transistores [22].

A seguir podemos visualizar na Tabela 28 a comparação desse valor no MPPW com o valor do MPPM.

Tabela 28 – Valores de  $V_{TH}$  do MPPW e do MPPM.

Estilo de leiaute	MPPM	MPPW
$V_{TH}$	640 mV	650 mV

#### 4.4.1.2 A corrente entre dreno e fonte de estado ligado

As curvas são normalizadas utilizando a mesma sobre-tensão de porta considerando um  $V_{DS}$  igual a 100 mV. A Figura 59 mostra as curvas do MPPM e do MPPW.

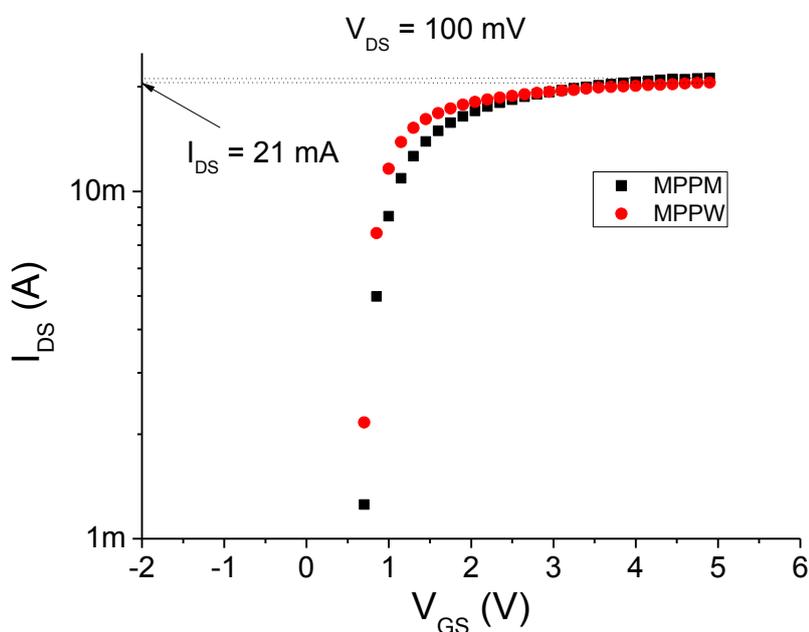


Figura 59 – As curvas do  $\log(I_{DS})$  em função de  $V_{GS}$  do MPPM do MPPW.  
Fonte: Autor

Pela Figura 59, é possível observar que o valor de  $I_{ON}$  do MPPW é 2,37% menor que a do MPPM, o que é um fator importante, porém, é importante ressaltar que o MPPW

utiliza 9,7% menos área que o convencional equivalente, resultando numa economia ainda mais considerável que a perda de corrente. Esses ganhos ocorrem devido ao maior fator de integração característico dos estilos de leiaute circulares, combinado com a forma como as células básicas do estilo de leiaute *Wave* se conectam entre si, sem as perdas que ocorrem no OCG-T.

#### 4.4.1.3 A corrente entre dreno e fonte de estado desligado

Na Figura 60 verificamos o gráfico  $I_{DS}$  em função de  $V_{GS}$  para um  $V_{DS}$  de 900 mV

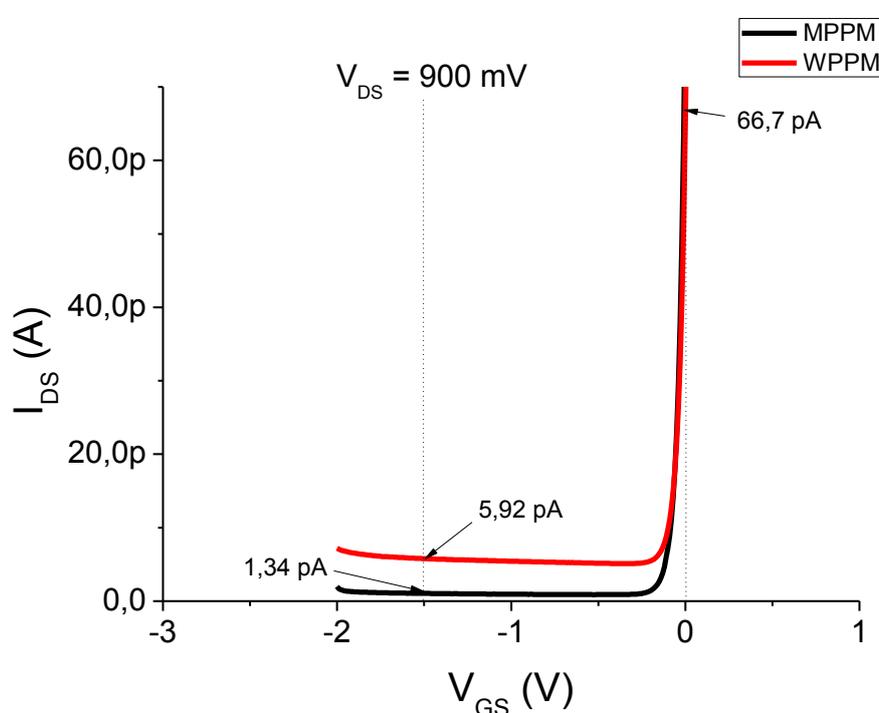


Figura 60 – Curvas  $\log I_{DS} \times V_{GS}$  do MPPM e MPPW.  
Fonte: Autor

O valor de  $I_{OFF}$  para o MPPW é praticamente igual à  $I_{OFF}$  para o MPPM, ambos sendo próximos a 67 pA, mais uma vez devido à similaridade dos dispositivos.

#### 4.4.1.4 A corrente de fuga entre dreno e fonte

O MPPW teve  $I_{LEAK}$  mais de 4 vezes superior ao MPPM. Os MOSFETs com formato anelar circular têm um maior perímetro da região de contato entre dreno/fonte e a região de porta, que ocasiona o aumento dessa corrente de forma considerável.

#### 4.4.1.5 A resistência de estado ligado entre dreno e fonte

A seguir, na Figura 61 são apresentadas as curvas  $I_{DS}$  em função de  $V_{DS}$  com uma sobre-tensão de porta igual a 400 mV.

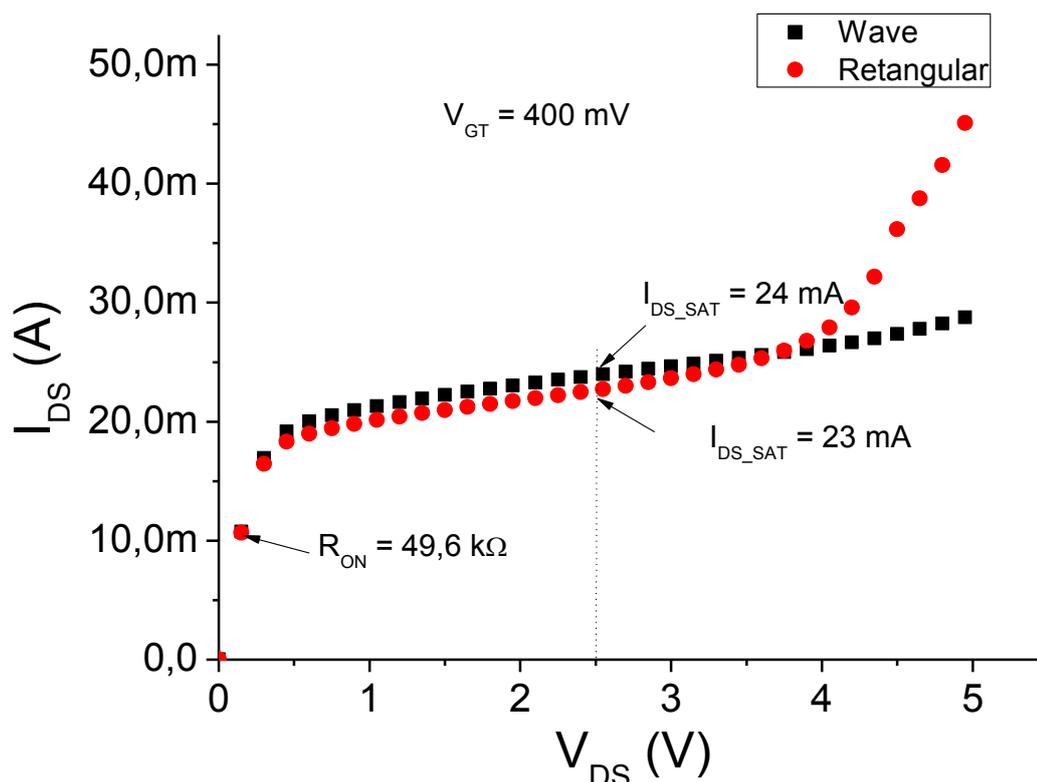


Figura 61 – As curvas de  $I_{DS}$  em função de  $V_{DS}$  do MPPM e dos MPPWs.  
Fonte: Autor

Por essas curvas da Figura 51 foram extraídos os valores de  $R_{ON}$ . Ambos os MPPs tiveram as resistências de estado ligado praticamente iguais, próximas dos 50 k $\Omega$ . É interessante assim observar que o MPPW possui características digitais muito similares ao MPPM, mesmo tendo uma área total de utilização de silício 9,7% menor. Uma vez que o MPPW também utiliza comprimento mínimo de canal, esse estilo de leiaute é altamente recomendado para o uso em MPPs, pois pode representar um desempenho similar reduzindo consideravelmente a área total de um CI.

Outra característica importante do estilo de leiaute *Wave* é a tensão de ruptura. Observando a Figura 61, é evidente que o MPPM tem uma tensão de ruptura muito menor

que a encontrada no MPPW. Isso ocorre devido ao fato do MPPW ter muito menos cantos com a formação do chamado “bico de pássaro”, uma vez que o formato arredondado de sua geometria de porta aumenta a compactação exigindo menos células unitárias e consequentemente menos “dedo” na formação do MPP [16].

#### 4.4.1.6 A inclinação de sublimiar

A partir da Figura 45 extraiu-se o parâmetro  $S$  a partir da curva  $I_{DS}$  em função de  $V_{GS}$  com  $V_{DS} = 100$  mV de sublimiar de cada dispositivo. A Tabela 13 mostram estes parâmetros para cada dispositivo.

Tabela 29 – Valores de  $S$  do MPPW e do MPPM

<b>Estilo de leiaute</b>	<b>MPPM</b>	<b>MPPW</b>
$S$ (mV/déc)	82	80

Fonte: Autor

A diferença de estilo de leiaute também não surtiu efeito prático no parâmetro  $S$ .

#### 4.4.2 A caracterização elétrica dos parâmetros analógicos

Agora serão caracterizados os parâmetros analógicos do dispositivo MPPW.

##### 4.4.2.1 A corrente de saturação entre dreno e fonte

As correntes de saturação dos transistores foram extraídas da Figura 61, e é possível verificar que ambos os dispositivos têm praticamente a mesma corrente de saturação apesar do MPPW ocupar uma área de silício 9,7% menor.

##### 4.4.2.2 A transcondutância máxima

A seguir, na Figura 62, é mostrado o gráfico de  $g_{m\_máx}$  em função de  $V_{GT}$  com polarização de  $V_{DS}$  igual a 500 mV.

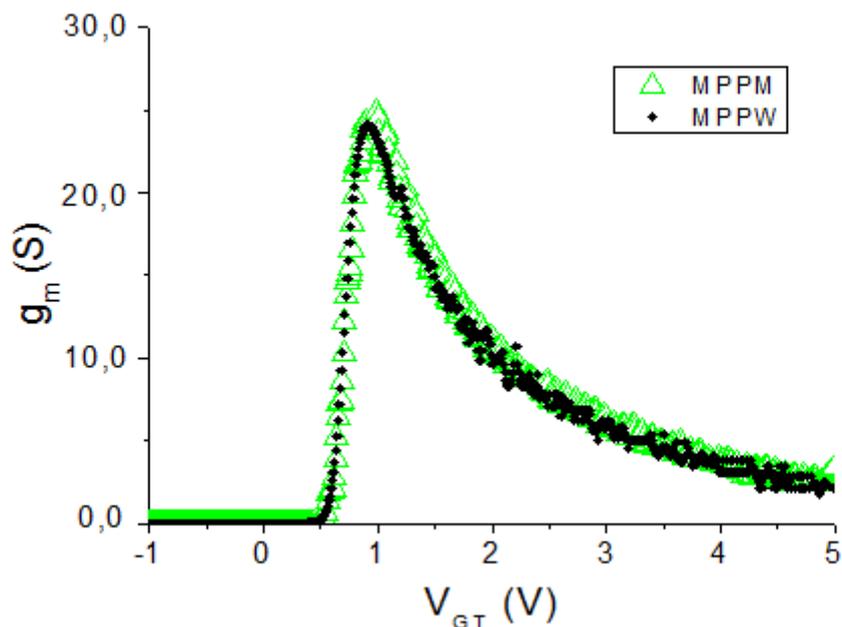


Figura 62 – As curvas de  $g_m/W/L$  em função de  $V_{GT}$  do MPPM e MPPW.  
Fonte: Autor

A Tabela 30 mostra os valores obtidos.

Tabela 30 – Valores de  $g_{m\_máx}$  do MPPW e do MPPM.

Estilo de leiaute	MPPM	MPPW
$g_{m\_máx}$ (S)	$24,6 \cdot 10^{-3}$	$22,9 \cdot 10^{-3}$

Fonte: Autor

Pode-se observar que o  $g_{m\_máx}$  praticamente se mantém para os dispositivos estudados, considerando a mesma condição de polarização, demonstrando que os seus desempenhos também são similares em aplicações analógicas. Nesse aspecto, ambos os estilos são muito inferiores aos estilos de leiaute Diamante, OCTO e *Fish*.

#### 4.4.2.3 A tensão Early

Agora os  $V_{EA}$  serão mostrados na Tabela 31 a fim de ser usados nos cálculos dos outros parâmetros.

Tabela 31 – Valores de  $V_{EA}$  do MPPW e do MPPM

<b>Estilo de leiaute</b>	<b>MPPM</b>	<b>MPPW</b>
$ V_{EA} $ (V)	26,47	30,31

Fonte: Autor

O parâmetro  $V_{EA}$  do MPPW é superior ao convencional

#### 4.4.2.4 O ganho de tensão de malha aberta

Agora, com  $g_m$ ,  $V_{EA}$  e  $I_{DS}$ , podemos extrair o ganho de malha aberta dos MPPs com a polarização de  $V_{DS}$  igual a 500 mV e  $V_{GT}$  igual a 400 mV, a partir da Equação (4).

Os ganhos encontrados podem ser vistos na Tabela 32.

Tabela 32 – Valores de  $A_V$  do MPPW e do MPPM.

<b>Estilo de leiaute</b>	<b>MPPM</b>	<b>MPPW</b>
$A_V$ (V/V)	36,56	40,73

Fonte: Autor

Devido a um melhor  $V_{EA}$ , o MPPW desempenhou um melhor  $A_V$  se comparado ao MPPM

#### 4.4.2.5 A frequência de ganho unitário

A capacitância de carga utilizada foi de 10 pF. A partir disso, o  $f_T$  foi levantado

O parâmetro  $f_T$ , importantíssimo em projetos analógicos, foram levantados e são exibidos na Tabela 33.

Tabela 33 – Valores de  $f_T$  do MPPW e do MPPM.

<b>Estilo de leiaute</b>	<b>MPPM</b>	<b>MPPW</b>
$f_T$ (kHz)	133	127

Fonte: Autor

Mais uma vez os desempenhos foram similares, mesmo considerando que o MPPW possui menor área de silício, o que indica que ele pode ser utilizado em aplicações analógicas substituindo o MPPM.

#### 4.4.3 Quadro geral comparativo entre o MPPM e o MPPW

A Tabela 34 mostra um comparativo geral dos parâmetros estudados.

Tabela 34 – Quadro geral comparativo entre o MPPM e o MPPW.

Estilo de leiaute	MPPM	MPPW	%
<b>I<sub>ON</sub></b>	21,1 mA	20,6 mA	-2
<b>I<sub>OFF</sub></b>	20,5 $\mu$ A	20,5 $\mu$ A	0
<b>I<sub>ON</sub>/I<sub>OFF</sub> (x10<sup>6</sup>)</b>	1,03	1,00	-3
<b>R<sub>ON</sub></b>	49,6 k $\Omega$	49,6 k $\Omega$	0
<b>I<sub>LEAK</sub></b>	1,34 $\mu$ A	5,92 $\mu$ A	342
<b>I<sub>DSsat</sub> (mA)</b>	23	24	1
<b>S (mV/déc)</b>	82	80	-2
<b>g<sub>mmáx</sub> (S)</b>	24,6*10 <sup>-3</sup>	22,9*10 <sup>-3</sup>	-7
<b>V<sub>EA</sub> (V)</b>	26,47	30,31	15
<b>A<sub>V</sub> (V/V)</b>	36,56	40,73	11
<b>f<sub>T</sub> (kHz)</b>	133	127	-5

Fonte: Autor

Pela Tabela 34 foi possível verificar que os ambos os MPPs tiveram desempenho muito similares em quase todos os parâmetros. No entanto, é necessário ressaltar que o MPPW utiliza uma área de silício cerca de 9,7% menor para se obter esse desempenho praticamente igual, o que representa um ganho extraordinário na implementação do CI considerando a economia em área de silício que ocorrerá utilizando esse estilo de leiaute. Também é interessante ressaltar que o MPPW é capaz de utilizar a dimensão mínima da tecnologia, o que o torna uma alternativa ideal para substituir o MPPM em qualquer tipo de aplicação.

#### 4.5 Comparativo geral e análise dos dispositivos

Com o levantamento de todos esses dados, agora possuímos as informações necessárias para identificar quais estilos de leiautes são adequados para cada situação, considerando suas características positivas e negativas.

A seguir apresentamos a Tabela 35 com alguns dos principais valores observados dentre todos os estilos de leiaute. Os MPPDs e os MPPOs tiveram resultados excelentes em praticamente todos os parâmetros, mostrando que suas aplicações podem ser diversas, porém ambos têm a limitação de não poderem utilizar a dimensão mínima da tecnologia para o comprimento de canal, assim não podendo fornecer grandes valores de corrente para os circuitos. Entretanto, para circuitos onde a dimensão mínima não é desejável, onde se precisa de grandes  $A_{VS}$ , por exemplo, ambos desempenham ótimos desempenhos.

Os MPPDs, em geral, têm parâmetros superiores aos dos MPPOs, no entanto, o altíssimo campo elétrico longitudinal no qual seus vértices ficam submetidos podem trazer problemas para o CI, tornando os MPPOs opções mais robustas. A opção por um estilo de leiaute ou outro depende das necessidades de cada CI.

Os MPPFs também desempenharam muito bem sendo capazes de conduzir grandes correntes, uma vez que são construídos a partir da dimensão mínima da tecnologia e utilizando os efeitos LCE e PAMDLE a seu favor, entretanto, eles também têm suas desvantagens. Devido ao alto campo elétrico gerado por esses efeitos somado à curta região de porta, temos uma grande degradação em valores de parâmetros como a tensão de ruptura, o que pode ser problemático dependendo da aplicação. Ele também possui um  $L_{eff}$  ligeiramente superior ao  $L_{min}$ , principalmente para os ângulos  $\alpha$  mais agudos, tornando assim o dimensionamento de seu ângulo um fator crítico no projeto de MPP utilizando o estilo de leiaute *Fish*.

Por fim, o MPPW obteve resultados similares ao MPPM em todos os parâmetros, se aproveitando do alto fator de integração típico dos estilos de leiautes anelares circulares. Considerando que a área total de silício utilizada por esse estilo de leiaute foi inferior em quase 10% à área utilizada pelo MPPM, esses resultados foram excepcionais, tornando o MPPW uma alternativa viável para as mais diversas aplicações de MPPs, não tendo uma melhora tão grande de desempenho como a observada nos demais, mas sendo capaz de utilizar o comprimento mínimo de canal e economizar porção significativa de área de silício.

Tabela 35 – Quadro geral comparativo entre os MPPs.

	MPPM	MPPPO 45° 25%	MPPPO 45° 50%	MPP W	MPPF 90°	MPPPO 90° 50%	MPPD 90°	MPPPO 90°	MPPD 90°	MPPPO 90°	MPPD 90°
$I_{ON}$	5,13 $\mu A$	24,6 $\mu A$	19,5 $\mu A$	7,63 $\mu A$	15,1 $\mu A$	16,8 $\mu A$	25,1 $\mu A$	16,8 $\mu A$	25,1 $\mu A$	16,8 $\mu A$	25,1 $\mu A$
$I_{OFF}$	499 pA	10,7 pA	10,0 pA	759 pA	10,2 fA	7,03 pA	19,8 fA	7,03 pA	19,8 fA	7,03 pA	19,8 fA
$I_{ON}/I_{OFF}$ ( $\times 10^6$ )	1,03	2,3	1,95	1	148* $10^4$	2,39	$1,27 \times 10^3$	2,39	$1,27 \times 10^3$	2,39	$1,27 \times 10^3$
$R_{ON}$	49,6 k $\Omega$	20,22 k $\Omega$	21,17 k $\Omega$	49,6 k $\Omega$	28,9 k $\Omega$	22,91 k $\Omega$	16,9 k $\Omega$	22,91 k $\Omega$	16,9 k $\Omega$	22,91 k $\Omega$	16,9 k $\Omega$
$I_{LEAK}$	382 pA	128 fA	383 fA	1,20 nA	?10 fA	544 fA	17,3 fA	544 fA	17,3 fA	544 fA	17,3 fA
$I_{DS\_sat}$ ( $\mu A$ )	6,17	51,3	47,4	8,22	20,1 $\mu A$	32,4	26,7 $\mu A$	32,4	26,7 $\mu A$	32,4	26,7 $\mu A$
$S$ (mV/déc)	82	72	74	80	84	78	87	78	87	78	87
$g_{mm\acute{a}x}$ (S)	$2,78 \times 10^{-5}$	$5,88 \times 10^{-5}$	$4,53 \times 10^{-5}$	$7,7 \times 10^{-6}$	$17,9 \times 10^{-6}$	$3,76 \times 10^{-5}$	$12,4 \times 10^{-6}$	$3,76 \times 10^{-5}$	$12,4 \times 10^{-6}$	$3,76 \times 10^{-5}$	$12,4 \times 10^{-6}$
$V_{EA}$ (V)	26,47	66,31	57,1	30,31	13,92	64,58	189,5 V	64,58	189,5 V	64,58	189,5 V
$A_V$ (V/V)	36,56	324	381,1	40,73	3,52	279,5	88	279,5	88	279,5	88
$f_T$ (kHz)	133	490	442	127	146 kHz	768	197 kHz	768	197 kHz	768	197 kHz

Fonte: Autor

## **5 TRABALHOS FUTUROS**

Uma das vertentes a serem exploradas a partir dos resultados desse trabalho é o comportamento desses dispositivos em condições adversas, como por exemplo em diferentes temperaturas de operação ou em ambientes radiativos. Outro estudo interessante a ser executado é utilizando outras formas de polarização dos dispositivos, como fixando as correntes de operação, ao invés das tensões. O comportamento de CI com funções específicas, como um microcontrolador, utilizando esses estilos de leiaute também é uma opção de estudo interessante.

## 6 CONCLUSÕES

Neste trabalho foi possível estudar experimentalmente algumas geometrias de porta não convencionais que podem ser utilizadas como célula básica para um MPPs, Os leiautes Diamante e OCTO demonstram ser excelentes alternativas ao convencional multi-dedos, em especial em aplicações de CIs analógicos, como amplificadores, pois a corrente de saturação entre dreno e fonte nesses dispositivos, por exemplo, chegou a ser 8 vezes maior quando comparado ao convencional equivalente, além de ambos conseguirem aumentar o ganho de tensão em malha aberta e da frequência de ganho de tensão unitário simultaneamente, características ótimas para esse tipo de aplicação. O estilo de leiaute *Fish* chamou a atenção por ter melhores características digitais, mantendo seu canal com dimensões efetivas próximas ao comprimento mínimo de canal permitido pela tecnologia, possibilitando sua utilização em circuitos onde uma maior corrente de saturação entre dreno e fonte seja exigida. O estilo de leiaute *Wave* se mostrou como o leiaute ideal para a substituição do equivalente convencional com o comprimento mínimo de canal, pois ele conseguiu manter desempenho elétrico praticamente igual ao equivalente convencional com a vantagem de seu melhor fator de integração, que reduziu a área total do MPP em quase 10%, possibilitando assim substituir o MPPM em aplicações de CIs digitais, como *drivers* de corrente e conversores CC-CC, sem a necessidade de alteração no processo de fabricação.

## REFERÊNCIAS

- [1] BONDYOPADHYAY, P. K. Moore's Law Governs the Silicon Revolution. **Proceedings of the IEEE**, Janeiro 1998. 78-81.
- [2] LILIENFELD, J. E. **Method and Apparatus for Controlling Electric Currents**. 1.745.175, 28 Janeiro 1930.
- [3] BRINKMAN, W. F.; HAGGAN, D. E.; TROUTMAN, W. W. A History of the Invention of the Transistor and Where It Will Lead Us. **IEEE Journal of Solid-State Circuits**, Dezembro 1997.
- [4] GEIGER, R. L.; ALLEN, P. E.; STRADER, N. R. **VLSI design techniques for analog and digital circuits**. Austin: Mcgraw-Hill College, 1990.
- [5] CHANG, C. Y.; SZE, S. M. **ULSI Devices**. New York: Wiley Inter-Science, 2000.
- [6] SEDRA, A. S.; SMITH, C. K. **Microeletrônica**. [S.l.]: Pearson Prentice Hall, v. 5, 2007.
- [7] SHAN SUN, J.-S. Y.; SHEN, Z. J. Performance of Thench Power MOSFET With Strained Si/SiGe Multilayer Channel. **IEEE Transactions on Electron Devices**, v. 58, n. 5, p. 1517-1522, maio 2011.
- [8] LORENZ, L. **Power semiconductor devices and smart power IC's - the enabling technology for future high efficient power conversion systems -**. Power Electronics and Motion Control Conference, 2009. IPEMC '09. IEEE 6th International. Wuhan: IEEE. 2009. p. 193-201.
- [9] WU, F. et al. **Suppression of Gate Oscillation of Power MOSFET with Bridge Topology**. 6th World Congress on Intelligent Control and Automation. Dalian: [s.n.]. 2006.
- [10] GIMENEZ, S. P.; DA SILVA, G. A. **Comparative Study between the Conventional power MOSFET and the Overlapping Circular-Gate Transistor**. EUROSOCI. Montpellier: [s.n.]. 2012.
- [11] SAHA, S. K. Compact MOSFET Modeling Process Variability-Aware VLSI Circuit Design. **IEEE Access**, v. 2, p. 104-115, 19 Fevereiro 2014.
- [12] JIANG, L.; ZHOU, J.-M.; LI, C.-G. **Estimate of the Power Dissipation of**

- Multilayer and High Density Nano-CMOS Chip.** High Density Microsystem Design and Packaging and Component Failure Analysis. Shanghai: [s.n.]. 2005. p. 1-6.
- [13] GIMENEZ, S. P.; DE LIMA, J. A.; CIRNE, K. H. Modeling and Characterization of Overlapping Circular-Gate MOSFET and Its Application to Power Devices. **IEEE Transactions on Power Electronics**, v. 27, n. 3, p. 1622-1631, Março 2012.
- [14] GHOSH, J. et al. **A New Approach for Estimation of On-Resistance and Current Distribution in Power Array Layouts.** VLSI Design, 2008. VLSID 2008. 21st International Conference on. Hyderabad: [s.n.]. 2008.
- [15] YOO, A. et al. **High Performance Low-Voltage Power MOSFETs with Hybrid Waffle Layout Structure in a 0.25 um Standard CMOS Process.** International Symposium on Power Semiconductor Devices & IC's. Orlando: [s.n.]. 2008.
- [16] GIMENEZ, S. P. **The Wave SOI MOSFET: A New Accuracy Transistor Layout to Improve Drain Current and Reduce Die Area for Current Drivers Applications.** 215th ECS Meeting. San Francisco: [s.n.]. 2009.
- [17] ALATI, D. M. **Estudo do Comportamento elétrico de estruturas MOSFETs não convencionais e do MOSFET Diamante em ambientes radiativos.** São Bernardo do Campo: [s.n.], 2012. Dissertação (Mestrado em Engenharia Elétrica) - Centro Universitário da FEI, São Bernardo do Campo, 2012
- [18] GIMENEZ, S. P.; ET AL. **Improving Proton Radiation-Robustness of Integrated Circuits by Using the Diamond Layout Style.** RADECS. [S.I.]: [s.n.]. 2012.
- [19] DE SOUZA FINO, L. N. et al. **Improving the X-ray radiation tolerance of the analog ICs by using OCTO layout style.** SBMicro. Curitiba: [s.n.]. 2013.
- [20] SZE, S. M.; NG, K. K. **Physics of Semiconductor Devices.** Hoboken: John Wiley & Sons, 2007.
- [21] COLINGE, J. P.; COLINGE, C. A. **Physics of Semiconductor Devices.** New York: Springer, 2002.

- [22] ORTIZ-CONDE, A. et al. A Review of Recent MOSFET threshold Voltage Extraction Methods. **Microelectronics Reliability**, 22 Dezembro 2001. 583-596.
- [23] MARTINO, J. A.; PAVANELLO, M. A.; VERDONCK, P. B. **Caracterização Elétrica de Tecnologia e Dispositivos MOS**. São Paulo: Thomson, 2004.
- [24] LI, Y.; CHOU, H.-M. Comparative Study of Electrical Characteristic on Sub-10 nm Double-Gate MOSFETs. **IEEE Transactions on NanotechnologyElectron**, Setembro 2005.
- [25] SHACHAM-DIAMAND, Y. **Advanced Nanoscale ULSI Interconnects**. New York: [s.n.], 2009.
- [26] XIONG, Y. et al. New Physical Insights on Power MOSFET Switching Losses. **IEEE Transactions on Power Electronics**, February 2009. 525-531.
- [27] YOO, A.; MARIAN CHANG, O. T.; NG, W. T. **High Performance Low-Voltage Power MOSFETs with Hybrid Waffle Layout Structure in a 0.25  $\mu\text{m}$  Standard CMOS Process**. 20th International Symposium on Power Semiconductor Devices & IC's. Orlando: [s.n.]. 2008.
- [28] MATSUMOTO, S. et al. A Quasi-SOI Power MOSFET for Radio Frequency Applications Formed by Reversed Silicon Wafer Direct Bonding. **IEEE Transactions on Electron Devices**, 7 Agosto 2002. 1448-1453.
- [29] CLEIN, D.; SHIMOKURA, G. **CMOS IC layout: concepts, methodologies, and tools**. [S.l.]: Butterworth–Heinemann, 2000.
- [30] GHOSH, J. et al. **A New Approach for Estimation of RDS(on) of Power Arrays: Extensions and Experimental Results**. Circuits and Systems, 2009. ISCAS 2009. IEEE International Symposium on. Taipei: [s.n.]. 2009.
- [31] DA SILVA, G. A. **Implementação de Leiautes de Amplificadores Operacionais de Transcondutância (OTAs) com Convencional utilizando as Regras de Projeto do Processo CMOS de 0,35  $\mu\text{m}$  da On-Semiconductor Via o Programa Educacional do MOSFETs com Formato de Porta não MOSIS (MEP)**. São Bernardo do Campo, Simpósio Internacional de Iniciação Científica da FEI (SICFEI), 2011.

- [32] DA SILVA, G. A. **Implementação de Leiautes de MOSFETs de Potência Utilizando o Processo de Fabricação da AMS de 0,35  $\mu\text{m}$ , via MOSIS.** São Bernardo do Campo, Simpósio Internacional de Iniciação Científica da FEI (SICFEI), 2012.
- [33] GIMENEZ, S. P.; BELLODI, M. **Aperfeiçoamento em Transistores (MOSFET Diamante).** PI0802745-5 A2, 07 ago. 2008.
- [34] PERUZZI, V. V. **Estudo Comparativo Experimental entre o Casamento do SOI nMOSFETs do Tipo Diamante e dos seus respectivos Convencionais Equivalentes.** Dissertação (Mestrado em Engenharia Elétrica) - Centro Universitário da FEI, São Bernardo do Campo: [s.n.], 2013.
- [35] LEONI, R. D. **Estudo Experimental da Resposta em Frequência entre o MOSFET do tipo Diamante e o Equivalente Convencional para as Tecnologias CMOS Convencional e SOI.** Dissertação (Mestrado em Engenharia Elétrica) - Centro Universitário da FEI, São Bernardo do Campo: [s.n.], 2013.
- [36] DA SILVA, G. A.; GIMENEZ, S. P. **Boosting the ICs Current Driver by Using Diamond Planar Power MOSFET.** SBMicro. Aracaju: [s.n.]. 2014.
- [37] GIMENEZ, S. P. Diamond MOSFET: An innovative layout to improve performance of ICs. **Solid-State Electronics**, v. 54, p. 1690-1699, 2010.
- [38] GIMENEZ, S. P. et al. Compact diamond MOSFET model accounting for PAMDLE applicable down 150 nm node. **Electronics Letters**, v. 50, p. 1618-1620, 2014.
- [39] PERUZZI, V. V. **Estudo Comparativo Experimental entre o Casamento do SOI nMOSFETs do Tipo Diamante e dos seus respectivos Convencionais Equivalentes.** Dissertação (Mestrado em Engenharia Elétrica) - Centro Universitário da FEI, São Bernardo do Campo: [s.n.], 2013.
- [40] GIMENEZ, S. P. **Estrutura de Transistor do Gênero MOSFET (MOSFET Octo).** PI0903005-0 A2, 28 Agosto 2009.
- [41] DE SOUZA FINO, L. N. **Estudo Experimental do OCTO SOI MOSFET para a Implementação de Circuitos Integrados Analógicos e Digitais.** Dissertação (Mestrado em Engenharia Elétrica) - Centro Universitário da FEI,

- São Bernardo do Campo: [s.n.], 2012.
- [42] GIMENEZ, S. P.; ALATI, D. M. **Octo SOI MOSFET: An Evolution of the Diamond MOSFET to Be Used in th Analog Integrated Circuits.** Seventh Workshop of the Thematic Nerwork on Silicon on Insulator Technology. Granada: [s.n.]. 2011.
- [43] GIMENEZ, S. P. et al. **Experimental Study of the OCTO SOI nMOSFET to Improve the Device Performance.** EUROSOI. Montpellier: [s.n.]. 2012.
44. GIMENEZ, S. P. **Aperfeiçoamento em Transistores (MOSFET FISH).** PII101477-6 A2, 11 Abril 2011.
- [45] GIMENEZ, S. P.; ALATI, M. D. **FISH SOI MOSFET: An Evolution ofthe Diamond SOI Transistor for Digital ICs Applications.** ECS Meeting. Montreal: [s.n.]. 2011.
- [46]. GIMENEZ, S. P. et al. **FISH SOI MOSFET: Modeling, Characterization and Its Application to Improve the Performance of Analog ICs.** Journal of the Electrochemical Society. Montreal: [s.n.]. 2011.
- [47] DE LIMA MORETO, R. A. et al. **Analysis of Variability of Solutions Generated by an Evolutionary System (AGSPICE) for Manufacturing a CMOS OTA.** SBCCI. Curitiba: [s.n.]. 2013.
- [48] MOSIS Educational Program (MEP). Disponível em: <<http://www.mosis.com/pages/products/mep/mep-about>>. Acesso em: 10 Novembro 2014.
- [49] GIMENEZ, S. P.; CLASER, R.; ALATI, D. M. **Using Diamond SOI nMOSFETs to Improve the Frequency Response of the Analog Integrated Circuits.** Seventh Workshop of the Thematic Network on Silicon on Insulator Technology, Devices and Circuits. Granada: [s.n.]. 2011.
- [50] GIMENEZ, S. P. et al. **Improving The Proton Radiation- -Robustness of Integrated Circuits By Using the Diamond Leiaute Style.** RADECS. Biarritz: [s.n.]. 2012.
- [51] GIMENEZ, S. P.; DA SILVA, G. A. **Estudo Comparativo de Leiautes Não Convencionais de MOSFETs de Potência.** Simpósio de Pesquisa do Grande

ABC. São Caetano do Sul: [s.n.]. 2012.

[52] NETO, E. D. et al. **OCTO FinFET**. SBMicro. Curitiba: [s.n.]. 2013.

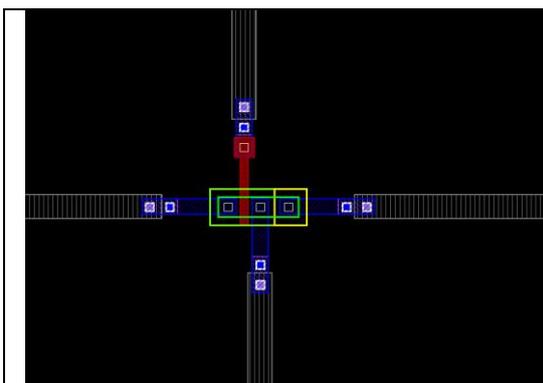
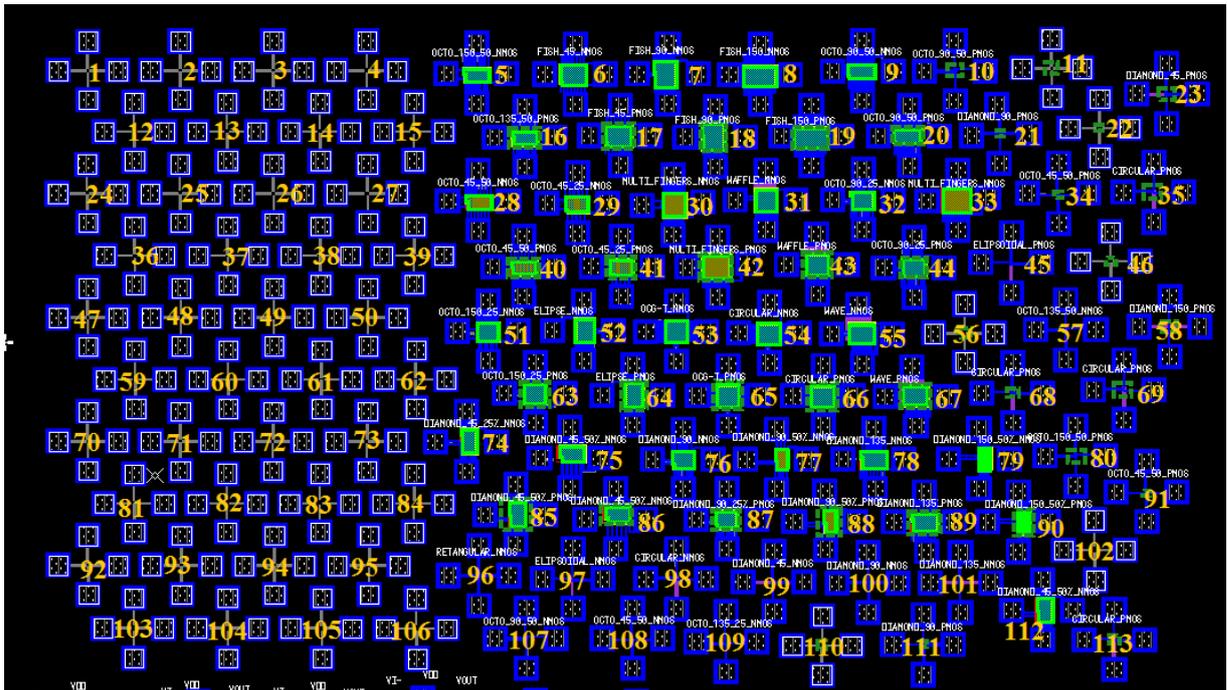
**APÊNDICE A: Publicações**

Esse apêndice mostra os trabalhos publicados ao longo do curso de metrado.

- 1) G. A. da Silva e S. P. Gimenez, “Boosting the ICs Current Driver by Using Diamond Planar Power MOSFET,” em SBMicro, Aracaju, 2014.
- 2) R. A. de Lima Moreto, G. A. da Silva, S. P. Gimenez e C. E. Thomaz, “Analysis of Variability of Solutions Generated by an Evolutionary System (AGSPICE) for Manufacturing a CMOS OTA,” em SBCCI, Curitiba, 2013.

## **APÊNDICE B: Características Dimensionais dos Dispositivos Implementados**

Esse apêndice mostra as características dimensionais de todos os dispositivos, inclusive os não abrangidos por essa dissertação, do CI fabricado pela MOSIS utilizado nesse trabalho.



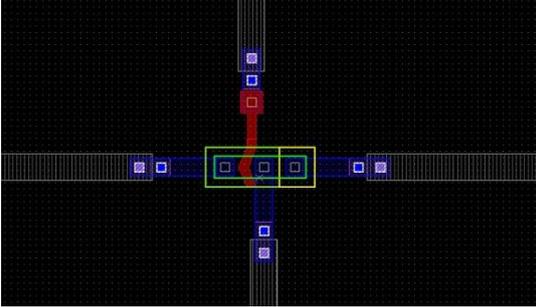
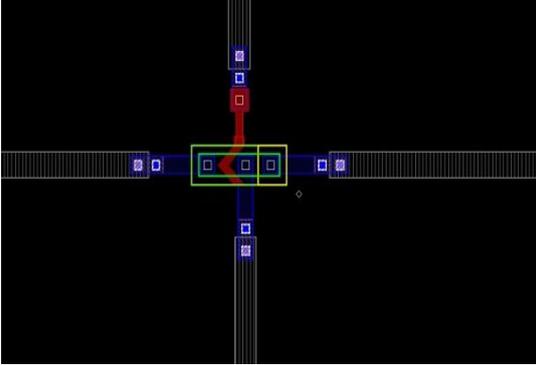
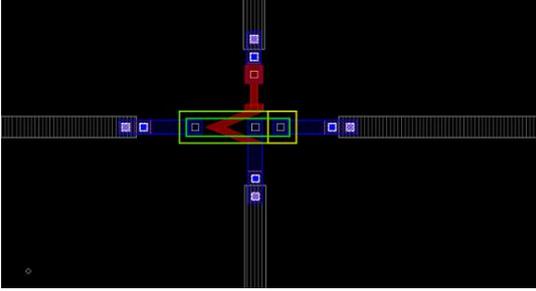
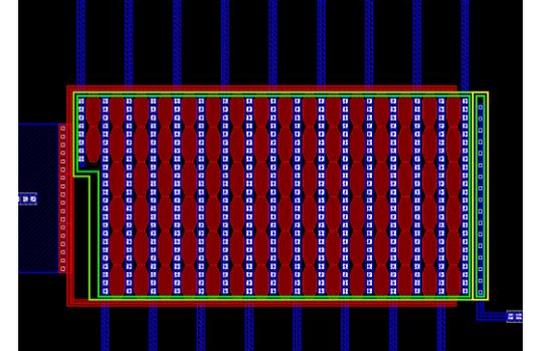
### 1 – Convencional unitário nMOS

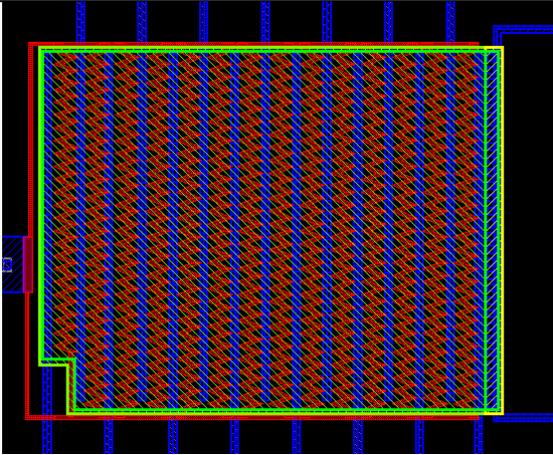
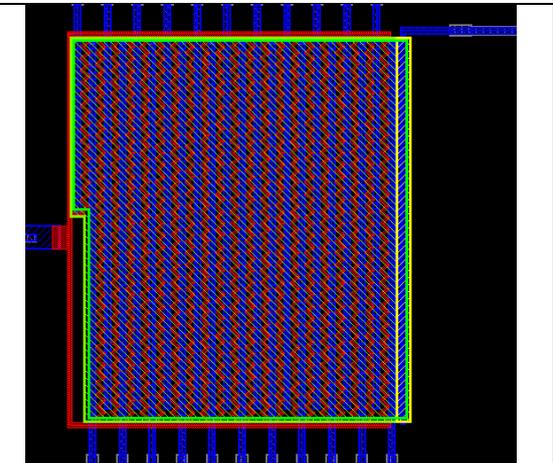
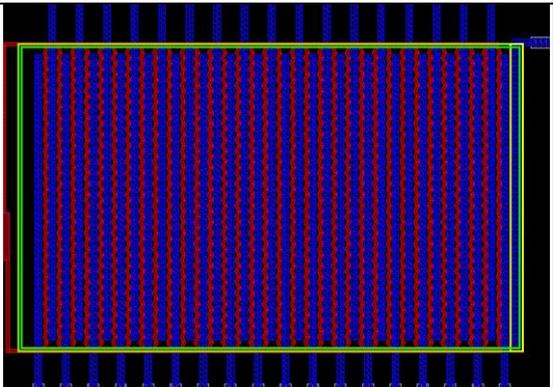
Largura da porta:  $1,75 \mu\text{m}$

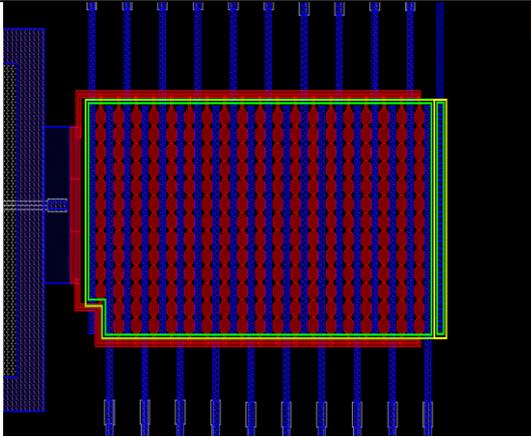
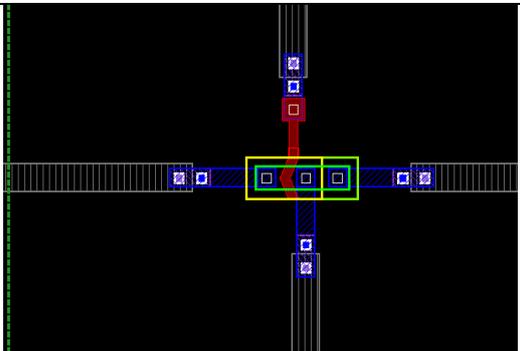
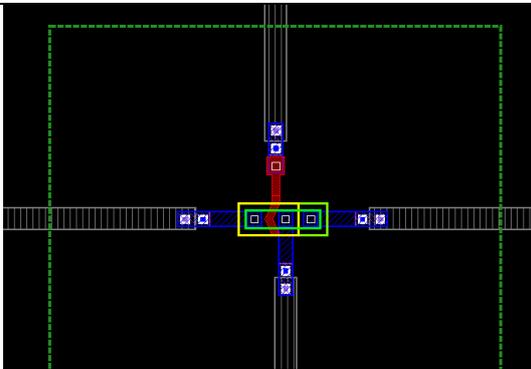
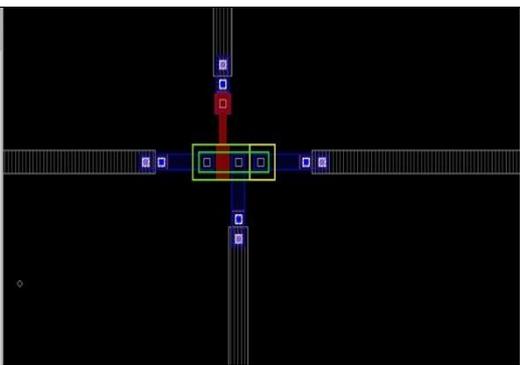
Comprimento efetivo da porta:  $0,7 \mu\text{m}$

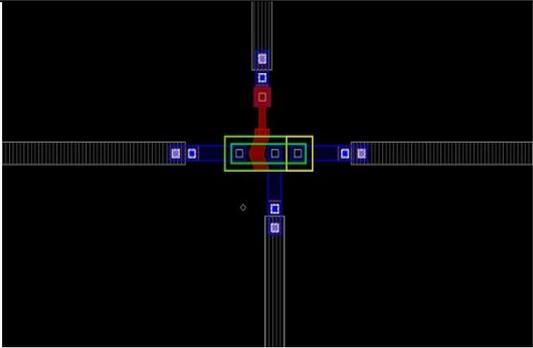
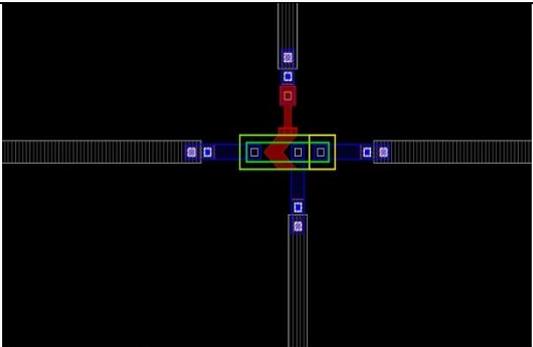
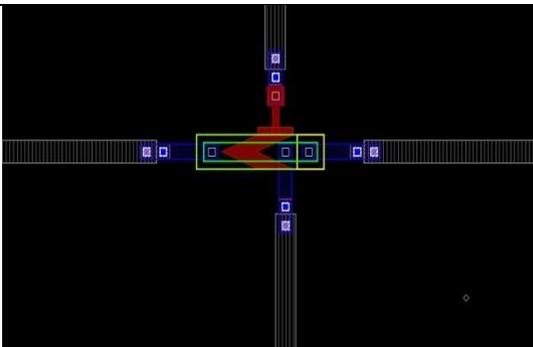
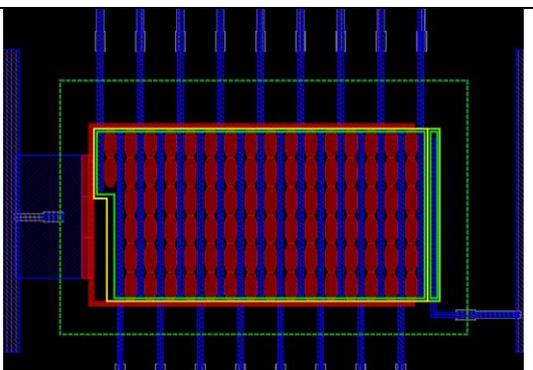
Fator geométrico (Largura/Comprimento): 2,5

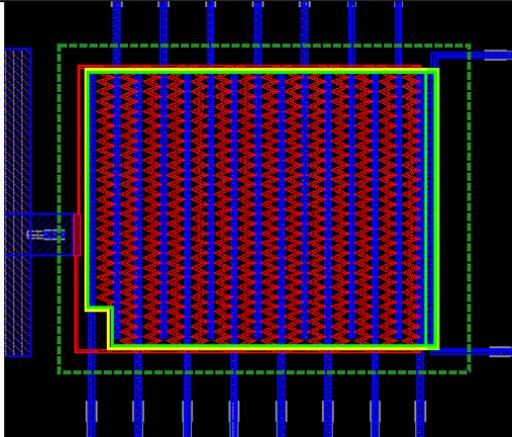
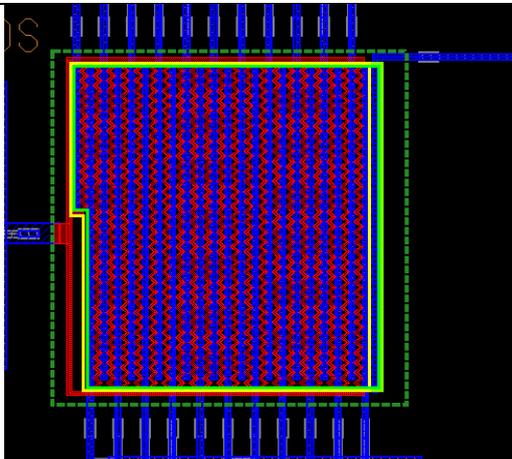
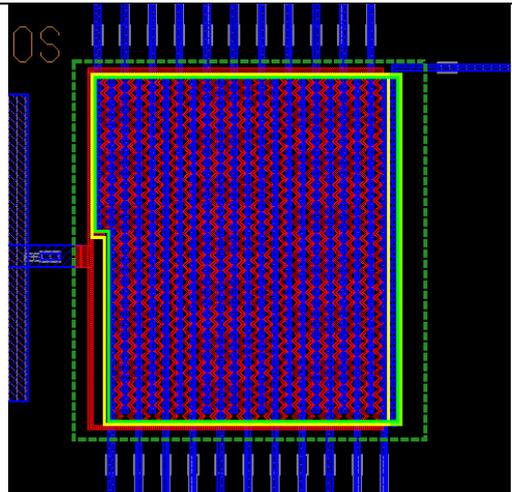
Área de porta:  $1,22 \mu\text{m}^2$

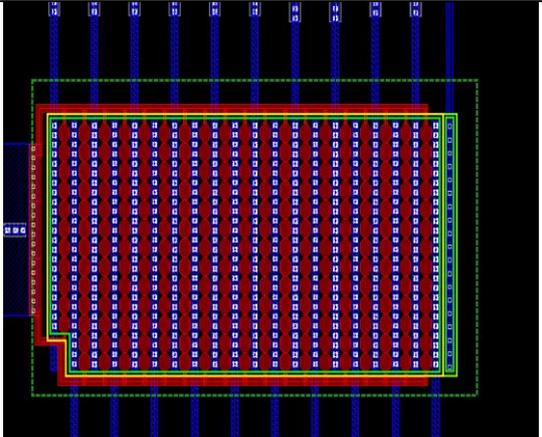
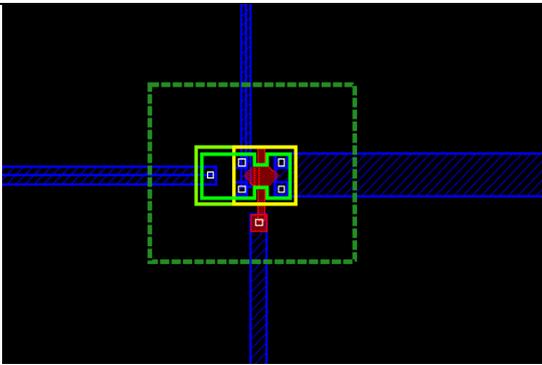
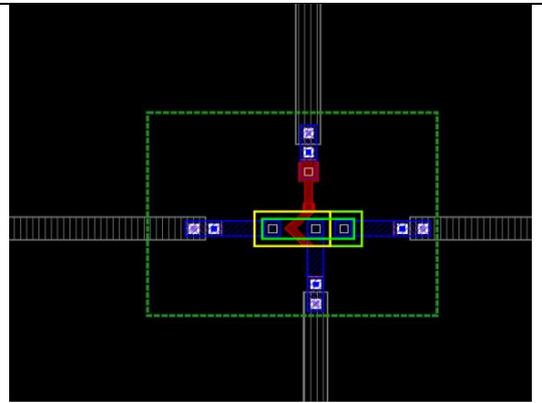
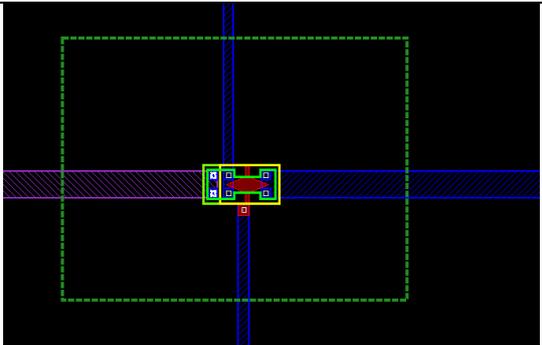
	<p><b>2 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,76 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 1,33 <math>\mu\text{m}^2</math></p>
	<p><b>3 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,99 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,77</p> <p>Área de porta: 1,73 <math>\mu\text{m}^2</math></p>
	<p><b>4 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,82 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,96</p> <p>Área de porta: 3,20 <math>\mu\text{m}^2</math></p>
	<p><b>5 – Octo potência <math>\alpha=135^\circ</math> c=50% nMOS</b></p> <p>Largura da porta: 676 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,92 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 353</p> <p>Área de porta: 1750 <math>\mu\text{m}^2</math></p>

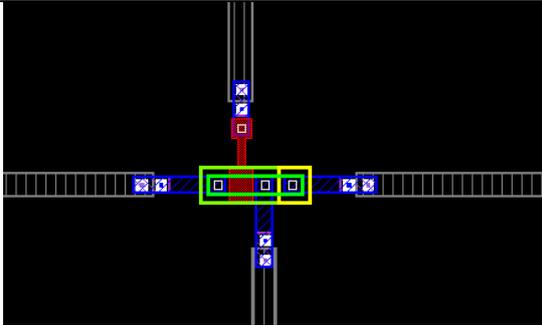
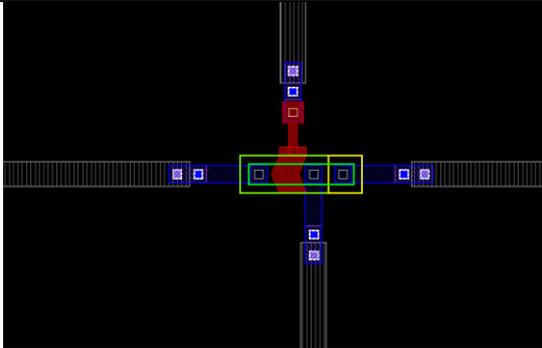
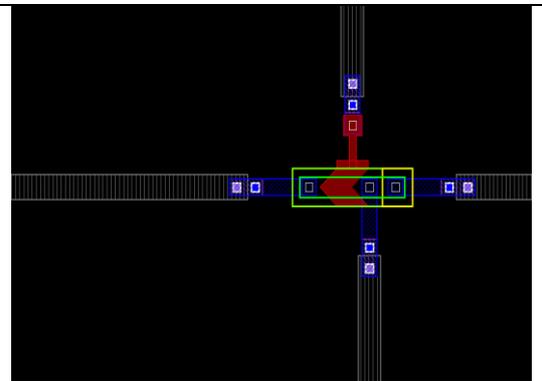
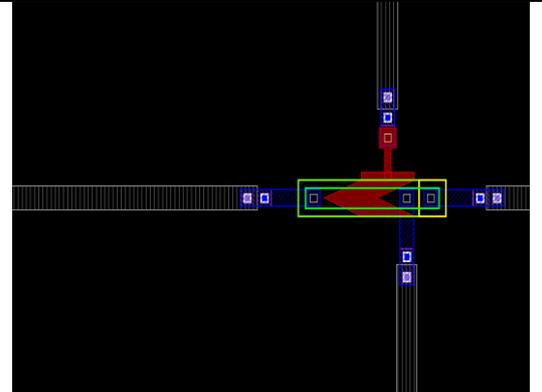
	<p><b>6 – Fish potência <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 950 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1356</p> <p>Área de porta: 1736 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5703 <math>\mu\text{m}^2</math></p>
	<p><b>7 – Fish potência <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 1749 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2499</p> <p>Área de porta: 1746 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 6348,930 <math>\mu\text{m}^2</math></p>
	<p><b>8 – Fish potência <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 2291 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 3273</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 7257 <math>\mu\text{m}^2</math></p>

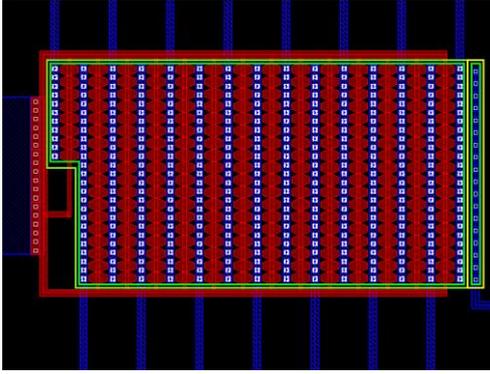
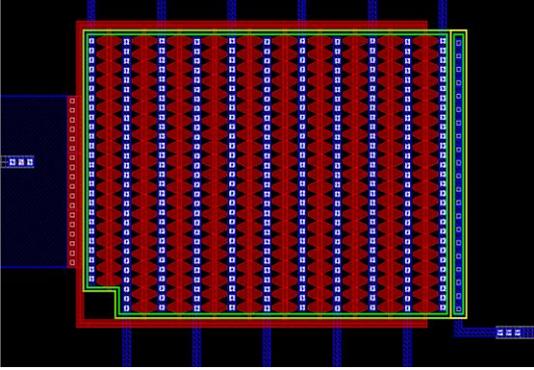
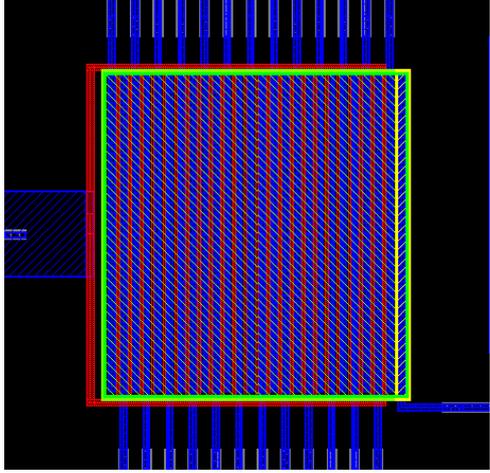
	<p><b>9 – Octo potência <math>\alpha=90^\circ</math> c=50% nMOS</b></p> <p>Largura da porta: 877 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,8 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 493</p> <p>Área de porta: 1731 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4075 <math>\mu\text{m}^2</math></p>
	<p><b>10 – Fish unitário <math>\alpha=135^\circ</math> pMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,76 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 1,33 <math>\mu\text{m}^2</math></p>
	<p><b>11 – Fish unitário <math>\alpha=135^\circ</math> pMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,76 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 1,33 <math>\mu\text{m}^2</math></p>
	<p><b>12 – Conventional unitário nMOS</b></p> <p>Largura da porta: 1,7 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,4 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 5,0</p> <p>Área de porta: 2,45 <math>\mu\text{m}^2</math></p>

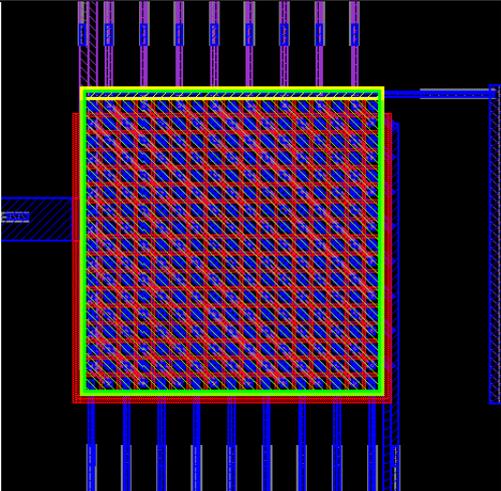
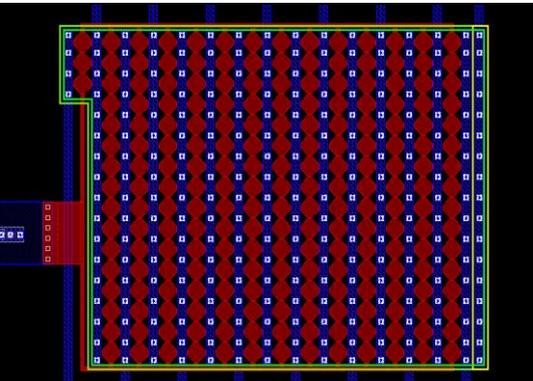
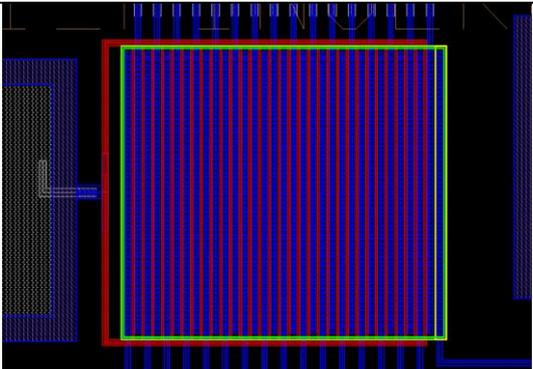
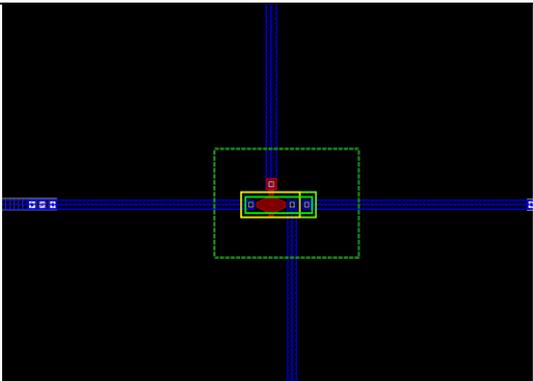
	<p><b>13 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 1,7 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,52 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,12</p> <p>Área de porta: 2,65 <math>\mu\text{m}^2</math></p>
	<p><b>14 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 1,7 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,98 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,86</p> <p>Área de porta: 3,47 <math>\mu\text{m}^2</math></p>
	<p><b>15 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 1,7 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,66 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,92</p> <p>Área de porta: 6,40 <math>\mu\text{m}^2</math></p>
	<p><b>16 – Octo potência <math>\alpha=135^\circ</math> c=50% pMOS</b></p> <p>Largura da porta: 676 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,92 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 353</p> <p>Área de porta: 1750 <math>\mu\text{m}^2</math></p>

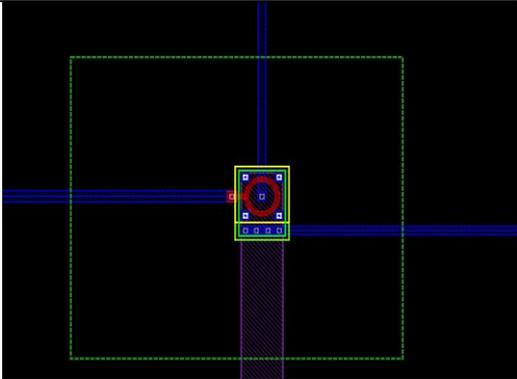
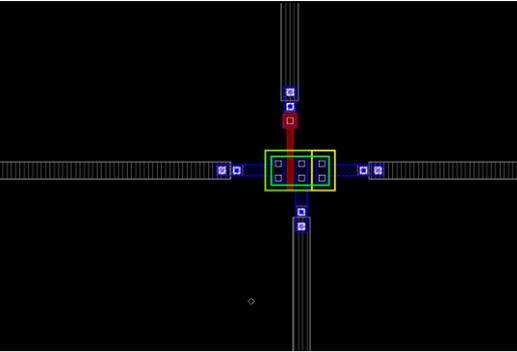
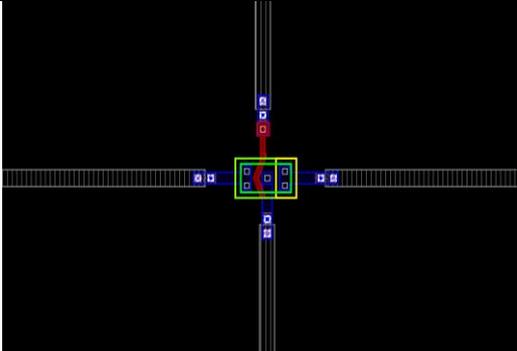
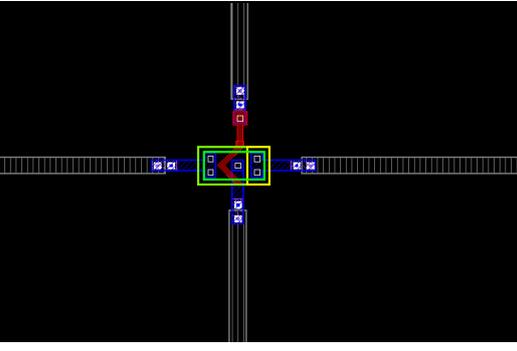
	<p><b>17 – Fish potência <math>\alpha=45^\circ</math> pMOS</b></p> <p>Largura da porta: 950 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1356</p> <p>Área de porta: 1736 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5703 <math>\mu\text{m}^2</math></p>
	<p><b>18 – Fish potência <math>\alpha=90^\circ</math> pMOS</b></p> <p>Largura da porta: 1749 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2499</p> <p>Área de porta: 1746 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 6348,930 <math>\mu\text{m}^2</math></p>
	<p><b>19 - Fish potência <math>\alpha=135^\circ</math> pMOS</b></p> <p>Largura da porta: 2291 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 3273</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 7257 <math>\mu\text{m}^2</math></p>

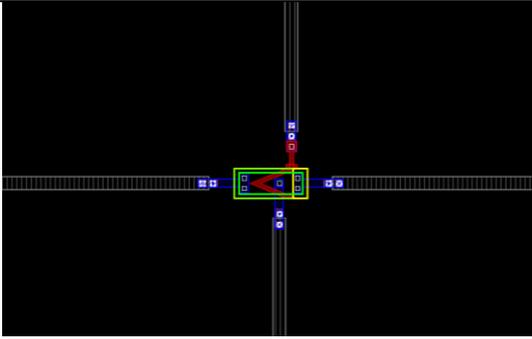
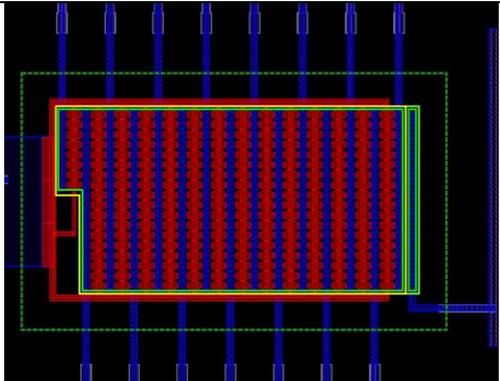
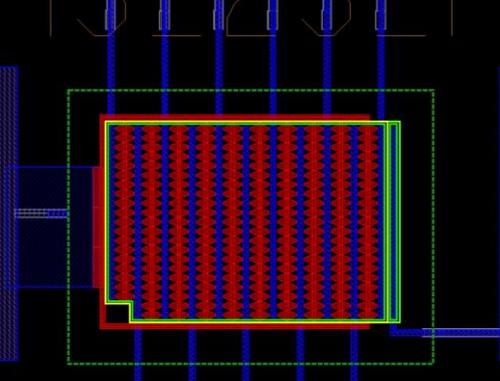
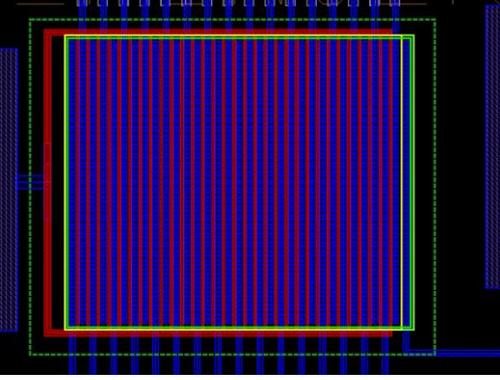
	<p><b>20 – Octo potência <math>\alpha=90^\circ</math> <math>c=50\%</math> nMOS</b></p> <p>Largura da porta: 877 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,8 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 493</p> <p>Área de porta: 1731 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4075 <math>\mu\text{m}^2</math></p>
	<p><b>21 – Diamante unitário <math>\alpha=90^\circ</math> pMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 5,19 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,47</p> <p>Área de porta: 6,43 <math>\mu\text{m}^2</math></p>
	<p><b>22 – Fish unitário <math>\alpha=90^\circ</math> pMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,99 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,77</p> <p>Área de porta: 1,73 <math>\mu\text{m}^2</math></p>
	<p><b>23 – Diamante unitário <math>\alpha=45^\circ</math> pMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,25 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,75</p> <p>Área de porta: 8,96 <math>\mu\text{m}^2</math></p>

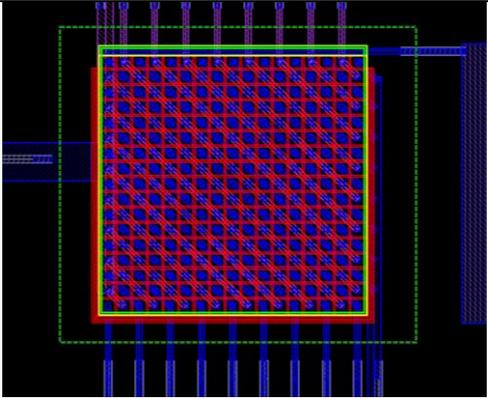
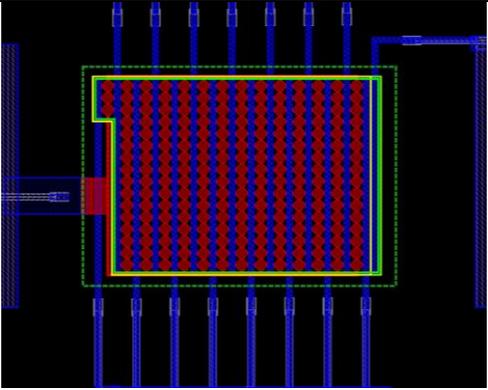
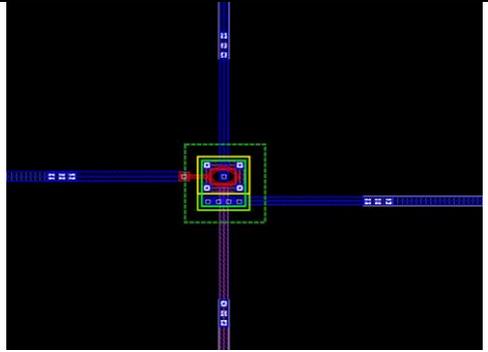
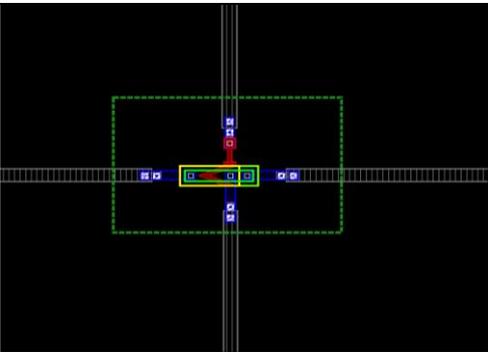
	<p><b>24 – Convencional unitário nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,27 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,77</p> <p>Área de porta: 3,96 <math>\mu\text{m}^2</math></p>
	<p><b>25 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,27 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,77</p> <p>Área de porta: 3,96 <math>\mu\text{m}^2</math></p>
	<p><b>26 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,97 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,59</p> <p>Área de porta: 5,20 <math>\mu\text{m}^2</math></p>
	<p><b>27 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 5,49 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,32</p> <p>Área de porta: 9,60 <math>\mu\text{m}^2</math></p>

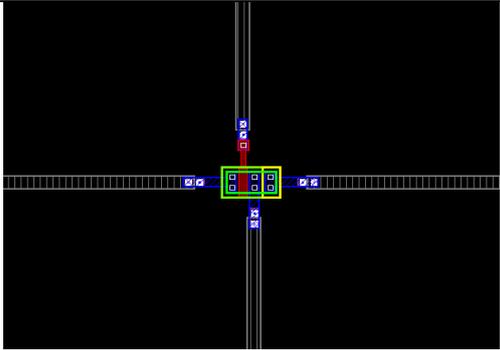
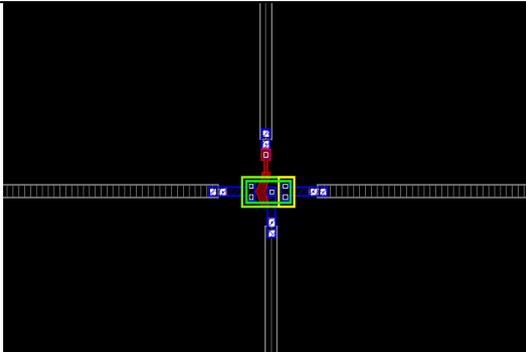
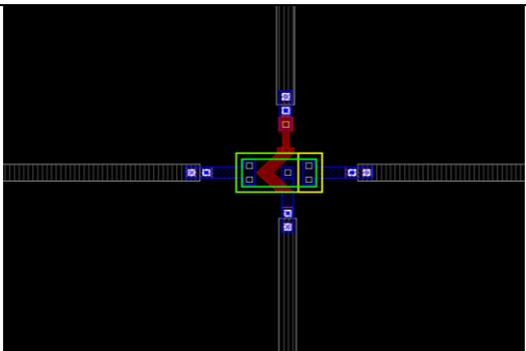
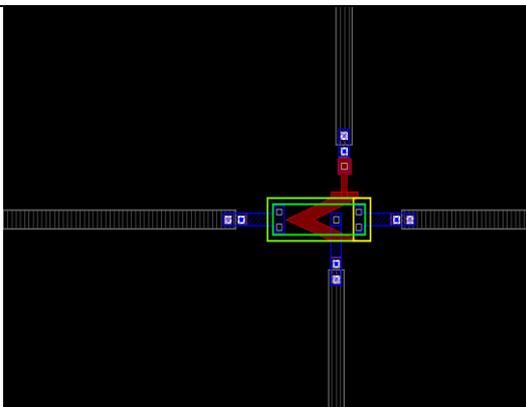
	<p><b>28 – Octo potência <math>\alpha=45^\circ</math> <math>c=50\%</math> nMOS</b></p> <p>Largura da porta: 593 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,4 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 247</p> <p>Área de porta: 1735 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3501 <math>\mu\text{m}^2</math></p>
	<p><b>29 – Octo potência <math>\alpha=45^\circ</math> <math>c=25\%</math> nMOS</b></p> <p>Largura da porta: 510 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,6 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 201</p> <p>Área de porta: 1742 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3678 <math>\mu\text{m}^2</math></p>
	<p><b>30 – Multifingers nMOS</b></p> <p>Largura da porta: 1890 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2700</p> <p>Área de porta: 1347 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5221 <math>\mu\text{m}^2</math></p>

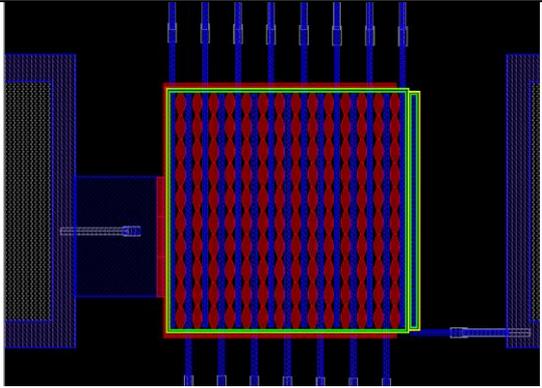
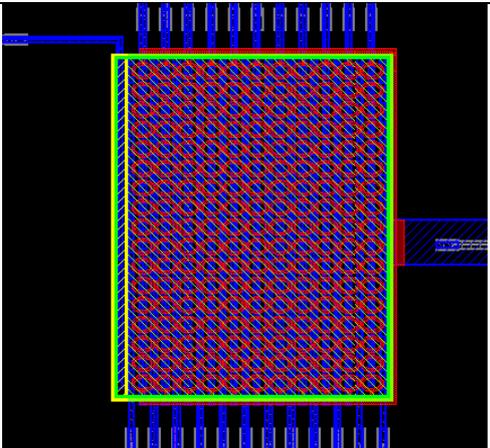
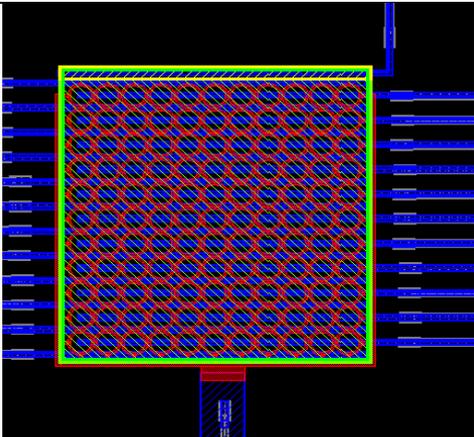
	<p><b>31 – Waffle nMOS</b></p> <p>Largura da porta: 1904 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2720</p> <p>Área de porta: 1501 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5005 <math>\mu\text{m}^2</math></p>
	<p><b>32 – Octo potência <math>\alpha=90^\circ</math> c=25% nMOS</b></p> <p>Largura da porta: 749 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,9 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 388</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4169 <math>\mu\text{m}^2</math></p>
	<p><b>33 – Multidedos nMOS</b></p> <p>Largura da porta: 2441 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 3488</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 7257 <math>\mu\text{m}^2</math></p>
	<p><b>34 – Octo unitário <math>\alpha=45^\circ</math> c=50% pMOS</b></p> <p>Largura da porta: 2,4 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,2</p> <p>Área de porta: 8,4 <math>\mu\text{m}^2</math></p>

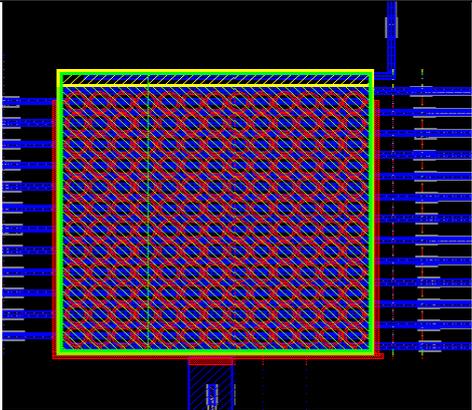
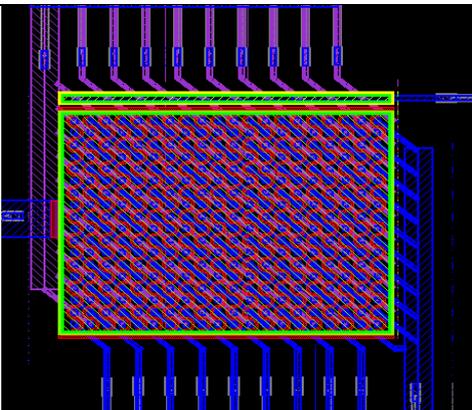
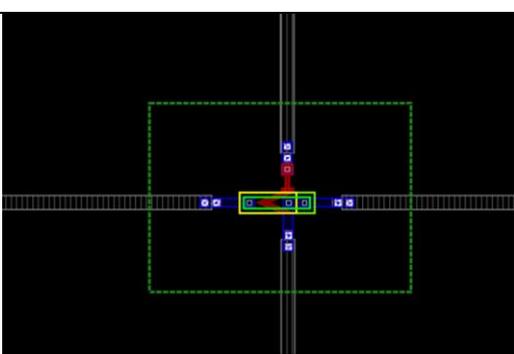
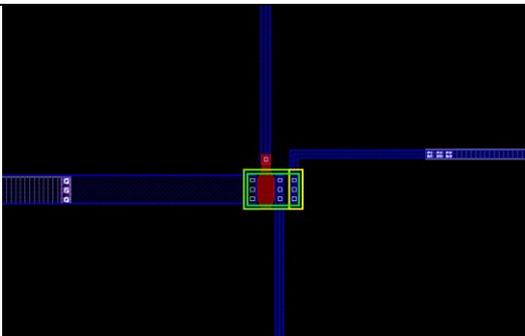
	<p><b>35 – Circular unitário pMOS</b></p> <p>Largura da porta: 17,9 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 25,6</p> <p>Área de porta: 12,4 <math>\mu\text{m}^2</math></p>
	<p><b>36 – Convencional unitário nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 5,0</p> <p>Área de porta: 2,45 <math>\mu\text{m}^2</math></p>
	<p><b>37 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,758 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 4,6</p> <p>Área de porta: 2,65 <math>\mu\text{m}^2</math></p>
	<p><b>38 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,516 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 3,46 <math>\mu\text{m}^2</math></p>

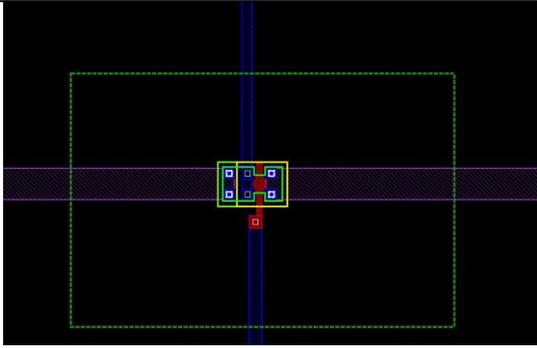
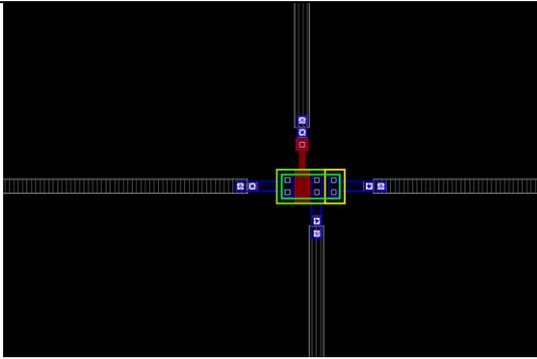
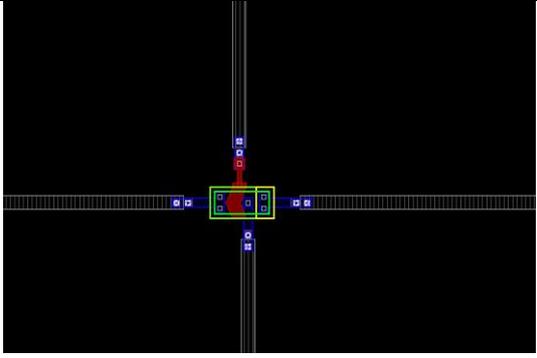
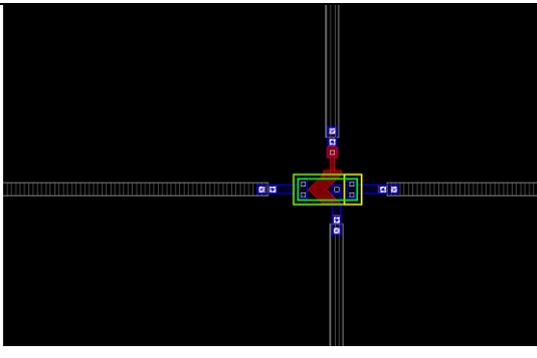
	<p><b>39 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,66 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,0</p> <p>Área de porta: 6,40 <math>\mu\text{m}^2</math></p>
	<p><b>40 – Octo potência <math>\alpha=45^\circ</math> c=50% pMOS</b></p> <p>Largura da porta: 593 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,4 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 247</p> <p>Área de porta: 1735 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3501 <math>\mu\text{m}^2</math></p>
	<p><b>41 – Octo potência <math>\alpha=45^\circ</math> c=25% pMOS</b></p> <p>Largura da porta: 510 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,6 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 201</p> <p>Área de porta: 1742 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3678 <math>\mu\text{m}^2</math></p>
	<p><b>42 – Multifingers pMOS</b></p> <p>Largura da porta: 1890 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2700</p> <p>Área de porta: 1347 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5221 <math>\mu\text{m}^2</math></p>

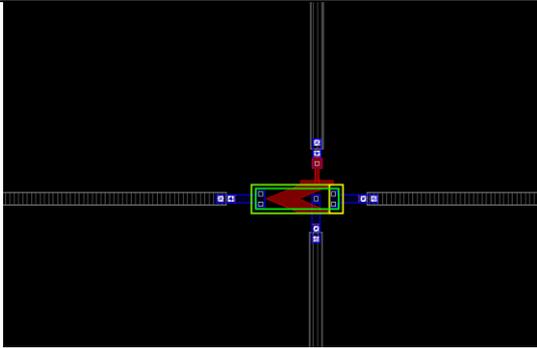
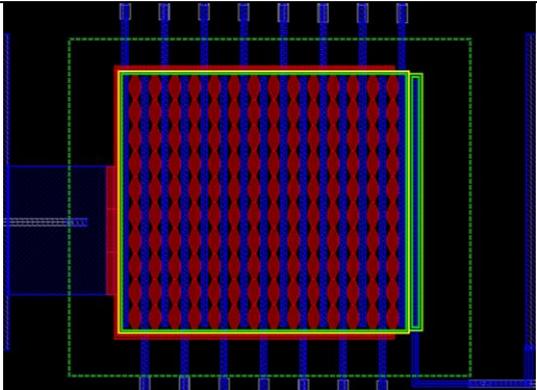
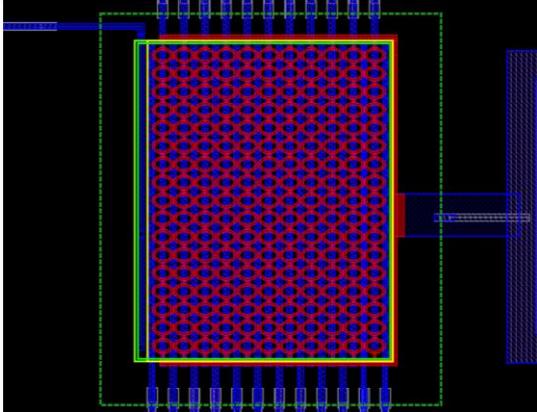
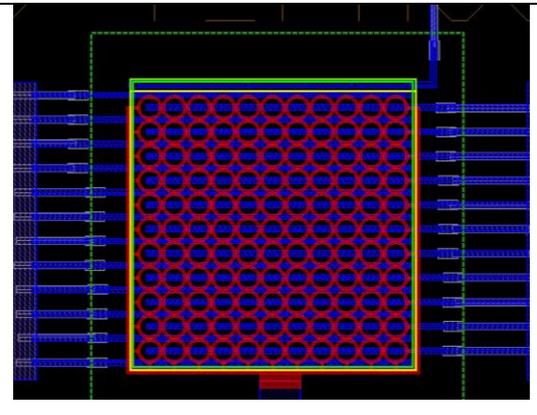
	<p><b>43 – Waffle pMOS</b></p> <p>Largura da porta: 1904 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2720</p> <p>Área de porta: 1501 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5005 <math>\mu\text{m}^2</math></p>
	<p><b>44 – Octo potência <math>\alpha=90^\circ</math> <math>c=25\%</math> pMOS</b></p> <p>Largura da porta: 749 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,9 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 388</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4169 <math>\mu\text{m}^2</math></p>
	<p><b>45 – Elipsoidal unitário pMOS</b></p> <p>Largura da porta: 11,8 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 16,8</p> <p>Área de porta: 8,46 <math>\mu\text{m}^2</math></p>
	<p><b>46 – Fish unitário <math>\alpha=45^\circ</math> pMOS</b></p> <p>Largura da porta: 1,7 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,66 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,92</p> <p>Área de porta: 6,40 <math>\mu\text{m}^2</math></p>

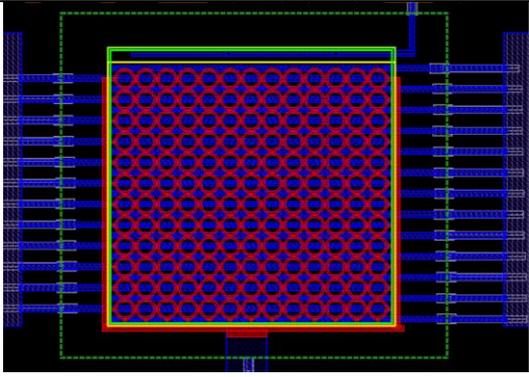
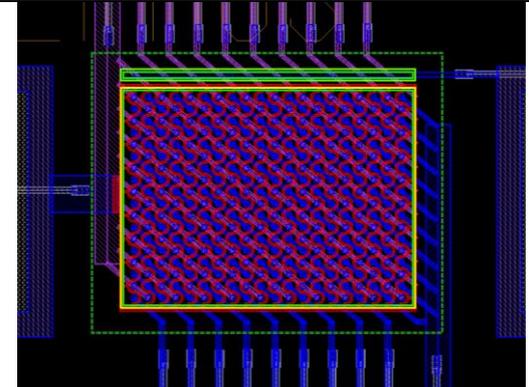
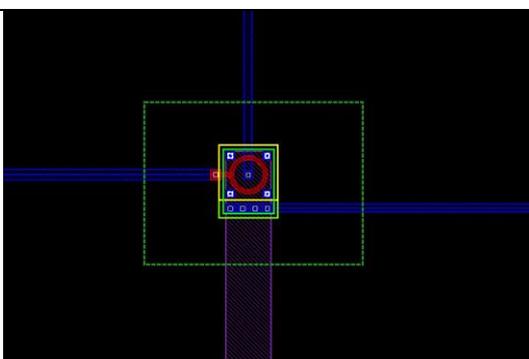
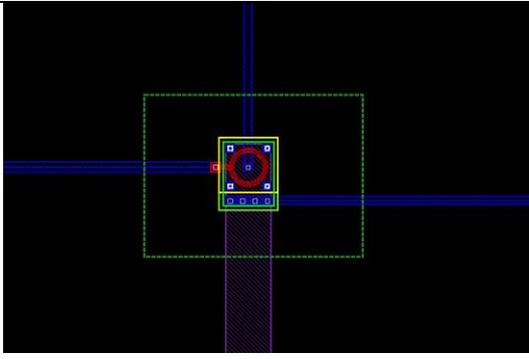
	<p><b>47 – Convencional unitário nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,4 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,5</p> <p>Área de porta: 4,9 <math>\mu\text{m}^2</math></p>
	<p><b>48 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,52 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 5,3 <math>\mu\text{m}^2</math></p>
	<p><b>49 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,98 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,8</p> <p>Área de porta: 6,9 <math>\mu\text{m}^2</math></p>
	<p><b>50 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,66 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,97</p> <p>Área de porta: 12,8 <math>\mu\text{m}^2</math></p>

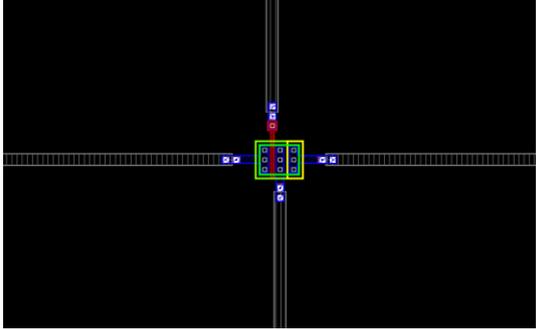
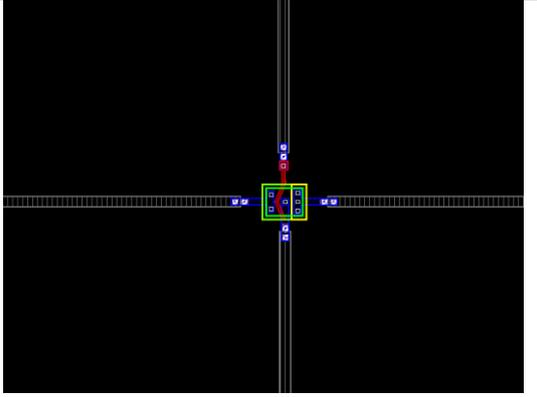
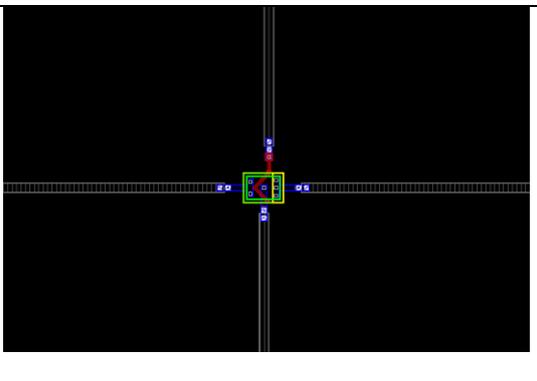
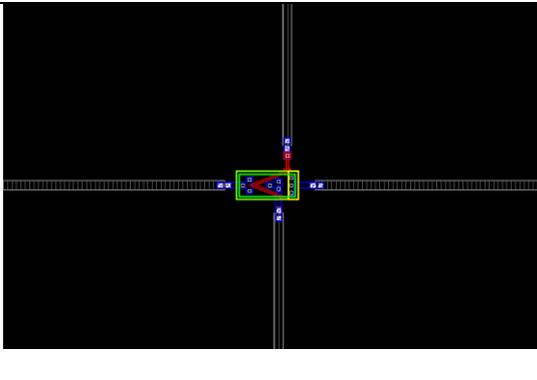
	<p><b>51 – Octo potência <math>\alpha=135^\circ</math> <math>c=25\%</math> nMOS</b></p> <p>Largura da porta: 876 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 515</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4075 <math>\mu\text{m}^2</math></p>
	<p><b>52 – Elipsoidal potência nMOS</b></p> <p>Largura da porta: 1894 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2706</p> <p>Área de porta: 1346 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4618 <math>\mu\text{m}^2</math></p>
	<p><b>53 – O-CGT 1 nMOS</b></p> <p>Largura da porta: 1908 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2727</p> <p>Área de porta: 1601 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5120 <math>\mu\text{m}^2</math></p>

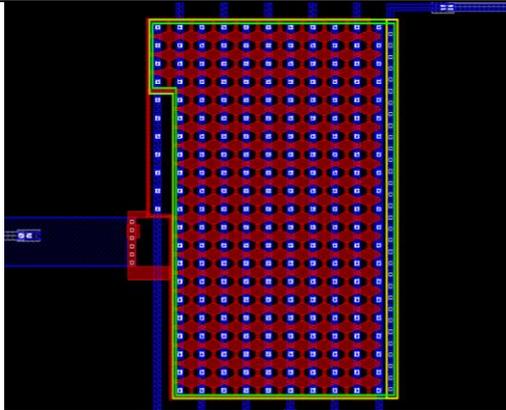
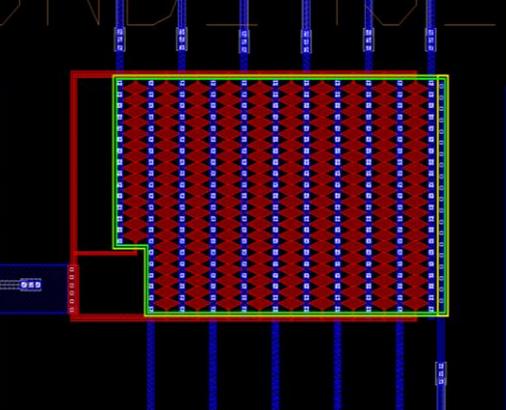
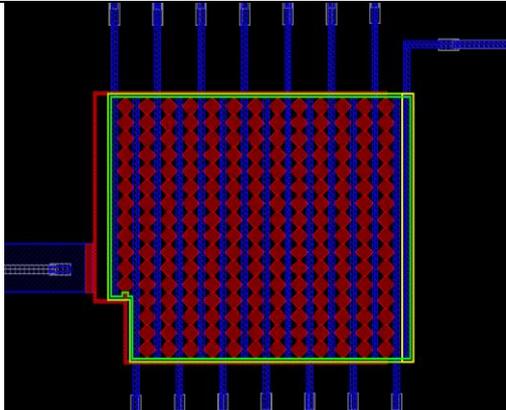
	<p><b>54 – O-CGT 2 nMOS</b></p> <p>Largura da porta: 1903,3 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2719</p> <p>Área de porta: 1323 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5001 <math>\mu\text{m}^2</math></p>
	<p><b>55 – Wave nMOS</b></p> <p>Largura da porta: 1890 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2700</p> <p>Área de região ativa: 4968 <math>\mu\text{m}^2</math></p>
	<p><b>56 – Fish unitário <math>\alpha=45^\circ</math> pMOS</b></p> <p>Largura da porta: 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,82 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,96</p> <p>Área de porta: 3,20 <math>\mu\text{m}^2</math></p>
	<p><b>57 – Octo unitário <math>\alpha=135^\circ</math> c=50% nMOS</b></p> <p>Largura da porta: 7,4 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,7</p> <p>Área de porta: 19,0 <math>\mu\text{m}^2</math></p>

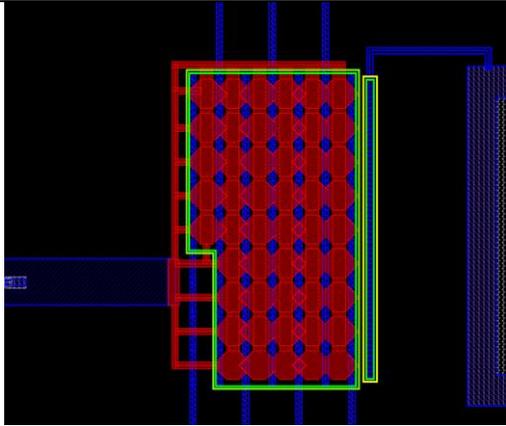
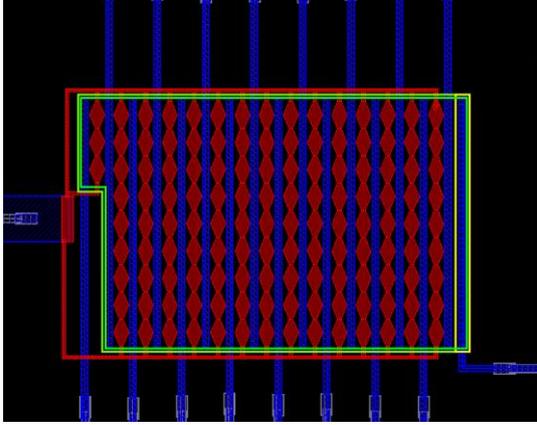
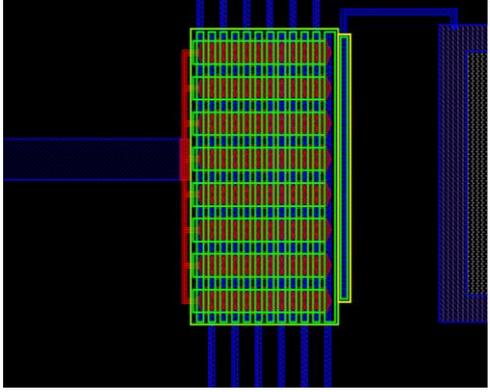
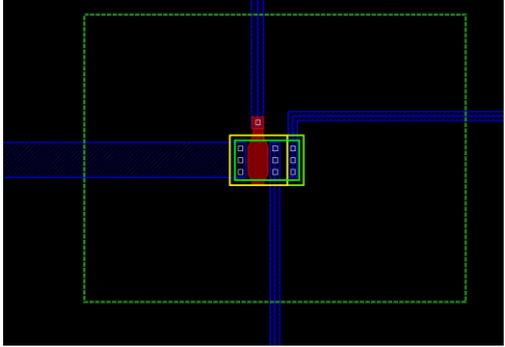
	<p><b>58 – Diamante unitário <math>\alpha=135^\circ</math> pMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,65</p> <p>Área de porta: 3,13 <math>\mu\text{m}^2</math></p>
	<p><b>59 – Convencional unitário nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,7</p> <p>Área de porta: 7,35 <math>\mu\text{m}^2</math></p>
	<p><b>60 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,27 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 7,96 <math>\mu\text{m}^2</math></p>
	<p><b>61 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,97 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,2</p> <p>Área de porta: 10,4 <math>\mu\text{m}^2</math></p>

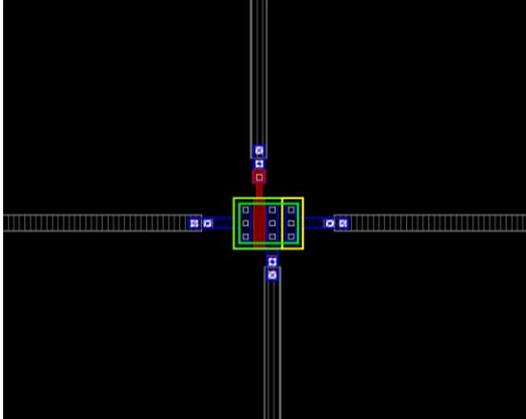
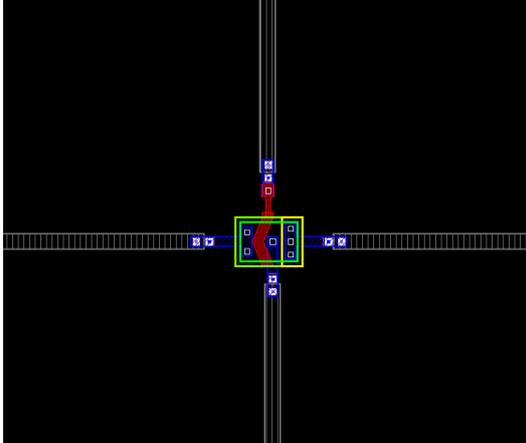
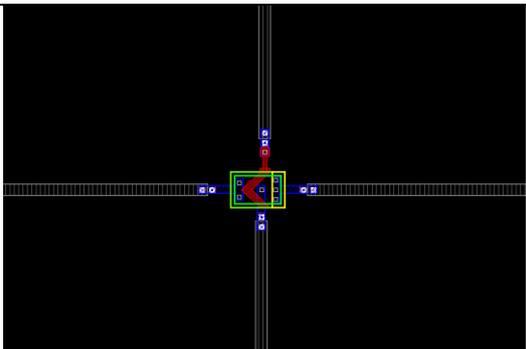
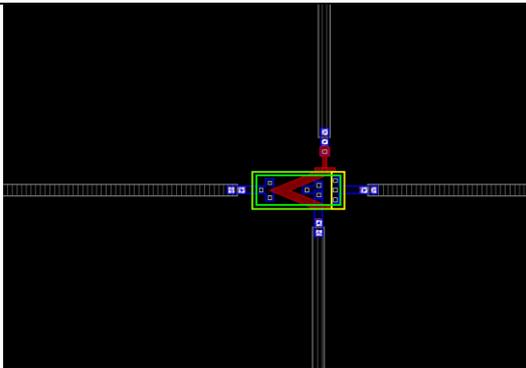
	<p><b>62 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 5,49 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,64</p> <p>Área de porta: 19,2 <math>\mu\text{m}^2</math></p>
	<p><b>63 – Octo potência <math>\alpha=135^\circ</math> c=25% pMOS</b></p> <p>Largura da porta: 876 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 1,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 515</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4075 <math>\mu\text{m}^2</math></p>
	<p><b>64 – Elipsoidal potência pMOS</b></p> <p>Largura da porta: 1894 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2706</p> <p>Área de porta: 1346 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4618 <math>\mu\text{m}^2</math></p>
	<p><b>65 – O-CGT 1 pMOS</b></p> <p>Largura da porta: 1908 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2727</p> <p>Área de porta: 1601 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5120 <math>\mu\text{m}^2</math></p>

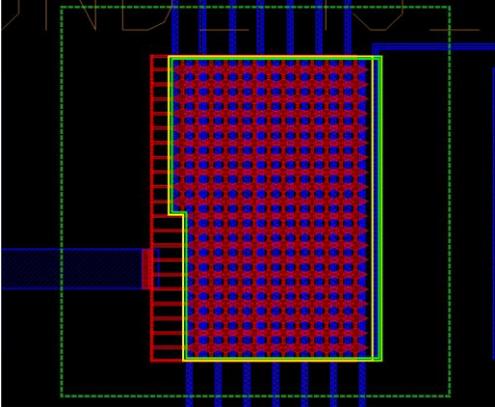
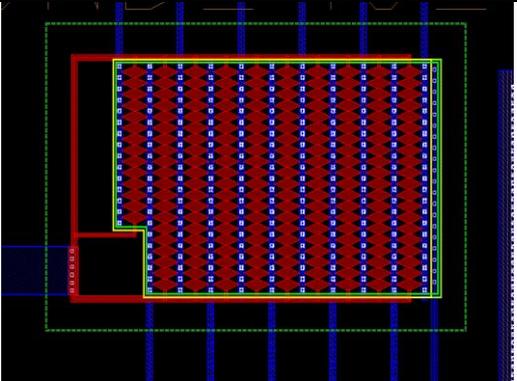
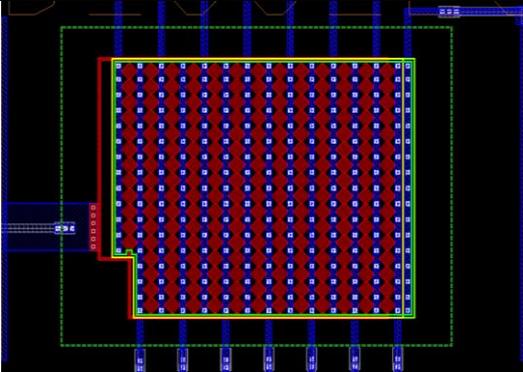
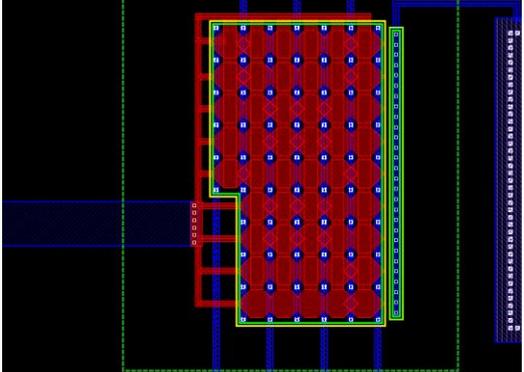
	<p><b>66 – O-CGT 2 pMOS</b></p> <p>Largura da porta: 1903,3 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2719</p> <p>Área de porta: 1323 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 5001 <math>\mu\text{m}^2</math></p>
	<p><b>67 – Wave pMOS</b></p> <p>Largura da porta: 1890 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2700</p> <p>Área de região ativa: 4968 <math>\mu\text{m}^2</math></p>
	<p><b>68 – Circular unitário pMOS</b></p> <p>Largura da porta: 17,9 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 25,6</p> <p>Área de porta: 12,4 <math>\mu\text{m}^2</math></p>
	<p><b>69 – Circular unitário pMOS</b></p> <p>Largura da porta: 17,9 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 25,6</p> <p>Área de porta: 12,4 <math>\mu\text{m}^2</math></p>

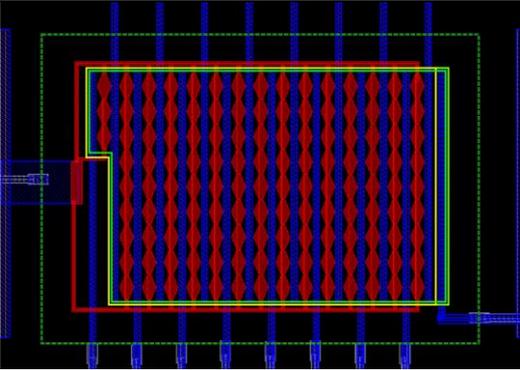
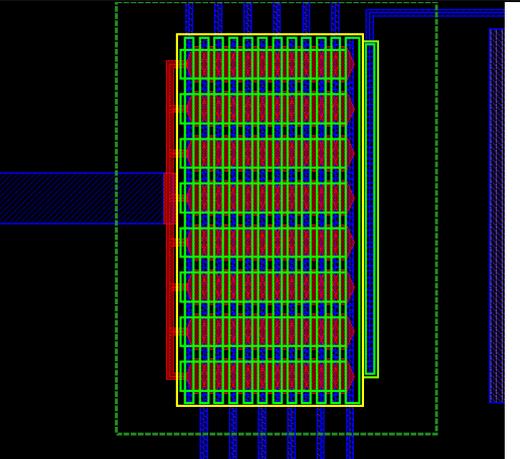
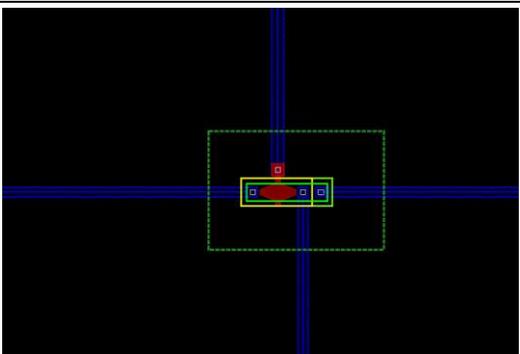
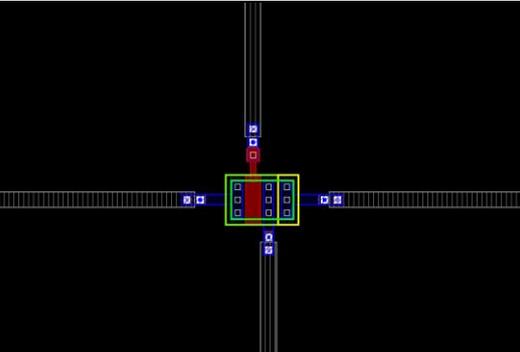
	<p><b>70 – Convencional unitário nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 7,5</p> <p>Área de porta: 3,66 <math>\mu\text{m}^2</math></p>
	<p><b>71 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,75 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 6,93</p> <p>Área de porta: 5,04 <math>\mu\text{m}^2</math></p>
	<p><b>72 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,99 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 5,30</p> <p>Área de porta: 6,59 <math>\mu\text{m}^2</math></p>
	<p><b>73 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,83 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,87</p> <p>Área de porta: 12,2 <math>\mu\text{m}^2</math></p>

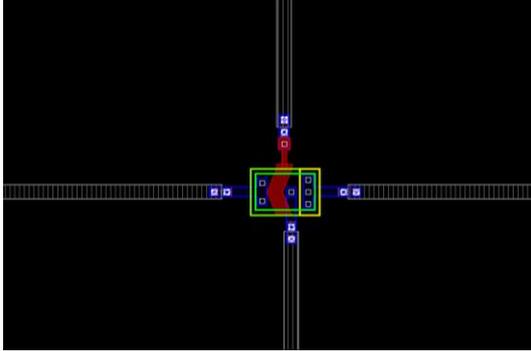
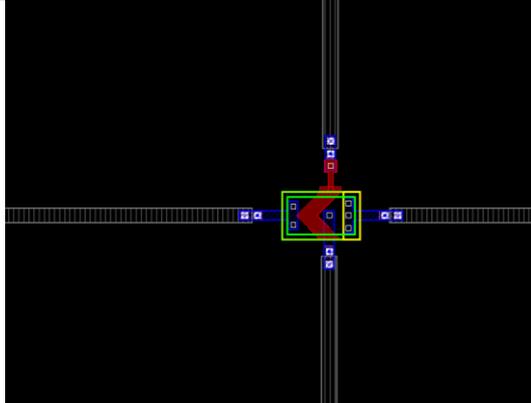
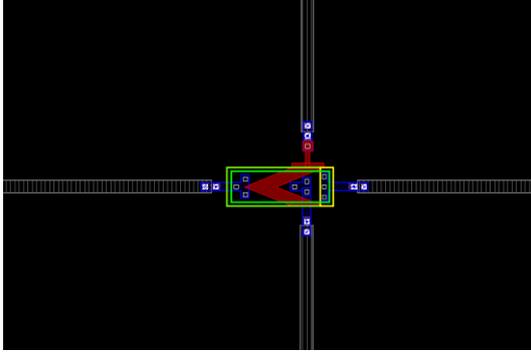
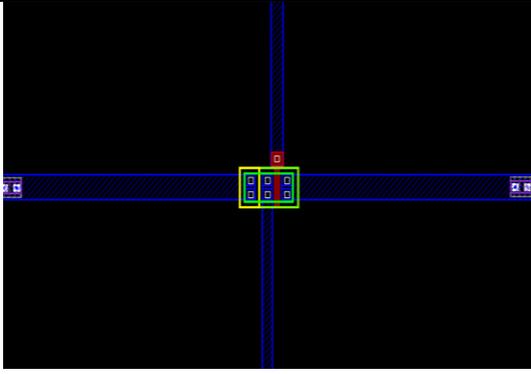
	<p><b>74 – Diamante Overlap 45° nMOS</b></p> <p>Área de porta: 1761 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3937 <math>\mu\text{m}^2</math></p>
	<p><b>75 – Diamante potência <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 470 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 3,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 127</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 6443 <math>\mu\text{m}^2</math></p>
	<p><b>76 – Diamante potência <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 756 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,3 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 329</p> <p>Área de porta: 1738 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4036 <math>\mu\text{m}^2</math></p>

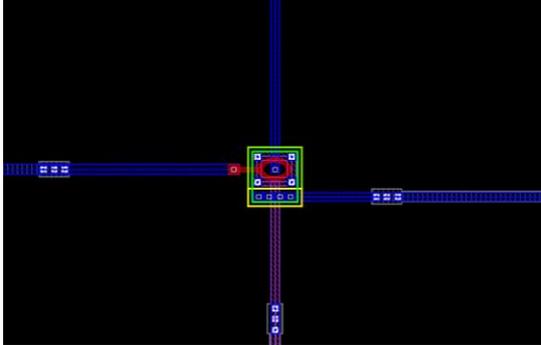
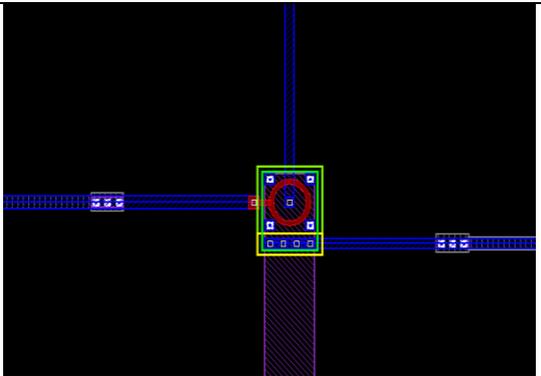
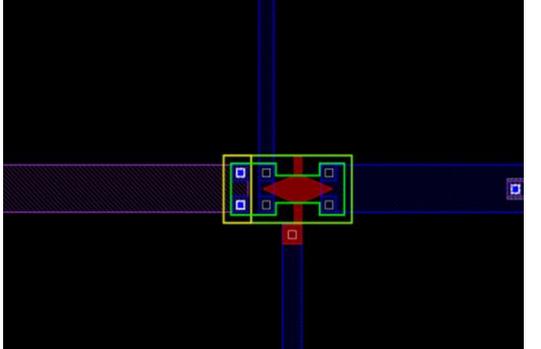
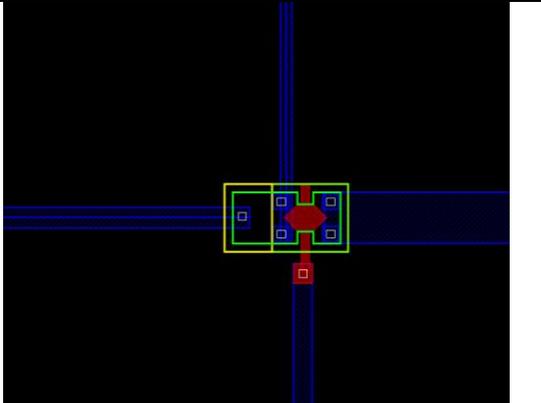
	<p><b>77 - Diamante Overlap 90° nMOS</b></p> <p>Área de porta: 2131 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 2642 <math>\mu\text{m}^2</math></p>
	<p><b>78 – Diamante potência <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 828 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 394</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4836 <math>\mu\text{m}^2</math></p>
	<p><b>79 – Diamante Overlap 135° nMOS</b></p> <p>Área de porta: 2131 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 2642 <math>\mu\text{m}^2</math></p>
	<p><b>80 – Octo unitário <math>\alpha=135^\circ</math> c=25% pMOS</b></p> <p>Largura da porta: 6,1 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,37 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 4,5</p> <p>Área de porta: 12,4 <math>\mu\text{m}^2</math></p>

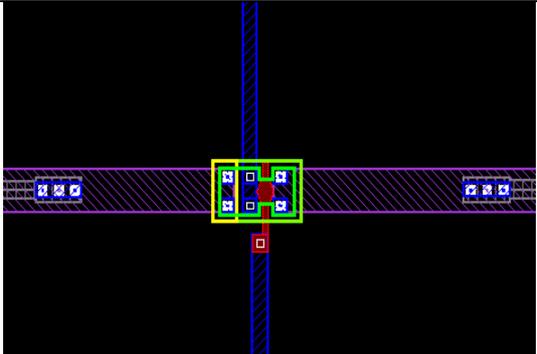
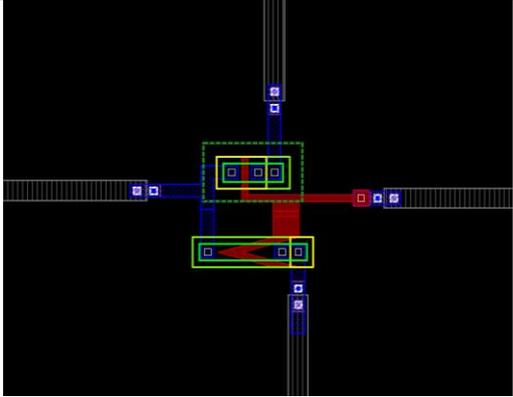
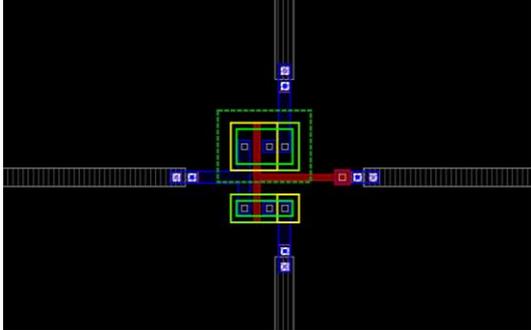
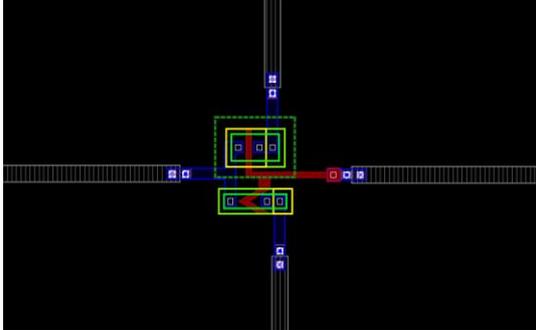
	<p><b>81 – Convencional unitário nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,4 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 3,75</p> <p>Área de porta: 7,35 <math>\mu\text{m}^2</math></p>
	<p><b>82 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,52 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 3,46</p> <p>Área de porta: 10,0 <math>\mu\text{m}^2</math></p>
	<p><b>83 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,98 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,65</p> <p>Área de porta: 6,59 <math>\mu\text{m}^2</math></p>
	<p><b>84 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,64 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,44</p> <p>Área de porta: 24,3 <math>\mu\text{m}^2</math></p>

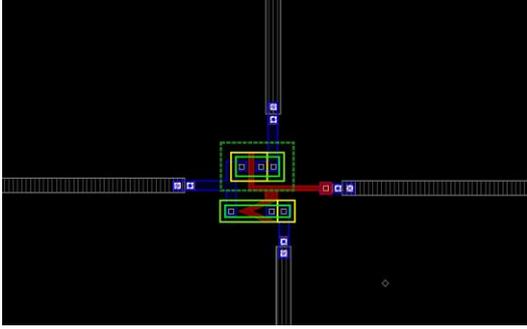
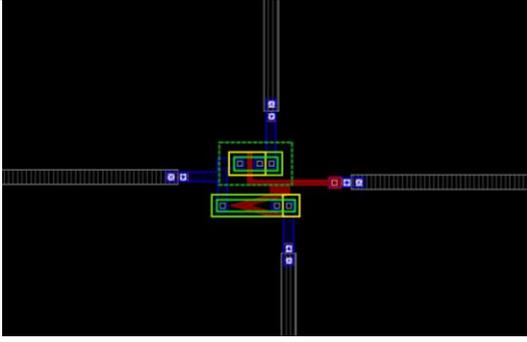
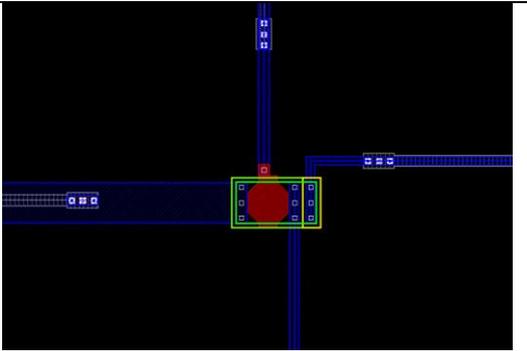
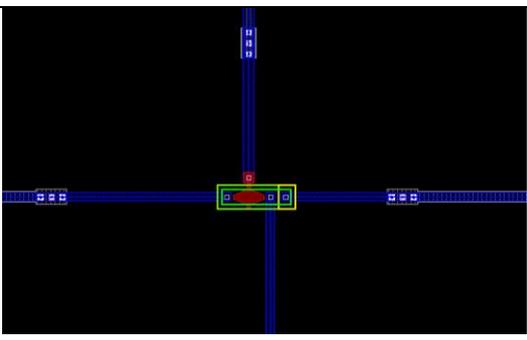
	<p><b>85 – Diamante Overlap 45° pMOS</b></p> <p>Área de porta: 1761 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3937 <math>\mu\text{m}^2</math></p>
	<p><b>86 – Diamante <math>\alpha=45^\circ</math> potência pMOS</b></p> <p>Largura da porta: 470 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 3,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 127</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 6443 <math>\mu\text{m}^2</math></p>
	<p><b>87 – Diamante <math>\alpha=90^\circ</math> potência pMOS</b></p> <p>Largura da porta: 756 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,3 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 329</p> <p>Área de porta: 1738 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4036 <math>\mu\text{m}^2</math></p>
	<p><b>88 - Diamante Overlap 90° pMOS</b></p> <p>Área de porta: 2131 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 2642 <math>\mu\text{m}^2</math></p>

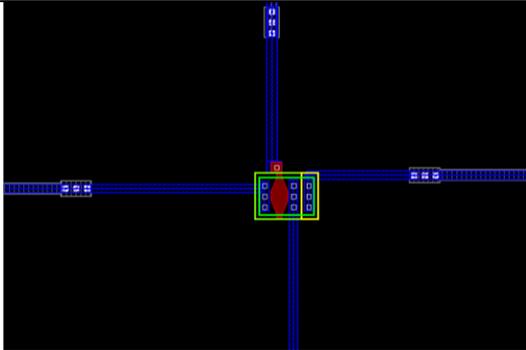
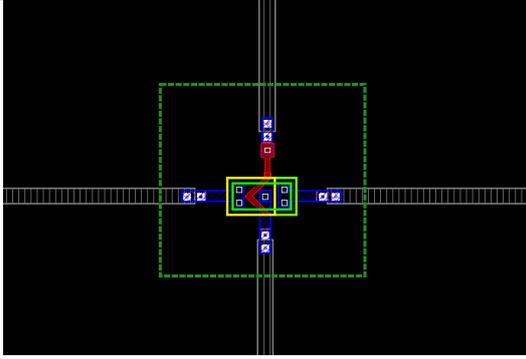
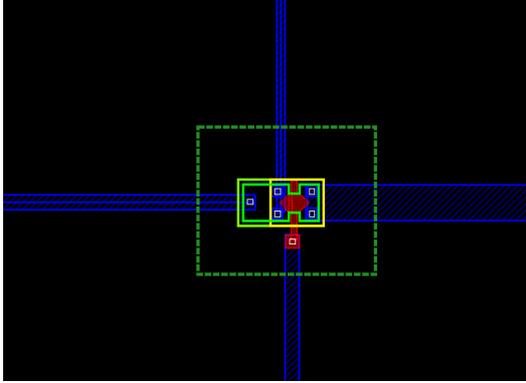
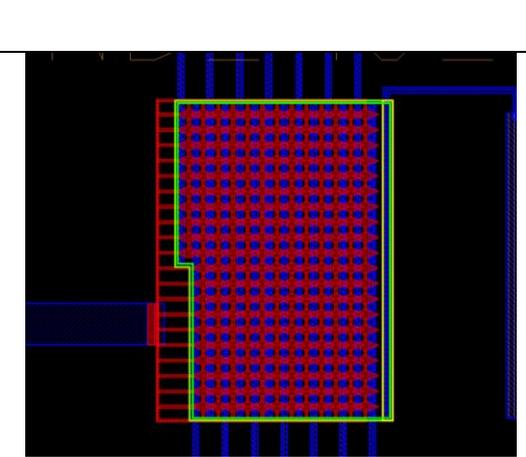
	<p><b>89 – Diamante <math>\alpha=135^\circ</math> potência pMOS</b></p> <p>Largura da porta: 828 <math>\mu\text{m}</math></p> <p>Comprimento da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 394</p> <p>Área de porta: 1739 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 4836 <math>\mu\text{m}^2</math></p>
	<p><b>90 – Diamante Overlap 135° pMOS</b></p> <p>Área de porta: 2131 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 2642 <math>\mu\text{m}^2</math></p>
	<p><b>91 – Octo unitário <math>\alpha=45^\circ</math> c=50% pMOS</b></p> <p>Largura da porta: 2,4 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,2</p> <p>Área de porta: 8,4 <math>\mu\text{m}^2</math></p>
	<p><b>92 – Convencional unitário nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,5</p> <p>Área de porta: 11,0 <math>\mu\text{m}^2</math></p>

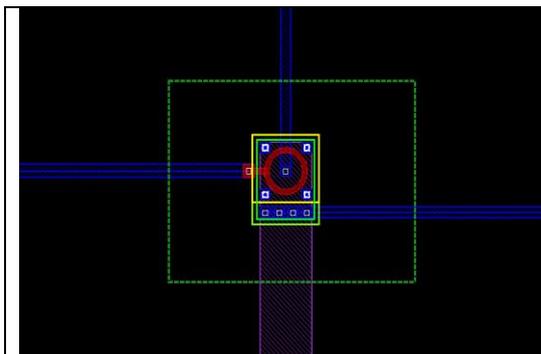
	<p><b>93 – Fish unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,27 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,31</p> <p>Área de porta: 15,1 <math>\mu\text{m}^2</math></p>
	<p><b>94 – Fish unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,97 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,77</p> <p>Área de porta: 19,8 <math>\mu\text{m}^2</math></p>
	<p><b>95 – Fish unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 5,49 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,96</p> <p>Área de porta: 36,5 <math>\mu\text{m}^2</math></p>
	<p><b>96 – Convencional unitário nMOS</b></p> <p>Largura da porta: 5,25 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,5</p> <p>Área de porta: 11,0 <math>\mu\text{m}^2</math></p>

	<p><b>97 – Elipsoidal unitário nMOS</b></p> <p>Largura da porta: 11,8 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 16,8</p> <p>Área de porta: 8,46 <math>\mu\text{m}^2</math></p>
	<p><b>98 – Circular unitário nMOS</b></p> <p>Largura da porta: 17,9 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 0,7 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 25,6</p> <p>Área de porta: 12,4 <math>\mu\text{m}^2</math></p>
	<p><b>99 – Diamante unitário <math>\alpha=45^\circ</math> nMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 3,25 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,75</p> <p>Área de porta: 8,96 <math>\mu\text{m}^2</math></p>
	<p><b>100 – Diamante unitário <math>\alpha=90^\circ</math> nMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 5,19 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,47</p> <p>Área de porta: 6,43 <math>\mu\text{m}^2</math></p>

	<p><b>101 – Diamante unitário <math>\alpha=135^\circ</math> nMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,65</p> <p>Área de porta: 3,13 <math>\mu\text{m}^2</math></p>
	<p><b>102 – Inversor Convencional-Fish <math>\alpha=30^\circ</math></b></p> <p>Largura da porta (lado p): 1,97 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado p): 0,7 <math>\mu\text{m}</math></p> <p>Largura da porta (lado n): 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado n): 2,7 <math>\mu\text{m}</math></p>
	<p><b>103 – Inversor Convencional-Convencional</b></p> <p>Largura da porta (lado p): 3,94 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado p): 0,7 <math>\mu\text{m}</math></p> <p>Largura da porta (lado n): 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado n): 0,7 <math>\mu\text{m}</math></p>
	<p><b>104 – Inversor Convencional-Fish <math>\alpha=60^\circ</math></b></p> <p>Largura da porta (lado p): 3,41 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado p): 0,7 <math>\mu\text{m}</math></p> <p>Largura da porta (lado n): 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado n): 1,4 <math>\mu\text{m}</math></p>

	<p><b>105 – Inversor Convencional-Fish <math>\alpha=45^\circ</math></b></p> <p>Largura da porta (lado p): 2,78 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado p): 0,7 <math>\mu\text{m}</math></p> <p>Largura da porta (lado n): 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado n): 1,8 <math>\mu\text{m}</math></p>
	<p><b>106 – Inversor Convencional-Fish <math>\alpha=30^\circ</math></b></p> <p>Largura da porta (lado p): 1,97 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado p): 0,7 <math>\mu\text{m}</math></p> <p>Largura da porta (lado n): 1,75 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta (lado n): 2,7 <math>\mu\text{m}</math></p>
	<p><b>107 – Octo unitário <math>\alpha=90^\circ</math> c=50% nMOS</b></p> <p>Largura da porta: 2,4 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 4,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,2</p> <p>Área de porta: 8,4 <math>\mu\text{m}^2</math></p>
	<p><b>108 – Octo unitário <math>\alpha=45^\circ</math> c=50% nMOS</b></p> <p>Largura da porta: 6,6 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 2,1 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 1,2</p> <p>Área de porta: 36,7 <math>\mu\text{m}^2</math></p>

	<p><b>109 – Octo unitário <math>\alpha=135^\circ</math> <math>c=25\%</math> nMOS</b></p> <p>Largura da porta: 6,1 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,37 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 4,5</p> <p>Área de porta: 12,4 <math>\mu\text{m}^2</math></p>
	<p><b>110 – Fish unitário <math>\alpha=90^\circ</math> pMOS</b></p> <p>Largura da porta: 3,5 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 1,516 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 2,3</p> <p>Área de porta: 6,9 <math>\mu\text{m}^2</math></p>
	<p><b>111 – Diamante unitário <math>\alpha=90^\circ</math> pMOS</b></p> <p>Largura da porta: 2,45 <math>\mu\text{m}</math></p> <p>Comprimento efetivo da porta: 5,19 <math>\mu\text{m}</math></p> <p>Fator geométrico (Largura/Comprimento): 0,47</p> <p>Área de porta: 6,43 <math>\mu\text{m}^2</math></p>
	<p><b>112 – Diamante Overlap <math>\alpha=45^\circ</math> nMOS</b></p> <p>Área de porta: 1761 <math>\mu\text{m}^2</math></p> <p>Área de região ativa: 3937 <math>\mu\text{m}^2</math></p>

**113 – Circular unitário nMOS**

Largura da porta: 17,9  $\mu\text{m}$

Comprimento efetivo da porta: 0,7  $\mu\text{m}$

Fator geométrico (Largura/Comprimento): 25,6

Área de porta: 12,4  $\mu\text{m}^2$